

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年6月27日(27.06.2024)



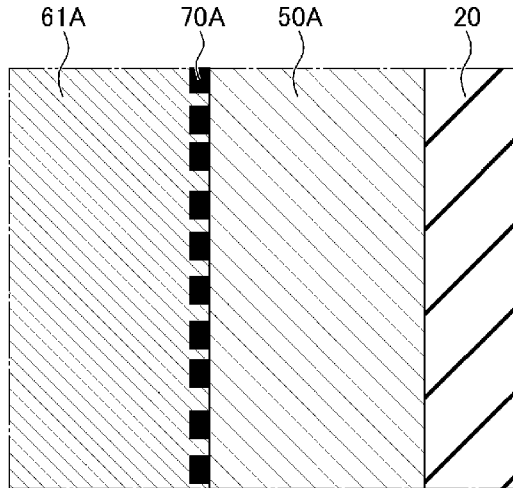
(10) 国際公開番号
WO 2024/135256 A1

- (51) 国際特許分類:
H01G 4/30 (2006.01)
- (21) 国際出願番号: PCT/JP2023/042616
- (22) 国際出願日: 2023年11月28日(28.11.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-202676 2022年12月19日(19.12.2022) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足1
丁目10番1号 Kyoto (JP).
- (72) 発明者: 坪川 大将 (TSUBOKAWA Daisho);
〒6178555 京都府長岡京市東神足1丁目10番
1号 株式会社村田製作所内 Kyoto (JP). 板持 健
(ITAMOCHI Takeshi); 〒6178555 京都府長岡京
市東神足1丁目10番1号 株式会社村田製作所
内 Kyoto (JP). 大川 紀行(OOKAWA Noriyuki);
〒6178555 京都府長岡京市東神足1丁目10
番1号 株式会社村田製作所内 Kyoto (JP). 宮
崎 智史(MIYAZAKI Tomochika); 〒6178555 京
都府長岡京市東神足1丁目10番1号 株
式会社村田製作所内 Kyoto (JP). 星野 悠太
(HOSHINO Yuuta); 〒6178555 京都府長岡京
市東神足1丁目10番1号 株式会社村田製作所内
Kyoto (JP). 野村 善行(NOMURA Yoshiyuki);

(54) Title: LAYERED CERAMIC ELECTRONIC COMPONENT

(54) 発明の名称: 積層セラミック電子部品

[図5]



(57) Abstract: Provided is a highly reliable layered ceramic electronic component capable of preventing cracks from occurring in a laminate of layered ceramic electronic components. A layered ceramic condenser 1 comprises an external electrode 40 which has: a first external electrode 40A having, from the bottom, a first base electrode layer 50A, a first organic layer 70A, and a first plating layer 60A; and a second external electrode 40B having, from the bottom, a second base electrode layer 50B, a second organic layer 70B, and a second plating layer 60B, wherein the surface of the first organic layer 70A is formed as a surface in which the first base electrode layer 50A is partially exposed, the surface of the second organic layer 70B is formed as a surface in which the second base electrode layer 50B is partially exposed, the

[続葉有]

WO 2024/135256 A1

〒6178555 京都府長岡京市東神足1丁目10番
1号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 加藤 竜太, 外 (KATO Ryuta et al.);
〒1000005 東京都千代田区丸の内1-7-
12 サピアタワー Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

atomic percentage of main component metal in the first base electrode layer 50A on the surface of the first organic layer 70A is 4.0 atomic% or less, and the atomic percentage of main component metal in the second base electrode layer 50B on the surface of the second organic layer 70B is 4.0 atomic% or less.

(57) 要約: 積層セラミック電子部品の積層体にクラックが入ることを抑制可能な信頼性の高い積層セラミック電子部品を提供すること。積層セラミックコンデンサ1は、下層から、第1の下地電極層50A、第1の有機層70A、第1のめっき層60Aを有する第1の外部電極40A、下層から、第2の下地電極層50B、第2の有機層70B、第2のめっき層60Bを有する第2の外部電極40Bを有する外部電極40を備え、第1の有機層70Aの表面は、第1の下地電極層50Aの一部が露出した表面、第2の有機層70Bの表面は、第2の下地電極層50Bの一部が露出した表面として形成され、第1の有機層70Aの表面で第1の下地電極層50Aの主成分金属の原子百分率が4.0atom%以下、第2の有機層70Bの表面で第2の下地電極層50Bの主成分金属の原子百分率が4.0atom%以下である。

明 細 書

発明の名称：積層セラミック電子部品

技術分野

[0001] 本発明は、積層セラミック電子部品に関する。

背景技術

[0002] 従来、積層セラミック電子部品としての積層セラミックコンデンサが知られている。一般に、積層セラミックコンデンサは、誘電体層と内部電極層とが交互に複数積層された積層体と、内部電極層と接続され、積層体の両端面に設けられた外部電極と、を備える。例えば特許文献1には、上述の構造を有し、かつ、外部電極としての端子電極が、金属成分と無機結合材とで構成され、かつ、内部に空孔が複数個形成されている積層セラミックコンデンサが開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開平5-3132号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1の積層セラミックコンデンサは、端子電極が空孔を有する。よって、外部応力が緩和され、コンデンサ内部のクラックの発生が抑制される。これにより、積層セラミックコンデンサの信頼性が高められている。しかしながら、近年はより高い信頼性が求められており、さらなる対策が求められている。

[0005] 本発明は、積層セラミック電子部品の積層体にクラックが入ることを抑制することが可能な信頼性の高い積層セラミック電子部品を提供することを目的とする。

課題を解決するための手段

[0006] 本発明に係る積層セラミック電子部品は、交互に積層された複数のセラミ

ック層および複数の内部導体層を含むとともに、高さ方向に相対する第1の主面および第2の主面と、前記高さ方向に直交する幅方向に相対する第1の側面および第2の側面と、前記高さ方向および前記幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を有する積層体と、前記内部導体層に接続される外部電極と、を備え、前記外部電極は、前記第1の端面上に配置された第1の外部電極と、前記第2の端面上に配置された第2の外部電極と、を有し、前記第1の外部電極は、前記第1の端面上に配置された第1の下地電極層と、前記第1の下地電極層上に配置された第1の有機層と、前記第1の有機層上に配置された第1のめっき層と、を有し、前記第2の外部電極は、前記第2の端面上に配置された第2の下地電極層と、前記第2の下地電極層上に配置された第2の有機層と、前記第2の有機層上に配置された第2のめっき層と、を有し、前記第1の有機層の表面は、前記第1の下地電極層の一部が露出した表面として形成され、前記第2の有機層の表面は、前記第2の下地電極層の一部が露出した表面として形成され、前記第1の有機層の表面において、前記第1の下地電極層の主成分金属の原子百分率は、4.0atom%以下であり、前記第2の有機層の表面において、前記第2の下地電極層の主成分金属の原子百分率は、4.0atom%以下である。

発明の効果

[0007] 本発明によれば、積層セラミック電子部品の積層体にクラックが入ることを抑制することが可能な信頼性の高い積層セラミック電子部品を提供できる。

図面の簡単な説明

[0008] [図1]第1の実施形態に係る積層セラミックコンデンサの外観斜視図である。
[図2]図1のII-II断面図である。
[図3]図2のIII-III断面図である。
[図4A]図2のIVA-IVA断面図である。
[図4B]図2のIVB-IVB断面図である。

[図5]図2のRで示す部分の拡大断面図である。

[図6]2連構造の積層セラミックコンデンサを示す図である。

[図7]3連構造の積層セラミックコンデンサを示す図である。

[図8]4連構造の積層セラミックコンデンサを示す図である。

[図9]変形例における図2に相当する断面図である。

[図10A]変形例における図4Aに相当する断面図である。

[図10B]変形例における図4Bに相当する断面図である。

[図11]第2の実施形態に係る積層セラミックコンデンサの外観斜視図である。

[図12]第2の実施形態における図4Aに相当する断面図である。

[図13]第2の実施形態における図4Bに相当する断面図である。

発明を実施するための形態

[0009] <第1の実施形態>

以下、本開示の第1の実施形態に係る積層セラミック電子部品としての積層セラミックコンデンサ1について、図1～5を用いて説明する。図1は、第1の実施形態に係る積層セラミックコンデンサ1の外観斜視図である。図2は、図1のII-II断面図である。図3は、図2のIII-III断面図である。図4Aは、図2のIVA-IVA断面図である。図4Bは、図2のIVB-IVB断面図である。図5は、図2のRで示す部分の拡大断面図である。

[0010] 図1に示すように、第1の実施形態に係る積層セラミックコンデンサ1は、略直方体形状を有している。積層セラミックコンデンサ1は、略直方体形状を有する積層体10と、積層体10の両端部のそれぞれに互いに離間して配置された一対の外部電極40と、を備えている。

[0011] 図1において、矢印Tは、積層セラミックコンデンサ1および積層体10の積層方向を示している。この積層方向Tは、積層セラミックコンデンサ1および積層体10の厚み方向および高さ方向でもある。図1において、矢印Lは、積層セラミックコンデンサ1および積層体10の、積層方向Tに直交する長さ方向を示している。図1において、矢印Wは、積層セラミックコン

デンサ 1 および積層体 10 の、積層方向 T および長さ方向 L に直交する幅方向を示している。一对の外部電極 40 は、積層体 10 の長さ方向 L の一端部および他端部にそれぞれ配置されている。

[0012] 図 1～図 4 B には、XYZ 直交座標系が示されている。積層セラミックコンデンサ 1 および積層体 10 の長さ方向 L は、X 方向と対応している。積層セラミックコンデンサ 1 および積層体 10 の幅方向 W は、Y 方向と対応している。積層セラミックコンデンサ 1 および積層体 10 の積層方向 T は、Z 方向と対応している。ここで、図 2 に示す断面は、LT 断面とも称される。図 3 に示す断面は、WT 断面とも称される。図 4 A および図 4 B に示す断面は、LW 断面とも称される。

[0013] 図 1～図 4 B に示すように、積層体 10 は、積層方向 T に相対する第 1 の主面 TS1 および第 2 の主面 TS2 と、積層方向 T に直交する長さ方向 L に相対する第 1 の端面 LS1 および第 2 の端面 LS2 と、積層方向 T および長さ方向 L に直交する幅方向 W に相対する第 1 の側面 WS1 および第 2 の側面 WS2 と、を含む。

[0014] 図 1 に示すように、積層体 10 は、略直方体形状を有している。なお、積層体 10 の長さ方向 L の寸法は、幅方向 W の寸法よりも必ずしも長いとは限らない。積層体 10 の角部および稜線部には、丸みがつけられていることが好ましい。角部は、積層体の 3 面が交わる部分であり、稜線部は、積層体の 2 面が交わる部分である。なお、積層体 10 を構成する表面の一部または全部に凹凸などが形成されていてもよい。

[0015] 積層体 10 の寸法は、特に限定されないが、積層体 10 の長さ方向 L の寸法を L 寸法とすると、L 寸法は、0.2 mm 以上 10 mm 以下であることが好ましい。また、積層体 10 の積層方向 T の寸法を T 寸法とすると、T 寸法は、0.1 mm 以上 10 mm 以下であることが好ましい。また、積層体 10 の幅方向 W の寸法を W 寸法とすると、W 寸法は、0.1 mm 以上 10 mm 以下であることが好ましい。

[0016] 図 2 および図 3 に示すように、積層体 10 は、内層部 11 と、積層方向 T

において内層部 11 を挟み込むように配置された第 1 の主面側外層部 12 および第 2 の主面側外層部 13 と、を有する。

[0017] 内層部 11 は、積層方向 T に交互に積層される複数のセラミック層としての複数の誘電体層 20 および複数の内部導体層としての複数の内部電極層 30 を含む。内層部 11 は、積層方向 T において、最も第 1 の主面 T S 1 側に位置する内部電極層 30 から最も第 2 の主面 T S 2 側に位置する内部電極層 30 までを含む。内層部 11 では、複数の内部電極層 30 が誘電体層 20 を介して対向して配置されている。内層部 11 は、静電容量を発生させ実質的にコンデンサとして機能する部分である。

[0018] 複数の誘電体層 20 は、誘電体材料により構成される。誘電体材料は、例えば、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、または $CaZrO_3$ などの成分を含む誘電体セラミックであってもよい。また、誘電体材料は、これらの主成分に Mn 化合物、Fe 化合物、Cr 化合物、Co 化合物、Ni 化合物などの副成分を添加したものであってもよい。誘電体材料は、主成分として $BaTiO_3$ を含む材料であることが特に好ましい。

[0019] 誘電体層 20 の厚みは、 $0.5\ \mu m$ 以上 $15\ \mu m$ 以下であることが好ましい。積層される誘電体層 20 の枚数は、10 枚以上 700 枚以下であることが好ましい。なお、この誘電体層 20 の枚数は、内層部 11 の誘電体層 20 の枚数と、第 1 の主面側外層部 12 および第 2 の主面側外層部 13 のそれぞれの誘電体層 20 の枚数との総数である。

[0020] 複数の内部電極層 30 は、複数の第 1 の内部導体層としての複数の第 1 の内部電極層 31 と、複数の第 2 の内部導体層としての複数の第 2 の内部電極層 32 と、を含む。第 1 の内部電極層 31 と第 2 の内部電極層 32 とが、その間に誘電体層 20 を挟んで積層方向 T に交互に配置されている。第 1 の内部電極層 31 は、第 1 の端面 L S 1 に引き出されている。第 2 の内部電極層 32 は、第 2 の端面 L S 2 に引き出されている。なお、以下においては、第 1 の内部電極層 31 と第 2 の内部電極層 32 とを区別して説明する必要のない場合には、第 1 の内部電極層 31 と第 2 の内部電極層 32 とをまとめて内

部電極層30という場合がある。

- [0021] 図4Aに示すように、第1の内部電極層31は、第1の対向部31Aと、第1の引き出し部31Bと、を有する。第1の対向部31Aは、誘電体層20を間に挟んで第2の内部電極層32に対向する領域であり、積層体10の内部に位置する。第1の引き出し部31Bは、第1の対向部31Aから第1の端面LS1に引き出されている部分であり、第1の端面LS1に露出している。
- [0022] 図4Bに示すように、第2の内部電極層32は、第2の対向部32Aと、第2の引き出し部32Bと、を有する。第2の対向部32Aは、誘電体層20を間に挟んで第1の内部電極層31に対向する領域であり、積層体10の内部に位置する。第2の引き出し部32Bは、第2の対向部32Aから第2の端面LS2に引き出されている部分であり、第2の端面LS2に露出している。
- [0023] 本実施形態では、第1の対向部31Aと第2の対向部32Aとが誘電体層20を介して互いに対向することにより容量が形成され、コンデンサの特性が発現する。
- [0024] 第1の対向部31Aおよび第2の対向部32Aの形状は、特に限定されないが、矩形形状であることが好ましい。もっとも、矩形形状のコーナー部が丸められていてもよいし、矩形形状のコーナー部が斜めに形成されていてもよい。第1の引き出し部31Bおよび第2の引き出し部32Bの形状は、特に限定されないが、矩形形状であることが好ましい。もっとも、矩形形状のコーナー部が丸められていてもよいし、矩形形状のコーナー部が斜めに形成されていてもよい。
- [0025] 第1の対向部31Aの幅方向Wの寸法と第1の引き出し部31Bの幅方向Wの寸法は、同じ寸法で形成されていてもよく、どちらか一方の寸法が小さく形成されていてもよい。第2の対向部32Aの幅方向Wの寸法と第2の引き出し部32Bの幅方向Wの寸法は、同じ寸法で形成されていてもよく、どちらか一方の寸法が狭く形成されていてもよい。

- [0026] 第1の内部電極層31および第2の内部電極層32は、例えば、Ni、Cu、Ag、Pd、Auなどの金属や、これらの金属の少なくとも一種を含む合金などの適宜の導電材料により構成される。合金を用いる場合、第1の内部電極層31および第2の内部電極層32は、例えばAg-Pd合金等により構成されてもよい。
- [0027] 第1の内部電極層31および第2の内部電極層32のそれぞれの厚みは、例えば、 $0.2\mu\text{m}$ 以上 $2.0\mu\text{m}$ 以下であることが好ましい。第1の内部電極層31および第2の内部電極層32の枚数は、合わせて10枚以上700枚以下であることが好ましい。
- [0028] 図2および図3に示すように、第1の主面側外層部12は、積層体10の第1の主面TS1側に位置している。第1の主面側外層部12は、第1の主面TS1と、最も第1の主面TS1に近い内部電極層30との間に位置する複数の誘電体層20の集合体である。一方、第2の主面側外層部13は、積層体10の第2の主面TS2側に位置している。第2の主面側外層部13は、第2の主面TS2と、最も第2の主面TS2に近い内部電極層30との間に位置する複数の誘電体層20の集合体である。第1の主面側外層部12および第2の主面側外層部13で用いられる誘電体層20は、いずれも内層部11で用いられる誘電体層20と同じものであってもよい。
- [0029] なお、積層体10は、対向電極部11Eを有する。対向電極部11Eは、第1の内部電極層31の第1の対向部31Aと、第2の内部電極層32の第2の対向部32Aとが対向する部分である。対向電極部11Eは、内層部11の一部として構成されている。図4Aおよび図4Bには、対向電極部11Eの幅方向Wおよび長さ方向Lの範囲が示されている。なお、対向電極部11Eは、コンデンサ有効部ともいう。
- [0030] なお、積層体10は、側面側外層部を有する。側面側外層部は、第1の側面側外層部WG1と、第2の側面側外層部WG2とを有する。第1の側面側外層部WG1は、対向電極部11Eと、第1の側面WS1との間に位置する誘電体層20を含む部分である。第2の側面側外層部WG2は、対向電極部

11Eと第2の側面WS2との間に位置する誘電体層20を含む部分である。図3、図4Aおよび図4Bには、第1の側面側外層部WG1および第2の側面側外層部WG2の幅方向Wの範囲が示されている。なお、側面側外層部は、Wギャップまたはサイドギャップともいう。

[0031] なお、積層体10は、端面側外層部を有する。端面側外層部は、第1の端面側外層部LG1と、第2の端面側外層部LG2とを有する。第1の端面側外層部LG1は、対向電極部11Eと第1の端面LS1との間に位置する、誘電体層20および第1の引き出し部31Bを含む部分である。すなわち、第1の端面側外層部LG1は、複数枚の誘電体層20の第1の端面LS1側の部分と複数枚の第1の引き出し部31Bとの集合体である。第2の端面側外層部LG2は、対向電極部11Eと第2の端面LS2との間に位置する、誘電体層20および第2の引き出し部32Bを含む部分である。すなわち、第2の端面側外層部LG2は、複数枚の誘電体層20の第2の端面LS2側の部分と複数枚の第2の引き出し部32Bとの集合体である。図2、図4Aおよび図4Bには、第1の端面側外層部LG1および第2の端面側外層部LG2の長さ方向Lの範囲が示されている。なお、端面側外層部は、Lギャップまたはエンドギャップともいう。

[0032] 外部電極40は、図1および図2に示すように、積層体10の第1の端面LS1側に配置された第1の外部電極40Aと、積層体10の第2の端面LS2側に配置された第2の外部電極40Bと、を有する。

[0033] なお、第1の外部電極40Aおよび第2の外部電極40Bの基本的な構成は同じである。また、第1の外部電極40Aおよび第2の外部電極40Bは、積層セラミックコンデンサ1の長さ方向Lの中央のWT断面に対して概ね面対称の形状を有する。よって以下においては、第1の外部電極40Aと第2の外部電極40Bとを区別して説明する必要のない場合には、第1の外部電極40Aと第2の外部電極40Bとをまとめて外部電極40という場合がある。

[0034] 第1の外部電極40Aは、第1の端面LS1上に配置されている。第1の

外部電極40Aは、第1の端面LS1に露出する複数の第1の内部電極層31のそれぞれの第1の引き出し部31Bに接触している。これにより、第1の外部電極40Aは複数の第1の内部電極層31に電氣的に接続している。第1の外部電極40Aは、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されていてよい。本実施形態では、第1の外部電極40Aは、第1の端面LS1上から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0035] 第2の外部電極40Bは、第2の端面LS2上に配置されている。第2の外部電極40Bは、第2の端面LS2に露出する複数の第2の内部電極層32のそれぞれの第2の引き出し部32Bに接触している。これにより、第2の外部電極40Bは複数の第2の内部電極層32に電氣的に接続している。第2の外部電極40Bは、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されていてよい。本実施形態では、第2の外部電極40Bは、第2の端面LS2上から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0036] 前述のとおり、積層体10内においては、第1の内部電極層31の第1の対向部31Aと第2の内部電極層32の第2の対向部32Aとが誘電体層20を介して対向することにより、容量が形成される。そのため、第1の内部電極層31が接続された第1の外部電極40Aと第2の内部電極層32が接続された第2の外部電極40Bとの間で、コンデンサの特性が発現する。

[0037] 図2、図4A、図4Bに示すように、第1の外部電極40Aは、第1の下地電極層50Aと、第1の下地電極層50A上に配置された第1の有機層70Aと、第1の有機層70A上に配置された第1のめっき層60Aと、を有する。また、第2の外部電極40Bは、第2の下地電極層50Bと、第2の

下地電極層50B上に配置された第2の有機層70Bと、第2の有機層70B上に配置された第2のめっき層60Bと、を有する。

[0038] 第1の下地電極層50Aは、第1の端面LS1上に配置されている。第1の下地電極層50Aは、第1の端面LS1に露出する複数の第1の内部電極層31のそれぞれの第1の引き出し部31Bに接続している。本実施形態においては、第1の下地電極層50Aは、第1の端面LS1上から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0039] 第2の下地電極層50Bは、第2の端面LS2上に配置されている。第2の下地電極層50Bは、第2の端面LS2に露出する複数の第2の内部電極層32のそれぞれの第2の引き出し部32Bに接触している。本実施形態においては、第2の下地電極層50Bは、第2の端面LS2上から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0040] 本実施形態の第1の下地電極層50Aおよび第2の下地電極層50Bは、焼き付け層である。焼き付け層は、金属成分と、ガラス成分もしくはセラミック成分のどちらか一方を含んでいるか、その両方を含んでいることが好ましい。金属成分は、例えば、Cu、Ni、Ag、Pd、Ag-Pd合金、Au等から選ばれる少なくとも1つを含む。ガラス成分は、例えば、B、Si、Ba、Mg、Al、Li等から選ばれる少なくとも1つを含む。セラミック成分は、誘電体層20と同種のセラミック材料を用いてもよいし、異なる種のセラミック材料を用いてもよい。セラミック成分は、例えば、BaTiO₃、CaTiO₃、(Ba, Ca)TiO₃、SrTiO₃、CaZrO₃等から選ばれる少なくとも1つを含む。第1の下地電極層50Aの主成分金属および第2の下地電極層50Bの主成分金属は、Cuであることが好ましい。

[0041] 焼き付け層は、例えば、ガラスおよび金属を含む導電性ペーストを積層体10に塗布して焼き付けたものである。焼き付け層は、複数の内部電極および誘電体層を有する積層体10の素材である焼成前の積層チップと、その積

層チップに塗布した導電性ペーストとを同時焼成して形成することができる。あるいは、その積層チップを焼成して積層体10を得た後、その積層体10に導電性ペーストを塗布して焼き付けることによっても形成してもよい。なお、上記形成方法の場合には、焼き付け層は、ガラス成分の代わりにセラミック材料を添加したものを焼き付けて形成することが好ましい。その場合、添加するセラミック材料として、誘電体層20と同種のセラミック材料を用いることが特に好ましい。なお、焼き付け層は、複数層であってもよい。

[0042] 第1の端面LS1上に位置する第1の下地電極層50Aの長さ方向Lに対応する厚みは、第1の下地電極層50Aの積層方向Tおよび幅方向Wの中央部において、例えば、 $2\mu\text{m}$ 以上 $220\mu\text{m}$ 以下程度であることが好ましい。

[0043] 第2の端面LS2上に位置する第2の下地電極層50Bの長さ方向Lに対応する厚みは、第2の下地電極層50Bの積層方向Tおよび幅方向Wの中央部において、例えば、 $2\mu\text{m}$ 以上 $220\mu\text{m}$ 以下程度であることが好ましい。

[0044] 第1の主面TS1または第2の主面TS2のうちの、少なくとも一方の面の一部にも第1の下地電極層50Aを設ける場合には、この部分に設けられる第1の下地電極層50Aの積層方向Tに対応する厚みは、この部分に設けられる第1の下地電極層50Aの長さ方向Lおよび幅方向Wの中央部において、例えば、 $4\mu\text{m}$ 以上 $15\mu\text{m}$ 以下程度であることが好ましい。

[0045] 第1の側面WS1または第2の側面WS2のうちの、少なくとも一方の面の一部にも第1の下地電極層50Aを設ける場合には、この部分に設けられる第1の下地電極層50Aの幅方向Wに対応する厚みは、この部分に設けられる第1の下地電極層50Aの長さ方向Lおよび積層方向Tの中央部において、例えば、 $4\mu\text{m}$ 以上 $15\mu\text{m}$ 以下程度であることが好ましい。

[0046] 第1の主面TS1または第2の主面TS2のうちの、少なくとも一方の面の一部にも第2の下地電極層50Bを設ける場合には、この部分に設けられる第2の下地電極層50Bの積層方向Tに対応する厚みは、この部分に設け

られる第2の下地電極層50Bの長さ方向Lおよび幅方向Wの中央部において、例えば、 $4\mu\text{m}$ 以上 $15\mu\text{m}$ 以下程度であることが好ましい。

[0047] 第1の側面WS1または第2の側面WS2のうちの、少なくとも一方の面の一部にも第2の下地電極層50Bを設ける場合には、この部分に設けられる第2の下地電極層50Bの幅方向Wに対応する厚みは、この部分に設けられる第2の下地電極層50Bの長さ方向Lおよび積層方向Tの中央部において、例えば、 $4\mu\text{m}$ 以上 $15\mu\text{m}$ 以下程度であることが好ましい。

[0048] 第1の有機層70Aは、第1の下地電極層50Aを覆うように配置されている。第1の有機層70Aの詳細については後述する。

[0049] 第2の有機層70Bは、第2の下地電極層50Bを覆うように配置されている。第2の有機層70Bの詳細については後述する。

[0050] 第1のめっき層60Aは、第1の有機層70Aを覆うように配置されている。

[0051] 第2のめっき層60Bは、第2の有機層70Bを覆うように配置されている。

[0052] 第1のめっき層60Aおよび第2のめっき層60Bは、例えば、Cu、Ni、Sn、Ag、Pd、Ag-Pd合金、Au等から選ばれる少なくとも1つを含んでいてもよい。第1のめっき層60Aおよび第2のめっき層60Bは、それぞれ複数層により形成されていてもよい。第1のめっき層60Aおよび第2のめっき層60Bは、Niめっき層の上にSnめっき層が形成された2層構造が好ましい。

[0053] 第1のめっき層60Aは、第1の有機層70Aを覆うように配置されている。本実施形態においては、第1のめっき層60Aは、第1のNiめっき層61Aと、第1のNiめっき層61A上に位置する第1のSnめっき層62Aと、を有する。

[0054] 第2のめっき層60Bは、第2の有機層70Bを覆うように配置されている。本実施形態においては、第2のめっき層60Bは、第2のNiめっき層61Bと、第2のNiめっき層61B上に位置する第2のSnめっき層62

Bと、を有する。

- [0055] Niめっき層は、積層セラミックコンデンサ1を実装する際に、第1の下地電極層50Aおよび第2の下地電極層50Bがはんだによって侵食されることを防止する。また、Snめっき層は、積層セラミックコンデンサ1を実装する際に、はんだの濡れ性を向上させる。これにより、積層セラミックコンデンサ1の実装を容易にする。第1のNiめっき層61A、第1のSnめっき層62A、第2のNiめっき層61Bおよび第2のSnめっき層62Bのそれぞれの厚みは、 $2\mu\text{m}$ 以上 $15\mu\text{m}$ 以下であることが好ましい。
- [0056] なお、本実施形態の外部電極40は、例えば、導電性粒子と熱硬化性樹脂を含む導電性樹脂層を有していてもよい。導電性樹脂層は、焼き付け層を覆うように配置されてもよい。導電性樹脂層が焼き付け層を覆うように配置される場合、導電性樹脂層は、焼き付け層と有機層70（第1の有機層70A、第2の有機層70B）との間に配置される。導電性樹脂層は、焼き付け層上を完全に覆っていてもよいし、焼き付け層の一部を覆っていてもよい。
- [0057] 熱硬化性樹脂を含む導電性樹脂層は、例えば、めっき膜や導電性ペーストの焼成物からなる導電層よりも柔軟性に富んでいる。このため、積層セラミックコンデンサ1に物理的な衝撃や熱サイクルに起因する衝撃が加わった場合であっても、導電性樹脂層は、緩衝層として機能する。よって、導電性樹脂層は、積層セラミックコンデンサ1のクラック発生を抑制する。
- [0058] 導電性粒子を構成する金属は、Ag、Cu、Ni、Sn、Biまたは、それらを含む合金であってもよい。導電性粒子は、好ましくはAgを含む。導電性粒子は、例えばAgの金属粉である。Agは、金属の中でもっとも比抵抗が低いため、電極材料に適している。また、Agは貴金属であるため、酸化しにくく、対候性が高い。よって、Agの金属粉は、導電性粒子として好適である。
- [0059] また、導電性粒子は、表面がAgコーティングされた金属粉であってもよい。金属粉の表面にAgコーティングされたものを使用する際には、金属粉は、Cu、Ni、Sn、Biまたはそれらの合金粉であることが好ましい。

A g の特性は保ちつつ、母材の金属を安価なものにするために、A g コーティングされた金属粉を用いることが好ましい。

[0060] さらに、導電性粒子は、C u、N i に酸化防止処理を施したものであってもよい。また、導電性粒子は、金属粉の表面に S n、N i、C u をコーティングした金属粉であってもよい。金属粉の表面に S n、N i、C u をコーティングされたものを使用する際には、金属粉は、A g、C u、N i、S n、B i またはそれらの合金粉であることが好ましい。

[0061] 導電性粒子の形状は、特に限定されない。導電性粒子は、球形状、扁平状などの形状を有するものを用いることができるが、球形状金属粉と扁平状金属粉とを混合して用いることが好ましい。

[0062] 導電性樹脂層に含まれる導電性粒子は、主に導電性樹脂層の通電性を確保する役割を担う。具体的には、複数の導電性粒子どうしが接触することにより、導電性樹脂層内部に通電経路が形成される。

[0063] 導電性樹脂層を構成する樹脂は、例えば、エポキシ樹脂、フェノール樹脂、ウレタン樹脂、シリコン樹脂、ポリイミド樹脂などの公知の種々の熱硬化性樹脂から選ばれる少なくとも1つを含んでいてもよい。その中でも、耐熱性、耐湿性、密着性などに優れたエポキシ樹脂は、最も適切な樹脂の1つである。また、導電性樹脂層の樹脂は、熱硬化性樹脂とともに、硬化剤を含むことが好ましい。ベース樹脂としてエポキシ樹脂を用いる場合、エポキシ樹脂の硬化剤は、フェノール系、アミン系、酸無水物系、イミダゾール系、活性エステル系、アミドイミド系など公知の種々の化合物であってもよい。

[0064] なお、導電性樹脂層は、複数層で形成されていてもよい。導電性樹脂層の最も厚い部分の厚みは、10 μ m以上200 μ m以下であることが好ましい。

[0065] 次に、本実施形態に係る有機層70について、図2~5を用いて説明する。本実施形態に係る有機層70は、第1の有機層70Aと、第2の有機層70Bと、を含む。

[0066] 第1の有機層70Aは、第1の下地電極層50A上に配置されている。第

1の有機層70A上には、第1のめっき層60Aが配置されている。また、第1の有機層70Aは、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されていてよい。本実施形態では、第1の有機層70Aは、第1の主面TS1および第2の主面TS2の長さ方向Lにおける略中央、ならびに第1の側面WS1および第2の側面WS2の長さ方向Lにおける略中央にまで延びて形成されている。

[0067] 第2の有機層70Bは、第2の下地電極層50B上に配置されている。第2の有機層70B上には、第2のめっき層60Bが配置されている。また、第2の有機層70Bは、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されていてよい。本実施形態では、第2の有機層70Bは、第1の主面TS1および第2の主面TS2の長さ方向Lにおける略中央、ならびに第1の側面WS1および第2の側面WS2の長さ方向Lにおける略中央にまで延びて形成されている。

[0068] このため、第1の有機層70Aおよび第2の有機層70Bは、第1の主面TS1および第2の主面TS2の長さ方向Lにおける略中央、ならびに第1の側面WS1および第2の側面WS2の長さ方向Lにおける略中央において、一体的に形成される。このように、本実施形態の第1の有機層70Aおよび第2の有機層70Bは、積層体10の表面のうち外部電極40から露出している部分全体を覆うように一体的に形成される。

[0069] 有機層70により被覆される下地電極層50の状態について、図5を用いて説明する。

図5は、図2のRで示す部分の拡大断面図である。なお、図5において、第1の有機層70Aにより被覆される第1の下地電極層50Aの状態について説明するが、第2の有機層70Bにより被覆される第2の下地電極層50Aの状態も同様であるため、説明を省略する。第1の有機層70Aは、図5に示すように、誘電体層20上に形成される第1の下地電極層50Aと第1の

Niめっき層61Aとの間に形成される。

[0070] 第1の有機層70Aの表面は、第1の下地電極層50Aの一部が露出した表面として形成されている。すなわち、第1の有機層70Aは、図5に示すように複数の空隙を有する。第1の有機層70Aの表面において、第1の下地電極層50Aの主成分金属の原子百分率は、4.0atom%以下である。なお、第1の有機層70Aの表面において、第1の下地電極層50Aの主成分金属の原子百分率は、3.0atom%以下であることがより好ましい。

[0071] 第2の有機層70Bの表面は、第2の下地電極層50Bの一部が露出した表面として形成されている。すなわち、第2の有機層70Bは、図5に示すように複数の空隙を有する。第2の有機層70Bの表面において、第2の下地電極層50Bの主成分金属の原子百分率は、4.0atom%以下である。なお、第2の有機層70Bの表面において、第2の下地電極層50Bの主成分金属の原子百分率は、3.0atom%以下であることがより好ましい。

[0072] 第1の有機層70Aの表面において、第1の下地電極層50Aの主成分金属の原子百分率は、0.6atom%以上であることが好ましい。第2の有機層70Bの表面において、第2の下地電極層50Bの主成分金属の原子百分率は、0.6atom%以上であることが好ましい。

[0073] 第1の下地電極層50Aの主成分金属および第2の下地電極層50Bの主成分金属は、前述のとおり、Cuであることが好ましい。ただし、第1の下地電極層50Aの主成分金属および第2の下地電極層50Bの主成分金属は、Cuに限らない。例えば、Ni、Ag、Pd、Ag-Pd合金またはAuなどが用いられる。

[0074] 第1の有機層70Aおよび第2の有機層70Bは、有機ケイ素化合物を含む。これにより、第1の有機層70Aおよび第2の有機層70Bは、積層体10、下地電極層50等の表面に確実に形成されるため、信頼性が向上する。

[0075] ただし、第1の有機層70Aおよび第2の有機層70Bを構成する組成物はこれに限らない。第1の有機層70Aおよび第2の有機層70Bは、例えば、脂肪酸コートが挙げられる。脂肪酸コートは、脂肪酸を下地電極層の表面上に点在するように形成した層である。第1の有機層70Aおよび第2の有機層70Bとして脂肪酸コートを適用する場合、少なくとも下地電極層の表面上に脂肪酸が存在することとなる。より具体的には、少なくとも第1の下地電極層50Aの表面上および第2の下地電極層50Bの表面上には脂肪酸が存在している。これにより、脂肪酸のもつカルボキシ基がイオン化することで、イオン結合力により下地電極層に吸着し、吸着部において、下地電極層上に設けられるめっき層のめっきの析出が阻害され、下地電極層とめっき層との間の接合面積が減少させることができる。そのため、下地電極層とめっき層との密着力が低下するため、下地電極層とその上に形成されるめっき層との剥離を促進する効果を発揮する。したがって、積層セラミックコンデンサに落下時の衝撃や熱サイクルの衝撃が加わった際に、下地電極層とめっき層との間で安定して剥離させることが可能となり応力を逃がすことが可能となる。結果、積層セラミックコンデンサの積層体にクラックが入ることを抑制することができる。

[0076] 第1の有機層70Aの表面において、Si、C、N、およびOの原子百分率(Atom%)の合計は、90Atom%以上であることが好ましい。第2の有機層70Bの表面において、Si、C、N、およびOの原子百分率(Atom%)の合計は、90Atom%以上であることが好ましい。

[0077] 第1の有機層70Aの厚みは、5nm以上500nm以下であることが好ましい。また、第1の有機層70Aの厚みは、100nm以上200nm以下であることがより好ましい。第2の有機層70Bの厚みは、5nm以上500nm以下であることが好ましい。また、第2の有機層70Bの厚みは、100nm以上200nm以下であることがより好ましい。

[0078] 以上が実施形態に係る積層セラミックコンデンサ1の基本構成である。なお、積層体10と外部電極40とを含む積層セラミックコンデンサ1の長さ

方向の寸法をL寸法とすると、L寸法は、0.2mm以上10mm以下であることが好ましい。また、積層セラミックコンデンサ1の積層方向の寸法をT寸法とすると、T寸法は、0.1mm以上10mm以下であることが好ましい。また、積層セラミックコンデンサ1の幅方向の寸法をW寸法とすると、W寸法は、0.1mm以上10mm以下であることが好ましい。

[0079] <有機層表面成分の原子百分率>

次いで、本実施形態における、有機層表面成分の原子百分率の測定方法について説明する。まず、積層セラミックコンデンサの一方の外部電極のみをはんだを用いて実装基板に実装し、他方の外部電極が宙に浮いた状態にする。次に、宙に浮いた状態の他方の外部電極を、下面から高さ方向に押して実装基板に実装した側の一方の外部電極において、下地電極層とめっき層との間で剥離させ、有機層を露出させる。そして、めっき層が剥離された積層セラミックコンデンサ1に対してXPS分析を行う。まず、露出した有機層上の面の全体においてX線を照射する。この際の熱電子の加速電圧は15kVとする。次に、ワイドスキャンで全元素の定性分析を実施した後、ナロースキャンで全元素の定量分析を行い、有機層上の表面における全元素の存在比(atom%)を算出することができる。なお、本実施形態においては、ワイドスキャンスペクトルから検出された元素についてナロースキャンスペクトルを算出し、検出元素の合計が100atom%になるように規格化し、XPS分析を実施している。なお、存在比(atom%)は、水素およびヘリウムを除く原子の割合を示す原子百分率である。

[0080] 次に、本実施形態の積層セラミックコンデンサ1の製造方法について説明する。本実施形態の積層セラミックコンデンサ1は、上述した要件を満足する限り、その製造方法は限定されない。しかしながら好適な製造方法は、以下の工程を備える。各工程の詳細を以下に説明する。

[0081] 誘電体層20用の誘電体シートと、内部電極層30用の導電性ペーストを準備する。誘電体層20用の誘電体シートおよび内部電極層30用の導電性ペーストは、いずれもバインダおよび溶剤を含む。バインダおよび溶剤は、

公知のものであってよい。導電性材料からなるペーストは、例えば、金属粉末に有機バインダおよび有機溶剤が加えられたものである。

[0082] 誘電体シート上に、内部電極層30用の導電性ペーストを、例えば、スクリーン印刷やグラビア印刷などにより、本実施形態の内部電極層30の形状になるようにパターン設計された印刷版を用いて印刷する。これにより、第1の内部電極層31のパターンが形成された誘電体シートと、第2の内部電極層32のパターンが形成された誘電体シートが準備される。

[0083] 内部電極層30のパターンが印刷されていない誘電体シートを所定枚数積層することにより、第1の主面TS1側の第1の主面側外層部12となる部分を形成する。その上に、第1の内部電極層31のパターンが印刷された誘電体シートおよび第2の内部電極層32のパターンが印刷された誘電体シートを順次交互に積層して、内層部11となる部分を形成する。この内層部11となる部分の上に、内部電極層30のパターンが印刷されていない誘電体シートを所定枚数積層して、第2の主面TS2側の第2の主面側外層部13となる部分を形成する。これにより、積層シートを得る。

[0084] 次いで、積層シートを、静水圧プレスなどの手段によって積層方向にプレスすることにより、積層ブロックを作製する。

[0085] 次いで、積層ブロックを所定のサイズにカットして個片化することにより、複数の積層チップを得る。この後、バレル研磨などにより積層チップを研磨して、角部および稜線部に丸みをつけてもよい。

[0086] 次いで、積層チップを焼成して積層体10を得る。このときの焼成温度は、誘電体層20や内部電極層30の材料にもよるが、例えば900℃以上1400℃以下であることが好ましい。

[0087] 積層体10の両端面に、下地電極層50となる導電性ペーストを塗布する。本実施形態においては、下地電極層50は、焼き付け層である。焼き付け層は、ガラス成分と金属とを含む導電性ペーストを、例えばディッピングなどの方法によって積層体10に塗布し、その後、焼き付け処理を行うことにより形成できる。このときの焼き付け処理の温度は、700℃以上900℃

以下であることが好ましい。

- [0088] なお、焼成前の積層チップと、積層チップに塗布した導電性ペーストとを同時に焼成してもよい。その場合、焼き付け層は、ガラス成分の代わりにセラミック材料を添加したものを焼き付けて形成することが好ましい。このとき、添加するセラミック材料として、誘電体層20と同種のセラミック材料を用いることが特に好ましい。この場合は、焼成前の積層チップに対して、導電性ペーストを塗布し、積層チップと積層チップに塗布した導電性ペーストを同時に焼き付けて、焼き付け層が形成された積層体10を形成する。
- [0089] 次に、下地電極層上に有機化合物を疎に被覆する有機層を形成する。下地電極層上に有機化合物を疎に被覆する有機層を形成する方法としては、有機化合物を有機溶媒で希釈しスプレー塗布して形成することができる。具体的には、例えば、シランカップリング剤をIPA（2-プロパノール）で希釈した溶液を作成する。下地電極層を形成した積層体をバレル装置に投入し、下地電極層を形成した積層体に溶液をスプレー塗布する。その後、バレル装置からとり出し、ろ紙上に広げ、100℃～200℃のオーブンで所定時間（30分～60分）熱処理することで有機層を硬化させる。
- [0090] また、有機化合物を有機溶媒で希釈し溶液を作成した後、下地電極層を形成した積層体に、溶液を塗布し熱硬化することで形成することもできる。ここで、溶液を塗布する方法としては、ディッピングなどを行うことができる。
- [0091] ここで、有機層の表面における下地電極層の主成分金属の原子百分率の狙い値、有機層の厚みは、溶液濃度や、塗布方法、塗布時間、塗布時の温度をコントロールすることで制御することができる。
- [0092] その後、有機層70の表面に、めっき層を形成する。本実施形態においては、第1の有機層70Aの表面に、第1のめっき層60Aを形成する。また、第2の有機層70Bの表面に、第2のめっき層60Bを形成する。本実施形態では、めっき層として、Niめっき層およびSnめっき層が形成される。めっき処理を行うにあたっては、電解めっき、無電解めっきのどちらを採

用してもよい。ただし、無電解めっきは、めっき析出速度を向上させるために、触媒などによる前処理が必要となることから、工程が複雑化するというデメリットがある。したがって、通常は、電解めっきを採用することが好ましい。Niめっき層およびSnめっき層は、例えばバレルめっきにより、順次形成する。

[0093] なお、導電性樹脂層を設ける場合、導電性樹脂層は、焼き付け層を覆うように配置されてもよい。導電性樹脂層を設ける場合は、熱硬化性樹脂および金属成分を含む導電性樹脂ペーストを焼き付け層上に塗布した後、250～550℃以上の温度で熱処理する。これにより、熱硬化樹脂が熱硬化して導電性樹脂層が形成される。この熱処理時の雰囲気は、N₂雰囲気であることが好ましい。また、樹脂の飛散を防ぎ、かつ、各種金属成分の酸化を防ぐため、酸素濃度は100ppm以下であることが好ましい。

[0094] 以上の製造工程により、積層セラミックコンデンサ1が製造される。

[0095] なお、積層セラミックコンデンサ1の構成は、図1～4Bに示す構成に限定されない。例えば、積層セラミックコンデンサ1は、図6～8に示すような、2連構造、3連構造、4連構造の積層セラミックコンデンサであってもよい。

[0096] 図6に示す積層セラミックコンデンサ1は、2連構造の積層セラミックコンデンサ1であり、内部電極層30として、第1の内部電極層33および第2の内部電極層34に加えて、第1の端面LS1および第2の端面LS2のどちらにも引き出されない浮き内部電極層35を備える。図7に示す積層セラミックコンデンサ1は、浮き内部電極層35として、第1の浮き内部電極層35Aおよび第2の浮き内部電極層35Bを備えた、3連構造の積層セラミックコンデンサ1である。図8に示す積層セラミックコンデンサ1は、浮き内部電極層35として、第1の浮き内部電極層35A、第2の浮き内部電極層35Bおよび第3の浮き内部電極層35Cを備えた、4連構造の積層セラミックコンデンサ1である。このように、内部電極層30として、浮き内部電極層35を設けることにより、積層セラミックコンデンサ1は、対向電

極部が複数に分割された構造となる。これにより、対向する内部電極層30間において複数のコンデンサ成分が形成され、これらのコンデンサ成分が直列に接続された構成となる。よって、それぞれのコンデンサ成分に印加される電圧が低くなり、積層セラミックコンデンサ1の高耐圧化を図ることができる。なお、本実施形態の積層セラミックコンデンサ1は、4連以上の多連構造であってもよいことはいうまでもない。

[0097] <変形例>

なお、上述の実施形態に係る積層セラミックコンデンサ1は、第1の有機層70Aおよび第2の有機層70Bは、第1の主面TS1および第2の主面TS2の長さ方向Lにおける略中央、ならびに第1の側面WS1および第2の側面WS2の長さ方向Lにおける略中央にまで延び、積層体10の表面のうち外部電極40から露出している部分全体を覆うように一体的に形成されていた。しかし、第1の有機層70Aおよび第2の有機層70Bの構成は、これに限らない。

[0098] 以下に、変形例に係る積層セラミックコンデンサ1について、図9~10Bを用いて説明する。図9は、変形例における図2に相当する断面図である。図10Aは、変形例における図4Aに相当する断面図である。図10Bは、変形例における図4Bに相当する断面図である。なお、第1の実施形態と同様の構成については、同じ名称をつけて詳細な説明を省略する場合がある。

[0099] 図1に示すように、変形例に係る積層セラミックコンデンサ1は、略直方体形状を有している。積層セラミックコンデンサ1は、略直方体形状を有する積層体10と、積層体10の両端部のそれぞれに互いに離間して配置された一対の外部電極40と、を備えている。

[0100] 外部電極40は、図1および図9に示すように、積層体10の第1の端面LS1側に配置された第1の外部電極40Aと、積層体10の第2の端面LS2側に配置された第2の外部電極40Bと、を有する。

[0101] 図9、図10Aおよび図10Bに示すように、第1の外部電極40Aは、

第1の下地電極層50Aと、第1の下地電極層50A上に配置された第1の有機層70bAと、第1の有機層70bA上に配置された第1のめっき層60Aと、を有する。また、第2の外部電極40Bは、第2の下地電極層50Bと、第2の下地電極層50B上に配置された第2の有機層70bBと、第2の有機層70bB上に配置された第2のめっき層60Bと、を有する。

[0102] 本変形例に係る有機層70bは、第1の有機層70bAと、第2の有機層70bBと、を含む。

[0103] 第1の有機層70bAは、第1の下地電極層50A上に配置されている。第1の有機層70bA上には、第1のめっき層60Aが配置されている。また、第1の有機層70bAは、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されていてよい。本変形例では、第1の有機層70bAは、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0104] 第2の有機層70bBは、第2の下地電極層50B上に配置されている。第2の有機層70bB上には、第2のめっき層60Bが配置されている。また、第2の有機層70bBは、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されていてよい。本変形例では、第2の有機層70bBは、第1の主面の一部TS1および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0105] すなわち、本変形例に係る積層セラミックコンデンサ1において、第1の外部電極40Aと第2の外部電極40Bとの間には、有機層70bが存在していない部分がある。このため、本変形例における第1の有機層70bAと第2の有機層70bBとは、一体的に形成されず、積層体10の表面の一部が露出する。この場合でも、クラックの起点となる外部電極の下地電極層の端部に有機層が形成されるため、クラック抑制の効果を得ることができる。

[0106] <第2の実施形態>

なお、第1の実施形態に係る積層セラミックコンデンサ1は、2個の外部電極を備える2端子型のものであったが、これに限らず、多数の外部電極を備える多端子型のものであってもよい。

[0107] 以下に、第2の実施形態に係る積層セラミックコンデンサ1について、図11～13を用いて説明する。なお、以下の説明において、第1実施形態と同じ構成については詳細な説明を省略する。図11は、第2の実施形態に係る積層セラミックコンデンサの外観斜視図である。図12は、第2の実施形態における図4Aに相当する断面図である。図13は、第2の実施形態における図4Bに相当する断面図である。

[0108] 本実施形態の積層セラミックコンデンサ1は、積層体10の内部の内部電極層と、外部電極40の態様が、第1実施形態と異なる。

[0109] 複数の内部導体層としての複数の内部電極層は、第1の端面LS1および第2の端面LS2に引き出される複数の第1の内部導体層としての複数の第1の内部電極層131と、第1の側面WS1または第2の側面WS2の少なくともいずれか一方に引き出される複数の第2の内部導体層としての複数の第2の内部電極層132と、を有する。

[0110] 本実施形態においては、複数の内部電極層は、第1の端面LS1および第2の端面LS2に引き出される複数の第1の内部電極層131と、第1の側面WS1および第2の側面WS2に引き出される複数の第2の内部電極層132とを有する。複数の第1の内部電極層131は、複数の誘電体層20上に配置されている。複数の第2の内部電極層132は、複数の誘電体層20上に配置されている。複数の第1の内部電極層131および複数の第2の内部電極層132は、積層体10の積層方向Tに誘電体層20を介して交互に配置されている。第1の内部電極層131および第2の内部電極層132は、誘電体層20を挟むようにして配置されている。

[0111] 第1の内部電極層131は、誘電体層20上に配置され、第1の端面LS1および第2の端面LS2に露出するように、第1の端面LS1から第2の端面LS2にわたって延びている。より具体的には、第1の内部電極層13

1は、第2の内部電極層132に対向する第1の対向部131Aと、第1の対向部131Aから第1の端面LS1に引き出される第1の引き出し部131Bと、第1の対向部131Aから第2の端面LS2に引き出される第2の引き出し部131Cと、を有している。第1の対向部131Aは、誘電体層20上の中央部に位置する。第1の引き出し部131Bは、第1の端面LS1に露出している。第2の引き出し部131Cは、第2の端面LS2に露出している。第1の内部電極層131は、第1の側面WS1および第2の側面WS2には露出していない。第1の内部電極層131の第1の対向部131Aの形状、第1の引き出し部131Bの形状、および第2の引き出し部131Cの形状は、特に限定されない。

[0112] 第2の内部電極層132は、誘電体層20上に配置され、第1の端面LS1および第2の端面LS2には露出せずに、第1の側面WS1および第2の側面WS2に露出するように配置されている。具体的には、第2の内部電極層132は、第1の側面WS1と第2の側面WS2との間にわたって延びている。より具体的には、第2の内部電極層132は、第1の内部電極層131に対向する第2の対向部132Aと、第2の対向部132Aから第1の側面WS1に引き出される第3の引き出し部132Bと、第2の対向部132Aから第2の側面WS2に引き出される第4の引き出し部132Cと、を有している。第2の対向部132Aは、誘電体層20上の中央部に位置する。第2の対向部132Aは、第1の端面LS1の方向および第2の端面LS2の方向に延びるように矩形状に形成されている。第3の引き出し部132Bは、第1の側面WS1に露出している。第4の引き出し部132Cは、第2の側面WS2に露出している。第2の内部電極層132は、第1の端面LS1および第2の端面LS2には露出していない。第2の内部電極層132の第2の対向部132Aの形状、第3の引き出し部132Bの形状、および第4の引き出し部132Cの形状は、特に限定されない。

[0113] 本実施形態では、第1の対向部131Aと第2の対向部132Aが誘電体層20を介して対向することにより容量が形成され、コンデンサの特性が発

現する。

[0114] 外部電極40は、少なくとも、第1の外部電極40Aと、第2の外部電極40Bと、第3の外部電極40Cと、を有する。本実施形態においては、外部電極40は、第1の外部電極40Aと、第2の外部電極40Bと、第3の外部電極40Cと、さらに第4の外部電極40Dと、を有する。

[0115] 第1の外部電極40Aは、第1の端面LS1上に配置され、第1の内部電極層131に接続される。言い換えると、第1の外部電極40Aは、第1の端面LS1に引き出された第1の内部電極層131に接続されている。より詳細には、第1の外部電極40Aは、第1の内部電極層131の第1の引き出し部131Bと接続される。本実施形態においては、第1の外部電極40Aは、第1の端面LS1から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0116] 第2の外部電極40Bは、第2の端面LS2上に配置され、第1の内部電極層131に接続される。言い換えると、第2の外部電極40Bは、第2の端面LS2に引き出された第1の内部導体層131に接続されている。より詳細には、第2の外部電極40Bは、第1の内部電極層131の第2の引き出し部131Cと接続される。本実施形態においては、第2の外部電極40Bは、第2の端面LS2上から第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にまで延びて形成されている。

[0117] 第3の外部電極40Cは、第1の側面WS1上に配置され、第2の内部電極層132に接続される。より詳細には、第3の外部電極40Cは、第2の内部電極層132の第3の引き出し部132Bと接続される。本実施形態においては、第3の外部電極40Cは、第1の側面WS1から第1の主面TS1の一部および第2の主面TS2の一部にまで延びて配置される。

[0118] 第4の外部電極40Dは、第2の側面WS2上に配置され、第2の内部電極層132に接続される。より詳細には、第4の外部電極40Dは、第2の

内部電極層132の第4の引き出し部132Cと接続される。本実施形態においては、第4の外部電極40Dは、第2の側面WS2から第1の主面TS1の一部および第2の主面TS2の一部にまで延びて配置される。

[0119] なお、本実施形態の外部電極40の層構成として、例えば、第1実施形態の外部電極40と同様の各種の層構成を採用することができる。

[0120] 例えば、第1の外部電極40Aは、第1の下地電極層50Aと、第1のめっき層60Aと、第1の有機層70Aを備え、第1のめっき層60Aは、第1のNiめっき層61Aと、第1のSnめっき層62Aを備えていてもよい。第2の外部電極40Bは、第2の下地電極層50Bと、第2のめっき層60Bと、第2の有機層70Bを備え、第2のめっき層60Bは、第2のNiめっき層61Bと、第2のSnめっき層62Bを備えていてもよい。第3の外部電極40Cは、第3の下地電極層50Cと、第3のめっき層60Cと、第3の有機層70Cを備え、第3のめっき層60Cは、第3のNiめっき層61Cと、第3のSnめっき層62Cを備えていてもよい。第4の外部電極40Dは、第4の下地電極層50Dと、第4のめっき層60Dと、第4の有機層70Dを備え、第4のめっき層60Dは、第4のNiめっき層61Dと、第4のSnめっき層62Dを備えていてもよい。第1の下地電極層50A、第2の下地電極層50B、第3の下地電極層50Cおよび第4の下地電極層50Dは、例えば焼き付け層であってもよい。

[0121] 上述のように、図12、13を用いて説明する本実施形態に係る有機層70は、第1の有機層70Aと、第2の有機層70Bと、第3の有機層70Cと、第4の有機層70Dと、を含む。

[0122] 第1の有機層70Aは、第1の下地電極層50A上に配置されている。第1の有機層70A上には、第1のめっき層60Aが配置されている。また、第1の有機層70Aは、長さ方向Lにおける第1の外部電極40Aと、第2の外部電極40B、第3の外部電極40Cおよび第4の外部電極40Dとの間において、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されて

よい。

[0123] 第2の有機層70Bは、第2の下地電極層50B上に配置されている。第2の有機層70B上には、第2のめっき層60Bが配置されている。また、第2の有機層70Bは、長さ方向Lにおける第2の外部電極40Bと、第1の外部電極40A、第3の外部電極40Cおよび第4の外部電極40Dとの間において、第1の主面TS1の一部および第2の主面TS2の一部、ならびに第1の側面WS1の一部および第2の側面WS2の一部にも配置されてよい。

[0124] 第3の有機層70Cは、第3の下地電極層50C上に配置されている。第3の有機層70C上には、第3のめっき層60Cが配置されている。また、第3の有機層70Cは、長さ方向Lにおける第3の外部電極40Cと第1の外部電極40Aとの間、ならびに長さ方向Lにおける第3の外部電極40Cと第2の外部電極40Bとの間において、第1の側面WS1の一部にも配置されてよい。また、第3の有機層70Cは、第1の主面TS1の一部および第2の主面TS2の一部にも配置されてよい。

[0125] 第4の有機層70Dは、第4の下地電極層50D上に配置されている。第4の有機層70D上には、第4のめっき層60Dが配置されている。また、第4の有機層70Dは、長さ方向Lにおける第4の外部電極40Dと第1の外部電極40Aとの間、ならびに長さ方向Lにおける第4の外部電極40Dと第2の外部電極40Bとの間において、第2の側面WS2の一部にも配置されてよい。また、第4の有機層70Dは、第1の主面TS1の一部および第2の主面TS2の一部にも配置されてよい。

[0126] このため、第1の有機層70Aおよび第2の有機層70Bおよび第3の有機層70Cおよび第4の有機層70Dは、積層体10の表面のうち外部電極40から露出している部分全体を覆うように一体的に形成される。このように、多数の外部電極を備える多端子型であっても、クラックの起点となる外部電極の下地電極層の端部に有機層が形成されるため、クラック抑制の効果を得ることができる。なお、このような多端子型の積層セラミック電子部品

の場合は、有機層として、少なくとも第1の有機層70Aおよび第2の有機層70Bを備えていることが好ましい。

[0127] なお、上述した実施形態では、積層セラミック電子部品として、誘電体セラミックにより構成される誘電体層20がセラミック層として用いられている積層セラミックコンデンサを例示した。しかしながら、本開示の積層セラミック電子部品はこれに限定されない。例えば、本開示のセラミック電子部品は、セラミック層として圧電体セラミックを用いた圧電部品、セラミック層として半導体セラミックを用いたサーミスタ等の種々の積層セラミック電子部品にも適用可能である。圧電体セラミックとしてはPZT（チタン酸ジルコン酸鉛）系セラミック等が挙げられ、半導体セラミックとしてはスピネル系セラミック等が挙げられる。

[0128] 以上説明した実施形態に係る積層セラミックコンデンサ1によれば、以下の効果を奏する。

[0129] 実施形態に係る積層セラミックコンデンサ1は、交互に積層された複数の誘電体層20（セラミック層20）および複数の内部電極層30（内部導体層30）を含むとともに、高さ方向Tに相対する第1の主面TS1および第2の主面TS2と、高さ方向Tに直交する幅方向Wに相対する第1の側面WS1および第2の側面WS2と、高さ方向Tおよび幅方向Wに直交する長さ方向Lに相対する第1の端面LS1および第2の端面LS2と、を有する積層体10と、内部電極層30に接続される外部電極40と、を備え、外部電極40は、第1の端面LS1上に配置された第1の外部電極40Aと、第2の端面LS2上に配置された第2の外部電極40Bと、を有し、第1の外部電極40Aは、第1の端面LS1上に配置された第1の下地電極層50Aと、第1の下地電極層50A上に配置された第1の有機層70Aと、第1の有機層70A上に配置された第1のめっき層60Aと、を有し、第2の外部電極40Bは、第2の端面LS2上に配置された第2の下地電極層50Bと、第2の下地電極層50B上に配置された第2の有機層70Bと、第2の有機層70B上に配置された第2のめっき層60Bと、を有し、第1の有機層7

0 Aの表面は、第1の下地電極層50 Aの一部が露出した表面として形成され、第2の有機層70 Bの表面は、第2の下地電極層50 Bの一部が露出した表面として形成され、第1の有機層70 Aの表面において、第1の下地電極層50 Aの主成分金属の原子百分率は、4.0 atom%以下であり、第2の有機層70 Bの表面において、第2の下地電極層50 Bの主成分金属の原子百分率は、4.0 atom%以下である。

[0130] これにより、積層セラミック電子部品の積層体10にクラックが入ることを抑制することが可能な信頼性の高い積層セラミック電子部品を提供できる。

[0131] 実施形態に係る積層セラミックコンデンサ1は、第1の有機層70 Aの表面において、第1の下地電極層50 Aの主成分金属の原子百分率は、0.6 atom%以上であり、第2の有機層70 Bの表面において、第2の下地電極層50 Bの主成分金属の原子百分率は、0.6 atom%以上である。

[0132] これにより、めっき不良の発生も抑制しつつ、信頼性の高い積層セラミック電子部品を提供できる。

[0133] 実施形態に係る積層セラミックコンデンサ1は、第1の下地電極層50 Aの主成分金属および第2の下地電極層50 Bの主成分金属は、Cuである。

[0134] これにより、製造時において内部誘電体層への水素の拡散を抑制し、絶縁抵抗の劣化も防止でき、製造コストを抑えつつ、信頼性の高い積層セラミック電子部品を提供できる。

[0135] 実施形態に係る積層セラミックコンデンサ1は、第1の有機層70 Aおよび第2の有機層70 Bは、有機ケイ素化合物である。

[0136] これにより、有機層が積層体や外部電極の下地電極層等の表面に確実に形成されるため、信頼性が向上する。

[0137] 実施形態に係る積層セラミックコンデンサ1は、複数の内部電極層30は、第1の端面LS1に引き出される複数の第1の内部電極層31と、第2の端面LS2に引き出される複数の第2の内部電極層32と、を有し、第1の外部電極40 Aは、第1の内部電極層31に接続され、第2の外部電極40

Bは、第2の内部電極層32に接続される。

[0138] これにより、信頼性が高く、2個の外部電極を備える2端子型の積層セラミック電子部品を提供できる。

[0139] 実施形態に係る積層セラミックコンデンサ1は、外部電極40は、さらに第3の外部電極40C（または第4の外部電極40D）を有し、複数の内部電極層30は、第1の端面LS1および第2の端面LS2に引き出される複数の第1の内部電極層131と、第1の側面WS1または第2の側面WS2の少なくともいずれか一方に引き出される複数の第2の内部電極層132と、を有し、第1の外部電極40Aは、第1の端面LS1に引き出された第1の内部電極層131に接続され、第2の外部電極40Bは、第2の端面LS2に引き出された第1の内部電極層131に接続され、第3の外部電極40C（または第4の外部電極40D）は、第2の内部電極層132に接続される。

[0140] これにより、信頼性が高く、多数の外部電極を備える多端子型の積層セラミック電子部品を提供できる。

[0141] 本発明は、上記実施形態の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。なお、上記実施形態において記載する個々の望ましい構成を2つ以上組み合わせたものもまた本発明である。

実験例

[0142] 以下に、実験例を説明する。上記実施形態に記載された製造方法を用いて、図1～図5の構造の積層セラミックコンデンサを実施例および比較例の試料として作製した。具体的には、有機層の表面における下地電極層の主成分金属の原子百分率が異なる値となるように作製された複数のロットの積層セラミックコンデンサを、実施例1～7および比較例1～5の試料として作製した。

[0143] 同一ロットの試料は同じ製造条件で作製されており、外部電極の仕様は同じとなっている。各ロット（実施例1～7および比較例1～5）について、

それぞれ110個の試料を作製した。各ロットについて、作製した110個の試料のうち、100個のサンプルに対して、めっき不良の有無の確認を行い、その後、たわみ強度試験を行った。また、有機層の表面における下地電極層の主成分金属の原子百分率の測定は、同一ロットで作製した残りの10個の試料を用いて行った。有機層の表面における下地電極層の主成分金属の原子百分率は、前述の測定方法により測定し、10個の試料の平均値を測定結果とした。

[0144] 上記実施形態に係る製造方法を用いて、図1～図5に示す構造で以下の仕様の積層セラミックコンデンサを作成した。

・積層セラミックコンデンサの寸法： $L \times W \times T = 1.0 \text{ mm} \times 0.5 \text{ mm} \times 0.5 \text{ mm}$

・誘電体層の材料 主成分：BaTiO₃

・容量：10 nF

・内部電極：Ni

・外部電極の構造

・Cu下地電極層：Cuとガラスを含む下地電極層

1/2W位置の積層体の断面における第1の端面および第2の端面に位置する高さ方向中央部における厚み（端面中央部の厚み）： $28 \mu\text{m}$

1/2W位置の積層体の断面における第1の主面および第2の主面、第1の側面および第2の側面上に位置する長さ方向の中央部における厚み： $10 \mu\text{m}$

・有機層：シランカップリング剤を2-プロパノールで希釈した液を、下地電極層を形成した積層体にスプレー塗布した後、アルミバット上にチップを広げオープンにより 150°C で30分間熱処理を行い硬化させた。

有機層を設けた位置：積層体のうち露出した表面および下地電極層上の表面

・めっき層：2層で形成し、脂肪酸が配置された下地電極層上にNiめっき層、Niめっき層上にSnめっき層を形成。

Niめっきの厚み：4.0 μm

Snめっきの厚み：4.0 μm

[0145] <たわみ強度試験によるクラックの確認方法>

まず、積層セラミックコンデンサをはんだペーストを用いて1.6 mmの厚さの実装基板に実装した。その後、積層セラミックコンデンサの実装されていない基板の裏面から曲率半径1 μm の押し棒にて基板を曲げ、機械的ストレスをかけた。この時、たわみ量は2 mmとし、60秒間たわませた。なお、今回の試験では車載向けの電子部品で要求されるAEC-Q200規格より厳しい条件とした。

[0146] 基板曲げを行った後、基板から積層セラミックコンデンサを外し、断面研磨を行い、積層体に発生したクラックの有無を観察した。断面研磨は、積層セラミックコンデンサの第1の端面および第2の端面を結ぶ幅方向Wの1/2となる位置まで積層セラミックコンデンサのLT面が露出するように研磨を行った。

[0147] 各ロットについて、上記試験を実施した100個の試料のうち、10個以上の試料でクラックが発生した場合は、たわみ強度の評価結果はNGであると判断した。クラックが発生した試料が10個未満の場合は、たわみ強度の評価結果はOKであると判断した。

[0148] <めっき不良の確認方法>

治具を用いて、めっき後の試料を、端面側が上に向くように配置した。その後、試料の端面側の外部電極を、実体顕微鏡で50倍の倍率で観察し、めっき不良の有無を確認した。下地電極層が（5%以上の占有率で）見えているものをめっき不良とした。

[0149] <実験データ>

表1に、実施例1～7および比較例1～5の試料の、有機層の表面における下地電極層の主成分金属の原子百分率の測定結果としてのCu (atom %)と、たわみ強度試験によるクラック発生数と、めっき不良発生数の評価結果を示す。

[0150] [表1]

試料	Cu (atom%)	クラック発生数	たわみ強度	めっき不良発生数
比較例 1	0.0	0	OK	2
実施例 1	0.6	0	OK	0
実施例 2	0.9	3	OK	0
実施例 3	1.4	2	OK	0
実施例 4	1.5	4	OK	0
実施例 5	1.5	4	OK	0
実施例 6	1.7	4	OK	0
実施例 7	3.0	5	OK	0
比較例 2	4.6	11	NG	0
比較例 3	5.1	10	NG	0
比較例 4	8.7	15	NG	0
比較例 5	9.5	15	NG	0

[0151] 以上の実験結果により、下地電極層の表面上に有機層が存在し、かつ有機層の表面における下地電極層の主成分金属の原子百分率が3.0 atom%以下である実施例1～7の試料について、良好な結果が得られた。これらの実験データを考慮すると、有機層の表面における下地電極層の主成分金属の原子百分率を4.0 atom%以下とすることにより、良好な結果が得られると考えられる。すなわち、有機層の表面における下地電極層の主成分金属の原子百分率を4.0 atom%以下とすることにより、下地電極層上に設けられるめっき層のめっきの析出が阻害され、下地電極層とめっき層との間の接合面積が減少させることができ、良好な結果が得られると考えられる。なお、有機層の表面における下地電極層の主成分金属の原子百分率は、3.0 atom%以下であることがより好ましい。

[0152] これにより、下地電極層とめっき層との密着力が低下するため下地電極層とその上に形成されるめっき層との剥離を促進する効果を発揮する。したがって、積層セラミックコンデンサに落下時の衝撃や熱サイクルの衝撃が加わった際に、下地電極層とめっき層との間で安定して剥離させることが可能となり応力を逃がすことが可能となる。結果、積層セラミックコンデンサの素

体にクラックが入ることを抑制することができる。

[0153] なお、有機層の表面が、下地電極層の一部が露出した表面として形成されていない試料である比較例1は、有機層の表面において、下地電極層の主成分金属の原子百分率が0.0atom%となり、めっき不良が発生した。有機層の表面は、下地電極層の一部が露出した表面として形成されていることが好ましく、有機層の表面における下地電極層の主成分金属の原子百分率が0.6atom%以上であることがより好ましい。これにより、めっき不良の発生も抑制することができる。すなわち、有機層の表面における下地電極層の主成分金属の原子百分率が0.6atom%以上4.0atom%以下であることが好ましい。また、有機層の表面における下地電極層の主成分金属の原子百分率が0.6atom%以上3.0atom%以下であることがより好ましい。

[0154] <1>

交互に積層された複数のセラミック層および複数の内部導体層を含むとともに、高さ方向に相対する第1の主面および第2の主面と、前記高さ方向に直交する幅方向に相対する第1の側面および第2の側面と、前記高さ方向および前記幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を有する積層体と、

前記内部導体層に接続される外部電極と、を備え、

前記外部電極は、前記第1の端面上に配置された第1の外部電極と、前記第2の端面上に配置された第2の外部電極と、を有し、

前記第1の外部電極は、前記第1の端面上に配置された第1の下地電極層と、前記第1の下地電極層上に配置された第1の有機層と、前記第1の有機層上に配置された第1のめっき層と、を有し、

前記第2の外部電極は、前記第2の端面上に配置された第2の下地電極層と、前記第2の下地電極層上に配置された第2の有機層と、前記第2の有機層上に配置された第2のめっき層と、を有し、

前記第1の有機層の表面は、前記第1の下地電極層の一部が露出した表面

として形成され、

前記第2の有機層の表面は、前記第2の下地電極層の一部が露出した表面として形成され、

前記第1の有機層の表面において、前記第1の下地電極層の主成分金属の原子百分率は、4.0 atom%以下であり、

前記第2の有機層の表面において、前記第2の下地電極層の主成分金属の原子百分率は、4.0 atom%以下である、積層セラミック電子部品。

<2>

前記第1の有機層の表面において、前記第1の下地電極層の主成分金属の原子百分率は、0.6 atom%以上であり、

前記第2の有機層の表面において、前記第2の下地電極層の主成分金属の原子百分率は、0.6 atom%以上である、<1>に記載の積層セラミック電子部品。

<3>

前記第1の下地電極層の主成分金属および前記第2の下地電極層の主成分金属は、Cuである、<1>または<2>に記載の積層セラミック電子部品。

<4>

前記第1の有機層および前記第2の有機層は、有機ケイ素化合物である、<1>~<3>のいずれか1つに記載の積層セラミック電子部品。

<5>

複数の前記内部導体層は、前記第1の端面に引き出される複数の第1の内部導体層と、前記第2の端面に引き出される複数の第2の内部導体層と、を有し、

前記第1の外部電極は、前記第1の内部導体層に接続され、

前記第2の外部電極は、前記第2の内部導体層に接続される、<1>~<4>のいずれか1つに記載の積層セラミック電子部品。

<6>

前記外部電極は、さらに第3の外部電極を有し、

複数の前記内部導体層は、前記第1の端面および第2の端面に引き出される複数の第1の内部導体層と、前記第1の側面または前記第2の側面の少なくともいずれか一方に引き出される複数の第2の内部導体層と、を有し、

前記第1の外部電極は、前記第1の端面に引き出された前記第1の内部導体層に接続され、

前記第2の外部電極は、前記第2の端面に引き出された前記第1の内部導体層に接続され、

前記第3の外部電極は、前記第2の内部導体層に接続される、 $\langle 1 \rangle \sim \langle 4 \rangle$ のいずれか1つに記載の積層セラミック電子部品。

符号の説明

- [0155] 1 積層セラミックコンデンサ（積層セラミック電子部品）
- 10 積層体
 - 20 誘電体層（セラミック層）
 - 30 内部電極層（内部導体層）
 - 40 外部電極
 - 40A 第1の外部電極
 - 40B 第2の外部電極
 - 50A 第1の下地電極層
 - 50B 第2の下地電極層
 - 60A 第1のめっき層
 - 60B 第2のめっき層
 - 70A 第1の有機層
 - 70B 第2の有機層
 - L 長さ方向
 - LS1 第1の端面
 - LS2 第2の端面
 - T 高さ方向

T S 1 第 1 の主面

T S 2 第 2 の主面

W 幅方向

W S 1 第 1 の側面

W S 2 第 2 の側面

請求の範囲

[請求項1]

交互に積層された複数のセラミック層および複数の内部導体層を含むとともに、高さ方向に相対する第1の主面および第2の主面と、前記高さ方向に直交する幅方向に相対する第1の側面および第2の側面と、前記高さ方向および前記幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を有する積層体と、

前記内部導体層に接続される外部電極と、を備え、

前記外部電極は、前記第1の端面上に配置された第1の外部電極と、前記第2の端面上に配置された第2の外部電極と、を有し、

前記第1の外部電極は、前記第1の端面上に配置された第1の下地電極層と、前記第1の下地電極層上に配置された第1の有機層と、前記第1の有機層上に配置された第1のめっき層と、を有し、

前記第2の外部電極は、前記第2の端面上に配置された第2の下地電極層と、前記第2の下地電極層上に配置された第2の有機層と、前記第2の有機層上に配置された第2のめっき層と、を有し、

前記第1の有機層の表面は、前記第1の下地電極層の一部が露出した表面として形成され、

前記第2の有機層の表面は、前記第2の下地電極層の一部が露出した表面として形成され、

前記第1の有機層の表面において、前記第1の下地電極層の主成分金属の原子百分率は、4.0atom%以下であり、

前記第2の有機層の表面において、前記第2の下地電極層の主成分金属の原子百分率は、4.0atom%以下である、積層セラミック電子部品。

[請求項2]

前記第1の有機層の表面において、前記第1の下地電極層の主成分金属の原子百分率は、0.6atom%以上であり、

前記第2の有機層の表面において、前記第2の下地電極層の主成分金属の原子百分率は、0.6atom%以上である、請求項1に記載

の積層セラミック電子部品。

[請求項3] 前記第1の下地電極層の主成分金属および前記第2の下地電極層の主成分金属は、Cuである、請求項1または請求項2に記載の積層セラミック電子部品。

[請求項4] 前記第1の有機層および前記第2の有機層は、有機ケイ素化合物である、請求項1～3の何れか1項に記載の積層セラミック電子部品。

[請求項5] 複数の前記内部導体層は、前記第1の端面に引き出される複数の第1の内部導体層と、前記第2の端面に引き出される複数の第2の内部導体層と、を有し、

前記第1の外部電極は、前記第1の内部導体層に接続され、

前記第2の外部電極は、前記第2の内部導体層に接続される、請求項1～4の何れか1項に記載の積層セラミック電子部品。

[請求項6] 前記外部電極は、さらに第3の外部電極を有し、

複数の前記内部導体層は、前記第1の端面および第2の端面に引き出される複数の第1の内部導体層と、前記第1の側面または前記第2の側面の少なくともいずれか一方に引き出される複数の第2の内部導体層と、を有し、

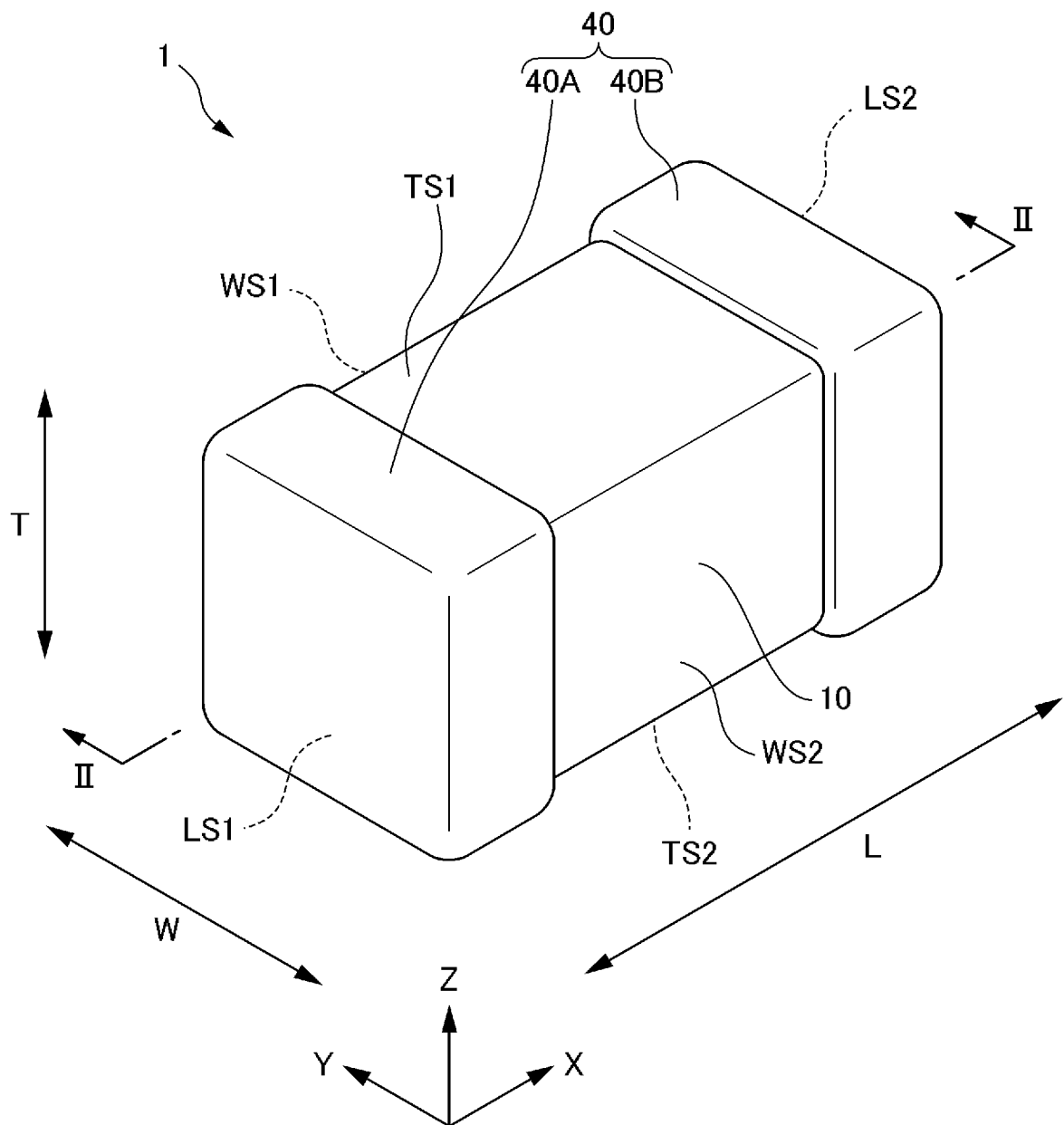
前記第1の外部電極は、前記第1の端面に引き出された前記第1の内部導体層に接続され、

前記第2の外部電極は、前記第2の端面に引き出された前記第1の内部導体層に接続され、

前記第3の外部電極は、前記第2の内部導体層に接続される、請求項1～4の何れか1項2に記載の積層セラミック電子部品。

[図1]

図 1



[図2]

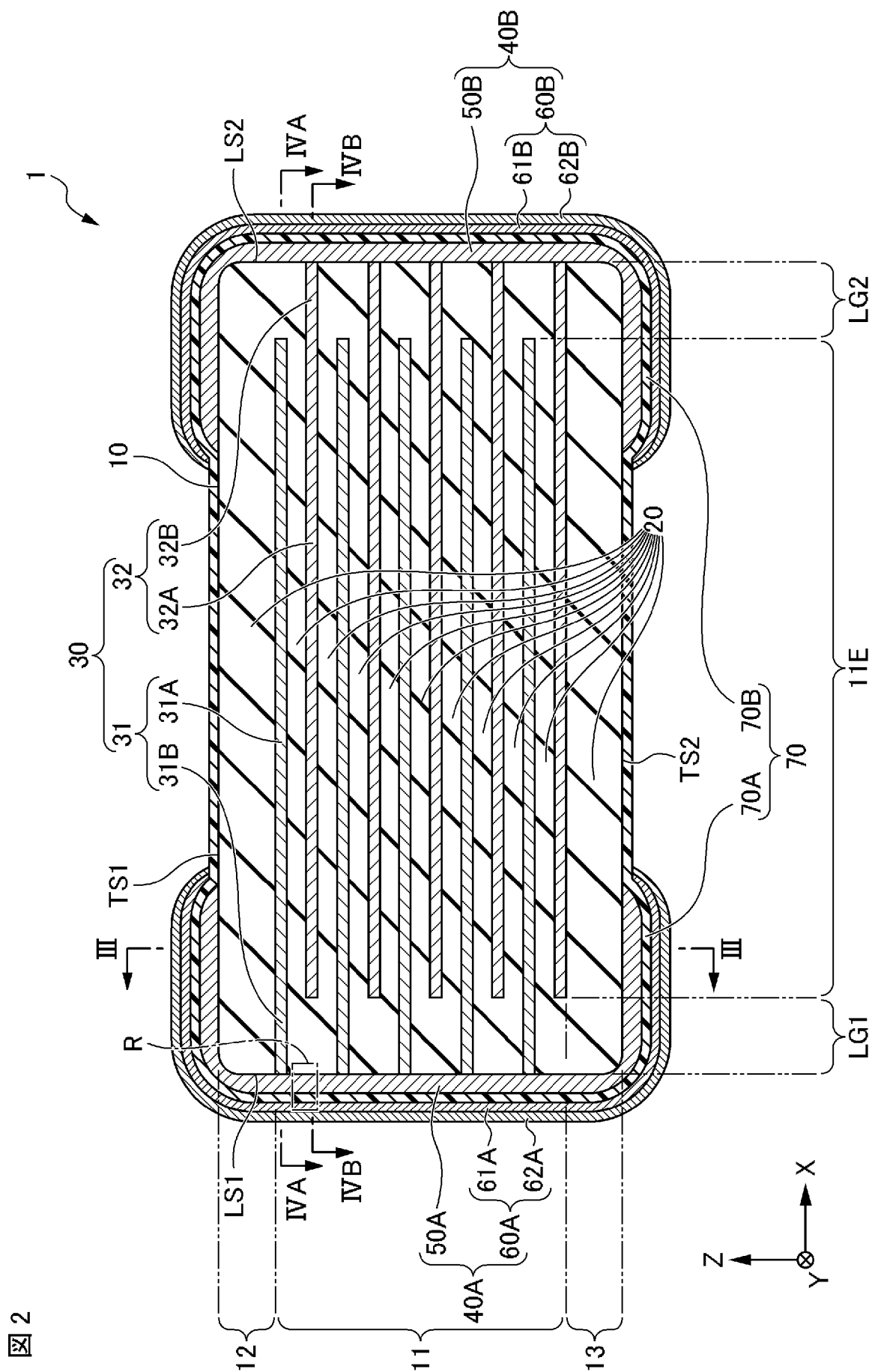
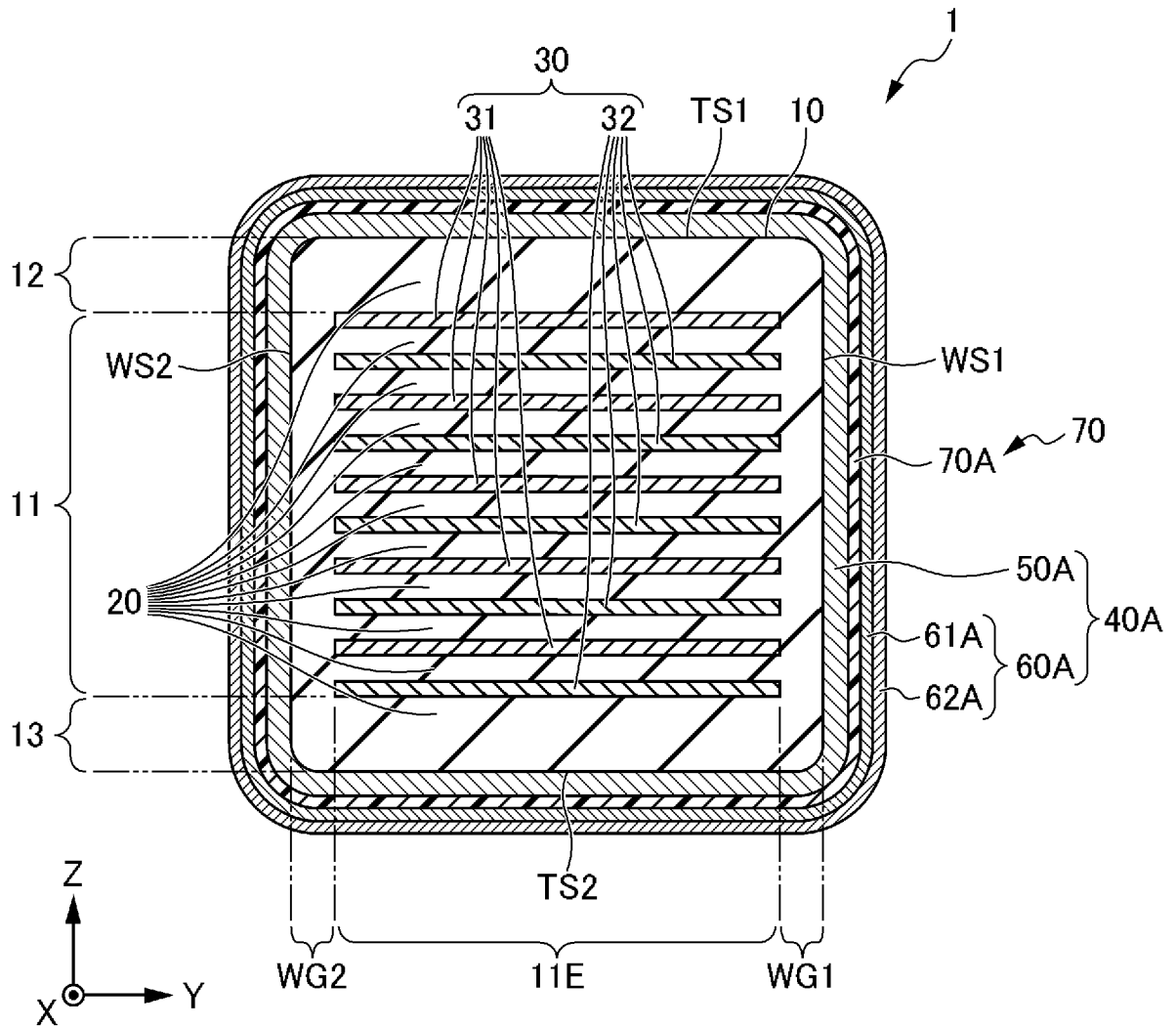


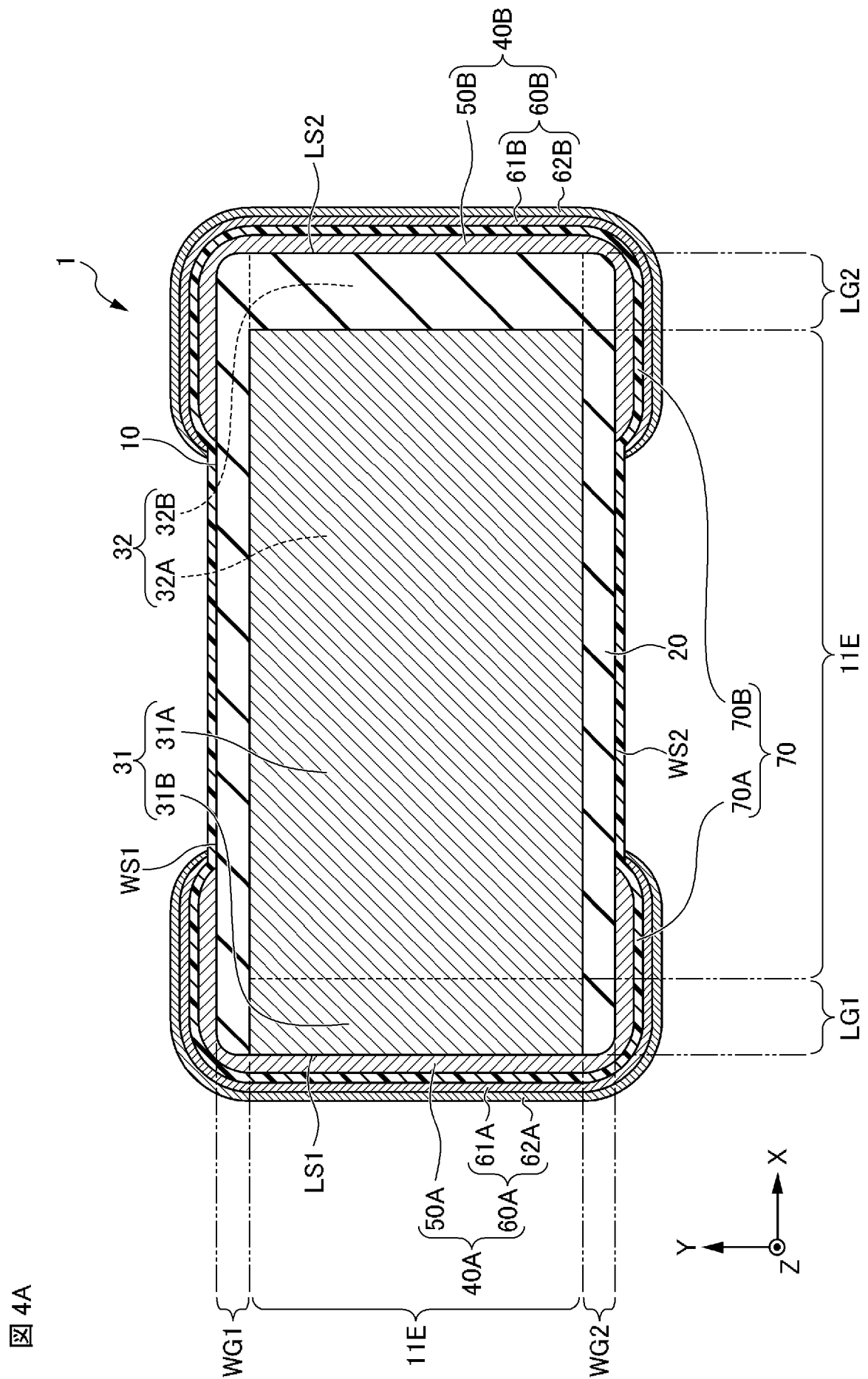
図 2

[図3]

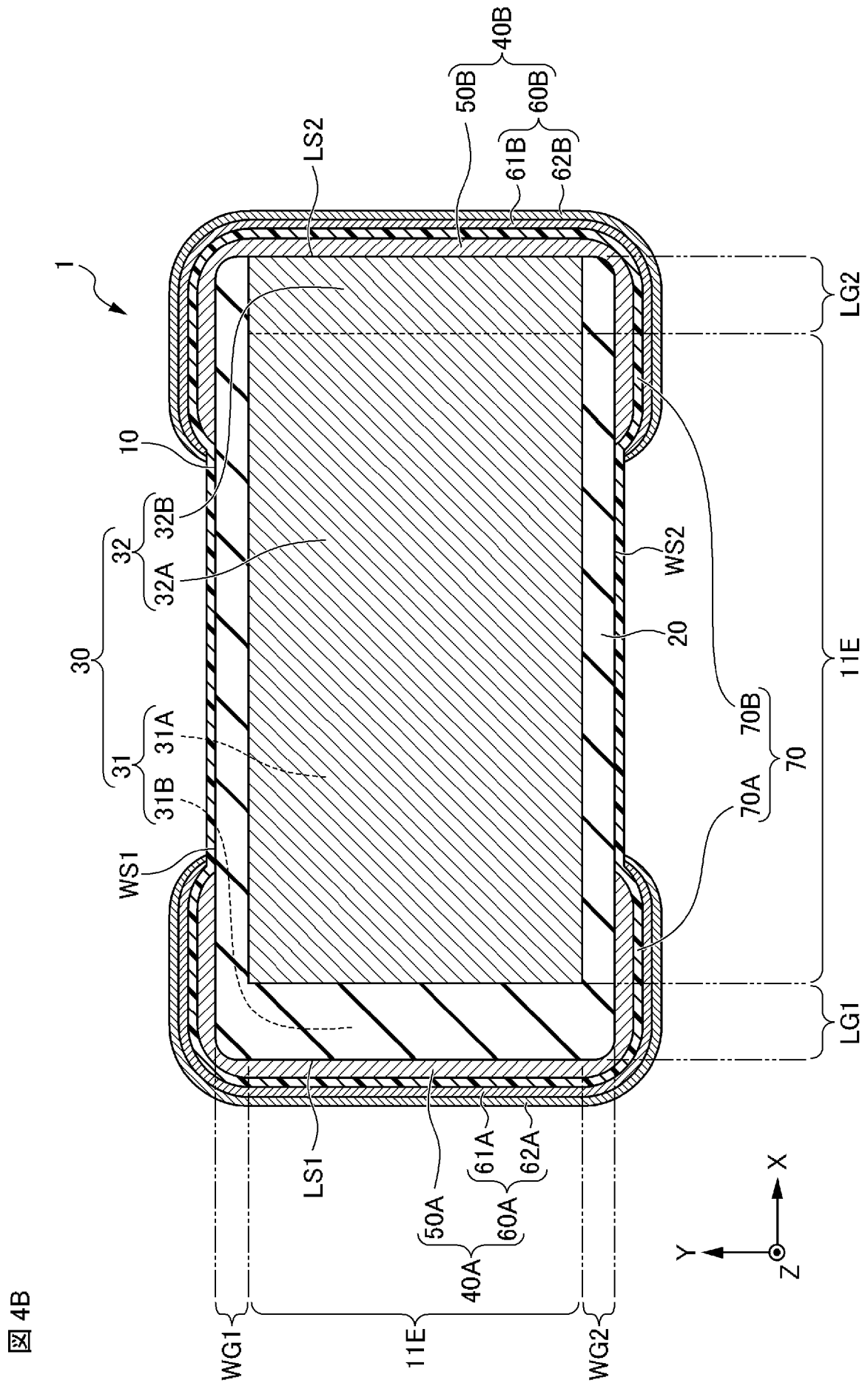
図 3



[図4A]

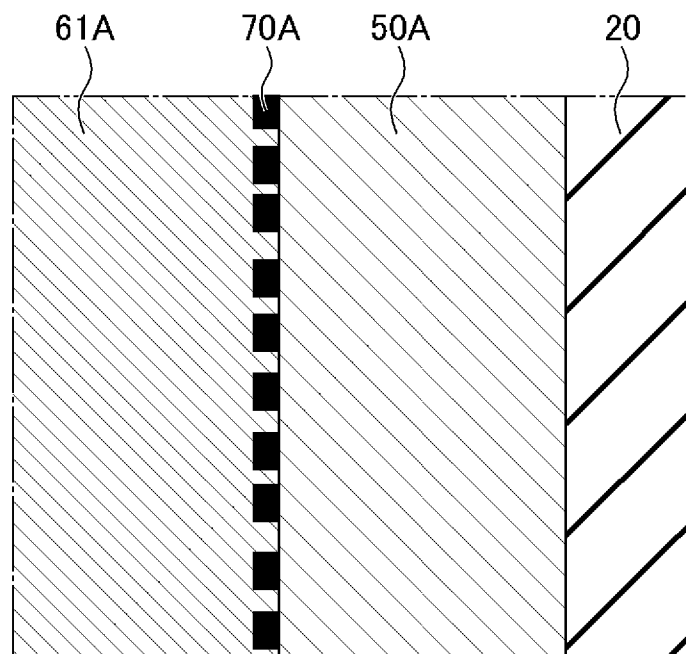


[図4B]



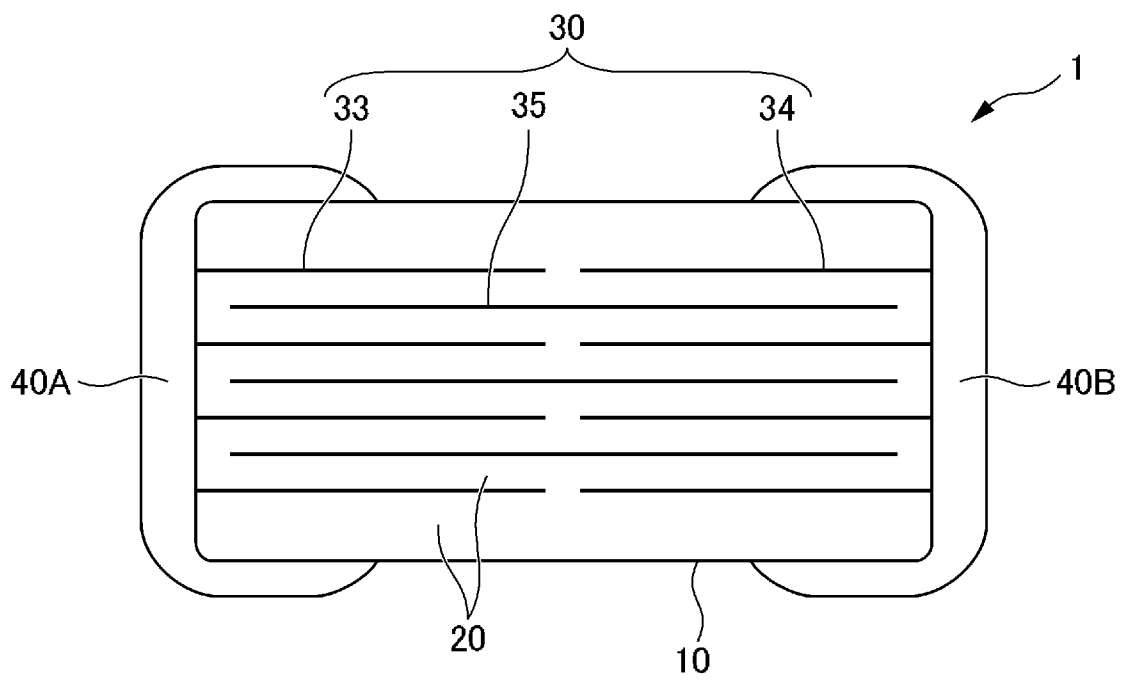
[図5]

図 5



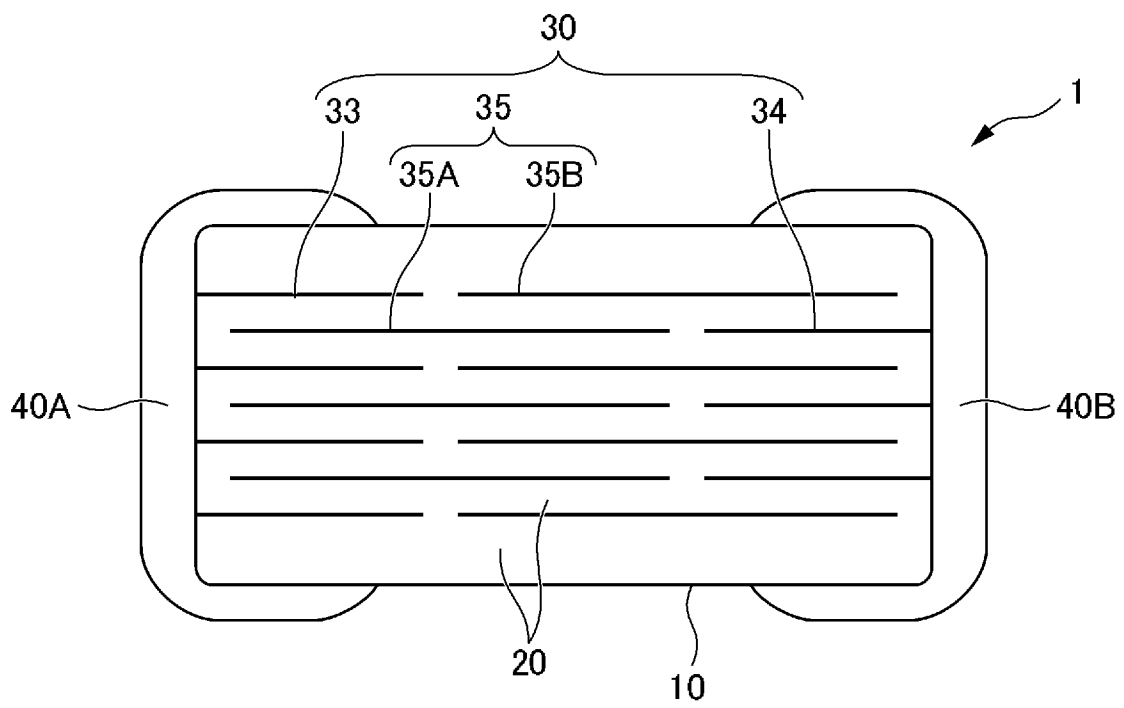
[図6]

図 6



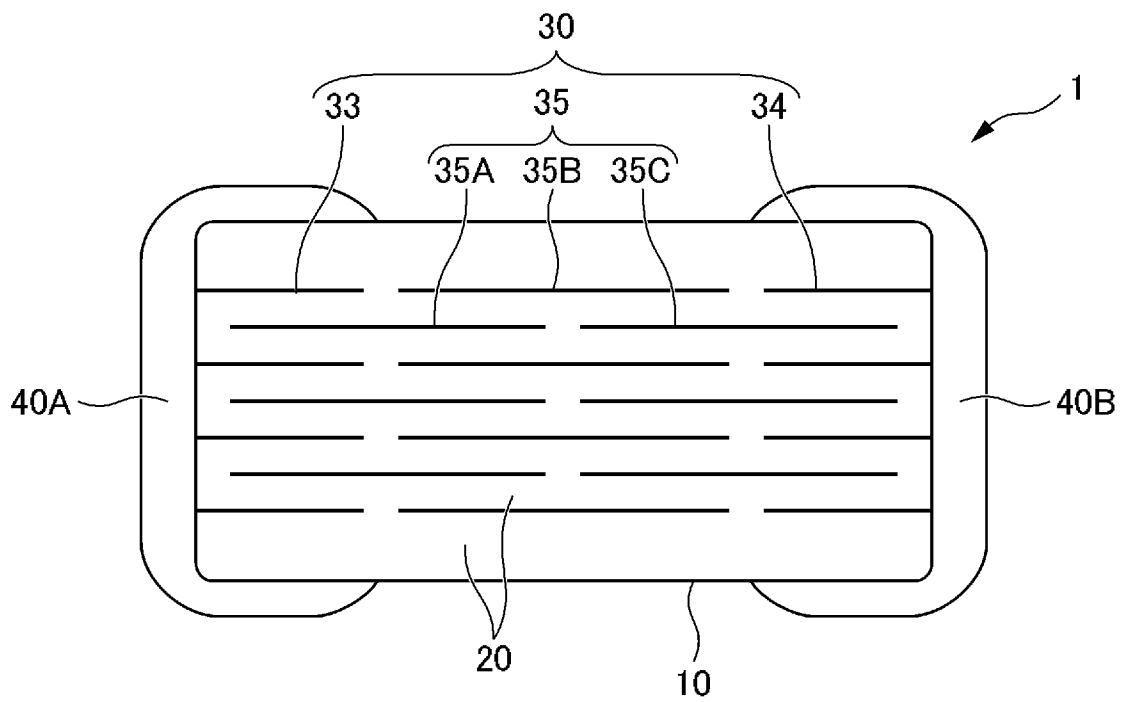
[図7]

図 7



[図8]

図 8



[図9]

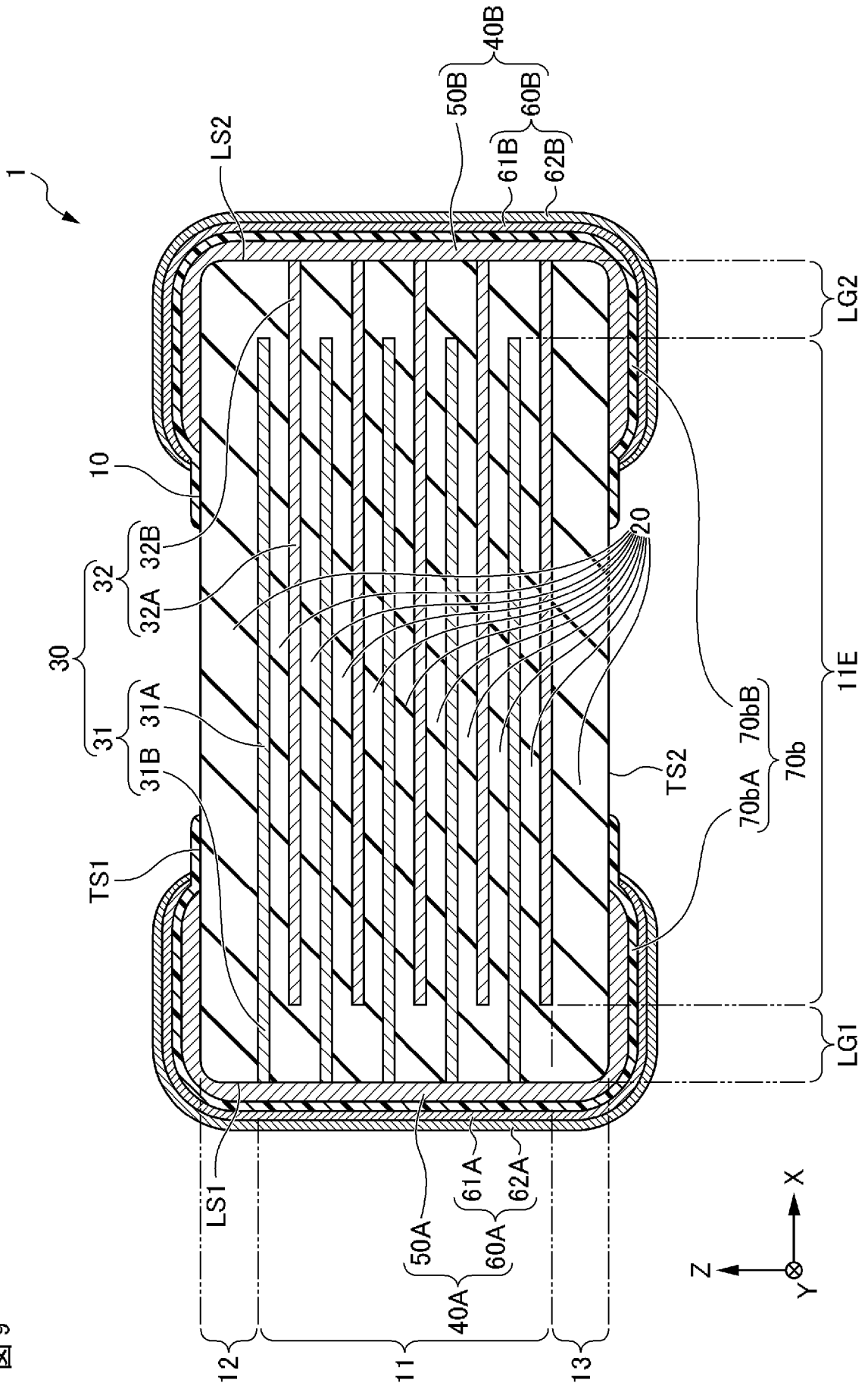
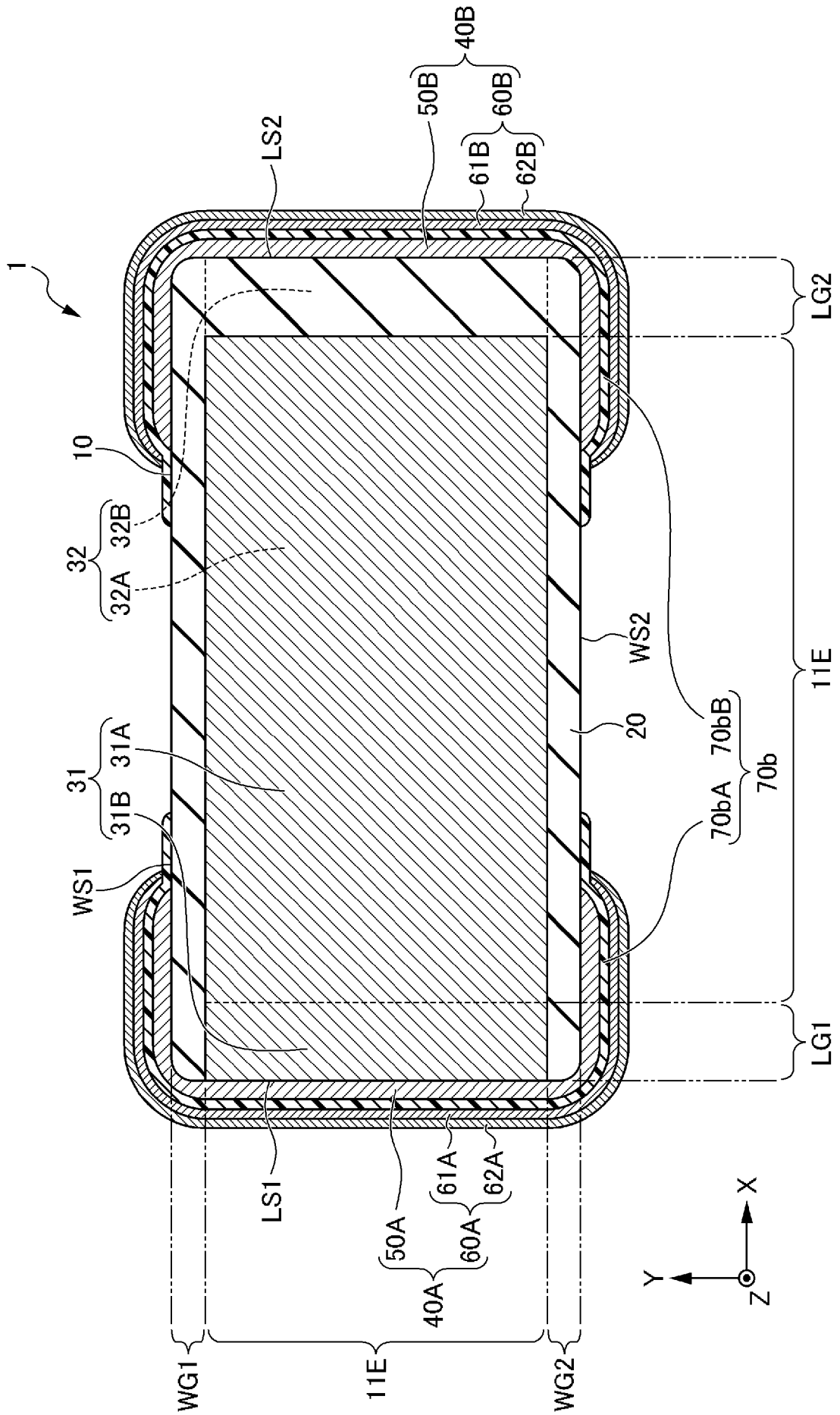


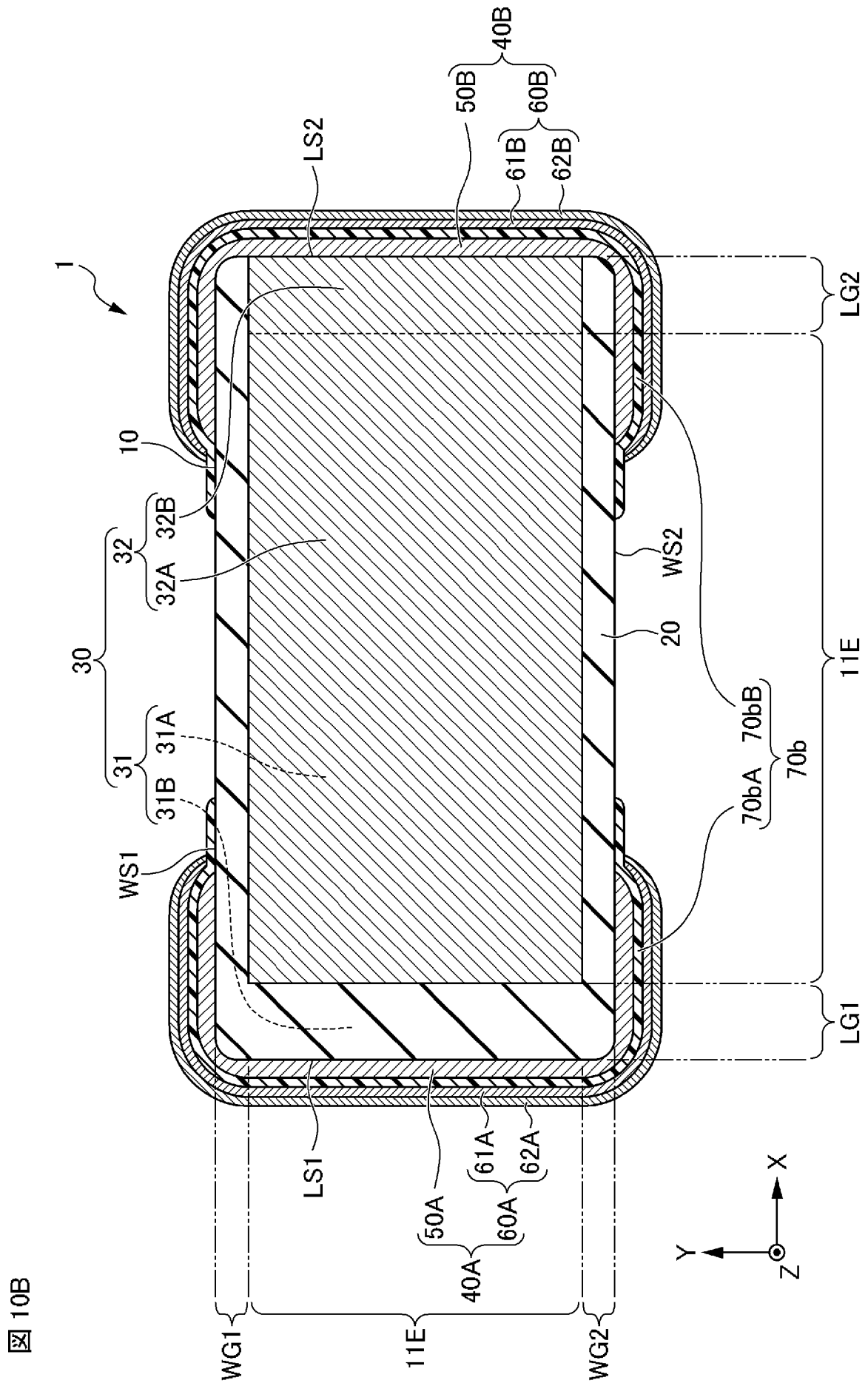
図 9

[図10A]

図 10A

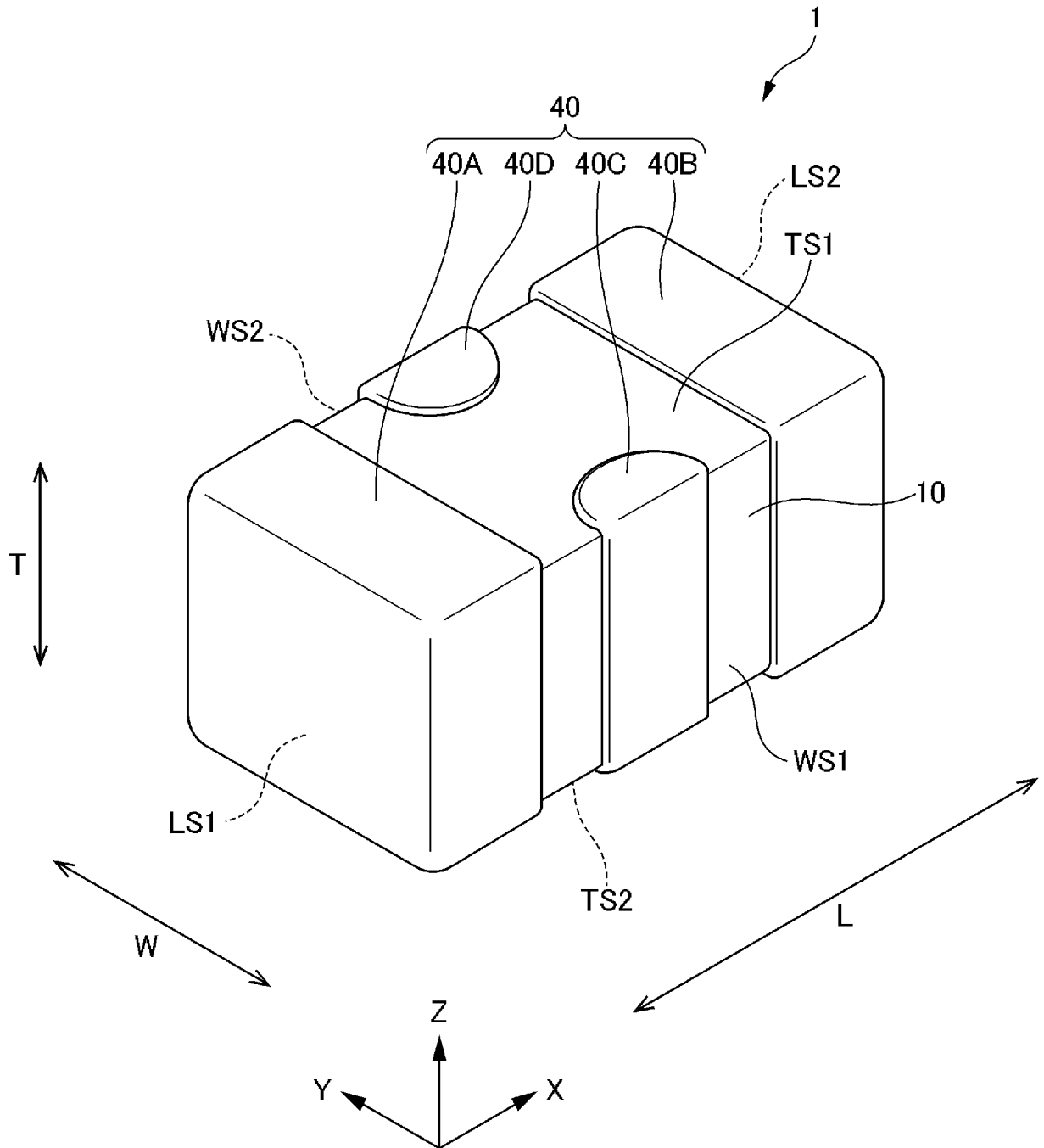


[図10B]



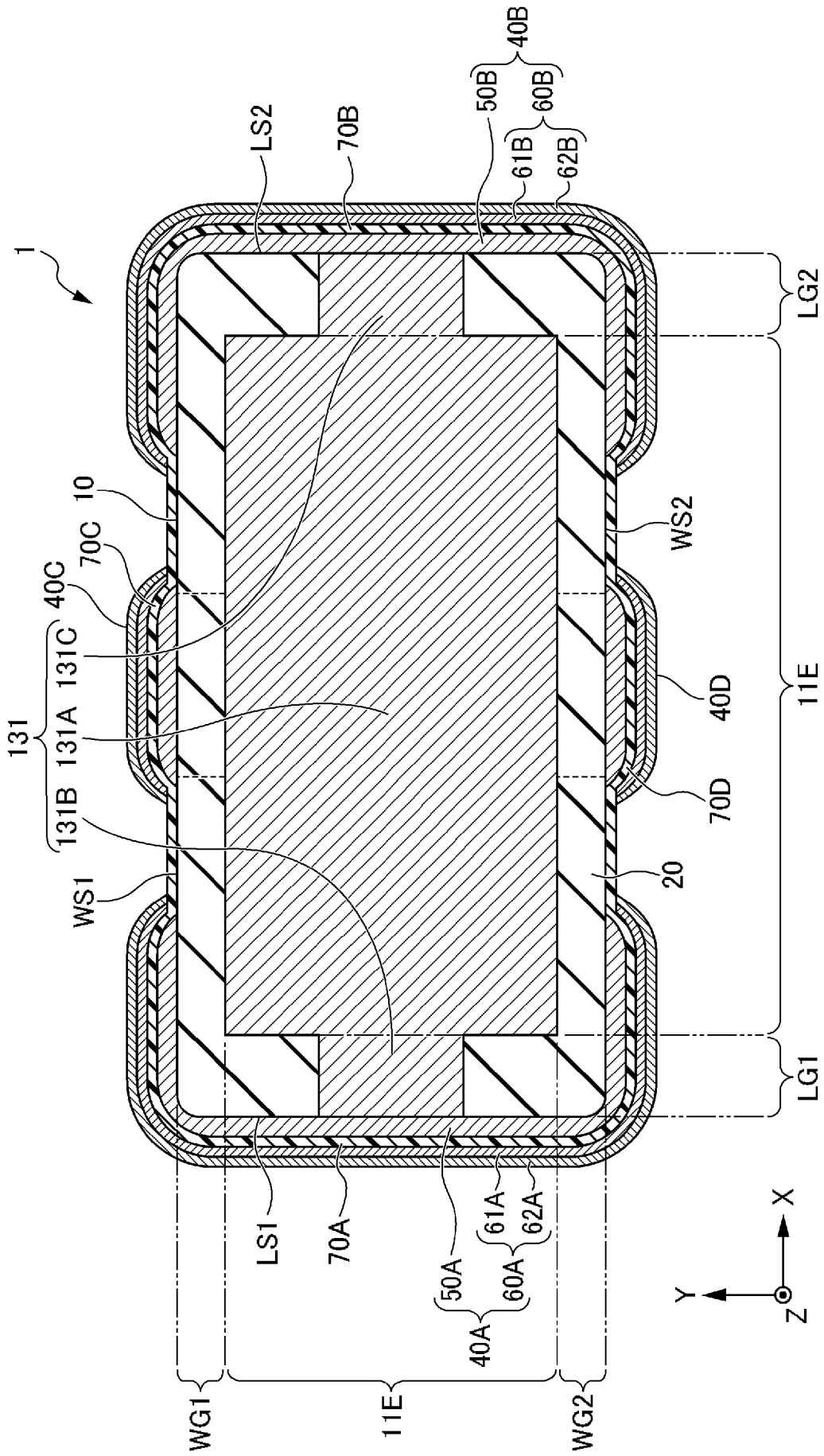
[図11]

図 11



[図12]

図 12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/042616

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01G 4/30</i> (2006.01)i FI: H01G4/30 201G; H01G4/30 201F; H01G4/30 516; H01G4/30 513		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01G4/30		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2020-102563 A (MURATA MANUFACTURING CO) 02 July 2020 (2020-07-02) paragraphs [0015]-[0052], [0064], [0090]-[0114], fig. 1-3	1-5
Y		6
Y	JP 2022-174958 A (MURATA MANUFACTURING CO) 25 November 2022 (2022-11-25) fig. 1-3, 7-13	6
A	JP 2021-48387 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 25 March 2021 (2021-03-25) paragraph [0074], fig. 6, 8	1-6
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 01 February 2024		Date of mailing of the international search report 13 February 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2023/042616

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2020-102563 A	02 July 2020	US 2020/0203073 A1 paragraphs [0022]-[0059], [0093], [0122]-[0170], fig. 1-3	
JP 2022-174958 A	25 November 2022	(Family: none)	
JP 2021-48387 A	25 March 2021	US 2021/0082622 A1 paragraph [0080], fig. 6, 8 KR 10-2019-0116173 A CN 112530698 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i FI: H01G4/30 201G; H01G4/30 201F; H01G4/30 516; H01G4/30 513		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2020-102563 A (株式会社村田製作所) 02.07.2020 (2020 - 07 - 02) 段落0015-0052, 0064, 0090-0114, 図1-3	1-5
Y		6
Y	JP 2022-174958 A (株式会社村田製作所) 25.11.2022 (2022 - 11 - 25) 図1-3, 7-13	6
A	JP 2021-48387 A (サムソン エレクトロメカニクス カンパニーリミテッド.) 25.03.2021 (2021 - 03 - 25) 段落0074, 図6, 8	1-6
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 01.02.2024	国際調査報告の発送日 13.02.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 木下 直哉 5D 3858 電話番号 03-3581-1101 内線 3551	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/042616

引用文献	公表日	パテントファミリー文献	公表日
JP 2020-102563 A	02.07.2020	US 2020/0203073 A1 段落 0022-0059, 0093, 0122-0170, 図1-3	
JP 2022-174958 A	25.11.2022	(ファミリーなし)	
JP 2021-48387 A	25.03.2021	US 2021/0082622 A1 段落0080, 図6, 8 KR 10-2019-0116173 A CN 112530698 A	