

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 29 年 7 月 20 日 (2017.7.20)

【公開番号】特開 2015-19057 (P2015-19057A)

【公開日】平成 27 年 1 月 29 日 (2015.1.29)

【年通号数】公開・登録公報 2015-006

【出願番号】特願 2014-120122 (P2014-120122)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 21/28 (2006.01)

H 0 1 L 29/417 (2006.01)

H 0 1 L 29/49 (2006.01)

H 0 1 L 29/423 (2006.01)

H 0 1 L 21/8242 (2006.01)

H 0 1 L 27/108 (2006.01)

H 0 1 L 27/115 (2017.01)

H 0 1 L 29/788 (2006.01)

H 0 1 L 29/792 (2006.01)

【 F I 】

H 0 1 L 29/78 6 1 9 A

H 0 1 L 29/78 6 1 8 B

H 0 1 L 21/28 3 0 1 B

H 0 1 L 29/50 M

H 0 1 L 29/58 G

H 0 1 L 27/10 3 2 1

H 0 1 L 27/10 4 3 4

H 0 1 L 29/78 3 7 1

【手続補正書】

【提出日】平成 29 年 6 月 8 日 (2017.6.8)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

絶縁表面上に、酸化物半導体層を形成する工程と、

前記酸化物半導体層上に、ソース電極およびドレイン電極を形成する工程と、

前記酸化物半導体層、前記ソース電極、および前記ドレイン電極上に、絶縁膜および導電膜をこの順番で成膜する工程と、

前記導電膜および前記絶縁膜の一部をエッチングしてゲート電極およびゲート絶縁層を形成し、且つ、前記ソース電極および前記ドレイン電極の上部の一部をエッチングして前記ソース電極および前記ドレイン電極の構成元素を含む第 1 の被覆層を前記ゲート絶縁層の側面に接して形成する工程と、

前記第 1 の被覆層を酸化させて、第 2 の被覆層を形成する工程と、

前記第 2 の被覆層上に、酸化物を含む保護絶縁層を成膜する工程と、を有することを特徴とする半導体装置の作製方法。

【請求項 2】

絶縁表面上に、酸化物半導体層を形成する工程と、

前記酸化物半導体層上に、ソース電極およびドレイン電極を形成する工程と、

前記酸化物半導体層、前記ソース電極、および前記ドレイン電極上に、絶縁膜および導電膜をこの順番で成膜する工程と、

前記導電膜および前記絶縁膜の一部をエッチングしてゲート電極およびゲート絶縁層を形成し、且つ、前記ソース電極および前記ドレイン電極の上部の一部をエッチングして前記ソース電極および前記ドレイン電極の構成元素を含む第 1 の被覆層を前記ゲート絶縁層の側面に接して形成する工程と、

前記第 1 の被覆層上に酸素を含む雰囲気下で酸化物を含む保護絶縁層を成膜すると共に、前記第 1 の被覆層を酸化させて、第 2 の被覆層を形成する工程と、を有することを特徴とする半導体装置の作製方法。

【請求項 3】

絶縁表面上に、第 1 の酸化物層、および酸化物半導体層をこの順番で積層して形成する工程と、

前記酸化物半導体層上に、ソース電極およびドレイン電極を形成する工程と、

前記酸化物半導体層、前記ソース電極、および前記ドレイン電極上に、酸化物膜、絶縁膜、および導電膜をこの順番で成膜する工程と、

前記導電膜、前記絶縁膜、および前記酸化物膜の一部をエッチングしてゲート電極、ゲート絶縁層、および第 2 の酸化物層を形成し、且つ、前記ソース電極および前記ドレイン電極の上部の一部をエッチングして前記ソース電極および前記ドレイン電極の構成元素を含む第 1 の被覆層を前記ゲート絶縁層の側面および前記第 2 の酸化物層の側面に接して形成する工程と、

前記第 1 の被覆層を酸化させて、第 2 の被覆層を形成する工程と、

前記第 2 の被覆層上に、酸化物を含む保護絶縁層を成膜する工程と、を有することを特徴とする半導体装置の作製方法。

【請求項 4】

絶縁表面上に、第 1 の酸化物層、および酸化物半導体層をこの順番で積層して形成する工程と、

前記酸化物半導体層上に、ソース電極およびドレイン電極を形成する工程と、

前記酸化物半導体層、前記ソース電極、および前記ドレイン電極上に、酸化物膜、絶縁膜、および導電膜をこの順番で成膜する工程と、

前記導電膜、前記絶縁膜、および前記酸化物膜の一部をエッチングしてゲート電極、ゲート絶縁層、および第 2 の酸化物層を形成し、且つ、前記ソース電極および前記ドレイン電極の上部の一部をエッチングして前記ソース電極および前記ドレイン電極の構成元素を含む第 1 の被覆層を前記ゲート絶縁層の側面および前記第 2 の酸化物層の側面に接して形成する工程と、

前記第 1 の被覆層上に酸素を含む雰囲気下で酸化物を含む保護絶縁層を成膜すると共に、前記第 1 の被覆層を酸化させて、第 2 の被覆層を形成する工程と、を有することを特徴とする半導体装置の作製方法。

【請求項 5】

絶縁表面上に酸化物半導体層と、

前記酸化物半導体層上に、ソース電極およびドレイン電極と、

前記酸化物半導体層上に、ゲート絶縁層と、

前記ゲート絶縁層上に、ゲート電極と、

前記ゲート絶縁層の側面に接し、前記ソース電極および前記ドレイン電極の構成元素を含む酸化物を含む被覆層と、

前記被覆層を覆い、酸化物を含む保護絶縁層と、を有し、

前記ゲート電極と前記ゲート絶縁層とは、上面形状が概略一致することを特徴とする半導体装置。

【請求項 6】

絶縁表面上に第 1 の酸化物層と、
前記第 1 の酸化物層上に酸化物半導体層と、
前記酸化物半導体層上に第 2 の酸化物層と、
前記第 2 の酸化物層上に、ソース電極およびドレイン電極と、
前記第 2 の酸化物層上に、ゲート絶縁層と、
前記ゲート絶縁層上に、ゲート電極と、
前記ゲート絶縁層の側面に接し、前記ソース電極および前記ドレイン電極の構成元素を含む酸化物を含む被覆層と、
前記被覆層を覆い、酸化物を含む保護絶縁層と、を有し、
前記ゲート電極と前記ゲート絶縁層とは、上面形状が概略一致することを特徴とする半導体装置。

【請求項 7】

絶縁表面上に第 1 の酸化物層と、
前記第 1 の酸化物層上に酸化物半導体層と、
前記酸化物半導体層上に、ソース電極およびドレイン電極と、
酸化物半導体層上に、第 2 の酸化物層と、
前記第 2 の酸化物層上に、ゲート絶縁層と、
前記ゲート絶縁層上に、ゲート電極と、
前記ゲート絶縁層の側面、および前記第 2 の酸化物層の側面に接し、前記ソース電極および前記ドレイン電極の構成元素を含む酸化物を含む被覆層と、
前記被覆層を覆い、酸化物を含む保護絶縁層と、を有し、
前記ゲート電極、前記ゲート絶縁層及び前記第 2 の酸化物層は、上面形状が概略一致することを特徴とする半導体装置。

【請求項 8】

請求項 5 乃至請求項 7 のいずれか一項において、
前記保護絶縁層は、酸化アルミニウムを含むことを特徴とする半導体装置。

【請求項 9】

請求項 5 乃至請求項 8 のいずれか一項において、
前記構成元素は、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンであることを特徴とする半導体装置。