

WO 2022/201448 A1

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

capacitor, and a primary-side winding are connected in series with each other in no particular order between the connection point between the first switching element and the second switching element and one input terminal of the input terminal pair. The control unit controls the switching operation on the basis of the voltage between both ends of the resonant capacitor and the voltage between both ends of the primary-side winding.

(57) 要約: 本発明の一実施の形態に係るスイッチング電源装置は、入力端子対と、出力端子対と、トランスと、第1および第2のスイッチング素子と共振インダクタと共振コンデンサとを含んで構成されたインバータ回路と、整流平滑回路と、第1および第2のスイッチング素子のスイッチング動作をそれぞれ制御する制御部と、を備えている。第1および第2のスイッチング素子は、一対の接続ライン同士の間において互いに直列接続されている。共振インダクタ、共振コンデンサおよび1次側巻線は、第1のスイッチング素子と第2のスイッチング素子との接続点と、入力端子対のうちの一方の入力端子との間において、互いに順不同で直列接続されている。制御部は、共振コンデンサの両端間の電圧と、1次側巻線の両端間の電圧とに基づいて、スイッチング動作を制御する。

明 細 書

発明の名称： スイッチング電源装置および電力供給システム

技術分野

[0001] 本発明は、スイッチング素子を用いて電圧変換を行うスイッチング電源装置、および、そのようなスイッチング電源装置を備えた電力供給システムに関する。

背景技術

[0002] スイッチング電源装置の一例として種々のDC-DCコンバータが提案され、実用に供されている（例えば、特許文献1参照）。この種のDC-DCコンバータは一般に、スイッチング素子を含むインバータ回路と、電力変換トランス（変圧器）と、整流平滑回路とを備えている。

先行技術文献

特許文献

[0003] 特許文献1：特許第6323258号公報

発明の概要

[0004] ところで、このようなDC-DCコンバータ等のスイッチング電源装置では一般に、小型化を図ることが求められている。小型化を図ることが可能なスイッチング電源装置、および、そのようなスイッチング電源装置を備えた電力供給システムを提供することが望ましい。

[0005] 本発明の一実施の形態に係るスイッチング電源装置は、入力電圧が入力される入力端子対と、出力電圧が出力される出力端子対と、1次側巻線および2次側巻線を有するトランスと、入力端子対と1次側巻線との間に配置されており、第1および第2のスイッチング素子と共振インダクタと共振コンデンサとを含んで構成されたインバータ回路と、出力端子対と2次側巻線との間に配置されており、複数の整流素子を有する整流回路と平滑コンデンサを有する平滑回路とを含んで構成された整流平滑回路と、インバータ回路における第1および第2のスイッチング素子のスイッチング動作をそれぞれ制御

する制御部と、を備えたものである。第1および第2のスイッチング素子は、入力端子対に対して個別に接続された一対の接続ライン同士の間において、互いに直列接続されている。共振インダクタ、共振コンデンサおよび1次側巻線は、第1のスイッチング素子と第2のスイッチング素子との接続点と、入力端子対のうちの一方の入力端子との間において、互いに順不同で直列接続されている。制御部は、共振コンデンサの両端間の電圧と、1次側巻線の両端間の電圧とに基づいて、スイッチング動作を制御する。

[0006] 本発明の一実施の形態に係る電力供給システムは、上記本発明の一実施の形態に係るスイッチング電源装置と、上記入力端子対に対して上記入力電圧を供給する電源と、を備えたものである。

[0007] 本発明の一実施の形態に係るスイッチング電源装置および電力供給システムによれば、小型化を図ることが可能となる。

図面の簡単な説明

[0008] [図1]本発明の第1の実施の形態に係るスイッチング電源装置の概略構成例を表す回路図である。

[図2]図1に示したスイッチング電源装置の等価回路を模式的に表す回路図である。

[図3]第1の実施の形態に係る電流位相差について説明するための模式図である。

[図4]第1の実施の形態に係る負荷電流の推定手法の一例を表す流れ図である。

[図5]第2の実施の形態に係るスイッチング電源装置の概略構成例を表す回路図である。

[図6]第2の実施の形態に係る手法Aにおいて利用される各種波形例を表すタイミング図である。

[図7]第2の実施の形態に係る負荷電流の推定手法の一例（手法A）を表す流れ図である。

[図8]第2の実施の形態に係る手法Bにおいて利用される各種波形例を表すタ

イメージ図である。

[図9]図8に示したトランス励磁電流の波形例における正負非対称性について説明するための模式図である。

[図10]第2の実施の形態に係る負荷電流の推定手法の他の例（手法B）を表す流れ図である。

[図11]変形例1に係るスイッチング電源装置の概略構成例を表す回路図である。

[図12]変形例1に係る事前の補正処理の一例を表す流れ図である。

[図13]図12に示した補正処理の一例について説明するための模式図である。

[図14]変形例2に係るスイッチング電源装置の概略構成例を表す回路図である。

[図15]変形例3に係るスイッチング電源装置の概略構成例を表す回路図である。

[図16]変形例4に係るスイッチング電源装置の概略構成例を表す回路図である。

発明を実施するための形態

[0009] 以下、本発明の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第1の実施の形態（電流位相差を利用して負荷電流を推定する場合の例）

2. 第2の実施の形態（電流時間積の差を利用して負荷電流を推定する場合の例）

3. 変形例

変形例1（所定のパラメータに関する事前の補正処理を行う場合の例）

変形例2（ブリッジ型の整流回路を用いた場合の例）

変形例3，4（同期整流回路とした場合の例）

4. その他の変形例

[0010] <1. 第1の実施の形態>

[構成]

図1は、本発明の第1の実施の形態に係るスイッチング電源装置（スイッチング電源装置1）の概略構成例を、回路図で表したものである。このスイッチング電源装置1は、直流入力電源10（例えばバッテリー）から供給される直流入力電圧 V_{in} を直流出力電圧 V_{out} に電圧変換し、負荷9に電力を供給するDC-DCコンバータとして機能するものである。なお、この負荷9としては、例えば電子機器やバッテリー等が挙げられる。また、このスイッチング電源装置1は、以下説明するように、いわゆる「（絶縁型ハーフブリッジ）LLC共振型」のDC-DCコンバータとなっている。なお、スイッチング電源装置1における電圧変換の態様としては、アップコンバート（昇圧）およびダウンコンバート（降圧）のいずれであってもよい。

[0011] ここで、直流入力電圧 V_{in} は、本発明における「入力電圧」の一具体例に対応し、直流出力電圧 V_{out} は、本発明における「出力電圧」の一具体例に対応している。また、直流入力電源10は、本発明における「電源」の一具体例に対応し、この直流入力電源10とスイッチング電源装置1とを備えたシステムが、本発明における「電力供給システム」の一具体例に対応している。

[0012] スwitchング電源装置1は、2つの入力端子T1、T2と、2つの出力端子T3、T4と、インバータ回路2と、トランス3と、整流平滑回路4と、駆動回路5と、負荷電流推定部6とを備えている。入力端子T1、T2の間には直流入力電圧 V_{in} が入力され、出力端子T3、T4の間からは直流出力電圧 V_{out} が出力されるようになっている。

[0013] ここで、入力端子T1、T2は、本発明における「入力端子対」の一具体例に対応し、出力端子T3、T4は、本発明における「出力端子対」の一具体例に対応している。

[0014] なお、入力端子T1に接続された1次側高圧ラインL1Hと、入力端子T

2に接続された1次側低圧ラインL1Lとの間に、例えば、入力コンデンサが配置されているようにしてもよい。具体的には、後述するインバータ回路2と入力端子T1、T2との間の位置において、入力コンデンサの第1端（一端）が1次側高圧ラインL1Hに接続されると共に、入力コンデンサの第2端（他端）が1次側低圧ラインL1Lに接続されているようにしてもよい。このような入力コンデンサは、入力端子T1、T2から入力された直流入力電圧 V_{in} を安定化するためのコンデンサである。

[0015] （インバータ回路2）

インバータ回路2は、入力端子T1、T2と、後述するトランス3における1次側巻線31との間に、配置されている。このインバータ回路2は、2つのスイッチング素子S1、S2と、共振インダクタ L_r と、共振コンデンサ C_r とを有しており、いわゆる「ハーフブリッジ型」のインバータ回路となっている。なお、共振インダクタ L_r は、後述するトランス3における漏れインダクタンスにより構成されていてもよいし、あるいは、そのような漏れインダクタンスとは別個に設けられているようにしてもよい。

[0016] ここで、上記した1次側高圧ラインL1Hおよび1次側低圧ラインL1Lはそれぞれ、本発明における「一対の接続ライン」の一具体例に対応している。また、スイッチング素子S1は、本発明における「第1のスイッチング素子」の一具体例に対応し、スイッチング素子S2は、本発明における「第2のスイッチング素子」の一具体例に対応している。

[0017] なお、スイッチング素子S1、S2としては、例えば電界効果型トランジスタ（MOS-FET；Metal Oxide Semiconductor-Field Effect Transistor）やIGBT（Insulated Gate Bipolar Transistor）などの、スイッチ素子が用いられる。図1に示した例では、スイッチング素子S1、S2がそれぞれ、MOS-FETにより構成されている。このようにして、スイッチング素子S1、S2としてMOS-FETを用いた場合には、各スイッチング素子S1、S2に並列接続されるコンデンサおよびダイオード（図1中に図示せず）をそれぞれ、このMOS-FETの寄生容量または寄生ダイオード

から構成することが可能である。

[0018] このインバータ回路2では、入力端子T1、T2の間（1次側高圧ラインL1Hと1次側低圧ラインL1Lとの間）において、2つのスイッチング素子S1、S2が、この順序で互いに直列接続されている。具体的には、1次側高圧ラインL1Hと接続点P1との間に、スイッチング素子S1が配置され、接続点P1と1次側低圧ラインL1Lとの間に、スイッチング素子S2が配置されている。

[0019] また、このインバータ回路2における共振インダクタLrおよび共振コンデンサCrと、後述するトランス3における1次側巻線31とが、上記した接続点P1と1次側低圧ラインL1Lとの間において、互いに直列接続されている。具体的には、図1の例では、共振インダクタLrの第1端（一端）が接続点P1に接続され、この共振インダクタLrの第2端（他端）が、上記した1次側巻線31の一端（接続点P3）に接続されている。また、この1次側巻線31の他端が、共振コンデンサCrの第1端（一端）としての接続点P2に接続され、この共振コンデンサCrの第2端（他端）が、1次側低圧ラインL1Lに接続されている。なお、図1に示したように、この共振コンデンサCrの第2端は、1次側低圧ラインL1Lを介して、グラウンドGNDに接続されている。

[0020] なお、上記した接続点P1は、本発明における「接続点（第1および第2のスイッチング素子同士の接続点）」の一具体例に対応している。

[0021] このような構成によりインバータ回路2では、後述する駆動回路5から供給される駆動信号SG1、SG2に従って、各スイッチング素子S1、S2がスイッチング動作（オン・オフ動作）を行うことで、以下ようになる。すなわち、入力端子T1、T2間に印加される直流入力電圧Vinを交流電圧に変換して、トランス3（1次側巻線31）へと出力するようになっている。

[0022] （トランス3）

トランス3は、1つの1次側巻線31と、2つの2次側巻線321、32

2とを有している。

[0023] 1次側巻線31では、1次側巻線31の一端（接続点P3）が、前述した共振インダクタ L_r における他端に接続され、1次側巻線31の他端が、前述した共振コンデンサ C_r の一端（接続点P2）に接続されている。

[0024] 2次側巻線321では、2次側巻線321の第1端が、後述する接続ライン L_{21} を介して、後述する整流ダイオード41のカソードに接続され、2次側巻線321の第2端が、後述する整流平滑回路4内のセンタタップP6に接続されている。2次側巻線322では、2次側巻線322の第1端が、後述する接続ライン L_{22} を介して、後述する整流ダイオード42のカソードに接続され、2次側巻線322の第2端が、上記したセンタタップP6に接続されている。つまり、2次側巻線321、322における第2端同士は、このセンタタップP6に対して互いに共通接続されている。

[0025] このトランス3は、インバータ回路2によって生成された電圧（トランス3の1次側巻線31に入力される、矩形パルス波化した電圧）を電圧変換し、2次側巻線321、322の各端部から交流電圧を出力するようになっている。なお、この場合における、直流入力電圧 V_{in} に対する直流出力電圧 V_{out} の電圧変換の度合いは、1次側巻線31と2次側巻線321、322との巻数比、および、後述するスイッチング周波数 f_{sw} によって、定まる。

[0026] （整流平滑回路4）

整流平滑回路4は、2個の整流ダイオード41、42と、1個の出力平滑コンデンサ C_{out} とを有している。具体的には、この整流平滑回路4は、整流ダイオード41、42を有する整流回路と、出力平滑コンデンサ C_{out} を有する平滑回路と、を含んでいる。

[0027] なお、このような2個の整流ダイオード41、42は、本発明における「複数の整流素子」の一具体例に対応している。また、出力平滑コンデンサ C_{out} は、本発明における「平滑コンデンサ」の一具体例に対応している。

[0028] 上記した整流回路は、いわゆる「センタタップ型」の整流回路となっている。すなわち、整流ダイオード41、42のアノードがそれぞれ、接地ライ

ンLGに接続され、整流ダイオード41のカソードが、接続ラインL21を介して、2次側巻線321における前述した第1端に接続され、整流ダイオード42のカソードが、接続ラインL22を介して、2次側巻線322における前述した第1端に接続されている。また、前述したように、2次側巻線321, 322における第2端同士は、センタタップP6に対して互いに共通接続されており、このセンタタップP6は、出力ラインLOを介して、前述した出力端子T3に接続されている。なお、上記した接地ラインLGは、前述した出力端子T4に接続されている。

[0029] 上記した平滑回路では、上記した出力ラインLOと接地ラインLGとの間（出力端子T3, T4の間）に、出力平滑コンデンサCoutが接続されている。すなわち、この出力平滑コンデンサCoutの第1端は、出力ラインLOに接続され、出力平滑コンデンサCoutの第2端は、接地ラインLGに接続されている。

[0030] このような構成の整流平滑回路4では、整流ダイオード41, 42を含んで構成される整流回路において、トランス3から出力される交流電圧を整流して出力するようになっている。また、出力平滑コンデンサCoutを含んで構成される平滑回路において、上記整流回路によって整流された電圧を平滑化することで、直流出力電圧Voutを生成するようになっている。なお、このようにして生成された直流出力電圧Voutにより、前述した負荷9へと負荷電流Iout（直流出力電流）が流れ、出力端子T3, T4から負荷9に対して電力が供給されるようになっている（図1参照）。

[0031] （駆動回路5）

駆動回路5は、インバータ回路2におけるスイッチング素子S1, S2の動作をそれぞれ制御する、スイッチング駆動を行う回路である。具体的には、駆動回路5は、スイッチング素子S1, S2に対してそれぞれ、駆動信号SG1, SG2を個別に供給することで、各スイッチング素子S1, S2におけるスイッチング動作（オン・オフ動作）を制御するようになっている。

[0032] ここで、この駆動回路5は、各スイッチング素子S1, S2のスイッチン

グ動作を制御する（スイッチング駆動を行う）際に、周波数制御を行うようになっている。すなわち、駆動信号SG1, SG2において、PFM（Pulse Frequency Modulation：パルス周波数変調）制御を行うようになっている。

[0033] また、駆動回路5は、スイッチング素子S1, S2のスイッチング周波数 f_{sw} はそれぞれ変化するものの、スイッチング素子S1, S2がそれぞれ固定された時比率にて動作するように、上記したスイッチング駆動を行うようになっている。ちなみに、スイッチング素子S1, S2のオン期間をそれぞれ、 T_{on1} , T_{on2} として表した場合、上記した各スイッチング素子S1, S2の時比率は、以下ようになる。すなわち、各スイッチング素子S1, S2の時比率は、スイッチング周期 $T_{sw} = (1 / f_{sw})$ とした場合、このスイッチング周期 T_{sw} を用いて、 (T_{on1} / T_{sw}) , (T_{on2} / T_{sw}) として表される。

[0034] 更に、この駆動回路5は、詳細は後述するが、以下説明する負荷電流推定部6において求められた負荷電流 I_{out} の推定値（後述する負荷電流推定値 $I_{out(est)}$ ）を利用した、スイッチング駆動を行うようになっている。具体的には、駆動回路5は、このような負荷電流推定値 $I_{out(est)}$ を利用したスイッチング駆動を行うことで、負荷電流 I_{out} の値を適切な範囲内に制御するようになっている。

[0035] （負荷電流推定部6）

負荷電流推定部6は、前述した負荷電流 I_{out} の推定を行う（負荷電流推定値 $I_{out(est)}$ を、後述する手法にて求める）ものである。具体的には、詳細は後述するが、負荷電流推定部6は、共振インダクタ L_r に流れる共振インダクタ電流 I_{Lr} と、1次側巻線31に流れるトランス励磁電流 I_m とに基づいて、負荷電流 I_{out} の1次側換算値 I_{outAC} を求める。そして、負荷電流推定部6は、この1次側換算値 I_{outAC} に基づいて、負荷電流推定値 $I_{out(est)}$ を求めるようになっている。

[0036] また、特に本実施の形態では、詳細は後述するが、負荷電流推定部6は、これらの共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m との間の電流位

相差 ϕ_1 を利用して、負荷電流推定値 $I_{out(est)}$ を求めるようになっている。具体的には、この負荷電流推定部6は、以下説明する、共振コンデンサ C_r の両端間の電圧 V_{cr} と、1次側巻線31の両端間の電圧 V_{np} とに基づいて、そのような電流位相差 ϕ_1 を求めるようになっている。

[0037] このような負荷電流推定部6は、図1に示した例では、2つの検出部61、62と、制御部60とを有している。

[0038] 検出部61は、共振コンデンサ C_r の両端間（図1中に示したように、共振コンデンサ C_r の第2端が、検出部61と共通のグラウンドGNDに接続されている場合において、接続点P2と1次側低圧ラインL1Lとの間）の電圧 V_{cr} を、検出する回路である。この検出部61はまた、詳細は後述するが、このようにして検出した電圧 V_{cr} に基づいて、所定の演算処理を行うようになっている。

[0039] 検出部62は、1次側巻線31の両端間（図1中に示した接続点P2、P3間）の電圧 V_{np} を、検出する回路である。この検出部62はまた、詳細は後述するが、このようにして検出した電圧 V_{np} に基づいて、所定の演算処理を行うようになっている。

[0040] 制御部60は、各検出部61、62における上記した演算処理結果に基づいて、後述する所定の演算処理により、負荷電流推定値 $I_{out(est)}$ を求める回路である。また、この制御部60は、このようにして求めた負荷電流推定値 $I_{out(est)}$ を利用して、駆動回路5におけるスイッチング駆動を制御する（各スイッチング素子S1、S2のスイッチング動作を制御する）ようになっている。具体的には、詳細は後述するが、制御部60は、上記した共振コンデンサ C_r の両端間の電圧 V_{cr} と、上記した1次側巻線31の両端間の電圧 V_{np} とに基づいて、そのようなスイッチング動作の制御を行う。これにより前述したように、負荷電流 I_{out} の値が適切な範囲内となるように、制御されることになる。

[0041] [動作および作用・効果]

(A. 基本動作)

このスイッチング電源装置 1 では、インバータ回路 2 において、直流入力電源 10 から入力端子 T 1, T 2 を介して供給される直流入力電圧 V_{in} が、スイッチング素子 S 1, S 2 によってスイッチングされることで、矩形パルス波化した電圧が生成される。この矩形パルス波化した電圧は、トランス 3 における 1 次側巻線 3 1 へと供給され、このトランス 3 において変圧されることで、2 次側巻線 3 2 1, 3 2 2 から、変圧された交流電圧が出力される。

[0042] 整流平滑回路 4 では、トランス 3 から出力された交流電圧（上記した変圧された交流電圧）が、整流回路内の整流ダイオード 4 1, 4 2 によって整流された後、平滑回路内の出力平滑コンデンサ C_{out} によって、平滑化される。これにより、出力端子 T 3, T 4 から直流出力電圧 V_{out} が出力される。そして、この直流出力電圧 V_{out} により、負荷 9 へと負荷電流 I_{out} が流れるとともに、負荷 9 に対して電力が供給される。

[0043] (B. 負荷電流 I_{out} の推定動作)

続いて、図 1 に加えて図 2～図 4 を参照して、負荷電流推定部 6 における前述した負荷電流 I_{out} の推定動作（前述した負荷電流推定値 $I_{out(est)}$ を導出する動作）について、詳細に説明する。

[0044] (B-1. 推定動作の概要)

図 2 は、図 1 に示したスイッチング電源装置 1 の等価回路（前述した L L C 共振型のコンバータの等価回路）を、模式的に回路図で表したものである。なお、この図 2 中において、 V_{inAC} は交流入力電圧を、 L_m はトランス 3 の励磁インダクタンス値を、 $R_L(AC)$ は 1 次側負荷を、 n は 1 次側巻線 3 1 と 2 次側巻線 3 2 1, 3 2 2 との巻数比（＝1 次側巻線 3 1 の巻数 n_p / 2 次側巻線 3 2 1, 3 2 2 の巻数 n_s ）を、それぞれ示している。また、1 次側負荷 $R_L(AC)$ の抵抗値は、上記した巻数比 n および負荷 9 の抵抗値 R_L を用いて、 $(8 \cdot n^2 \cdot R_L) / \pi^2$ として表される。なお、このような手法は、基本波近似法（F H A : First Harmonic Approximation）と呼ばれており、矩形波電圧の基本周波数のみに注目して近似的に解析する手法となっている。

。

[0045] この図2に示したように、前述した共振インダクタ電流 I_{Lr} は、前述したトランス励磁電流 I_m と、前述した負荷電流 I_{out} の1次側換算値 I_{outAC} とに、分流することになる。つまり、共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m との差 ($= I_{Lr} - I_m$) から、そのような負荷電流 I_{out} の1次側換算値 I_{outAC} を求めることで、2次側に流れる負荷電流 I_{out} (図1参照) が、1次側で推定できることになる。

[0046] また、図3は、本実施の形態に係る、前述した電流位相差 $\phi 1$ について説明するための模式図である。なお、この図3の例では、正弦波からなる3つの電流 i_1 , i_2 , $i (= i_1 - i_2)$ をそれぞれ、図3中の括弧書きにて示したように、上記した共振インダクタ電流 I_{Lr} , トランス励磁電流 I_m , 負荷電流 I_{out} の1次側換算値 I_{outAC} として、置き換えて示している。また、この図3中には、電流 i_1 (共振インダクタ電流 I_{Lr}) と電流 i_2 (トランス励磁電流 I_m) との電流位相差 $\phi 1$ 、および、電流 i_2 と電流 i (負荷電流 I_{out} の1次側換算値 I_{outAC}) との電流位相差 $\phi 3$ についても、示している。

[0047] この場合において、図3中に示した電流 i_1 , i_2 をそれぞれ、以下の(1), (2)式のように規定すると、電流 $i (= i_1 - i_2)$ は、以下の(3)～(8)式のように表される。

$$\begin{aligned}
 [0048] \quad i_1 &= I_{m1} \cdot \sin(\omega t + \phi 1) \\
 &= I_{m1} \cdot \sin \omega t \cdot \cos \phi 1 + I_{m1} \cdot \cos \omega t \cdot \sin \phi 1 \\
 &\dots (1)
 \end{aligned}$$

$$i_2 = I_{m2} \cdot \sin \omega t \quad \dots (2)$$

(I_{m1} , I_{m2} : 振幅値、 ω : 角周波数、 t : 時間)

$$i (= i_1 - i_2) = A \cdot \sin \omega t + B \cdot \cos \omega t \quad \dots (3)$$

$$= (A^2 + B^2)^{1/2} \cdot \sin(\omega t + \phi 3) \quad \dots (4)$$

$$A = I_{m1} \cdot \cos \phi 1 - I_{m2} \quad \dots (5)$$

$$B = I_{m1} \cdot \sin \phi 1 \quad \dots (6)$$

$$(A^2 + B^2)^{1/2} = (I_{m1}^2 + I_{m2}^2 - 2 \cdot I_{m1} \cdot I_{m2} \cdot \cos \phi_1)^{1/2} \dots (7)$$

$$\phi_3 = \tan^{-1} (B/A) \dots (8)$$

[0049] そして、これらの（３）～（８）式を利用して、電流 i_1 、 i_2 、 i をそれぞれ、上記したように、共振インダクタ電流 I_{Lr} 、トランス励磁電流 I_m 、負荷電流 I_{out} の１次側換算値 I_{outAC} として置き換えると、以下のようになる。すなわち、これらのピーク値としての $I_{Lr}(\text{peak})$ 、 $I_m(\text{peak})$ 、 $I_{outAC}(\text{peak})$ はそれぞれ、以下の（９）～（１２）式にて表される（図２中の各パラメータも参照）。

$$I_{Lr}(\text{peak}) = \omega \cdot C_r \cdot V_{cr}(\text{peak}) \dots (9)$$

（ C_r ：共振コンデンサ C_r の容量値、 $V_{cr}(\text{peak})$ ：電圧 V_{cr} のピーク値）

$$I_m(\text{peak}) = V_{outAC} / (\omega \cdot L_m)$$

$$= (4 \cdot n \cdot V_{out}) / (\pi \cdot \omega \cdot L_m) \dots (10)$$

$$V_{outAC} = (4 / \pi) \cdot n \cdot V_{out} \cdot \sin \omega t \dots (11)$$

$$I_{outAC}(\text{peak}) =$$

$$(I_{Lr}(\text{peak})^2 + I_m(\text{peak})^2 - 2 \cdot I_{Lr}(\text{peak}) \cdot I_m(\text{peak}) \cdot \cos \phi_1)^{1/2} \dots (12)$$

[0051] したがって、以下説明する本実施の形態に係る負荷電流 I_{out} の推定手法では、このような演算手法を用いて、負荷電流 I_{out} の推定を行うようにしている。

[0052] （Ｂ－２．推定動作の詳細）

図４は、本実施の形態に係る、負荷電流推定部６による負荷電流 I_{out} の推定手法の一例を、流れ図で表したものである。

[0053] この推定手法の例では、まず、検出部６１が、前述したようにして検出した、共振コンデンサ C_r の両端間の電圧 V_{cr} （図１参照）に基づき、上記した $I_{Lr}(\text{peak})$ と、この電圧 V_{cr} のゼロクロス点とを、それぞれ求める（図４のステップＳ１１）。具体的には、検出部６１は、電圧 V_{cr} に基づ

き、上記（９）式を用いて、 $I_{Lr}(\text{peak})$ を求める。

[0054] 次いで、検出部６２が、前述したようにして検出した、１次側巻線３１の両端間の電圧 V_{np} （図１参照：図２中の V_{outAC} に相当）に基づき、 $I_m(\text{peak})$ と、この電圧 V_{np} のゼロクロス点とを、それぞれ求める（ステップＳ１２）。具体的には、検出部６２は、電圧 V_{np} に基づき、上記（１０），（１１）式を用いて、 $I_m(\text{peak})$ を求める。

[0055] 続いて、制御部６０は、検出部６１，６２において求められた、電圧 V_{cr} および電圧 V_{np} の各ゼロクロス点に基づき、共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m との電流位相差 ϕ_1 （図２参照）を求める（ステップＳ１３）。具体的には、制御部６０は、これらのゼロクロス点同士の差から、そのような電流位相差 ϕ_1 を求める。

[0056] 次いで、制御部６０は、このようにして求められた、 $I_{Lr}(\text{peak})$ ， $I_m(\text{peak})$ ， ϕ_1 に基づき、上記（１２）式を用いて、負荷電流 I_{out} の１次側換算値 I_{outAC} のピーク値（ $I_{outAC}(\text{peak})$ ）を求める（ステップＳ１４）。

[0057] そして、制御部６０は、このようにして求められた $I_{outAC}(\text{peak})$ に基づいて、負荷電流 I_{out} の推定値（負荷電流推定値 $I_{out}(\text{est})$ ）を求める（ステップＳ１５）。具体的には、制御部６０は、以下の（１３）式を用いて、 $I_{outAC}(\text{peak})$ の平均値を求めることで、負荷電流推定値 $I_{out}(\text{est})$ を求める。

$$I_{out}(\text{est}) = n \cdot (2 / \pi) \cdot I_{outAC}(\text{peak}) \quad \cdots (13)$$

[0058] 以上により、図４に示した負荷電流 I_{out} の推定手法の処理が、終了となる。

[0059] （Ｃ．作用・効果）

ところで、ＬＬＣ共振型のスイッチング電源装置では一般に、負荷電流についての過電流保護の際に、定電流垂下特性を実現するために、負荷電流の値を正確に検出する必要がある。

[0060] ところが、このような負荷電流を、例えば抵抗素子等の電流センサを用いて検出する場合、その抵抗素子において電力損失が発生するため、スイッチング電源装置における効率が低下し、大型化してしまうことになる。また、

このような負荷電流の検出結果に基づく負荷電流の制御を、スイッチング電源装置の1次側にて行おうとした場合、以下のような問題が生じ得る。すなわち、この場合、負荷電流の検出値（2次側で検出された結果）を絶縁して、1次側に伝送する素子（絶縁アンプなど）が必要となるため、スイッチング電源装置における部品点数が増加し、やはり大型化してしまうことになる。ちなみに、この場合は電流の検出値であることから、フォトプラにて伝送することはできない。これらのことから、一般的なLLC共振型のスイッチング電源装置では、負荷電流の値を正確に検出しようとした場合、小型化を図ることが困難であると言える。

[0061] これに対して、本実施の形態のスイッチング電源装置1では、負荷電流推定部6における制御部60が、前述した共振コンデンサ C_r の両端間の電圧 V_{cr} と、前述した1次側巻線31の両端間の電圧 V_{np} とに基づいて、スイッチング動作の制御を行う。これにより本実施の形態では、上記した一般的なLLC共振型のスイッチング電源装置の場合等と比べ、スイッチング電源装置1の小型化を図ることが可能となる。具体的には、本実施の形態では、負荷電流推定部6が、共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m とに基づいて、負荷電流 I_{out} の1次側換算値 I_{outAC} を求め、この1次側換算値 I_{outAC} に基づいて負荷電流推定値 $I_{out(est)}$ を求める。そして、制御部60は、このようにして求められた負荷電流推定値 $I_{out(est)}$ を利用したスイッチング制御を行うことにより、負荷電流 I_{out} の値を制御する。

[0062] これにより本実施の形態では、上記した一般的なLLC共振型のスイッチング電源装置の場合とは異なり、以下のようなになる。すなわち、1次側にて抵抗素子等の電流センサを用いずに得られた、負荷電流 I_{out} の1次側換算値 I_{outAC} を基にして、負荷電流推定値 $I_{out(est)}$ が求められ、この負荷電流推定値 $I_{out(est)}$ に基づいて負荷電流 I_{out} の値が制御されることになる。その結果、本実施の形態では、上記したような、抵抗素子等を用いた負荷電流 I_{out} の検出による電力損失の発生が、回避されるとともに、負荷電流 I_{out} の検出値を絶縁して1次側に伝送する素子等が不要となり、部品点数が減少する

ことになる。

[0063] ちなみに、一例として、直流入力電圧 $V_{in} = 200 \sim 400$ [V]、直流出力電圧 $V_{out} = 48$ [V]、定格電流 $= 21$ [A] としたスイッチング電源装置 1 において、負荷電流 I_{out} を、 10 [%] 程度以内の誤差にて推定することができた。

[0064] 以上のことから、本実施の形態では、上記した一般的な LLC 共振型のスイッチング電源装置等と比べ、スイッチング電源装置 1 の小型化を図ることが可能となる。

[0065] また、上記したように、抵抗素子等を用いた負荷電流 I_{out} の検出による電力損失が、回避されることから、スイッチング電源装置 1 における低コスト化や信頼性向上を図ることも可能となる。更に、上記したように、負荷電流 I_{out} の検出値を絶縁して 1 次側に伝送する素子等が不要となり、部品点数が減少することから、この点でも、スイッチング電源装置 1 における低コスト化や信頼性向上を図ることが可能となる。

[0066] また、本実施の形態では、共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m との間の電流位相差 ϕ_1 を利用して、負荷電流推定値 $I_{out(est)}$ を求めるようにしたので、負荷電流 I_{out} の推定を容易に行うことが可能となる。

[0067] 更に、本実施の形態では、共振コンデンサ C_r の両端間の電圧 V_{cr} と、1 次側巻線 31 の両端間の電圧 V_{np} とに基づいて、電流位相差 ϕ_1 を求めるようにしたので、負荷電流 I_{out} の推定を、更に容易に行うことが可能となる。

[0068] 加えて、本実施の形態では、インバータ回路 2 における共振インダクタ L_r が、トランス 3 における漏れインダクタンスによって構成されるようにした場合には、共振インダクタ L_r を別個に設ける必要がなくなることから、部品点数を低減することができる。その結果、スイッチング電源装置 1 における更なる小型化や、低コスト化を図ることが可能となる。

[0069] また、本実施の形態では、インバータ回路 2 におけるスイッチング素子 S_1 、 S_2 がそれぞれ、MOS-FET によって構成されるようにしたので、

スイッチング周波数 f_{sw} を高くすることができ、部品の小型化を図ることが可能となる。

[0070] 更に、本実施の形態では、整流平滑回路 4 における整流回路を、いわゆる「センタタップ型」の整流回路としたので、例えば後述する変形例 2 のように、いわゆる「ブリッジ型」の整流回路とした場合と比べ、以下のようになる。すなわち、整流素子の個数が 2 つ（整流ダイオード 4 1, 4 2）となって、少なくなる結果、整流回路の小型化や低損失化、低コスト化を図ることが可能となる。

[0071] < 2. 第 2 の実施の形態 >

続いて、本発明の第 2 の実施の形態について説明する。なお、以下では、上記第 1 の実施の形態における構成要素と同一のものには同一の符号を付し、適宜説明を省略する。

[0072] [構成]

図 5 は、第 2 の実施の形態に係るスイッチング電源装置（スイッチング電源装置 1 A）の概略構成例を、回路図で表したものである。

[0073] なお、第 1 の実施の形態と同様に、直流入力電源 1 0 とこのスイッチング電源装置 1 A とを備えたシステムは、本発明における「電力供給システム」の一具体例に対応している。

[0074] この第 2 の実施の形態のスイッチング電源装置 1 A は、第 1 の実施の形態のスイッチング電源装置 1 において、負荷電流推定部 6 の代わりに、以下説明する負荷電流推定部 6 A を設けたものに対応しており、他の構成は同様となっている。

[0075] （負荷電流推定部 6 A）

負荷電流推定部 6 A は、負荷電流推定部 6 と同様に、負荷電流 I_{out} の推定を行う（負荷電流推定値 $I_{out(est)}$ を求める）ものである。また、この負荷電流推定部 6 A も負荷電流推定部 6 と同様に、共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m とに基づいて、負荷電流 I_{out} の 1 次側換算値 I_{outAC} を求める。そして、この負荷電流推定部 6 A も負荷電流推定部 6 と同様に、

この1次側換算値 I_{outAC} に基づいて、負荷電流推定値 $I_{out(est)}$ を求めるようになっている。

[0076] また、特に本実施の形態では、詳細は後述するが、負荷電流推定部6Aは、これらの共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m との間の電流時間積（時間軸に沿った電流の積分値：電荷量に相当）の差を利用して、負荷電流推定値 $I_{out(est)}$ を求めるようになっている。更に、この負荷電流推定部6Aは、詳細は後述するが、スイッチング素子 S_1 、 S_2 におけるスイッチング周波数 f_{sw} と、共振インダクタ L_r と共振コンデンサ C_r とを用いた共振動作における共振周波数 f_r と、の間の大小関係に応じて、そのような電流時間積の差を利用した負荷電流 I_{out} の推定方法を変更するようになっている。

[0077] このような負荷電流推定部6Aは、図5に示した例では、3つの検出部61A、62A、63Aと、制御部60Aとを有している。

[0078] 検出部61Aは、検出部61と同様に、共振コンデンサ C_r の両端間の電圧 V_{cr} を検出する回路である。この検出部61Aはまた、詳細は後述するが、このようにして検出した電圧 V_{cr} に基づいて、所定の演算処理を行うようになっている。

[0079] 検出部62Aは、検出部62と同様に、1次側巻線31の両端間の電圧 V_{np} を、検出する回路である。この検出部62Aはまた、詳細は後述するが、このようにして検出した電圧 V_{np} に基づいて、所定の演算処理を行うようになっている。

[0080] 検出部63Aは、接続点P1の電位に対応するスイッチング電圧 V_{sw} を検出する回路である。この検出部63Aはまた、詳細は後述するが、このようにして検出したスイッチング電圧 V_{sw} に基づいて、所定の演算処理を行うようになっている。なお、図5に示した例では、この検出部63Aは、検出部61Aおよび共振コンデンサ C_r の第2端側と共通のグラウンド（グラウンドGND）に接続されている。また、この図5に示した例では、検出部63Aが、1次側低圧ライン L_{1L} と接続点P1との間に配置されているが、例

えば、1次側高圧ラインL1Hと接続点P1との間に配置されているようにしてもよい。

[0081] 制御部60Aは、各検出部61A、62A、63Aにおける上記した演算処理結果に基づいて、後述する所定の演算処理により、負荷電流推定値 $I_{out}(est)$ を求める回路である。また、この制御部60Aは、制御部60と同様に、このようにして求めた負荷電流推定値 $I_{out}(est)$ に基づいて、駆動回路5におけるスイッチング駆動を制御するようになっている。これにより前述したように、駆動回路5によって、負荷電流 I_{out} の値が適切な範囲内となるように、制御されることになる。

[0082] [動作および作用・効果]

(A. 負荷電流 I_{out} の推定動作)

続いて、図5に加えて図6～図10を参照して、負荷電流推定部6Aにおける負荷電流 I_{out} の推定動作（負荷電流推定値 $I_{out}(est)$ を導出する動作）について、詳細に説明する。具体的には、以下では、前述したスイッチング周波数 f_{sw} が前述した共振周波数 f_r よりも高い場合（ $f_{sw} > f_r$ ）の推定手法（手法A）と、逆に、スイッチング周波数 f_{sw} が共振周波数 f_r よりも低い場合（ $f_{sw} < f_r$ ）の推定手法（手法B）とに分けて、詳細に説明する。

[0083] なお、（ $f_{sw} > f_r$ ，スイッチング周期 $T_{sw} (= 1 / f_{sw}) < 共振周期 $T_r (= 1 / f_r)$ ）の場合は、負荷電流 I_{out} の1次側換算値 I_{outAC} が（時間軸に沿って）連続となる動作モードの場合に相当する。一方、（ $f_{sw} < f_r$ ， $T_{sw} > T_r$ ）の場合は、負荷電流 I_{out} の1次側換算値 I_{outAC} が（時間軸に沿って）不連続となる動作モードの場合に相当する。$

[0084] (A-1. 手法A： $f_{sw} > f_r$ の場合)

図6は、本実施の形態に係る上記した手法A（ $f_{sw} > f_r$ の場合の手法）において利用される、各種波形例をタイミング図で表したものである。具体的には、図6（A）は電圧 V_{np} 、図6（B）は、負荷電流 I_{out} の1次側換算値 $I_{outAC} (= I_{Lr} - I_m)$ 、図6（C）は、共振インダクタ電流 I_L

r およびトランス励磁電流 I_m 、図6 (D) は電圧 V_{cr} について、各波形例を示している。なお、横軸は時間 t を示しており、以降のタイミング図においても同様である。

[0085] ここで、図7 は、本実施の形態に係る、負荷電流推定部6 Aによる負荷電流 I_{out} の推定手法の一例（上記した手法A）を、流れ図で表したものである。

[0086] まず、この手法A（ $f_{sw} > f_r$ の場合）では、負荷電流推定部6 Aは、以下説明するように、共振コンデンサ C_r の両端間の電圧 V_{cr} と、1次側巻線3 1の両端間の電圧 V_{np} とに基づいて、前述した電流時間積の差を利用した負荷電流 I_{out} の推定を行う。つまり、この手法Aでは、負荷電流推定部6 Aは、前述した検出部6 1 A、6 2 Aによる検出結果のみを利用して、検出部6 3 Aによる検出結果を利用しないようになっている。

[0087] 具体的には、この手法Aでは、まず、検出部6 1 Aが、前述したようにして検出した電圧 V_{cr} （図5，図6 (D) 参照）に基づき、共振インダクタ電流 I_{Lr} と、この共振インダクタ電流 I_{Lr} のゼロクロス点とを、それぞれ求める（図7のステップS 2 1）。具体的には、検出部6 1 Aは、電圧 V_{cr} に対する微分演算を行うことで、共振インダクタ電流 I_{Lr} を求める。

[0088] 次に、検出部6 2 Aが、前述したようにして検出した電圧 V_{np} （図5，図6 (A) 参照）に基づき、トランス励磁電流 I_m の変化量 ΔI_m （図6 (C) 参照）と、この電圧 V_{np} のゼロクロス点とを、それぞれ求める（ステップS 2 2）。具体的には、検出部6 2 Aは、電圧 V_{np} に基づき、以下の(14)式を用いて、 ΔI_m を求める。

$$\Delta I_m = (V_{np} \cdot T_{sw}) / (4 \cdot L_m) \quad \dots (14)$$

（ T_{sw} ：スイッチング周期（図6参照）、 L_m ：トランス3の励磁インダクタンス値）

[0089] 続いて、制御部6 0 Aは、検出部6 1 A、6 2 Aにおいて求められた、共振インダクタ電流 I_{Lr} および電圧 V_{np} の各ゼロクロス点に基づき、遅れ時間 ΔT_1 （図6 (C) 参照）を求める（ステップS 2 3）。具体的には図

6に示したように、制御部60Aは、これらの共振インダクタ電流 I_{Lr} および電圧 V_{np} のゼロクロス点同士の時間差から、そのような遅れ時間 ΔT_1 を求める。

[0090] 次いで、制御部60Aは、共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m との間の電流時間積の差を利用して、負荷電流 I_{out} の1次側換算値 I_{outAC} ($= I_{Lr} - I_m$)の電流時間積($a + b$)を求める(ステップS24: 図6(B)参照)。具体的には、制御部60Aは、上記したトランス励磁電流 I_m の変化量 ΔI_m および遅れ時間 ΔT_1 に基づき、以下の(15)式を用いて、そのような電流時間積($a + b$)を求める。なお、電流時間積 a , b はそれぞれ、図6(C)のように示される。

$$(a + b) = (C_r \cdot \Delta V_{cr}) - (\Delta I_m \cdot \Delta T_1) \quad \dots (15)$$

(C_r : 共振コンデンサ C_r の容量値、 ΔV_{cr} : 電圧 V_{cr} の最大値と最小値との差(図6(D)参照))

[0091] そして、制御部60Aは、このようにして求められた、負荷電流 I_{out} の1次側換算値 I_{outAC} の電流時間積($a + b$)に基づいて、負荷電流推定値 $I_{out(est)}$ を求める(ステップS25)。具体的には、制御部60Aは、以下の(16)式を用いて、負荷電流推定値 $I_{out(est)}$ を求める。

$$I_{out(est)} = (n \cdot (a + b)) / (T_{sw} / 2) \quad \dots (16)$$

($n = n_p / n_s$: 1次側巻線31と2次側巻線321, 322との巻数比)

[0092] 以上により、図7に示した負荷電流 I_{out} の推定手法(上記した手法A)の処理が、終了となる。

[0093] (A-2. 手法B: $f_{sw} < f_r$ の場合)

図8は、本実施の形態に係る上記した手法B($f_{sw} < f_r$ の場合の手法)において利用される、各種波形例をタイミング図で表したものである。具体的には、図8(A)はスイッチング電圧 V_{sw} 、図8(B)は電圧 V_{np} 、図8(C)は負荷電流 I_{out} の1次側換算値 I_{outAC} 、図8(D)は、共振インダクタ電流 I_{Lr} およびトランス励磁電流 I_m 、図8(E)は電圧 V_c

r について、各波形例を示している。

[0094] また、図9は、図8に示したトランス励磁電流 I_m の波形例における正負非対称性（正負の値の非対称性）について説明するための模式図である（図9中に示した T_3 ：遅れ時間）。具体的には、この図9（および図8（D））では、そのような正負非対称性を補償するための波形変更（近似波形の調整）に関して、そのような波形変更前のトランス励磁電流 I_m （破線にて図示）と、波形変更後のトランス励磁電流 I_m （実線にて図示）とを、それぞれ示している。

[0095] このように、この手法B（ $f_{sw} < f_r$ の場合）では、負荷電流推定部6Aは、トランス励磁電流 I_m における正負非対称性を考慮して、負荷電流 I_{out} の推定を行うようになっている。具体的には、例えば図9中に示した積分値 S_a 、 S_b のように（ $S_a \neq S_b$ ）、（ $f_{sw} < f_r$ ）の場合では（ $f_{sw} > f_r$ ）の場合とは異なり、トランス励磁電流 I_m において、正の値と負の値とが非対称になっている。このようにトランス励磁電流 I_m が正負非対称である場合、正負でキャンセルできないことから、検出値を積分処理しても、負荷電流 I_{out} の分離処理ができないことになる。したがって、この手法Bでは上記したように、トランス励磁電流 I_m における正負非対称性を補償するための波形変更（近似波形の調整）が、施されるようになっている（図8（D）、図9中に示した、 I_m に関する矢印参照）。

[0096] ここで、図10は、本実施の形態に係る、負荷電流推定部6Aによる負荷電流 I_{out} の推定手法の一例（上記した手法B）を、流れ図で表したものである。

[0097] まず、この手法B（ $f_{sw} < f_r$ の場合）では、負荷電流推定部6Aは、以下説明するように、前述した電圧 V_{cr} および電圧 V_{np} と、前述したスイッチング電圧 V_{sw} とに基づいて、前述した電流時間積の差を利用した負荷電流 I_{out} の推定を行う。つまり、この手法Bでは、上記した手法Aとは異なり、負荷電流推定部6Aは、前述した検出部61A、62A、63Aによる各検出結果を、利用するようになっている。

[0098] 具体的には、この手法Bでは、まず、上記した手法Aの場合と同様にして、ステップS21の処理が行われる。すなわち、検出部61Aが、前述したようにして検出した電圧 V_{cr} （図5，図8（E）参照）に基づき、共振インダクタ電流 I_{Lr} と、この共振インダクタ電流 I_{Lr} のゼロクロス点とを、それぞれ求める（図10のステップS21）。具体的には、検出部61Aは、電圧 V_{cr} に対する微分演算を行うことで、共振インダクタ電流 I_{Lr} を求める。

[0099] 次いで、検出部62Aが、前述したようにして検出した電圧 V_{np} （図5，図8（B）参照）に基づき、トランス励磁電流 I_m の変化量 ΔI_m （図8（D）参照）を求める（ステップS32）。具体的には、検出部62Aは、電圧 V_{np} に基づき、以下の（17）式を用いて、変化量 ΔI_m を求める。
$$\Delta I_m = (V_{np} \cdot T_r) / (4 \cdot L_m) \quad \dots (17)$$

（ T_r ：共振周期（ $= 1 / f_r$ ：図8，図9参照））

[0100] 次に、検出部63Aが、前述したようにして検出したスイッチング電圧 V_{sw} （図5，図8（A）参照）に基づき、このスイッチング電圧 V_{sw} のゼロクロス点を求める（ステップS33）。

[0101] 続いて、制御部60Aは、検出部61A，63Aにおいて求められた、共振インダクタ電流 I_{Lr} およびスイッチング電圧 V_{sw} の各ゼロクロス点に基づき、遅れ時間 ΔT_2 （図8（D）参照）を求める（ステップS34）。具体的には図8に示したように、制御部60Aは、これらの共振インダクタ電流 I_{Lr} およびスイッチング電圧 V_{sw} のゼロクロス点同士の時間差から、そのような遅れ時間 ΔT_2 を求める。

[0102] 次いで、制御部60Aは、共振インダクタ電流 I_{Lr} とトランス励磁電流 I_m との間の電流時間積の差を利用して、負荷電流 I_{out} の1次側換算値 I_{outAC} （ $= I_{Lr} - I_m$ ）の電流時間積（ $a + b$ ）を求める（ステップS35：図8（C）参照）。具体的には、制御部60Aは、上記したトランス励磁電流 I_m の変化量 ΔI_m および遅れ時間 ΔT_2 に基づき、以下の（18），（19）式をそれぞれ用いて、そのような電流時間積（ $a + b$ ）を求める。

[0103] (a + b)

$$= C_r \cdot (\Delta V_{c r} - 2 \cdot \Delta V_{c r 1}) - (\Delta I_m \cdot T_{s w} - I_{m 2} \cdot T_r) / 2$$

$$= C_r \cdot \Delta V_{c r} - (\Delta I_m \cdot T_{s w}) / 2 + I_{m 2} \cdot (T_r - 2 \cdot \Delta T_2) / 2 \quad \dots (18)$$

$$I_{m 2} = (2 \cdot C_r \cdot \Delta V_{c r 1}) / \Delta T_2 \quad \dots (19)$$

($\Delta V_{c r 1}$: 電圧 $V_{c r}$ の遅れ時間 ΔT_2 での変化量 (図 8 (E) 参照))

[0104] そして、制御部 60A は、このようにして求められた、負荷電流 I_{out} の 1 次側換算値 I_{outAC} の電流時間積 (a + b) に基づいて、負荷電流推定値 $I_{out}(est)$ を求める (ステップ S36)。

具体的には、制御部 60A は、以下の (20) 式を用いて、負荷電流推定値 $I_{out}(est)$ を求める。

$$I_{out}(est) = (n \cdot (a + b)) / (T_{s w} / 2) \quad \dots (20)$$

[0105] 以上により、図 10 に示した負荷電流 I_{out} の推定手法 (上記した手法 B) の処理が、終了となる。

[0106] (B. 作用・効果)

このような本実施の形態のスイッチング電源装置 1A においても、基本的には、第 1 の実施の形態のスイッチング電源装置 1 と同様の作用により、同様の効果を得ることが可能である。

[0107] また、特に本実施の形態では、共振インダクタ電流 $I_{L r}$ とトランス励磁電流 I_m との間の電流時間積の差を利用して、負荷電流推定値 $I_{out}(est)$ を求めるようにしたので、負荷電流 I_{out} の推定を容易に行うことが可能となる。

[0108] 更に、本実施の形態では、スイッチング周波数 $f_{s w}$ と共振周波数 f_r との間の大小関係に応じて、電流時間積の差を利用した負荷電流 I_{out} の推定方法を変更する。具体的には、負荷電流推定部 6A は、スイッチング周波数 $f_{s w}$ が共振周波数 f_r よりも高い場合には、共振コンデンサ C_r の両端間

の電圧 V_{cr} と、1次側巻線 31 の両端間の電圧 V_{np} とに基づいて、電流時間積の差を利用した負荷電流 I_{out} の推定を行う。また、負荷電流推定部 6A は、逆に、スイッチング周波数 f_{sw} が共振周波数 f_r よりも低い場合には、そのような電圧 V_{cr} および電圧 V_{np} と、前述したスイッチング電圧 V_{sw} とに基づいて、電流時間積の差を利用した負荷電流 I_{out} の推定を行う。これにより本実施の形態では、そのような周波数同士の大小関係に応じて、適切な推定方法を選択することができるため、負荷電流 I_{out} の推定精度を向上させることが可能となる。

[0109] 加えて、本実施の形態では、スイッチング周波数 f_{sw} が共振周波数 f_r よりも低い場合には、トランス励磁電流 I_m における正負の値の非対称性を考慮して、電流時間積の差を利用した負荷電流 I_{out} の推定を行うようにしたので、以下ようになる。すなわち、このような ($f_{sw} < f_r$) の場合（前述したように、負荷電流 I_{out} の1次側換算値 I_{outAC} が不連続となる動作モードの場合）においても、負荷電流 I_{out} を高精度に推定することができるため、負荷電流 I_{out} の推定精度を、更に向上させることが可能となる。

[0110] ちなみに、本実施の形態では一例として、負荷電流 I_{out} を、以下のような誤差にて推定することができた。

- ・ ($f_{sw} > f_r$) の場合（共振インダクタ電流 I_{Lr} が連続となる動作モードの場合）：5 [%] 程度以内の誤差
- ・ ($f_{sw} < f_r$) の場合（共振インダクタ電流 I_{Lr} が不連続となる動作モードの場合）：10 [%] 程度以内の誤差

[0111] <3. 変形例>

続いて、これまでに説明した、第1および第2の実施の形態の変形例（変形例1～4）について説明する。なお、以下では、第1または第2の実施の形態における構成要素と同一のものには同一の符号を付し、適宜説明を省略する。

[0112] [変形例1]

（構成）

図 1 1 は、変形例 1 に係るスイッチング電源装置（スイッチング電源装置 1 B）の概略構成例を、回路図で表したものである。

[0113] なお、第 1，第 2 の実施の形態と同様に、直流入力電源 1 0 とこのスイッチング電源装置 1 B とを備えたシステムは、本発明における「電力供給システム」の一具体例に対応している。

[0114] この変形例 1 のスイッチング電源装置 1 B は、第 1，第 2 の実施の形態のスイッチング電源装置 1，1 A における負荷電流推定部 6，6 A の代わりに、以下説明する負荷電流推定部 6 B を設けたものに対応しており、他の構成は同様となっている。

[0115] 負荷電流推定部 6 B は、基本的には、これまでに説明した負荷電流推定部 6 または負荷電流推定部 6 A と同様にして、負荷電流 I_{out} の推定を行うものである。ただし、この負荷電流推定部 6 B は更に、以下説明するように、負荷電流 I_{out} と直流出力電圧 V_{out} との間の対応関係（出力特性）の測定値に応じて予め（事前に）補正された所定のパラメータ（後述）を用いて、負荷電流 I_{out} の推定を行うようになっている。

[0116] このような所定のパラメータに関する事前の補正処理は、例えば、スイッチング電源装置 1 B の製品出荷時等の検査の際に、予め行われるようになっている。言い換えると、所定のパラメータが、そのような事前の補正処理後の値（演算上で微調整された値）に設定されている。これは、スイッチング電源装置 1 B 内の各素子における個体ばらつき等に起因して、負荷電流 I_{out} の推定値（負荷電流推定値 $I_{out(est)}$ ）に、変動が生じる可能性があるためである。なお、上記した所定のパラメータのとしては、例えば、共振コンデンサ C_r の容量値、トランス 3 の励磁インダクタンス値 L_m 、負荷電流推定部 6 B（前述した各検出部 6 1，6 2，6 1 A，6 2 A，6 3 A）での検出値などが、挙げられる。

[0117] ここで、図 1 2 は、変形例 1 に係る上記した事前の補正処理の一例を、流れ図で表したものである。また、図 1 3 は、図 1 2 に示した補正処理の一例について説明するための模式図である。具体的には、この図 1 3 では、スイ

ッチング電源装置 1 B における出力特性（負荷電流 I_{out} と直流出力電圧 V_{out} との間の、過電流垂下時の対応関係）の一例について、定格電流および定格電圧をそれぞれ 100% としたうえで、示している。

[0118] この補正処理例では、まず、負荷電流 $I_{out} = 105\%$ （定格電流の 105%）に設定した状態（図 13 参照）において、直流出力電圧 V_{out} が測定される（図 12 のステップ S 4 1）。そして、この状態で測定された直流出力電圧 V_{out} が、定格電圧の 95% 以上となっている（ $V_{out} \geq 95\%$ ）のか否かについて、判定される（ステップ S 4 2）。ここで、（ $V_{out} \geq 95\%$ ）となっている場合（ステップ S 4 2 : Y, 図 13 中の $I_{out} = 105\%$ の箇所の「○」印参照）には、後述するステップ S 4 4 へと進む。

[0119] 一方、（ $V_{out} < 95\%$ ）となっている場合（ステップ S 4 2 : N, 図 13 中の $I_{out} = 105\%$ の箇所の「×」印参照）には、負荷電流推定値 $I_{out}(est)$ を減少させる補正が行われる（ステップ S 4 3）。具体的には、上記した所定のパラメータ（例えば、共振コンデンサ C_r の容量値、トランス 3 の励磁インダクタンス値 L_m など）を減少させる補正が、行われる。なお、このステップ S 4 3 の後は、前述したステップ S 4 1 へと戻ることになる。

[0120] 次に、上記したステップ S 4 4 では、負荷電流 $I_{out} = 110\%$ （定格電流の 110%）に設定した状態（図 13 参照）において、直流出力電圧 V_{out} が測定される。そして、この状態で測定された直流出力電圧 V_{out} が、定格電圧の 95% 未満となっている（ $V_{out} < 95\%$ ）のか否かについて、判定される（ステップ S 4 5）。ここで、（ $V_{out} < 95\%$ ）となっている場合（ステップ S 4 5 : Y, 図 13 中の $I_{out} = 110\%$ の箇所の「○」印参照）には、図 12 に示した一連の補正処理が終了となる。

[0121] 一方、（ $V_{out} \geq 95\%$ ）となっている場合（ステップ S 4 5 : N, 図 13 中の $I_{out} = 110\%$ の箇所の「×」印参照）には、負荷電流推定値 $I_{out}(est)$ を増加させる補正が行われる（ステップ S 4 6）。具体的には、上記した所定のパラメータ（例えば、共振コンデンサ C_r の容量値、トランス 3 の励磁インダクタンス値 L_m など）を増加させる補正が、行われる。なお、この

ステップS 4 6の後は、前述したステップS 4 4へと戻ることになる。

[0122] (作用・効果)

このような変形例1のスイッチング電源装置1Bにおいても、基本的には、第1、第2の実施の形態のスイッチング電源装置1、1Aと同様の作用により、同様の効果を得ることが可能である。

[0123] また、特にこの変形例1では、負荷電流 I_{out} と直流出力電圧 V_{out} との間の対応関係の測定値に応じて予め補正された所定のパラメータを用いて、負荷電流 I_{out} の推定を行うようにしたので、以下のようなになる。すなわち、例えば、スイッチング電源装置1Bの製品出荷時等の検査の際に、そのような事前の補正が行われることから、各素子における個体ばらつき等に起因した、負荷電流 I_{out} の推定値変動を事前に抑えることができ、製造歩留りを向上させることが可能となる。また、その結果、スイッチング電源装置1Bにおける更なる低コスト化を図ることも可能となる。

[0124] [変形例2]

(構成)

図14は、変形例2に係るスイッチング電源装置(スイッチング電源装置1C)の概略構成例を、回路図で表したものである。

[0125] なお、第1、第2の実施の形態等と同様に、直流入力電源10とこのスイッチング電源装置1Cとを備えたシステムは、本発明における「電力供給システム」の一具体例に対応している。

[0126] この変形例2のスイッチング電源装置1Cは、これまでに説明したスイッチング電源装置1、1A、1Bにおいて、トランス3および整流平滑回路4の代わりに、トランス3Cおよび整流平滑回路4Cをそれぞれ設けたものに対応しており、他の構成は同様となっている。

[0127] トランス3Cは、1つの1次側巻線31と、1つの2次側巻線32とを有している。すなわち、トランス3では、2つの2次側巻線321、322が設けられていたのに対し、トランス3Cでは、1つの2次側巻線32のみが設けられている。この2次側巻線32では、第1端が、後述する整流平滑回

路 4 C 内の接続点 P 7 に接続され、第 2 端が、この整流平滑回路 4 C 内の接続点 P 8 に接続されている。

[0128] このトランス 3 C もトランス 3 と同様に、インバータ回路 2 によって生成された電圧（矩形パルス波化した電圧）を電圧変換し、2 次側巻線 3 2 の端部から交流電圧を出力するようになっている。なお、この場合における、直流入力電圧 V_{in} に対する直流出力電圧 V_{out} の電圧変換の度合いは、1 次側巻線 3 1 と 2 次側巻線 3 2 との巻数比、および、前述したスイッチング周波数 f_{sw} によって、定まる。

[0129] 整流平滑回路 4 C は、4 個の整流ダイオード 4 1 ～ 4 4 と、1 個の出力平滑コンデンサ C_{out} とを有している。具体的には、この整流平滑回路 4 C は、整流ダイオード 4 1 ～ 4 4 を有する整流回路と、出力平滑コンデンサ C_{out} を有する平滑回路と、を含んでいる。すなわち、この整流平滑回路 4 C は、整流平滑回路 4 において、整流回路の構成を変更したものとなっている。

[0130] なお、このような 4 個の整流ダイオード 4 1 ～ 4 4 は、本発明における「複数の整流素子」の一具体例に対応している。

[0131] この変形例 2 の整流回路は、第 1、第 2 の実施の形態および変形例 1 の整流回路（いわゆる「センタタップ型」の整流回路）とは異なり、いわゆる「ブリッジ型」の整流回路となっている。すなわち、整流ダイオード 4 1、4 3 のカソードがそれぞれ、出力ライン L O に接続され、整流ダイオード 4 1 のアノードが、接続点 P 7 において、整流ダイオード 4 2 のカソードおよび 2 次側巻線 3 2 における前述した第 1 端に接続されている。また、整流ダイオード 4 2、4 4 のアノードがそれぞれ、接地ライン L G に接続され、整流ダイオード 4 4 のカソードが、接続点 P 8 において、整流ダイオード 4 3 のアノードおよび 2 次側巻線 3 2 における前述した第 2 端に接続されている。

[0132] このような構成の整流平滑回路 4 C では、整流平滑回路 4 と同様に、整流ダイオード 4 1 ～ 4 4 を含んで構成される整流回路において、トランス 3 C から出力される交流電圧を整流して出力するようになっている。

[0133] （作用・効果）

このような構成からなる変形例 2 のスイッチング電源装置 1 C においても、基本的には、これまでに説明したスイッチング電源装置 1, 1 A, 1 B と同様の作用により、同様の効果を得ることが可能である。

[0134] また、特にこの変形例 2 では、整流平滑回路 4 C における整流回路を、ブリッジ型の整流回路としたので、例えば、第 1, 第 2 の実施の形態および変形例 1 の場合と比べ、トランス 3 C における巻線数（2 次側巻線の個数）が 1 つ（2 次側巻線 3 2）となって、少なくなる。その結果、トランス 3 C の小型化や低損失化を図ることが可能となる。

[0135] [変形例 3, 4]

(構成)

変形例 3, 4 に係るスイッチング電源装置（スイッチング電源装置 1 D, 1 E）はそれぞれ、これまでに説明した、第 1, 第 2 の実施の形態および変形例 1 と、変形例 2 とにおいて、整流平滑回路 4, 4 C 内の整流回路をそれぞれ、以下説明するように、いわゆる同期整流回路としたものとなっている。

[0136] 具体的には、図 1 5 は、変形例 3 に係るスイッチング電源装置（スイッチング電源装置 1 D）の概略構成例を、回路図で表したものである。

[0137] この変形例 3 のスイッチング電源装置 1 D は、第 1, 第 2 の実施の形態および変形例 1 のスイッチング電源装置 1, 1 A, 1 B において、整流平滑回路 4 の代わりに、整流平滑回路 4 D を設けたものに対応しており、他の構成は同様となっている。

[0138] この変形例 3 における同期整流回路（整流平滑回路 4 D）では、図 1 5 に示したように、前述した整流ダイオード 4 1, 4 2 がそれぞれ、スイッチング素子としての MOS-FET（MOS トランジスタ M 9, M 1 0）により構成されている。そして、この同期整流回路では、各 MOS トランジスタ M 9, M 1 0 の寄生ダイオードが導通する期間と同期して、これらの MOS トランジスタ M 9, M 1 0 自身もオン状態となる（同期整流を行う）ように、制御される。具体的には、この変形例 4 の駆動回路 5 は、駆動信号 S G 9,

SG10を用いて、各MOSトランジスタM9、M10のオン・オフ動作を制御するようになっている（図15参照）。

[0139] また、図16は、変形例4に係るスイッチング電源装置（スイッチング電源装置1E）の概略構成例を、回路図で表したものである。

[0140] この変形例4のスイッチング電源装置1Eは、変形例2のスイッチング電源装置1Cにおいて、整流平滑回路4Cの代わりに、整流平滑回路4Eを設けたものに対応しており、他の構成は同様となっている。

[0141] この変形例4における同期整流回路（整流平滑回路4E）では、図16に示したように、変形例2で説明した整流ダイオード41～44がそれぞれ、スイッチング素子としてのMOS-FET（MOSトランジスタM11～M14）により構成されている。そして、この変形例4の同期整流回路においても、上記した変形例3の同期整流回路と同様に、各MOSトランジスタM11～M14の寄生ダイオードが導通する期間と同期して、これらのMOSトランジスタM11～M14自身もオン状態となる（同期整流を行う）ように、制御される。具体的には、この変形例4の駆動回路5は、駆動信号SG11～SG14を用いて、各MOSトランジスタM11～M14のオン・オフ動作を制御するようになっている（図16参照）。

[0142] なお、第1、第2の実施の形態等と同様に、直流入力電源10と、これらのスイッチング電源装置1Dまたはスイッチング電源装置1Eとを備えたシステムは、本発明における「電力供給システム」の一具体例に対応している。

[0143] （作用・効果）

このような構成からなる変形例3、4のスイッチング電源装置1D、1Eにおいても、基本的には、これまでに説明したスイッチング電源装置1、1A、1B、1Cと同様の作用により、同様の効果を得ることが可能である。

[0144] また、特にこれらの変形例3、4では、整流回路における複数の整流素子がそれぞれ、スイッチング素子によって構成されており、この整流回路が同期整流回路になっているようにしたので、以下のようなになる。すなわち、こ

のような同期整流回路によって、整流時の導通損失が低減されることから、整流回路の小型化や低損失化を図ることが可能となる。ちなみに、このようなスイッチング素子としては、上記したMOS-FETの他、例えば、HEMT（(High Electron Mobility Transistor) = HFET (Heterostructure Field-Effect Transistor)）や、並列にダイオード付加したIGBTまたはバイポーラトランジスタ等が、挙げられる。

[0145] <3. その他の変形例>

以上、実施の形態および変形例を挙げて本発明を説明したが、本発明はこれらの実施の形態等に限定されず、種々の変形が可能である。

[0146] 例えば、上記実施の形態等では、インバータ回路の構成を具体的に挙げて説明したが、上記実施の形態等の例には限られず、例えば、インバータ回路として他の構成のものを用いるようにしてもよい。具体的には、例えば、互いに直列接続されている、共振インダクタ L_r と共振コンデンサ C_r と1次側巻線31との配置関係については、実施の形態等で説明した配置関係には限られず、互いに順不同となってもよい。また、上記実施の形態等では、これらの共振インダクタ L_r と共振コンデンサ C_r と1次側巻線31とがそれぞれ、接続点P1と1次側低圧ライン L_{1L} （入力端子T2）との間に配置されている場合の例について説明したが、この例には限られない。すなわち、例えば、これらの共振インダクタ L_r と共振コンデンサ C_r と1次側巻線31とがそれぞれ、接続点P1と1次側高圧ライン L_{1H} （入力端子T1）との間に配置されているようにしてもよい。

[0147] また、上記実施の形態等では、トランス（1次側巻線および2次側巻線）の構成を具体的に挙げて説明したが、上記実施の形態等の例には限られず、例えば、トランス（1次側巻線および2次側巻線）として他の構成のものを用いるようにしてもよい。

[0148] 更に、上記実施の形態等では、整流平滑回路（整流回路および平滑回路）の構成を、具体的に挙げて説明したが、上記実施の形態等の例には限られず、例えば、整流平滑回路（整流回路および平滑回路）として他の構成のもの

を用いるようにしてもよい。

[0149] 加えて、上記実施の形態等では、駆動回路による各スイッチング素子の動作制御（スイッチング駆動）の手法を、具体的に挙げて説明したが、上記実施の形態等の例には限られず、スイッチング駆動の手法として、他の手法を用いるようにしてもよい。また、前述した負荷電流 I_{out} の推定手法については、上記実施の形態等で説明した手法には限られず、他の手法を用いるようにしてもよい。更に、上記実施の形態等では、負荷電流推定部（検出部および制御部）の構成を、具体的に挙げて説明したが、上記実施の形態等の例には限られず、負荷電流推定部（検出部および制御部）として他の構成のものを用いるようにしてもよい。

[0150] また、上記実施の形態等では、本発明に係るスイッチング電源装置の一例として、DC-DCコンバータを挙げて説明したが、本発明は、例えばAC-DCコンバータなどの、他の種類のスイッチング電源装置にも適用することが可能である。

[0151] 更に、これまでに説明した各構成例等を、任意の組み合わせで適用してもよい。

請求の範囲

[請求項1]

入力電圧が入力される入力端子対と、

出力電圧が出力される出力端子対と、

1次側巻線および2次側巻線を有するトランスと、

前記入力端子対と前記1次側巻線との間に配置されており、第1および第2のスイッチング素子と、共振インダクタと、共振コンデンサと、を含んで構成されたインバータ回路と、

前記出力端子対と前記2次側巻線との間に配置されており、複数の整流素子を有する整流回路と、平滑コンデンサを有する平滑回路と、を含んで構成された整流平滑回路と、

前記インバータ回路における前記第1および第2のスイッチング素子のスイッチング動作をそれぞれ制御する制御部と

を備え、

前記第1および第2のスイッチング素子は、前記入力端子対に対して個別に接続された一対の接続ライン同士の間において、互いに直列接続されており、

前記共振インダクタ、前記共振コンデンサおよび前記1次側巻線は、前記第1のスイッチング素子と前記第2のスイッチング素子との接続点と、前記入力端子対のうちの一方の入力端子との間において、互いに順不同で直列接続されており、

前記制御部は、前記共振コンデンサの両端間の電圧と、前記1次側巻線の両端間の電圧とに基づいて、前記スイッチング動作を制御するスイッチング電源装置。

[請求項2]

前記出力電圧によって電力が供給される負荷に流れる、負荷電流の推定を行うと共に、前記制御部を有する負荷電流推定部を備えており、

前記負荷電流推定部は、

前記共振インダクタに流れる共振インダクタ電流と、前記1次側巻

線に流れるトランス励磁電流とに基づいて、前記負荷電流の 1 次側換算値を求めると共に、

前記負荷電流の 1 次側換算値に基づいて前記負荷電流の推定値を求め、

前記制御部は、前記負荷電流の推定値を利用して前記スイッチング動作の制御を行うことにより、前記負荷電流の値を制御する

請求項 1 に記載のスイッチング電源装置。

[請求項3] 前記負荷電流推定部は、前記共振インダクタ電流と前記トランス励磁電流との間の電流位相差を利用して、前記負荷電流の推定値を求める

請求項 2 に記載のスイッチング電源装置。

[請求項4] 前記負荷電流推定部は、前記共振コンデンサの両端間の電圧と、前記 1 次側巻線の両端間の電圧とに基づいて、前記電流位相差を求める
請求項 3 に記載のスイッチング電源装置。

[請求項5] 前記負荷電流推定部は、前記共振インダクタ電流と前記トランス励磁電流との間の電流時間積の差を利用して、前記負荷電流の推定値を求める

請求項 2 に記載のスイッチング電源装置。

[請求項6] 前記負荷電流推定部は、
前記第 1 および第 2 のスイッチング素子におけるスイッチング周波数と、

前記共振インダクタと前記共振コンデンサとを用いた共振動作における共振周波数と、

の間の大小関係に応じて、前記電流時間積の差を利用した前記負荷電流の推定方法を、変更する

請求項 5 に記載のスイッチング電源装置。

[請求項7] 前記負荷電流推定部は、
前記スイッチング周波数が前記共振周波数よりも高い場合には、前

記共振コンデンサの両端間の電圧と、前記１次側巻線の両端間の電圧とに基づいて、前記電流時間積の差を利用した前記負荷電流の推定を行うと共に、

前記スイッチング周波数が前記共振周波数よりも低い場合には、前記共振コンデンサの両端間の電圧と、前記１次側巻線の両端間の電圧と、前記接続点の電位に対応するスイッチング電圧とに基づいて、前記電流時間積の差を利用した前記負荷電流の推定を行う

請求項６に記載のスイッチング電源装置。

[請求項８]

前記負荷電流推定部は、

前記スイッチング周波数が前記共振周波数よりも低い場合には、

前記トランス励磁電流における正負の値の非対称性を考慮して、前記電流時間積の差を利用した前記負荷電流の推定を行う

請求項６または請求項７に記載のスイッチング電源装置。

[請求項９]

前記負荷電流推定部は、

前記負荷電流と前記出力電圧との間の対応関係の測定値に応じて予め補正された所定のパラメータを用いて、前記負荷電流の推定を行う

請求項２ないし請求項８のいずれか１項に記載のスイッチング電源装置。

[請求項１０]

前記所定のパラメータが、前記共振コンデンサの容量値、前記トランスの励磁インダクタンス値、または、前記負荷電流推定部での検出値である

請求項９に記載のスイッチング電源装置。

[請求項１１]

前記共振インダクタが、前記トランスにおける漏れインダクタンスにより構成されている

請求項１ないし請求項１０のいずれか１項に記載のスイッチング電源装置。

[請求項１２]

前記第１および第２のスイッチング素子がそれぞれ、ＭＯＳ－ＦＥＴにより構成されている

請求項 1 ないし請求項 1 1 のいずれか 1 項に記載のスイッチング電源装置。

[請求項13] 前記整流回路が、センタタップ型の整流回路である
請求項 1 ないし請求項 1 2 のいずれか 1 項に記載のスイッチング電源装置。

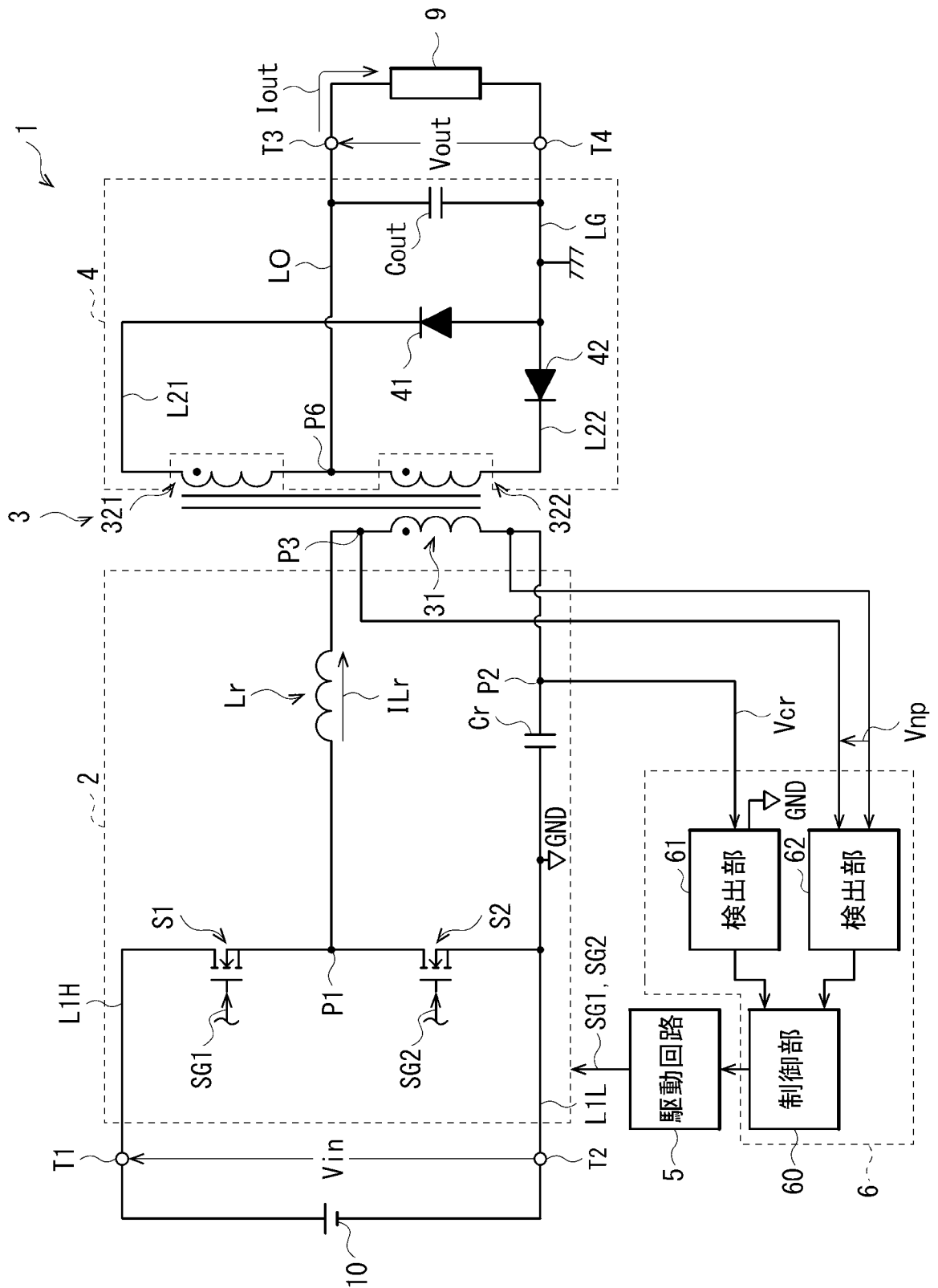
[請求項14] 前記整流回路が、ブリッジ型の整流回路である
請求項 1 ないし請求項 1 2 のいずれか 1 項に記載のスイッチング電源装置。

[請求項15] 前記複数の整流素子がそれぞれ、スイッチング素子により構成されており、前記整流回路が、同期整流回路となっている
請求項 1 ないし請求項 1 4 のいずれか 1 項に記載のスイッチング電源装置。

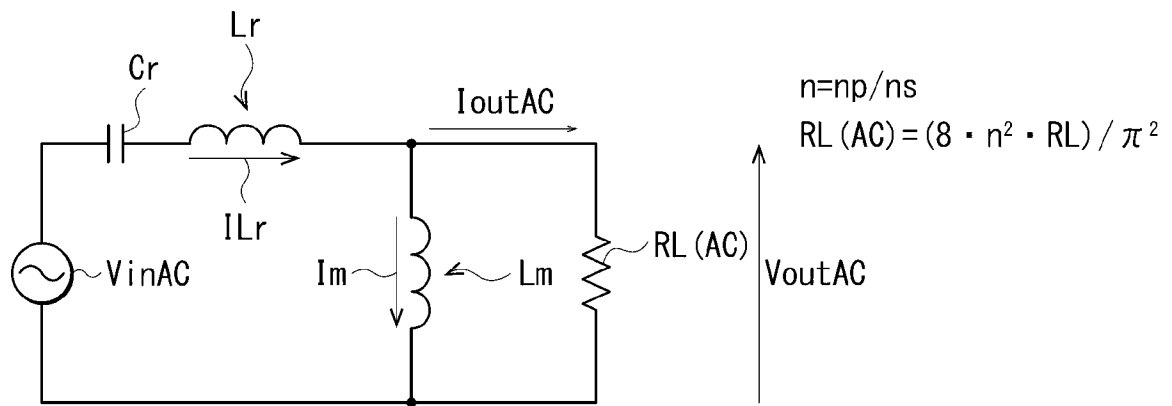
[請求項16] 請求項 1 ないし請求項 1 5 のいずれか 1 項に記載のスイッチング電源装置と、
前記入力端子対に対して前記入力電圧を供給する電源と
を備えた電力供給システム。

[図1]

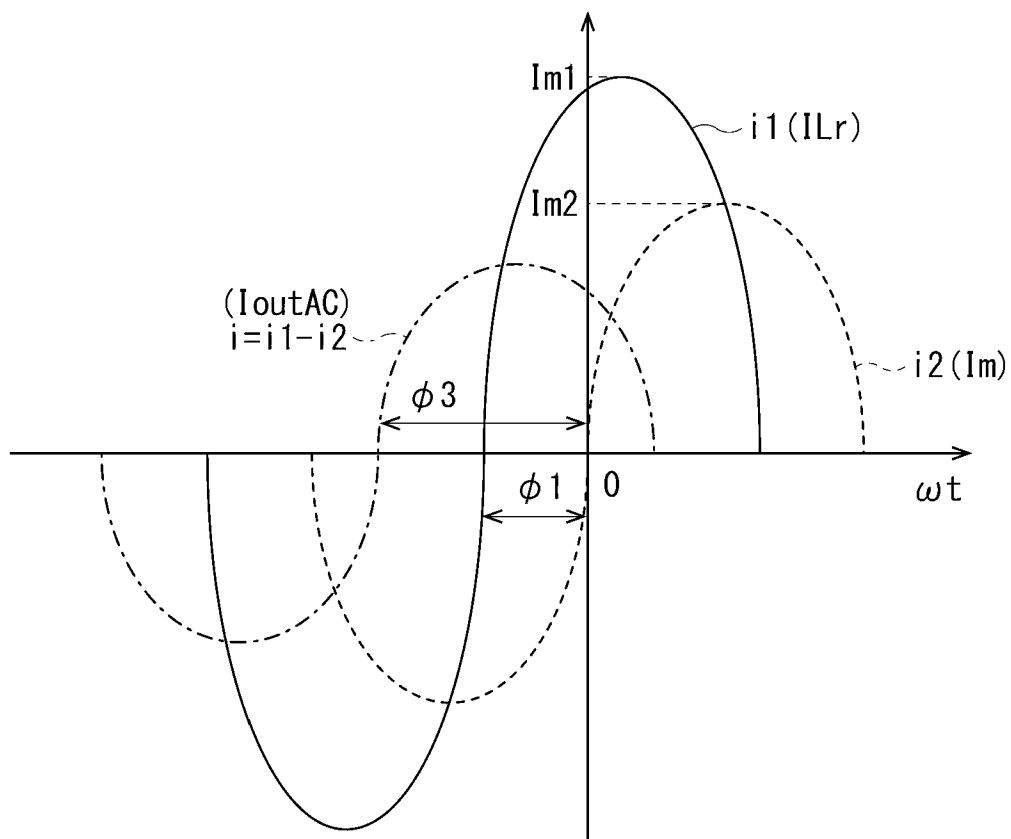
第1の実施の形態



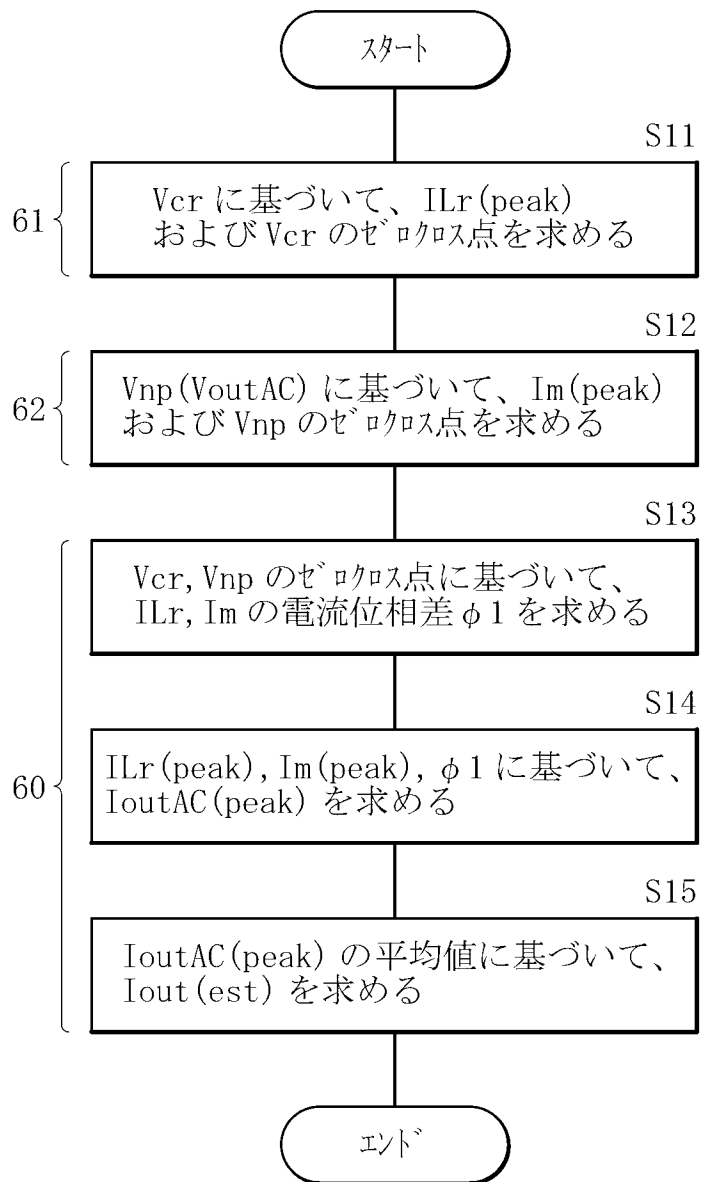
[図2]



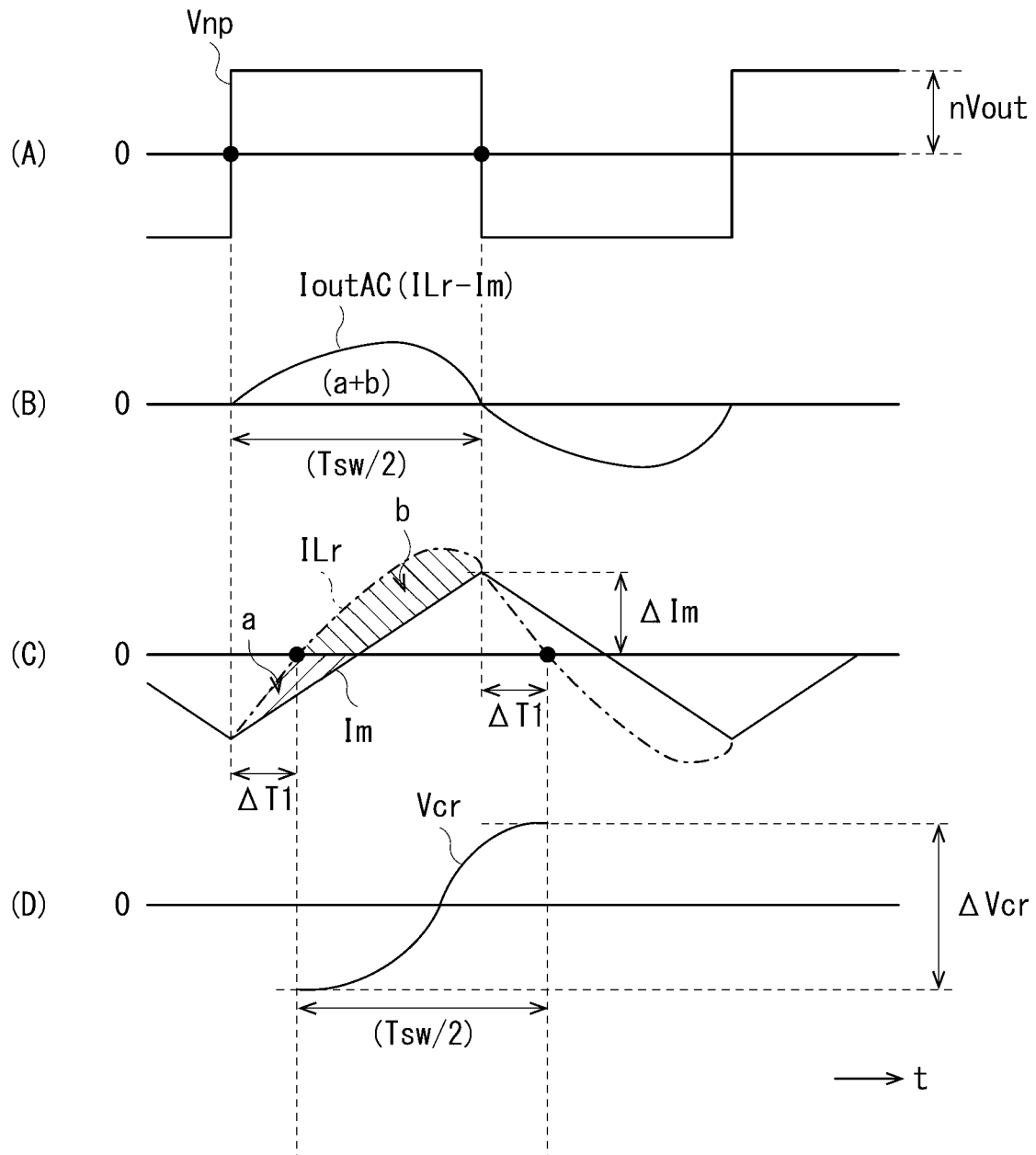
[図3]



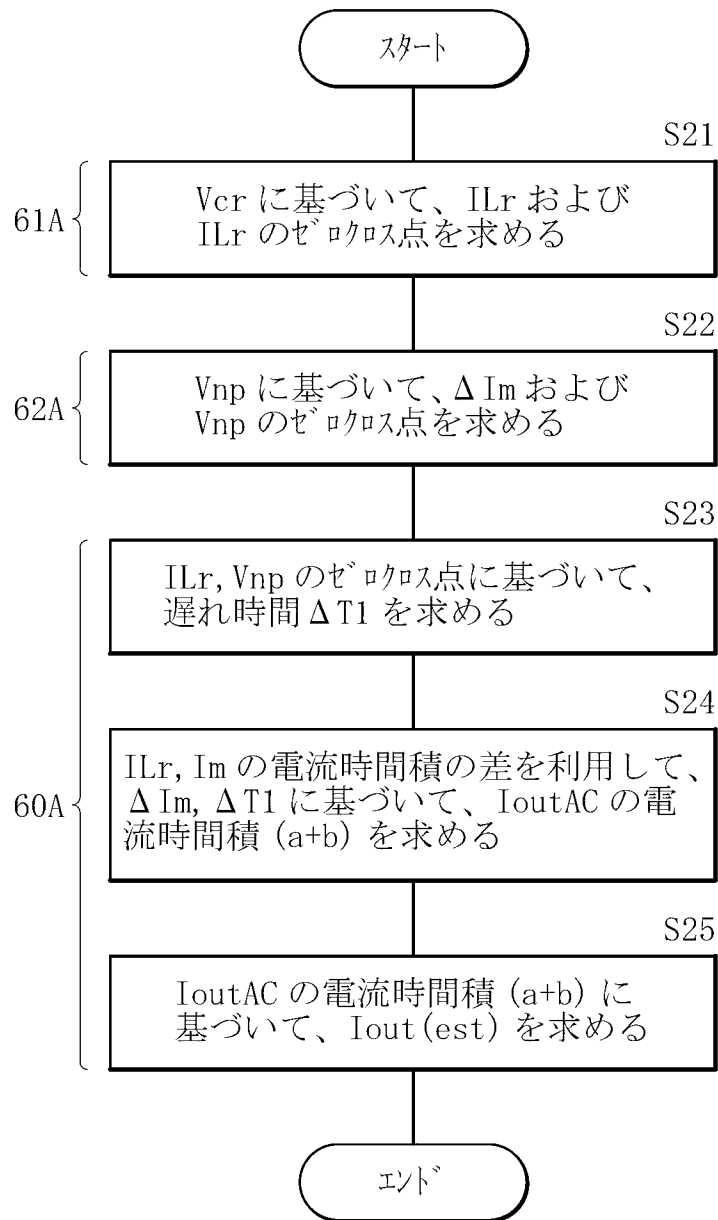
[図4]



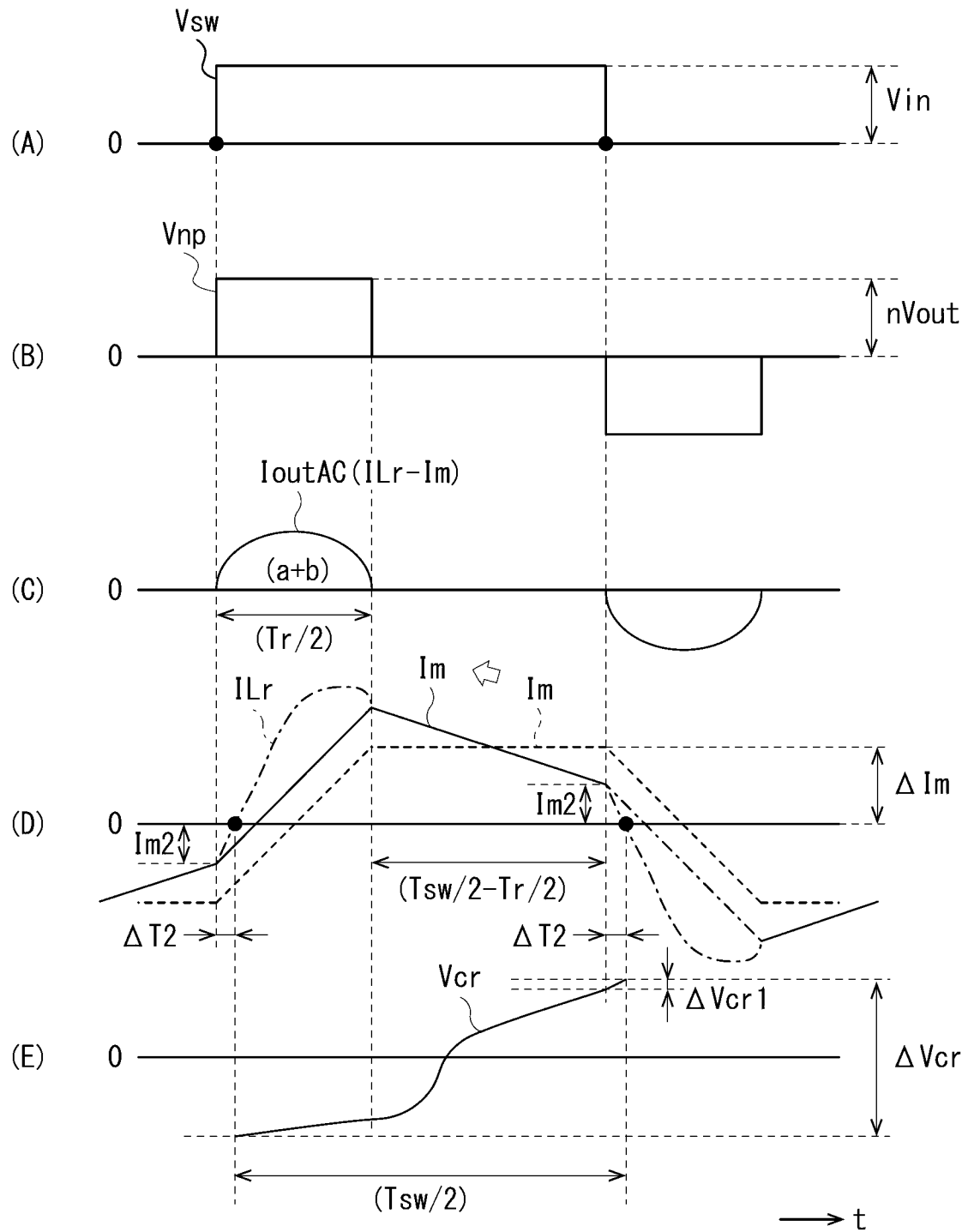
[図6]

(手法A: $f_{sw} > f_r$ の場合)

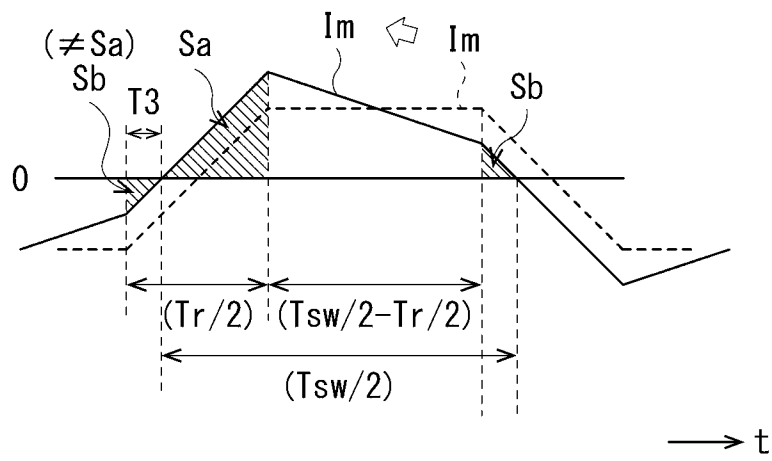
[図7]

(手法 A: $f_{sw} > f_r$ の場合)

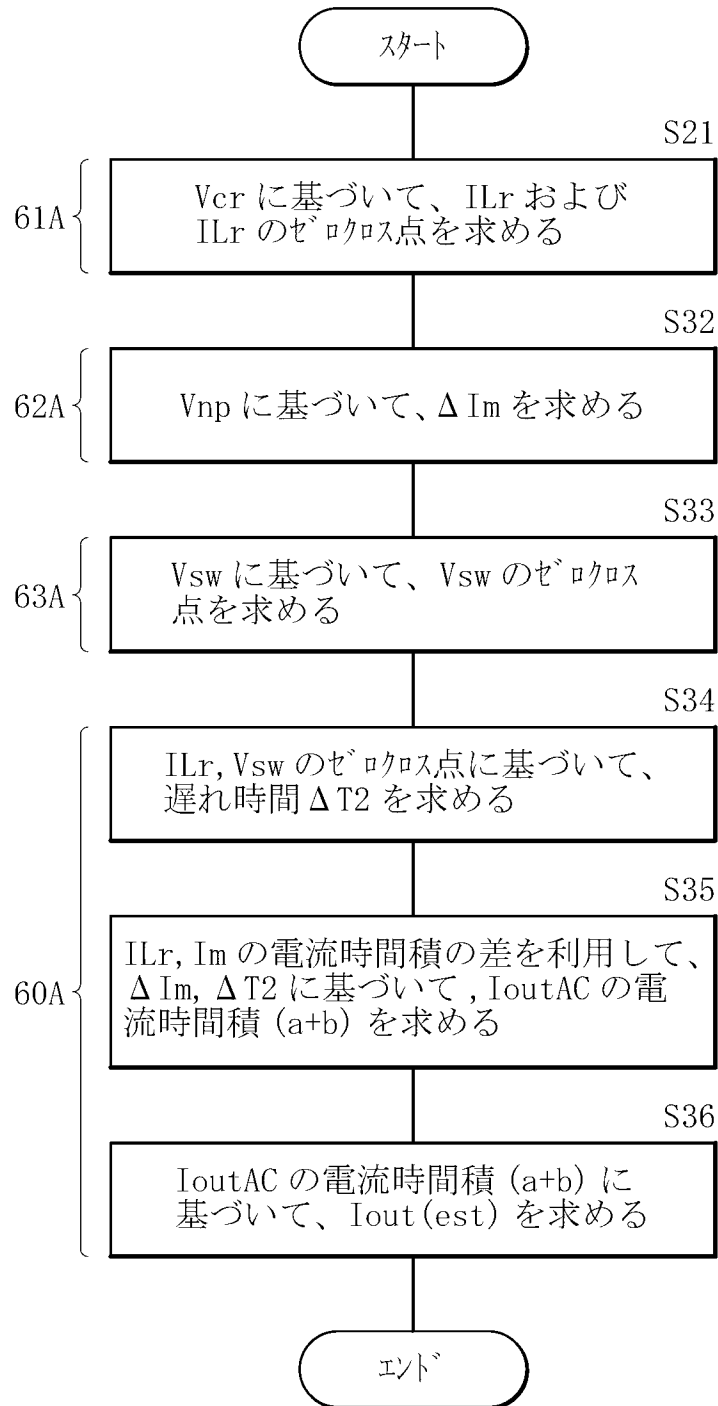
[図8]

(手法B: $f_{sw} < f_r$ の場合)

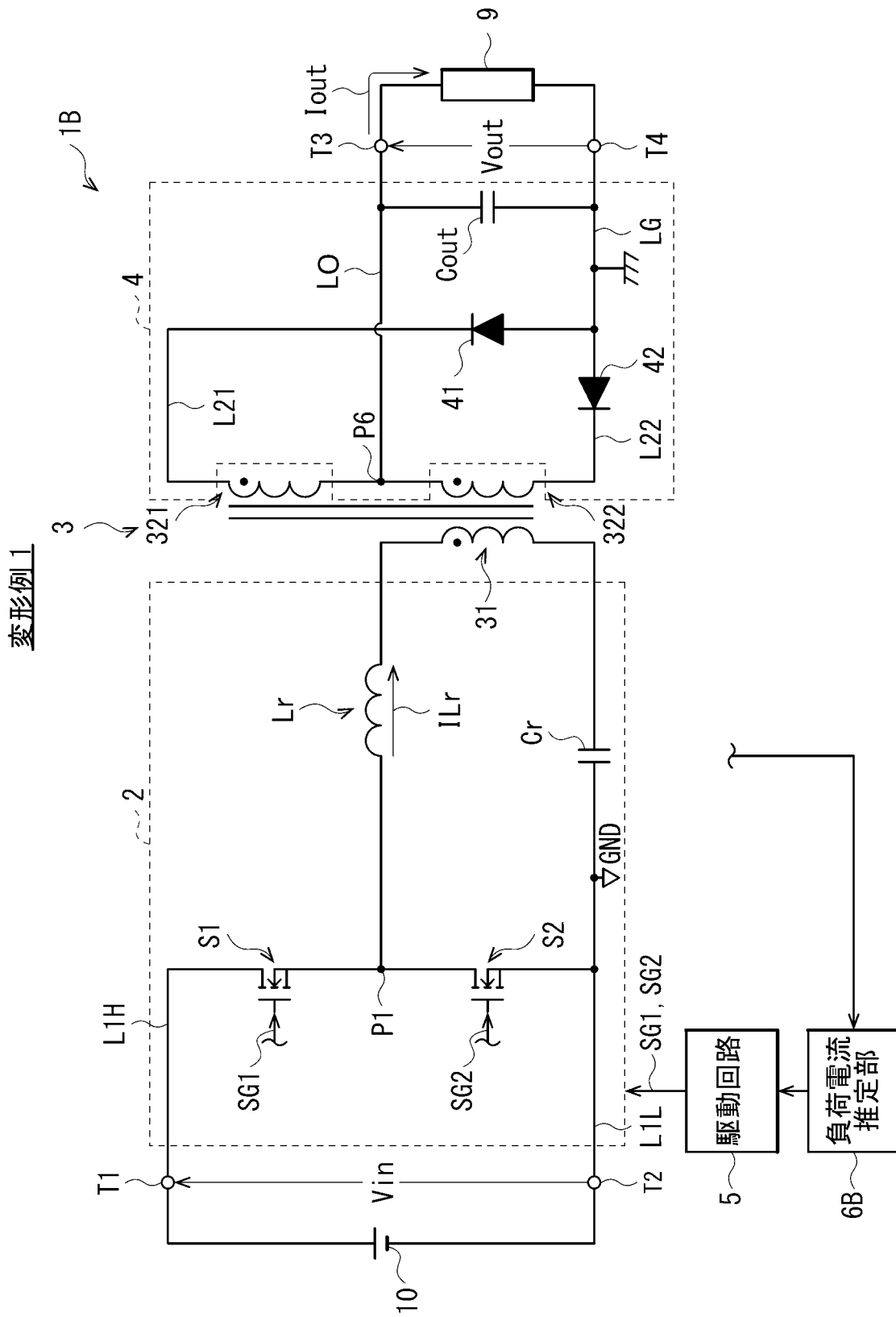
[図9]

(手法 B: $f_{sw} < f_r$ の場合)

[図10]

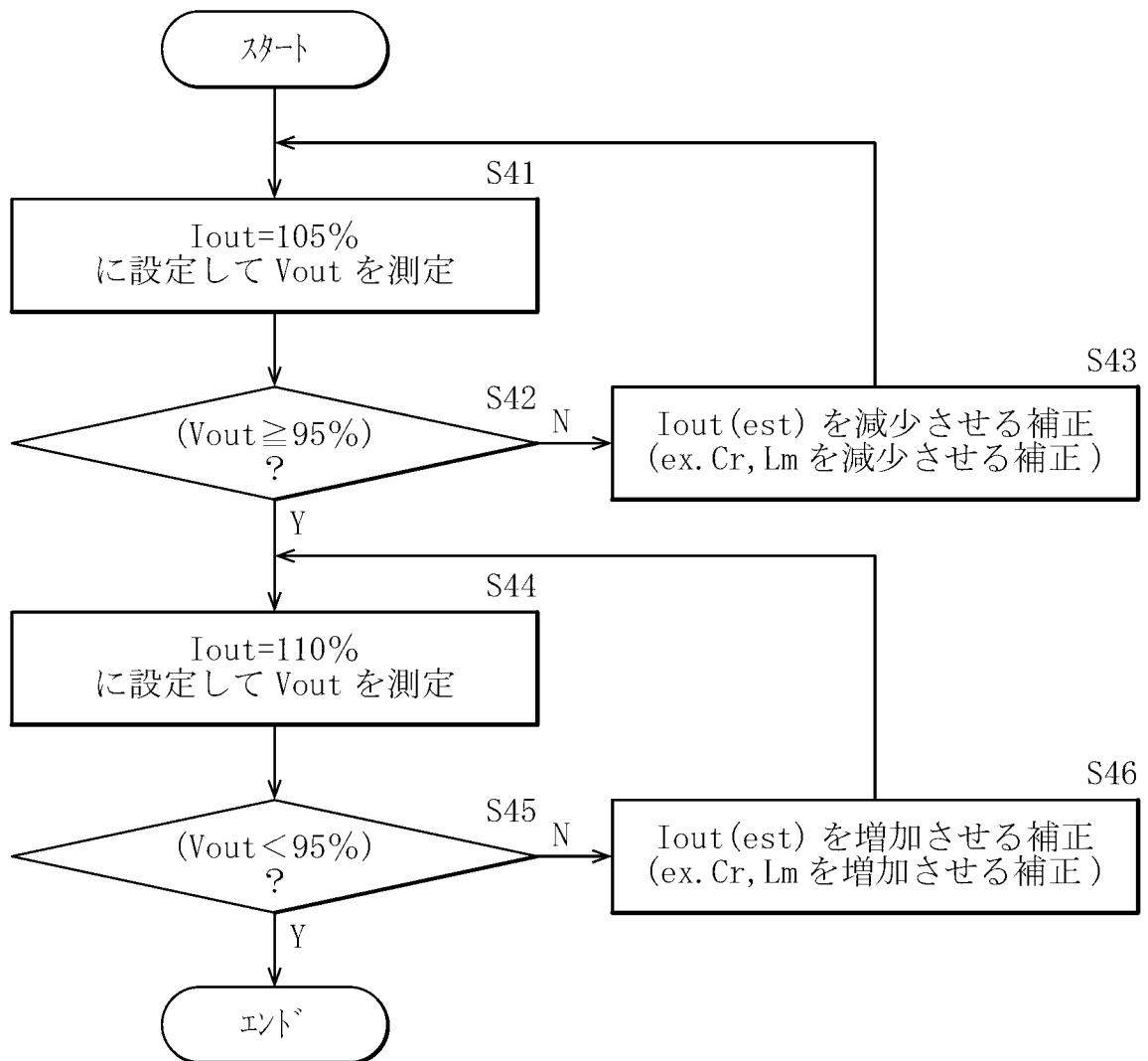
(手法 B: $f_{sw} < f_r$ の場合)

[図11]

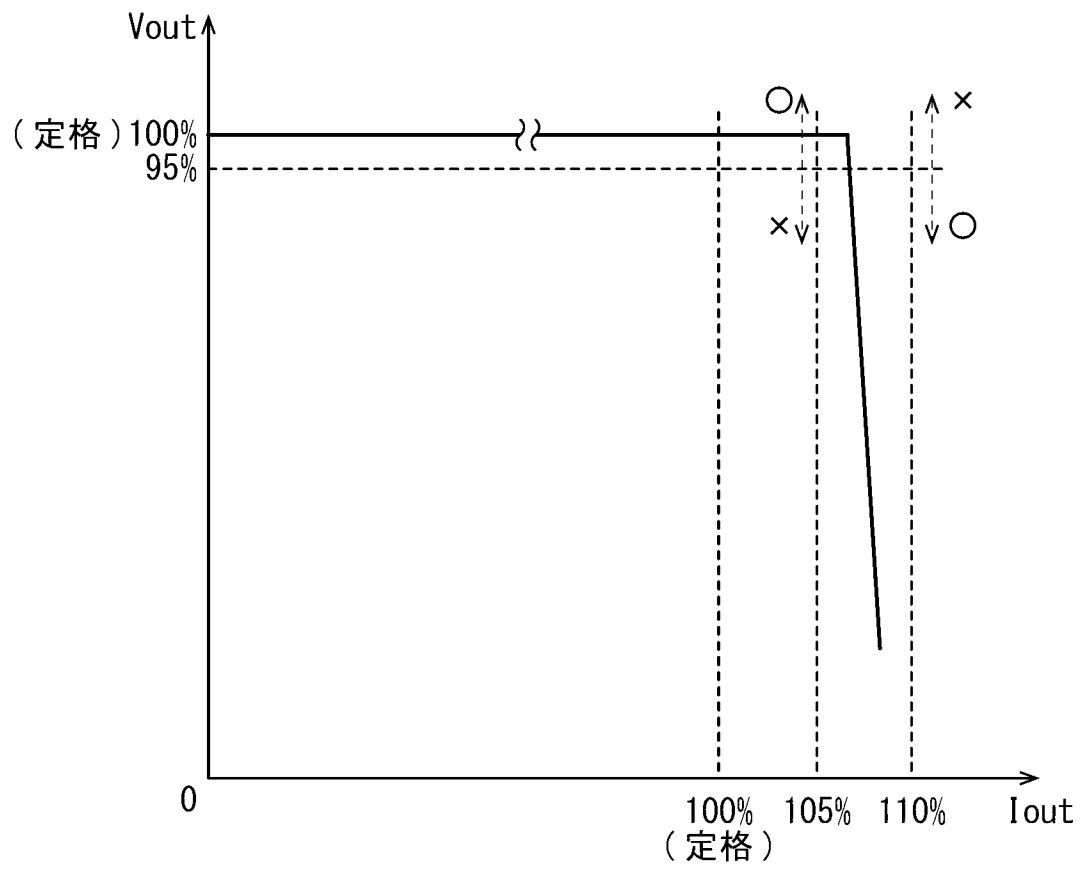


[図12]

(所定のパラメータに関する事前の補正処理)

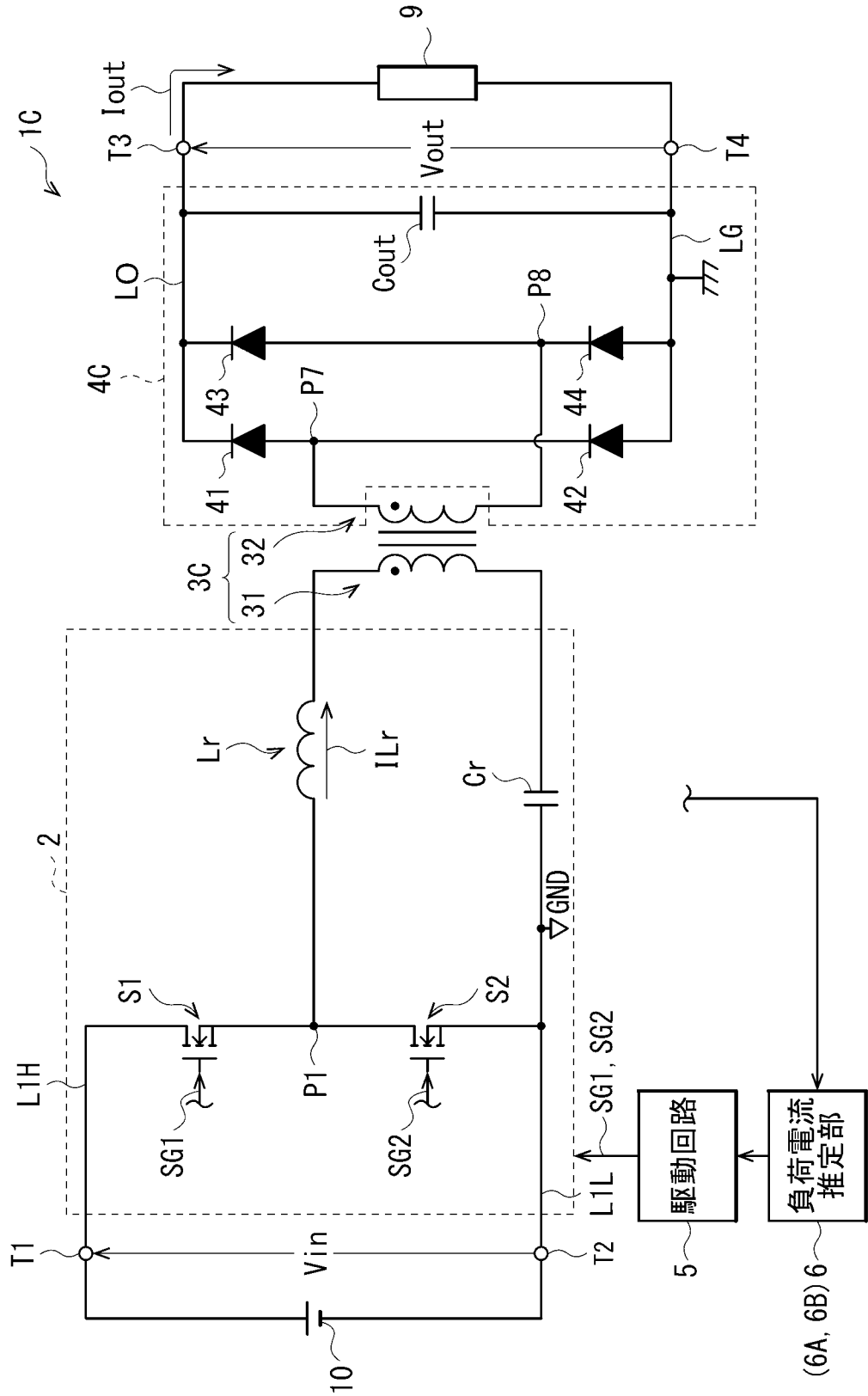


[図13]

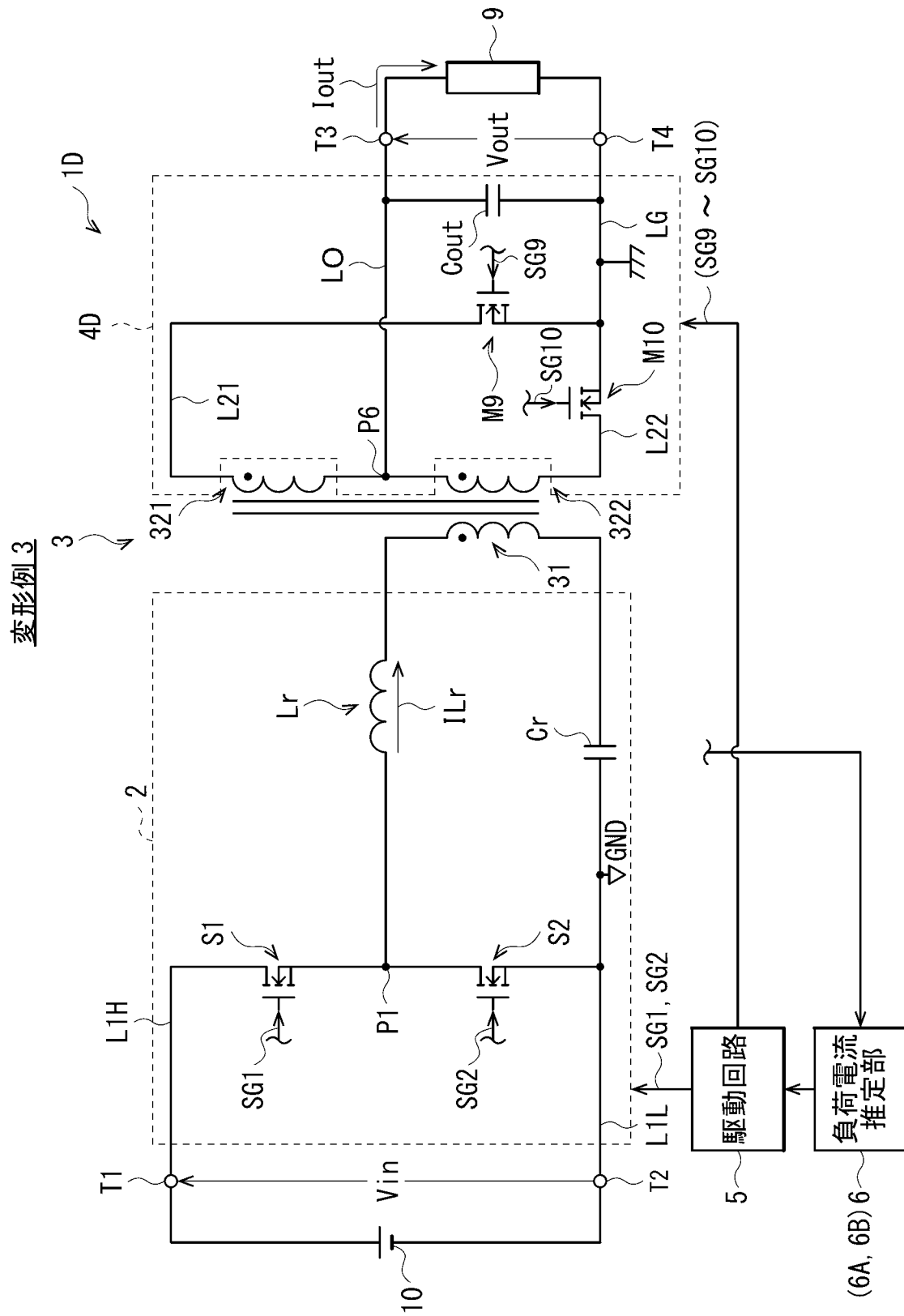


[図14]

変形例 2

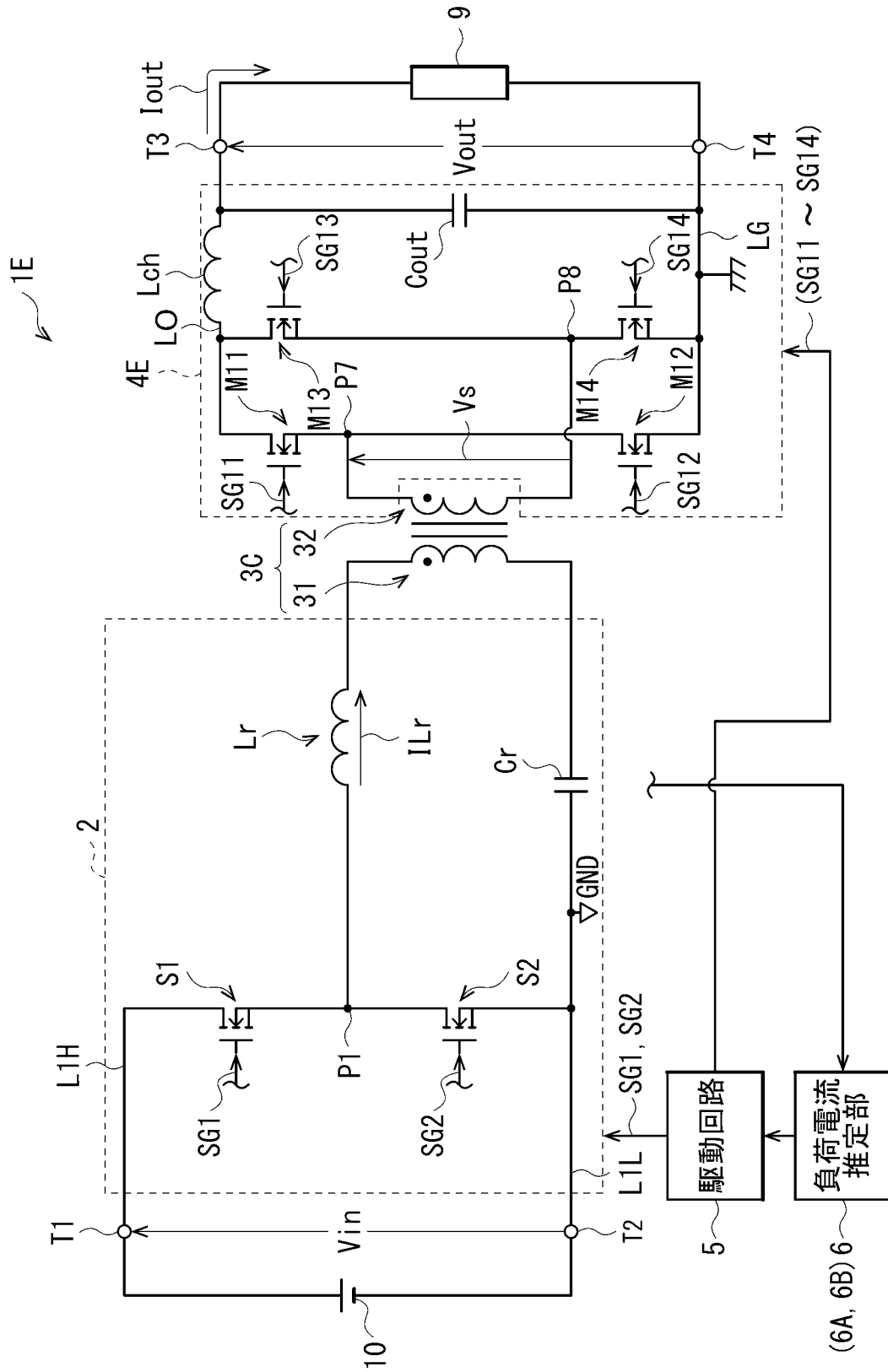


[図15]



[図16]

変形例 4



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/012621

A. CLASSIFICATION OF SUBJECT MATTER

H02M 3/28(2006.01)i

FI: H02M3/28 Q

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/00-3/44

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2013/160960 A1 (MITSUBISHI ELECTRIC CORPORATION) 31 October 2013 (2013-10-31) entire text, all drawings	1-16
A	JP 2016-502830 A (KONINKLIJKE PHILIPS N.V) 28 January 2016 (2016-01-28) entire text, all drawings	1-16
A	US 2018/0309373 A1 (DELTA ELECTRONICS, INC.) 25 October 2018 (2018-10-25) entire text, all drawings	1-16
A	JP 2016-220483 A (HITACHI LTD) 22 December 2016 (2016-12-22) entire text, all drawings	1-16

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

19 May 2021 (19.05.2021)

Date of mailing of the international search report

01 June 2021 (01.06.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/012621

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO 2013/160960 A1	31 Oct. 2013	US 2014/0368167 A1 entire text, all drawings	
JP 2016-502830 A	28 Jan. 2016	US 2015/0303817 A1 entire text, all drawings	
US 2018/0309373 A1	25 Oct. 2018	(Family: none)	
JP 2016-220483 A	22 Dec. 2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/28(2006.01)i FI: H02M3/28 Q														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M3/00-3/44 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	WO 2013/160960 A1（三菱電機株式会社）31.10.2013（2013 - 10 - 31） 全文，全図	1-16												
A	JP 2016-502830 A（コーニンクレッカ フィリップス エヌ ヴェ）28.01.2016 （2016 - 01 - 28） 全文，全図	1-16												
A	US 2018/0309373 A1（DELTA ELECTRONICS, INC.）25.10.2018（2018 - 10 - 25） 全文，全図	1-16												
A	JP 2016-220483 A（株式会社日立製作所）22.12.2016（2016 - 12 - 22） 全文，全図	1-16												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 19.05.2021	国際調査報告の発送日 01.06.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 土井 悠生 5G 1595 電話番号 03-3581-1101 内線 3526													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/012621

引用文献			公表日	パテントファミリー文献	公表日
WO	2013/160960	A1	31.10.2013	US 2014/0368167 A1 全文, 全図	
JP	2016-502830	A	28.01.2016	US 2015/0303817 A1 全文, 全図	
US	2018/0309373	A1	25.10.2018	(ファミリーなし)	
JP	2016-220483	A	22.12.2016	(ファミリーなし)	