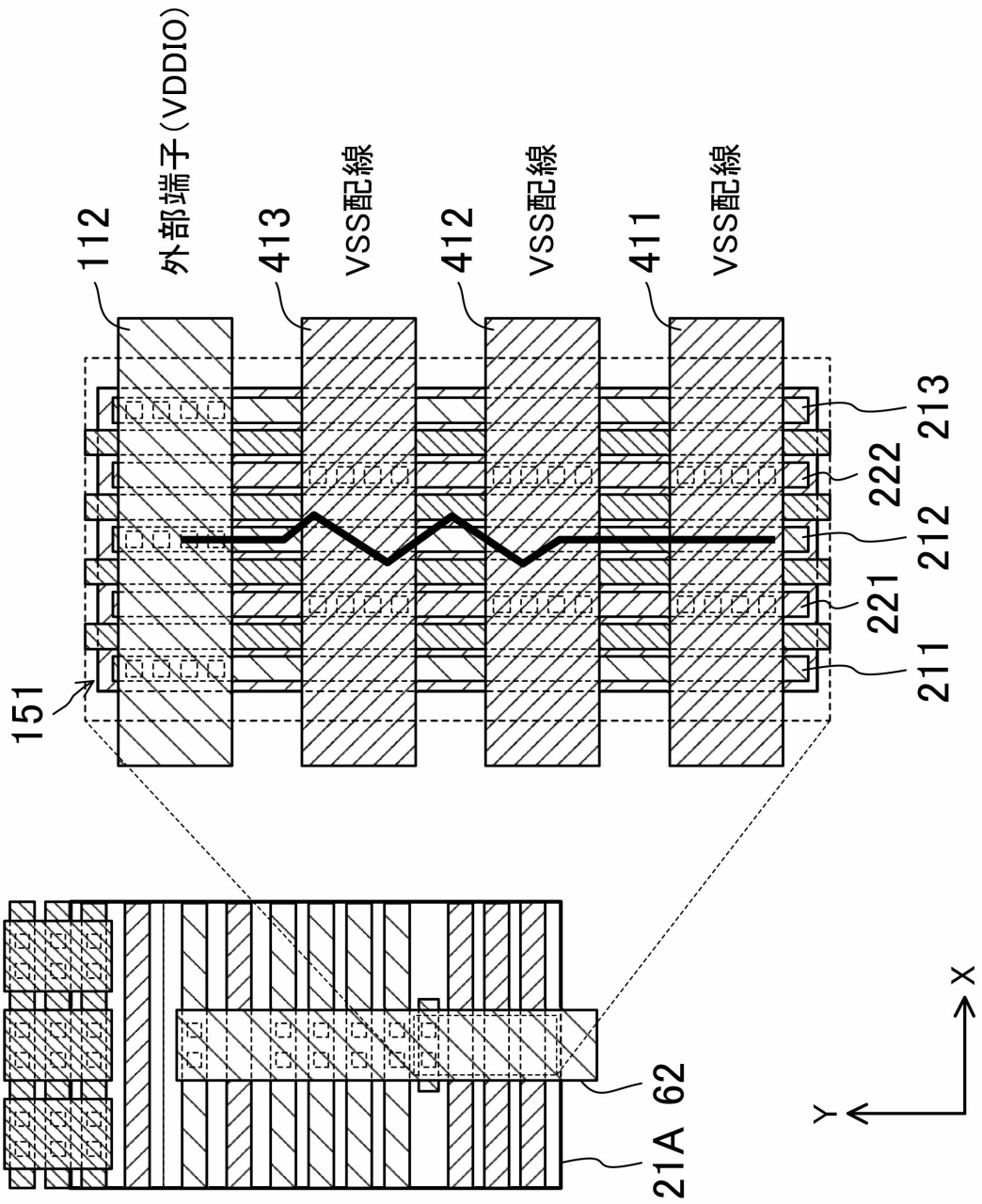
【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和4年10月20日(2022.10.20)

【国際公開番号】WO2021/171408
【出願番号】特願2022-502649(P2022-502649)
【国際特許分類】
Ｈ０１Ｌ 21/822(2006.01)
【ＦＩ】
Ｈ０１Ｌ 27/04 Ｅ
Ｈ０１Ｌ 27/04 Ｈ
Ｈ０１Ｌ 27/04 Ａ

【手続補正書】
【提出日】令和4年7月29日(2022.7.29)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】０００７
【補正方法】変更
【補正の内容】
【０００７】
本開示の一態様では、半導体集積回路装置は、チップと、前記チップ上に設けられたコア領域と、前記チップ上に設けられたＩＯ領域と、前記ＩＯ領域に配置されており、前記チップの外辺に沿う方向である第１方向に並ぶ複数のＩＯセルからなるＩＯセル列とを備え、前記複数のＩＯセルは、信号の入力、出力または入出力を行う信号ＩＯセルと、前記コア領域および前記ＩＯ領域のうち少なくともいずれか一方に、第１電源を供給する電源ＩＯセルとを含み、前記電源ＩＯセルは、前記第１電源用の外部接続パッドと接続された第１および第２外部端子と、前記第１電源と、第２電源との間に設けられ、少なくとも前記第１外部端子と前記第２外部端子との間の領域に形成されており、前記第１および第２外部端子と電気的に接続されたＥＳＤ（Electro-Static Discharge）保護デバイスとを備え、前記信号ＩＯセルは、前記第１方向に延びる前記第２電源用の複数の電源配線が配置されており、前記第２外部端子は、前記複数の電源配線の１つと、前記第１方向と垂直をなす方向である第２方向において重なりを有する位置に、配置されている。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００４２
【補正方法】変更
【補正の内容】
【００４２】
また、ＶＤＤを供給するコア電源ＩＯセル２３は、ＶＤＤ用の外部接続パッド５４と接続された外部端子１３１，１３２と、ＶＤＤとＶＳＳとの間に設けられたＥＳＤ保護デバイス１５３とを備える。ＥＳＤ保護デバイス１５３は、少なくとも外部端子１３１と外部端子１３２との間の領域に形成されており、外部端子１３１，１３２と接続されている。すなわち、ＥＳＤ保護デバイス１５３が少なくとも２個の外部端子１３１，１３２と電気的に接続されているので、ＶＤＤからＥＳＤ保護デバイス１５３までの経路の抵抗値は低くなる。そして、外部端子１３１は、信号ＩＯセル１１に配置されたＸ方向に延びるＶＳＳ用の電源配線４１１と、Ｙ方向においてほぼ同じ位置に配置されている。このため、半導体集積回路装置１００の面積の増大を招くことなく、外部端子１３１を配置することができる。
【手続補正３】

【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項１
【補正方法】変更
【補正の内容】
【請求項１】
チップと、
前記チップ上に設けられたコア領域と、
前記チップ上に設けられたＩＯ領域と、
前記ＩＯ領域に配置されており、前記チップの外辺に沿う方向である第１方向に並ぶ複数のＩＯセルからなるＩＯセル列とを備え、
前記複数のＩＯセルは、
信号の入力、出力または入出力を行う信号ＩＯセルと、
前記コア領域および前記ＩＯ領域のうち少なくともいずれか一方に、第１電源を供給する電源ＩＯセルとを含み、
前記電源ＩＯセルは、
前記第１電源用の外部接続パッドと接続された第１および第２外部端子と、
前記第１電源と、第２電源との間に設けられ、少なくとも前記第１外部端子と前記第２外部端子との間の領域に形成されており、前記第１および第２外部端子と接続されたＥＳＤ（Electro-Static Discharge）保護デバイスとを備え、
前記信号ＩＯセルは、
前記第１方向に延びる前記第２電源用の複数の電源配線が配置されており、
前記第２外部端子は、前記複数の電源配線の１つと、前記第１方向と垂直をなす方向である第２方向において重なりを有する位置に、配置されている
ことを特徴とする半導体集積回路装置。
【手続補正４】
【補正対象書類名】図面
【補正対象項目名】図６
【補正方法】変更
【補正の内容】

【図６】


112
外部端子（VDDIO）
413
VSS配線
412
VSS配線
411
VSS配線
213
222
212
221
211
151
62
21A
X
Y