

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 12 月 13 日(13.12.2012)



(10) 国際公開番号

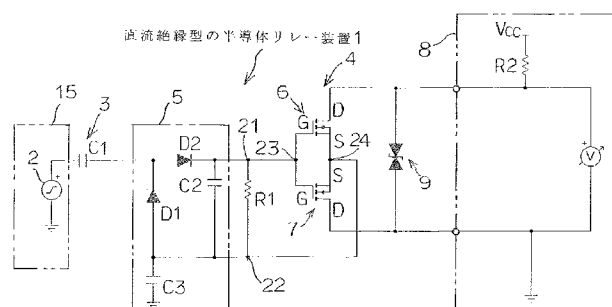
WO 2012/169401 A1

- (51) 国際特許分類:
H03K 17/687 (2006.01) H03K 17/945 (2006.01)
- (21) 国際出願番号: PCT/JP2012/063902
- (22) 国際出願日: 2012 年 5 月 30 日(30.05.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-126228 2011 年 6 月 6 日(06.06.2011) JP
- (71) 出願人 (米国を除く全ての指定国について): オプ
テックス株式会社 (OPTEX CO., LTD.) [JP/JP]; 〒
5200101 滋賀県大津市雄琴 5 丁目 8 番 1 2 号
Shiga (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 村田康人
(MURATA, Yasuhito) [JP/JP]; 〒5200101 滋賀県大津
市雄琴 5 丁目 8 番 1 2 号 オプテックス株式会
社内 Shiga (JP).
- (74) 代理人: 杉本修司, 外(SUGIMOTO, Shuji et al.); 〒
5500002 大阪府大阪市西区江戸堀 1 丁目 1 0 番
2 号 肥後橋ニッタイビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: DC ISOLATION SEMICONDUCTOR RELAY DEVICE

(54) 発明の名称: 直流絶縁型の半導体リレー装置

[図2]



1 DC isolation semiconductor relay device

(57) Abstract: This device (1) is provided with: a signal input unit (2) that inputs an AC signal for relay driving; a DC isolation member (3) that blocks DC current in the AC signal; a voltage multiplying circuit (5) that multiplies the signal voltage after DC current blocking to an integer multiple thereof; and a relay circuit (4) having two MOSFETs (6, 7) of which the gates (G) have been connected to each other, and are connected in anti-series with the sources (S) thereof connected to each other. By means of electrifying the gates (G) of the two MOSFETs (6, 7) by means of the signal having a voltage multiplied by the voltage multiplying circuit (5), the two MOSFETs (6, 7) are bi-directionally operated on/off.

(57) 要約:

[続葉有]

WO 2012/169401 A1



本装置（１）は、リレー駆動用の交流信号を入力する信号入力部（２）と、交流信号のうち直流電流を遮断する直流絶縁部材（３）と、直流電流遮断後の信号電圧を整数倍に倍圧する倍電圧回路（５）と、ソース（Ｓ）同士が接続されて逆直列に接続されるとともに、ゲート（Ｇ）同士が接続された２つのＭＯＳＦＥＴ（６、７）を含むリレー回路（４）とを備え、倍電圧回路（５）で電圧が倍圧された信号により２つのＭＯＳＦＥＴ（６、７）のゲート（Ｇ）を導通させることによって、該２つのＭＯＳＦＥＴ（６、７）を双方向にオン・オフ動作させる。

明 細 書

発明の名称： 直流絶縁型の半導体リレー装置

関連出願

[0001] 本願は、日本国で2011年6月6日出願した特願2011-126228の優先権を主張するものであり、その全体を参照により本願の一部をなすものとして引用する。

技術分野

[0002] 本発明は、直列に接続された2つのMOSFETを有する直流絶縁型の半導体リレー装置に関する。

背景技術

[0003] この種の絶縁型の半導体リレー装置では、発光ダイオード(LED)からの光をフォトダイオードアレーに当てて、MOSFETのゲートを導通させることによりオン・オフ動作を行うフォトMOSリレーが知られている(例えば、特許文献1)。このフォトMOSリレーは、信号入力回路とリレー回路とが光結合されて入出力間が電氣的に絶縁されている。

[0004] また、2つのMOSFETを用い、信号入力回路とリレー回路とをトランスで絶縁分離したり、コンデンサにより直流的に分離したものも知られている(例えば、特許文献2)。一般に、半導体リレー装置は、これを内蔵するスイッチ機器と、リレー出力を受け取るリレー出力側機器であってスイッチ機器への電源供給もするコントロールパネル(CP)の構成で使用するが、このコントロールパネル(CP)から見て、少なくとも直流(DC)絶縁が可能であれば、スイッチ機器との回路依存性を解消して、その電氣的影響から保護される。

[0005] 上記の半導体リレー装置は、リレー動作の際に無音であることが必要なスイッチ機器内、例えば物体を検出する物体検出センサに内蔵され、マイクロコンピュータ(MC)の制御によって物体検出に基づくリレー駆動用の交流信号に基づいてMOSFETをオン・オフ動作させ、コントロールパネル(

CP)へ検出オン・オフ信号を出力させる。

先行技術文献

特許文献

[0006] 特許文献1：特開2009-004522号公報

特許文献2：特公平2-30206号公報

発明の概要

発明が解決しようとする課題

[0007] しかし、上記のフォトMOSリレーは、光学系を透明樹脂で形成した後に、不要な外光の入力を阻止するために遮光性樹脂でモールドする必要がある、高コスト化する。また、コントロールパネル(CP)にはGND共通型や電源共通型などの種類があり、その種類によって従来の半導体リレー装置を含むスイッチ機器では適正に接続できない場合があり、半導体リレー装置の汎用化が困難であるという問題があった。

[0008] さらに、近年消費電力を抑制する観点から、半導体リレー装置を内蔵したスイッチ機器のマイクロコンピュータ(MC)の駆動電圧が低下する傾向にあり、このため、MOSFETを安定して駆動させることが困難となるという問題もあった。

[0009] 本発明は、前記の問題点を解決して、確実な動作と低コスト化が可能で、リレー出力側機器の種類を問わずに接続が可能で汎用的に使用できる直流絶縁型の半導体リレー装置を提供することを目的とする。

課題を解決するための手段

[0010] 前記目的を達成するために、本発明にかかる直流絶縁型の半導体リレー装置は、リレー駆動用の交流信号を入力する信号入力部と、前記交流信号のうち直流電流を遮断する直流絶縁部材と、前記直流電流遮断後の信号電圧を整数倍に倍圧する倍電圧回路と、ソース同士が接続されて逆直列に接続されとともに、ゲート同士が接続された2つのMOSFETを含むリレー回路とを備え、前記倍電圧回路で電圧が倍圧された信号により前記2つのMOSF

E Tのゲートを導通させることによって、該2つのM O S F E Tを双方向にオン・オフ動作させる。

[0011] この構成によれば、直流絶縁部材がリレー駆動用の交流信号のうち直流電流を遮断するので、信号入力部とリレー回路との直流絶縁を実現することによりリレー出力側機器との回路依存性を解消するとともに、倍電圧回路が直流電流遮断後の信号電圧を整数倍に倍圧するので、この電圧が倍圧された信号を各ゲートに導通させることにより信号電圧の低電圧化に対応してM O S F E Tを安定的に動作させることができる。したがって、装置の確実な動作と低コスト化が可能で、リレー出力側機器の種類を問わずに接続が可能で汎用的に使用できる。

[0012] 好ましくは、前記直流絶縁部材がコンデンサまたはトランスである。したがって、低コストで直流絶縁することができる。

[0013] 好ましくは、前記倍電圧回路が2倍または3倍の倍電圧回路である。したがって、より確実な動作が可能となる。

[0014] 好ましくは、マイクロコンピュータで制御される物体検出センサに内蔵され、マイクロコンピュータの制御によって、物体検出に基づく前記交流信号による駆動により前記M O S F E Tをオン・オフ動作させ、リレー出力機器へ検出オン・オフ信号を出力させる。したがって、本装置を低電圧マイクロコンピュータと整合させることができる。また、好ましくは、前記物体検出センサは防犯用センサである。

[0015] 請求の範囲および／または明細書および／または図面に開示された少なくとも2つの構成のどのような組合せも、本発明に含まれる。特に請求の範囲の各請求項の2つ以上のどのような組合せも、本発明に含まれる。

図面の簡単な説明

[0016] 本発明は、添付の図面を参考にした以下の好適な実施形態の説明から、より明瞭に理解されるであろう。しかしながら、実施形態および図面は単なる図示および説明のためのものであり、この発明の範囲を定めるために利用されるべきものではない。この発明の範囲は添付の請求の範囲によって定まる

。添付図面において、複数の図面における同一の部品符号は同一部分を示す。

[図1]本発明の一実施形態に係る直流絶縁型の半導体リレー装置が内蔵された物体検出センサを示す側面図である。

[図2]本発明に係る直流絶縁型の半導体リレー装置を含む構成の一例を示す回路図である。

[図3]本発明に係る直流絶縁型の半導体リレー装置を含む構成の他例を示す回路図である。

[図4]本発明に係る直流絶縁型の半導体リレー装置を含む構成のさらに他例を示す回路図である。

[図5]本発明に係る直流絶縁型の半導体リレー装置を構成する倍電圧回路の他例を示す回路図である。

発明を実施するための形態

[0017] 以下、本発明の実施形態を図面にしたがって説明する。図1は本発明の一実施形態に係る直流絶縁型の半導体リレー装置1が内蔵されたスイッチ機器である物体検出センサ10を示す側面図である。コントロールパネル（CP）8は、物体検出センサ10からのリレー出力を受け取るリレー出力側機器であるとともに、当該物体検出センサ10へ電源を供給する。この例では、CP8は、半導体リレー装置1へ電源を供給する接続状態で、GND（接地）を共通とするGND共通型である。

[0018] 前記物体検出センサ10は、例えば、天井に取り付けられたPIR（受動型赤外線）センサで、検知エリアにおいて侵入する人体Hなどから放射される赤外線エネルギーが、光学系により集光されて対応するセンサ部（焦電素子）12に入射され、焦電素子12により検知された検知信号は、マイクロコンピュータ（MC）15の制御により信号検知処理されて侵入者Hが検出される。

[0019] 図2は本発明の一実施形態である直流絶縁型の半導体リレー装置1を含む構成の一例を示す回路図である。本装置1は、リレー駆動用の交流信号を入

力する信号入力部 2 と、前記交流信号のうち直流電流を遮断する直流絶縁部材 3 と、前記直流電流遮断後の信号電圧を 2 倍に倍圧する倍電圧回路 5 と、例えばソース S 同士が接続されて逆直列に接続されるとともに、ゲート G 同士が接続された 2 つの n 型の MOSFET 6、7 を含むリレー回路 4 と、MOSFET 6、7 を保護する保護回路 9 とを備えている。なお、n 型の MOSFET に代えて、p 型の MOSFET を使用してもよい。

[0020] コントロールパネル (CP) 8 からの電源供給を受けた、例えば防犯用センサである物体検出センサ 10 では、マイクロコンピュータ (MC) 15 の制御により侵入者 H の検出に基づいて、信号入力部 2 でリレー駆動用の交流信号 (矩形波出力) が直流絶縁部材 3 に入力される。この MC 15 は消費電力の低減のため、駆動電圧を低くしており、例えば、CP 8 の電源 V_{cc} からの電圧 12 V に対して図示しないレギュレータにより駆動電圧が例えば 2 V に設定されて、侵入者 H の検出に基づく 2 V の交流信号が直流絶縁部材 3 を介して倍電圧回路 5 に入力される。

[0021] 直流絶縁部材 3 は例えばコンデンサ C 1 であり、信号入力部 2 とリレー回路 4 とを直流 (DC) 絶縁して、AC カップリングによる電力供給を行う。本発明では MOSFET 6、7 のゲートドライブに必要な電力が極めて小さいことから、安価なチップコンデンサを使用することができる。

[0022] なお、直流絶縁部材 3 として、コンデンサ C 1 に代えて、トランスを使用することができる。この場合、巻き線構造のトランスではなく、パターンにより立体的な 2 本のコイルを形成し、これらの相互インダクタンスにより交流電力を供給するタイプのトランスを使用することが好ましい。これにより、巻き線構造のトランスに比べて低コスト化を図ることができる。同様に本発明では MOSFET 6、7 のゲートドライブに必要な電力が極めて小さいことから、トランスのインダクタンスを小さく抑えることができる。

[0023] 前記倍電圧回路 5 は、例えば直流絶縁部材 3 であるコンデンサ C 1 と直列に接続された第 2 ダイオード D 2 と、第 2 ダイオード D 2 の両端に並列に接続された第 1 ダイオード D 1 および倍電圧用コンデンサ C 2 と、第 1 ダイオ

ードD 1 と倍電圧用コンデンサC 2 の間に接続されて接地されたコンデンサC 3 とを備えている。第1 ダイオードD 1 のカソードと第2 ダイオードD 2 のアノードとが接続され、第1 ダイオードD 1 のカソードとコンデンサC 3 とが接続されている。交流信号を直流絶縁した信号の負電圧時に第1 ダイオードD 1 が導通してコンデンサC 3 を充電し、正電圧時に第2 ダイオードD 2 が導通してコンデンサC 3 を放電して、倍電圧用コンデンサC 2 に充電された電圧およびそれと同方向、同電圧レベルの信号電圧を生成して、2 倍の信号電圧が生成される。

[0024] 前記倍電圧回路5 の出力端の一端2 1 と2 つのM O S F E T 6、7 のゲートGの接続点2 3 とが接続され、出力端の他端2 2 と該2 つのM O S F E T 6、7 のソースSの接続点2 4 とが接続されて、倍電圧回路5 で電圧が2 倍圧された信号により各ゲートGを導通させることによって、該2 つのM O S F E T 6、7 を双方向にオン・オフ動作させる。このM O S F E T 6、7 のオン・オフ動作により、C P 8 へ検出オン・オフ信号が出力される。

[0025] 各ゲートGが非導通状態では、2 つのM O S F E T 6、7 は、ゲートG端子の電位とソースS端子の電位がほぼ等しいため、ともにオフ状態となる。各ゲートGが導通状態では、ゲートG端子の電位がソースS端子の電位よりも高くなるため、ともにオン状態となる。

[0026] こうして、直流絶縁部材3 がリレー駆動用の交流信号のうち直流電流を遮断するので、信号入力部2 とリレー回路4 との直流絶縁を実現することによりコントロールパネル（C P）8 との回路依存性を解消する。これとともに、倍電圧回路5 が直流電流遮断後の信号の電圧を2 倍に倍圧するので、この2 倍に電圧が倍圧された信号で各ゲートGを導通させることによって低電圧マイクロコンピュータ1 5 と整合してM O S F E T 6、7 を安定的に動作させることができる。また、本装置1 は、フォトM O S リレーに比べてフォトM O S F E T を使用しないので低コスト化が可能となり、またフォトM O S F E T のO N 抵抗が一般的に高いのに比べて、メカニカルリレー程度にO N 抵抗を低減することもできる。

[0027] 本装置 1 は、メカニカルリレー程度の低 ON 抵抗および MOSFET によって、低コストで直流絶縁の実現だけでなく、フォト MOS リレー程度にスイッチの無音化も可能となる。侵入者 H は、防犯用センサのスイッチ音を聞くことによってその侵入が検出されたことを知る場合があり、侵入者 H に対してスイッチの無音化により侵入検出を気付かせないようにできる。

[0028] 図 3 は、直流絶縁型の半導体リレー装置 1 を含む構成の他例を示す回路図である。このコントロールパネル (CP) 8 は、半導体リレー装置 1 へ電源を供給する接続状態で、電源を共通とする電源共通型である。その他の構成は図 2 と同様である。本装置 1 は、図 2 と同様に信号入力部 2 とリレー回路 4 との直流絶縁を実現しているので、コントロールパネル (CP) 8 におけるリレー出力側の極性を問わず、電源共通型のコントロールパネル (CP) であっても接続が可能である。

[0029] 図 4 は、直流絶縁型の半導体リレー装置 1 を含む構成のさらに他例を示す回路図である。この物体検出センサ 10 は電池 (バッテリー) を内蔵しているため、コントロールパネル (CP) 8 は半導体リレー装置 1 へ電源を供給しておらず、電源絶縁型である。コントロールパネル (CP) 8 におけるコンデンサ C は浮遊容量を示す。その他の構成は図 2 と同様である。本装置 1 は、図 2 と同様に信号入力部 2 とリレー回路 4 との直流絶縁を実現しているので、コントロールパネル (CP) 8 におけるリレー出力側の極性を問わず、電源絶縁型のコントロールパネル (CP) であっても接続が可能である。

[0030] 図 5 は、本発明に係る直流絶縁型の半導体リレー装置 1 A を構成する倍電圧回路 5 A の他例を示す回路図である。この倍電圧回路 5 A は、交流信号が直流絶縁部材 3 により直流絶縁された後の信号の電圧を 3 倍に倍圧する。直流絶縁部材 3 であるコンデンサ C 1 と直列に接続されたダイオード D 5、D 6 と、これらダイオード D 5、D 6 の両端に並列に配置されたコンデンサ C 4 と、ダイオード D 6 に直列に接続されたダイオード D 7 とこれらダイオード D 6、D 7 の両端に並列に配置されたコンデンサ C 5 と、ダイオード D 5 とダイオード D 6 の間に並列に接続されて接地されたコンデンサ C 3 と、ダ

イオードD 7 およびコンデンサC 5 の接続点に並列に接続された倍電圧用コンデンサC 2 とを備えている。

[0031] まず、交流信号を直流絶縁した信号の正電圧時にダイオードD 5 が導通してコンデンサC 3 を充電する。つぎに、負電圧時にダイオードD 6 が導通してコンデンサC 3 を放電し、コンデンサC 4 に2 倍の信号電圧が生成される。そして、正電圧時にダイオードD 5 が導通してコンデンサC 3 を充電するとともに、コンデンサC 4 の2 倍の信号電圧がコンデンサC 5 に移動し、倍電圧用コンデンサC 2 には、コンデンサC 3 の1 倍の信号電圧と、コンデンサC 5 の2 倍の信号電圧とが加わり、3 倍の信号電圧が生成される。これにより、電圧が3 倍圧された信号でM O S F E T 6、7 のゲートG を導通させるので、本装置1 A のより確実な動作と低コスト化が可能となる。

[0032] このように、本発明では、直流絶縁部材3 がリレー駆動用の交流信号のうち直流電流を遮断するので、信号入力部2 とリレー回路4 との直流絶縁を実現することによりリレー出力側機器（コントロールパネル）8 との回路依存性を解消するとともに、倍電圧回路5 が直流電流遮断後の信号電圧を整数倍に倍圧するので、電圧が倍圧された信号で各ゲートG を導通させることにより信号電圧の低電圧化に対応してM O S F E T 6、7 を安定的に動作させることができる。これにより、本装置1 の確実な動作と低コスト化が可能で、コントロールパネル（C P）8 のようなリレー出力側機器の種類を問わずに接続が可能で汎用的に使用できる。

[0033] また、上記実施形態では、本装置1 は、スイッチ機器として物体検知センサ1 0 に内蔵されているが、これに何ら限定されるものではなく、マイクロコンピュータで制御される他のスイッチ機器に内蔵させてもよい。

[0034] また、上記実施形態では、本装置1 は、コントロールパネル（C P）8 から電源が供給されているが、これに限定されず、他の装置、例えば照明装置などから電源が供給されてもよい。

[0035] 以上のとおり図面を参照しながら好適な実施形態を説明したが、当業者であれば、本件明細書を見て、自明な範囲内で種々の変更および修正を容易に

想定するであろう。したがって、そのような変更および修正は、添付の請求の範囲から定まる本発明の範囲内のものと解釈される。

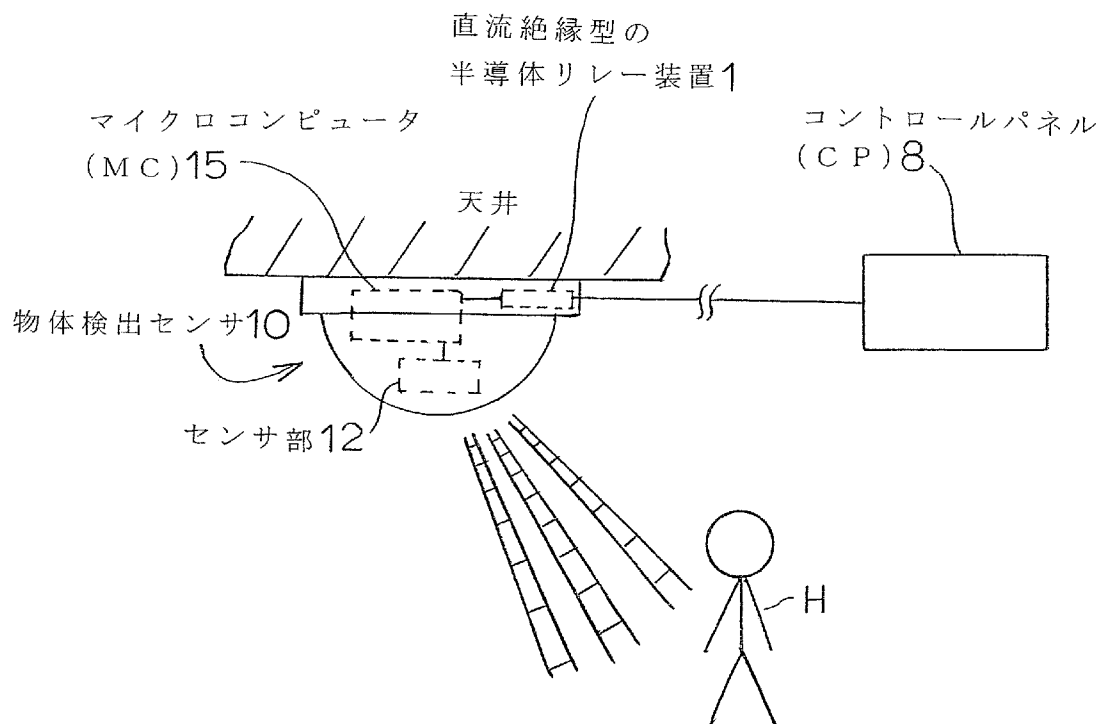
符号の説明

- [0036] 1 : 直流絶縁型の半導体リレー装置
2 : 信号入力部
3 : 直流絶縁部材
4 : リレー回路
5 : 倍電圧回路
6、7 : MOSFET
8 : リレー出力側機器（コントロールパネル（CP））
10 : 物体検出センサ
15 : マイクロコンピュータ（MC）
H : 侵入者

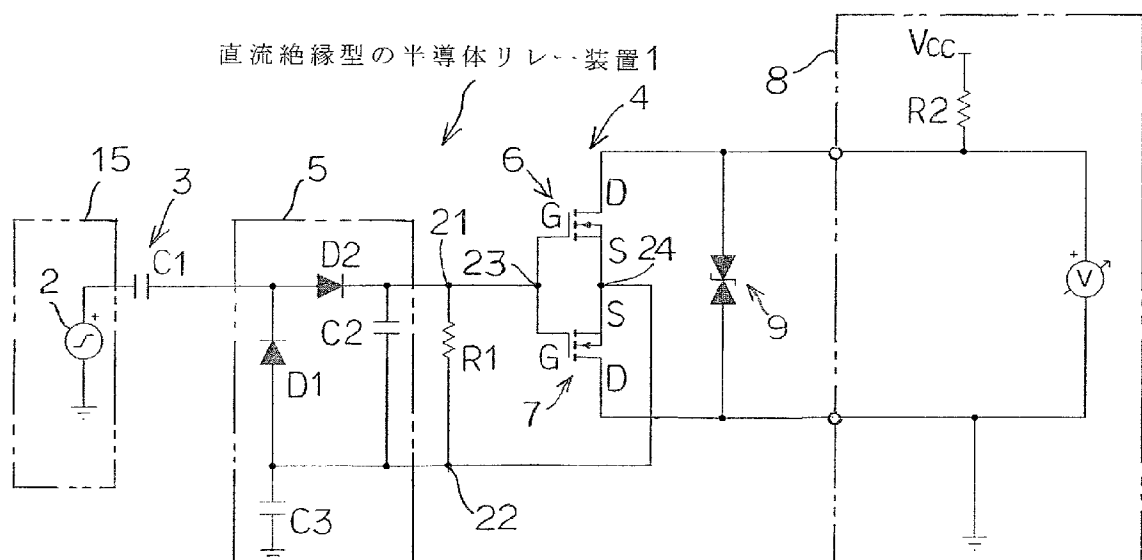
請求の範囲

- [請求項1] リレー駆動用の交流信号を入力する信号入力部と、
前記交流信号のうち直流電流を遮断する直流絶縁部材と、
前記直流電流遮断後の信号電圧を整数倍に倍圧する倍電圧回路と、
ソース同士が接続されて逆直列に接続されるとともに、ゲート同士
が接続された2つのMOSFETを含むリレー回路とを備え、
前記倍電圧回路で電圧が倍圧された信号により前記2つのMOSF
ETのゲートを導通させることによって、該2つのMOSFETを双
方向にオン・オフ動作させる、
直流絶縁型の半導体リレー装置。
- [請求項2] 請求項1において、
前記直流絶縁部材がコンデンサまたはトランスである、直流絶縁型
の半導体リレー装置。
- [請求項3] 請求項1において、
前記倍電圧回路が2倍または3倍の倍電圧回路である、直流絶縁型
の半導体リレー装置。
- [請求項4] 請求項1において、
マイクロコンピュータで制御される物体検出センサに内蔵され、
前記マイクロコンピュータの制御によって、物体検出に基づく前記
交流信号による駆動により前記MOSFETをオン・オフ動作させ、
リレー出力側機器へ検出オン・オフ信号を出力させる、直流絶縁型の
半導体リレー装置。
- [請求項5] 請求項4において、
前記物体検出センサは防犯用センサである、直流絶縁型の半導体リ
レー装置。

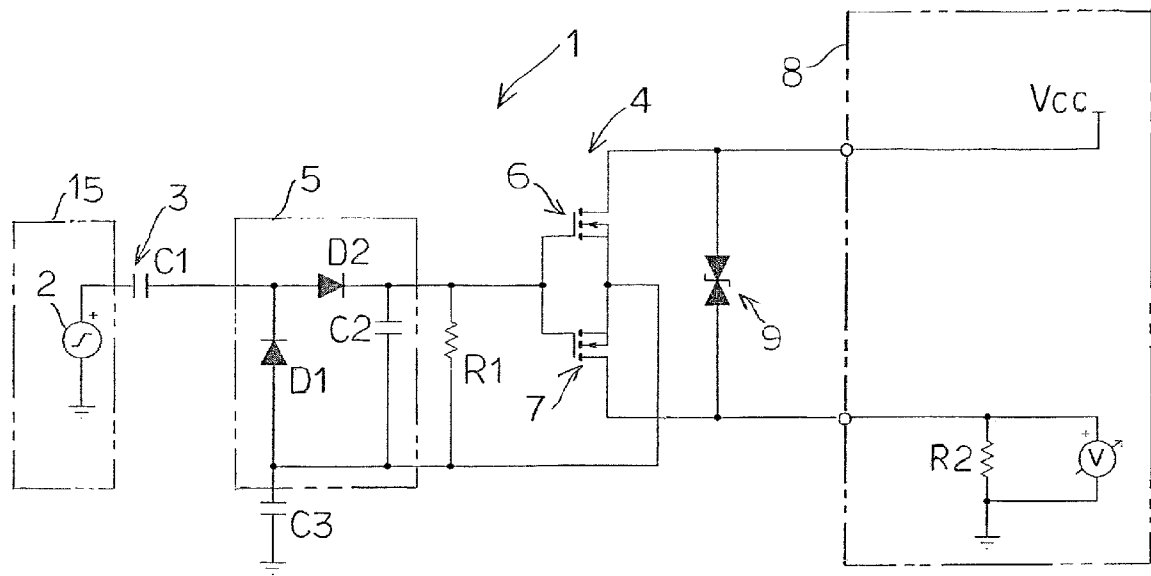
[図1]



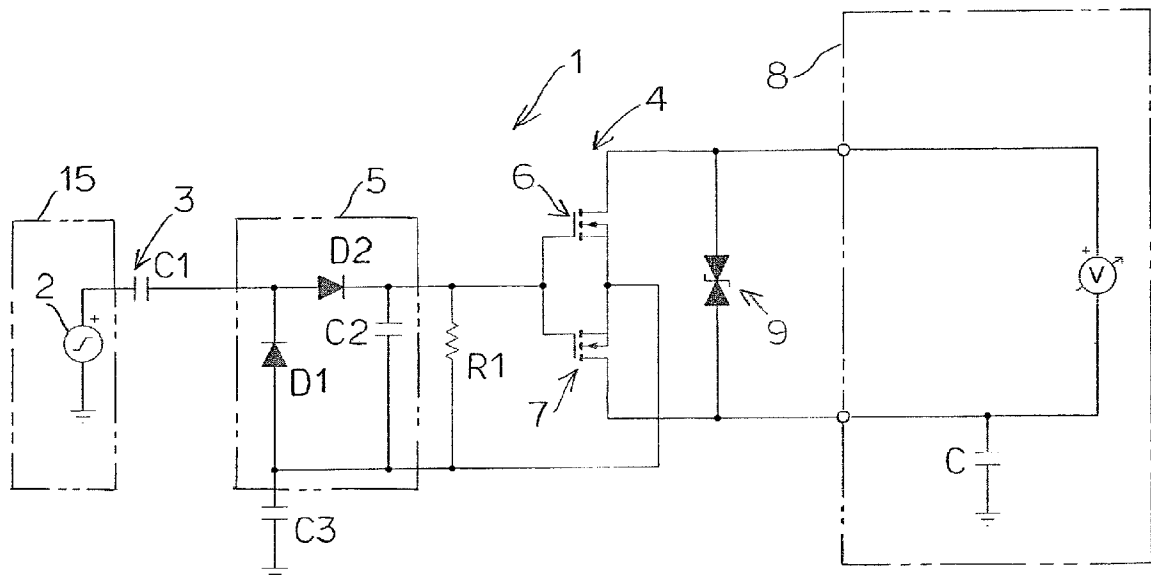
[図2]



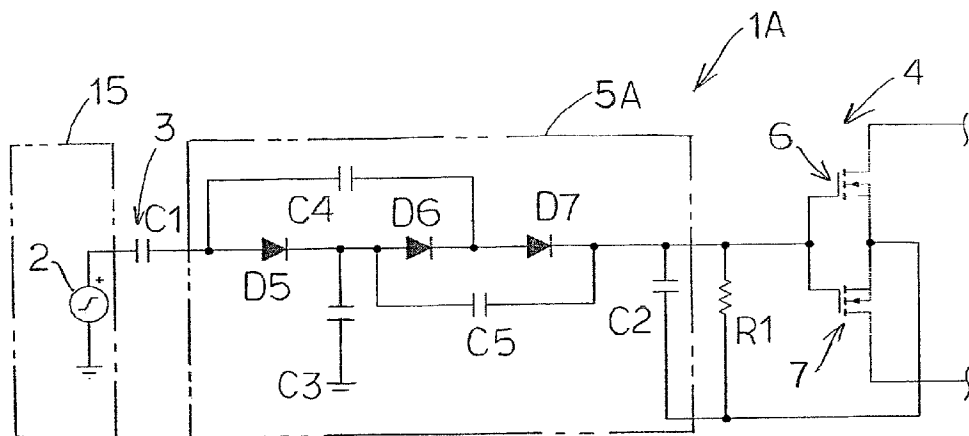
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/063902

A. CLASSIFICATION OF SUBJECT MATTER

H03K17/687(2006.01) i, H03K17/945(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K17

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-195972 A (Matsushita Electric Works, Ltd.), 21 July 1999 (21.07.1999), fig. 1 to 3, 6 (Family: none)	1-3
A	JP 55-136720 A (NEC Corp.), 24 October 1980 (24.10.1980), & JP 2-30206 B2	1-5
A	JP 62-250718 A (Matsushita Electric Works, Ltd.), 31 October 1987 (31.10.1987), fig. 1(b) & JP 7-93560 B2	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
27 August, 2012 (27.08.12)Date of mailing of the international search report
04 September, 2012 (04.09.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/063902

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-114847 A (American Telephone and Telegraph Co.), 07 May 1993 (07.05.1993), fig. 1 to 4 & JP 2948979 B2 & US 5138177 A & EP 506288 A2 & DE 69221354 D & DE 69221354 T	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H03K17/687 (2006.01) i, H03K17/945 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H03K17

最小限資料以外の資料で調査を行った分野に含まれるもの

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 11-195972 A（松下電工株式会社）1999.07.21, 図1-3, 6（ファミリー無し）	1-3
A	JP 55-136720 A（日本電気株式会社）1980.10.24, & JP 2-30206 B2	1-5
A	JP 62-250718 A（松下電工株式会社）1987.10.31, 図1（b）& JP 7-93560 B2	1-5

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

27.08.2012

国際調査報告の発送日

04.09.2012

国際調査機関の名称及びあて先
日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

吉田 隆之

電話番号 03-3581-1101 内線 3596

5 X

9 0 7 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 5-114847 A (アメリカン テレフォン アンド テレグラフ カ ムパニー) 1993.05.07, 図 1 - 4 & JP 2948979 B2 & US 5138177 A & EP 506288 A2 & DE 69221354 D & DE 69221354 T	1-5