

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4216599号
(P4216599)

(45) 発行日 平成21年1月28日 (2009. 1. 28)

(24) 登録日 平成20年11月14日 (2008. 11. 14)

(51) Int. Cl.

F I

H02M 3/155 (2006.01)

H02M 3/155

V

H02M 3/155

H

請求項の数 6 (全 9 頁)

(21) 出願番号 特願2002-558597 (P2002-558597)
 (86) (22) 出願日 平成13年12月17日 (2001. 12. 17)
 (65) 公表番号 特表2004-518393 (P2004-518393A)
 (43) 公表日 平成16年6月17日 (2004. 6. 17)
 (86) 国際出願番号 PCT/IB2001/002562
 (87) 国際公開番号 W02002/058221
 (87) 国際公開日 平成14年7月25日 (2002. 7. 25)
 審査請求日 平成16年12月16日 (2004. 12. 16)
 (31) 優先権主張番号 01200169.9
 (32) 優先日 平成13年1月18日 (2001. 1. 18)
 (33) 優先権主張国 欧州特許庁 (EP)

前置審査

(73) 特許権者 306043703
 エヌエックスピー ビー ヴィ
 N X P B. V.
 オランダ国 5656 エイジー アイン
 ドーフェン ハイ テク キャンパス 6
 O
 (74) 代理人 100075812
 弁理士 吉武 賢次
 (74) 代理人 100088889
 弁理士 橋谷 英俊
 (74) 代理人 100107582
 弁理士 関根 毅
 (74) 代理人 100112793
 弁理士 高橋 佳大

最終頁に続く

(54) 【発明の名称】 DC/DCアップダウンコンバータ

(57) 【特許請求の範囲】

【請求項 1】

誘導性エネルギー蓄積手段 (L)、スイッチング手段 (S1, S2, S3) および制御手段 (40) を有する DC/DC アップダウンコンバータ (30) であって、前記制御手段 (40) が、前記エネルギー蓄積手段 (L) から前記 DC/DC コンバータの出力部に電気的エネルギーを伝達するための前記スイッチング手段 (S1, S2, S3) を選択的に動作させるように構成される DC/DC アップダウンコンバータ (30) において、前記制御手段 (40) が、ダウン変換モードにおいて電気的エネルギーを前記 DC/DC コンバータの第一の出力部 (Vout1) に伝達すると共に、アップ変換モードにおいて電気的エネルギーを前記第一の出力部 (Vout1) から前記 DC/DC コンバータの第二の出力部 (Vout2) に伝達するための前記スイッチング手段を制御するように構成され、前記 DC/DC アップダウンコンバータ (30) は、

入力部をなす第一及び第二の入力端子 (31, 32) と、

前記第一の出力部 (Vout1) をなす第一及び第二の出力端子 (33, 34) と、

前記第二の出力部 (Vout2) をなす第三及び第四の出力端子 (35, 36) であって、前記第二の入力端子と前記第二の出力端子と前記第四の出力端子 (32, 34, 36) は共に接続されている、出力端子と、

第一及び第二の接続終端を有し、前記第二の接続終端が前記第一の出力端子 (33) に接続されているコイル (L) と、

前記コイルの前記第一の接続終端から前記第二の入力端子 (32) に導通パスを設ける

10

20

ように接続される第一のスイッチング手段 (S 1) と、

前記コイルの前記第一の接続終端から前記第三の出力端子 (3 5) に導通パスを設けるように接続される第二のスイッチング手段 (S 2) と、

前記第一の入力端子 (3 1) から前記コイルの前記第一の接続終端に導通パスを設けるように接続される第三のスイッチング手段 (S 3) と、

前記第一のスイッチング手段 (S 1) と並列に接続され、前記第四の出力端子 (3 6) から前記コイルの前記第一の接続終端に導通パスを設ける第一のダイオード手段 (D 1) と、

前記第二のスイッチング手段 (S 2) と並列に接続され、前記コイルの前記第一の接続終端から前記第三の出力端子 (3 5) に導通パスを設ける第二のダイオード手段 (D 2) と、

前記第一、第二、及び第三のスイッチング手段 (S 1 , S 2 , S 3) を、前記スイッチング手段の閉じられた状態又は導通状態にスイッチングすると共に前記スイッチング手段の開けられた状態又は非導通状態にスイッチングするように構成される制御手段 (4 0) とを有する、 D C / D C アップダウンコンバータ。

【請求項 2】

前記制御手段 (4 0) は、

前記第三のスイッチング手段 (S 3) が導通状態にあると共に前記第一及び第二のスイッチング手段 (S 1 , S 2) が非導通状態にある第一のフェーズ ($\Phi 0$) と、

前記第一のスイッチング手段 (S 1) が導通状態にあると共に前記第二及び第三のスイッチング手段が非導通状態にあり、前記コイル (L) 中の電流が前記第一の接続終端から前記第 2 の終端に向かう方向にある第二のフェーズ ($\Phi 1$) と、

前記第一のスイッチング手段 (S 1) が導通状態にあると共に前記第二及び第三のスイッチング手段 (S 1 , S 2) が非導通状態にあり、前記コイル (L) 中の電流の方向が前記第 2 のフェーズの場合とは逆である第三のフェーズ ($\Phi 2$) と、

前記第二のスイッチング手段 (S 2) が導通状態にあると共に前記第一及び第三のスイッチング手段 (S 1 , S 3) が非導通状態にある第四のフェーズ ($\Phi 3$) と、

前記第一、第二、及び第三のスイッチ (S 1 , S 2 , S 3) が非導通状態にある第五のフェーズ ($\Phi 4$) と、

前記第一、第二、及び第三のスイッチ (S 1 , S 2 , S 3) が非導通状態にあり、前記コイル内の電流の流れが前記第五のフェーズと比較して逆方向となる第六のフェーズ ($\Phi 5$) と、

前記第一、第二、及び第三のスイッチ (S 1 , S 2 , S 3) が非導通状態にあり、前記コイルを通じて電流が流れない第七のフェーズ ($\Phi 6$) とを有する変換サイクルにおいて前記スイッチング手段を制御するように構成される請求項 1 に記載の D C / D C アップダウンコンバータ。

【請求項 3】

前記スイッチング手段 (S 1 , S 2 , S 3) は、半導体スイッチング手段、特に M O S トランジスタ手段を有する請求項 1 又は 2 に記載の D C / D C アップダウンコンバータ。

【請求項 4】

前記第一及び第二の出力端子との間に接続されるコンデンサと、前記第三及び第四の出力端子との間に接続されるコンデンサとを更に有する請求項 1 ないし 3 のいずれかに記載の D C / D C アップダウンコンバータ。

【請求項 5】

自身の入力部において D C 入力電圧を受け取るように構成され、

前記制御手段 (4 0) は、使用中、第一の出力電圧が前記入力電圧よりも小さく、かつ、第二の出力電圧が前記第一の出力電圧よりも大きい関係で、前記 D C / D C コンバータの前記第一の出力部が前記第一の出力電圧を供給すると共に、前記 D C / D C コンバータの前記第二の出力部が前記第二の出力電圧を供給するように、前記入力部から前記エネルギー蓄積手段 (L) に電気的エネルギーを伝達するように構成される、請求項 1 ないし 4

10

20

30

40

50

のいずれかに記載のDC/DCアップダウンコンバータを有する給電手段。

【請求項6】

請求項1ないし5のいずれかに記載のDC/DCアップダウンコンバータを有する携帯型電子器具。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、誘導性エネルギー蓄積手段、スイッチング手段、及び制御手段を有し、前記制御手段が、前記エネルギー蓄積手段から前記DC/DCコンバータの出力部に電氣的エネルギーを伝達するための前記スイッチング手段を選択的に動作させるように構成されるDC/DCアップダウンコンバータに関する。

10

【0002】

【従来の技術】

当該種類のDC/DCアップダウンコンバータは、国際特許出願公開第WO95/34121号から知られている。

【0003】

実際には、DC/DCアップコンバータと比較して、アップダウンコンバータは、アップダウン機能を実現するための二つの更なるスイッチング手段を常に必要としている。このことは三つの大きな不利点を有している。第一に、集積回路のDC/DCコンバータに対してより多くのチップ面積が必要とされる点であり、第二に、全体として前記回路の直列抵抗が増加される点であり、第三に、特に半導体スイッチの場合、より高いスイッチングロスが発生する点である。

20

【0004】

【発明が解決しようとする課題】

本発明の目的は、当該不利点を克服するDC/DCアップダウンコンバータを提供することにある。

【0005】

【課題を解決するための手段】

当該目的は、本発明によって、誘導性エネルギー蓄積手段(L)、スイッチング手段(S1, S2, S3)および制御手段(40)を有するDC/DCアップダウンコンバータ(30)であって、前記制御手段(40)が、前記エネルギー蓄積手段(L)から前記DC/DCコンバータの出力部に電氣的エネルギーを伝達するための前記スイッチング手段(S1, S2, S3)を選択的に動作させるように構成されるDC/DCアップダウンコンバータ(30)において、前記制御手段(40)が、ダウン変換モードにおいて電氣的エネルギーを前記DC/DCコンバータの第一の出力部(Vout1)に伝達すると共に、アップ変換モードにおいて電氣的エネルギーを前記第一の出力部(Vout1)から前記DC/DCコンバータの第二の出力部(Vout2)に伝達するための前記スイッチング手段を制御するように構成され、前記DC/DCアップダウンコンバータ(30)は、

30

入力部をなす第一及び第二の入力端子(31, 32)と、

前記第一の出力部(Vout1)をなす第一及び第二の出力端子(33, 34)と、

40

前記第二の出力部(Vout2)をなす第三及び第四の出力端子(35, 36)であって、

前記第二の入力端子と前記第二の出力端子と前記第四の出力端子(32, 34, 36)は共に接続されている、出力端子と、

第一及び第二の接続終端を有し、前記第二の接続終端が前記第一の出力端子(33)に接続されているコイル(L)と、

前記コイルの前記第一の接続終端から前記第二の入力端子(32)に導通パスを設けるように接続される第一のスイッチング手段(S1)と、

前記コイルの前記第一の接続終端から前記第三の出力端子(35)に導通パスを設けるように接続される第二のスイッチング手段(S2)と、

前記第一の入力端子(31)から前記コイルの前記第一の接続終端に導通パスを設ける

50

ように接続される第三のスイッチング手段 (S 3) と、

前記第一のスイッチング手段 (S 1) と並列に接続され、前記第四の出力端子 (3 6) から前記コイルの前記第一の接続終端に導通パスを設ける第一のダイオード手段 (D 1) と、

前記第二のスイッチング手段 (S 2) と並列に接続され、前記コイルの前記第一の接続終端から前記第三の出力端子 (3 5) に導通パスを設ける第二のダイオード手段 (D 2) と、

前記第一、第二、及び第三のスイッチング手段 (S 1 , S 2 , S 3) を、前記スイッチング手段の閉じられた状態又は導通状態にスイッチングすると共に前記スイッチング手段の開けられた状態又は非導通状態にスイッチングするように構成される制御手段 (4 0) とを有することにより達成される。

10

【 0 0 0 6 】

本発明によれば、二つの出力部が実現される。第一の出力部はダウン変換モードにおいて動作し、第二の出力部はアップ変換モードにおいて動作する。第二の出力電圧は、第一の出力部からのエネルギーが第二の出力部に伝達される 2 ステップの変換サイクルにおいて供給される。

【 0 0 0 8 】

従来技術と比較すると、本発明による D C / D C アップダウンコンバータはスイッチが一つ少ない態様で実現され得るので、集積回路コンバータの場合、チップ面積が節減され、特に半導体スイッチング手段の場合、前記スイッチング手段の導通パスの抵抗はゼロでないためスイッチングロス及び出力部直列抵抗が低減される。

20

【 0 0 0 9 】

本発明による D C / D C アップダウンコンバータの好ましい実施例において、七つの異なるフェーズ、すなわち、

第三のスイッチング手段 (S 3) が導通状態にあると共に第一及び第二のスイッチング手段 (S 1 , S 2) が非導通状態にある第一のフェーズ ($\Phi 0$) と、

第一のスイッチング手段 (S 1) が導通状態にあると共に第二及び第三のスイッチング手段が非導通状態にあり、コイル (L) 中の電流が第一の接続終端から前記第 2 の終端に向かう方向にある第二のフェーズ ($\Phi 1$) と、

第一のスイッチング手段 (S 1) が導通状態にあると共に第二及び第三のスイッチング手段 (S 1 , S 2) が非導通状態にあり、コイル (L) 中の電流の方向が第 2 のフェーズの場合とは逆である第三のフェーズ ($\Phi 2$) と、

30

第二のスイッチング手段 (S 2) が導通状態にあると共に第一及び第三のスイッチング手段 (S 1 , S 3) が非導通状態にある第四のフェーズ ($\Phi 3$) と、

第一、第二、及び第三のスイッチ (S 1 , S 2 , S 3) が非導通状態にある第五のフェーズ ($\Phi 4$) と、

第一、第二、及び第三のスイッチ (S 1 , S 2 , S 3) が非導通状態にあり、コイル内の電流の流れが第五のフェーズと比較して逆方向となる第六のフェーズ ($\Phi 5$) と、

第一、第二、及び第三のスイッチ (S 1 , S 2 , S 3) が非導通状態にあり、コイルを通じて電流が流れない第七のフェーズ ($\Phi 6$) とを有する変換サイクルにおいてスイッチング手段を制御するための制御手段が構成される。

40

【 0 0 1 0 】

好ましくは、トランジスタの導通又は非導通状態を制御するための制御手段に接続される制御端子 (ゲート) を有する M O S (M e t a l l i c O x i d e S e m i c o n d u c t o r (金属酸化膜半導体)) トランジスタ手段として構成されるスイッチング手段が使用される。

【 0 0 1 1 】

好ましくは、本発明による D C / D C アップダウンコンバータは、第一及び第二の出力部の出力端子の間に接続される平滑化コンデンサを有する。

【 0 0 1 2 】

50

本発明は更に、前記入力部においてDC入力電圧 V_{in} を受け取るために構成され、前記制御手段が、使用中、 $V_{out1} < V_{in}$ 及び $V_{out2} > V_{out1}$ の関係で、前記DC/DCコンバータの第一の出力部が電圧 V_{out1} を供給すると共に前記DC/DCコンバータの第二の出力部が電圧 V_{out2} を供給するように、前記入力部から前記エネルギー蓄積手段に電氣的エネルギーを伝達するために構成される、上で開示されているようなDC/DCアップダウンコンバータを有する給電手段にも関する。

【0013】

本発明によるDC/DCコンバータは、限定されないが電池による給電型器具のような携帯型電子器具において適用される場合特に有利である。

【0014】

本発明はこの場合添付図面に関連して更に詳細に記載されるであろう。

【0015】

【発明の実施の形態】

図1は、一つの出力部を有する従来技術のDC/DCアップコンバータ1の基本回路を示している。

【0016】

コンバータ1は、第一及び第二の接続終端を持つコイルLの形態をとる誘導性エネルギー蓄積手段を有している。コイルLの第一の接続終端は、第一の入力端子2に接続されていると共に、コイルLの第二の接続終端は、第一のスイッチング手段S1によって第二の入力端子3に接続されている。更に、コイルLの第二の接続終端は、第二のスイッチング手段S2によって、第一の出力端子4に接続されている。ダイオードDは、第二のスイッチング手段S2と並列に接続され、コイルLの第二の接続終端から第一の出力端子4へ当該ダイオードDの順方向で導通パスを設けている。平滑化コンデンサCは、第一の出力端子4と第二の出力端子5とに接続されている。第二の入力端子3と第二の出力端子5とは、共通の導通パス、例えば、アース又は電子器具の大容量体(mass)9を通じて、接続されている。

【0017】

コンバータ1は、入力端子2及び3における入力電圧 V_{in} に応じて、出力端子4及び5において、制御又は調整された出力電圧 V_{out} を供給するように動作する。当該目的に対して、PFM(Pulse Frequency Modulation(パルス周波数変調))及び/又はPWM(Pulse Width Modulation(パルス幅変調))制御方式によってスイッチング手段S1及びS2を操作するように、コントローラ又は制御手段6が設けられる。この場合、出力電圧 V_{out} は入力電圧 V_{in} より高くなる。スイッチング手段S1及びS2の制御については、矢印11及び12によって概略的に示されている。制御手段6による出力電圧 V_{out} の調整については、破線矢印10によって概略的に示されている。

【0018】

通常のPFM動作モードにおいて、第一のフェーズで、スイッチング手段S1は閉じられて電流導通状態になると共にスイッチング手段S2は開けられて電流非導通状態になる。当該第一のフェーズの間、電流は、電氣的エネルギーを蓄積しているコイルLのみを通じて流れる。

【0019】

第一のフェーズに続く第二のフェーズの間、スイッチング手段S1は開けられると共にスイッチング手段S2は閉じられる。当該フェーズにおいて、コイルL内に蓄積されているエネルギーが出力端子4及び5に供給され、その結果、入力電圧 V_{in} よりも高い出力電圧 V_{out} がもたらされる。

【0020】

調整された出力電圧 V_{out} が、制御手段6によって制御される設定基準電圧よりも低い電圧にまで一旦低下すると、新たなスイッチングサイクルが開始される。

【0021】

10

20

30

40

50

PWMモードにおいて、コイル電流 I はゼロにならない。同様に、第一のフェーズの間、コイル L 内にエネルギーが保存又は蓄積されるが、続くPWMスイッチングサイクルの第二のフェーズにおいて、前記保存されたエネルギーは、コンバータ1の出力端子4及び5に伝達される。出力電圧 V_{out} が前記基準電圧よりも低い電圧にまで低下するとき、常に新たなスイッチングサイクルが開始される。

【0022】

図2は、アップコンバータ1に基づく、従来技術のDC/DCアップダウンコンバータ20の実施例の回路図を示している。図1に示されているアップコンバータ1に加えて、アップダウンコンバータ20は、コイル L の第一の接続終端を第一の入力端子2に接続する他の第三のスイッチング手段 S_3 と、コイル L の第一の接続終端をコンバータ20の第一の入力端子3に接続している第四のスイッチング手段 S_4 とを有している。更に、第一のダイオード手段 D_1 は、第四のスイッチング手段 S_4 と並列に接続され、第二の出力端子5からコイル L の第一の接続終端へ順方向で導通パスを設けている。矢印11、12、13、及び14によって示されているように、スイッチング手段 S_1 、 S_2 、 S_3 、及び S_4 をそれぞれ制御するために、制御手段15が設けられている。

10

【0023】

コンバータ20の通常の変換サイクルにおいて、第一のフェーズの間、第一のスイッチング手段 S_1 及び第三のスイッチング手段 S_3 は導通状態にあると共に第二のスイッチング手段 S_2 及び第四のスイッチング手段 S_4 は非導通状態にある。当該第一のフェーズの間、エネルギーはコイル L 内に保存される。

20

【0024】

前記スイッチングサイクルの第二のフェーズにおいて、第一のスイッチング手段 S_1 及び第四のスイッチング手段 S_4 は非導通状態にあると共に第二のスイッチング手段 S_2 及び第三のスイッチング手段 S_3 は導通状態にある。当該フェーズの間、コイルの電流は安定状態を保持し、エネルギーは出力端子4及び5に伝達され、その結果、出力電圧 V_{out} がもたらされる。

【0025】

第三のフェーズにおいて、第一のスイッチング手段 S_1 及び第三のスイッチング手段 S_3 は非導通状態にあると共に第二のスイッチング手段 S_2 及び第四のスイッチング手段 S_4 は導通状態にある。当該フェーズにおいて、エネルギーが前記出力部に伝達される間、エネルギーが前記入力部から前記コイルに供給されないので、前記コイルの電流は減少する。

30

【0026】

コイル L に供給されるエネルギー量を制御することによって、出力電圧 V_{out} は入力電圧 V_{in} よりも高く（すなわちアップ変換モード）なり得るか、出力電圧 V_{out} は入力電圧 V_{in} よりも低く（すなわちコンバータ20のダウン変換モード）なり得る。

【0027】

図3は、第一及び第二の入力端子31及び32によって構成される入力部と、第一及び第二の出力端子33及び34によって構成される第一の出力部と、第三及び第四の出力端子35及び36によって構成される第二の出力部とを有する、本発明によるDC/DCアップダウンコンバータ30の好ましい実施例を示している。第二の入力端子32と、第二及び第四の出力端子34及び36とは、アース又は電子器具50の大容量体37のような共通の導通パスに接続されている。

40

【0028】

本発明によるコンバータ30も同様に、第一のスイッチング手段 S_1 を介して第二及び第四の出力端子34及び36に接続される第一の接続終端を有するコイル L の形態のエネルギー蓄積手段を有している。コイル L の第二の接続終端は、第一の出力端子33に接続されている。コイル L の第一の接続終端は、第二のスイッチング手段 S_2 を介して第三の出力端子35に接続され、スイッチング手段 S_3 を介して第一の入力端子31に接続されている。図2のアップダウンコンバータに関して開示されているように、第一のダイオード

50

手段 D 1 は、第一のスイッチング手段 S 1 と並列に接続され、第二のダイオード手段 D 2 は、第二のスイッチング手段 S 2 と並列に接続されている。平滑化コンデンサ C 1 は出力端子 3 3 と 3 4 との間に接続され、平滑化コンデンサ C 2 は出力端子 3 4 と 3 5 との間に接続されている。第二のスイッチング手段 S 2 は省略可能であり、D C / D C コンバータの電力変換効率を向上させるために使用されている。

【 0 0 2 9 】

制御手段 4 0 は、破線矢印 3 8 によって概略的に示されている、第一の出力部における出力電圧 V_{out1} を調整するように構成されると共に、破線矢印 3 9 によって概略的に示されている、第二の出力部における出力電圧 V_{out2} を調整するように構成される。制御手段 4 0 による、第一のスイッチング手段 S 1、第二のスイッチング手段 S 2、及び第三のスイッチング手段 S 3 の制御については、矢印 4 1、4 2、及び 4 3 によってそれぞれ概略的に示されている。

【 0 0 3 0 】

本発明によるマルチ出力 D C / D C アップダウンコンバータ 3 0 の動作については、期間 t に対するコイル電流 I が示されている図 4 に関連して、コイル L を通じて流れる電流 I がゼロになる中断モード (*discontinue mode*) 又は P F M モードにおける通常のスイッチングサイクルにおいて最もよく示され得る。通常のスイッチングサイクルは、七つの異なるフェーズを有している。

φ 0 : スwitching 手段 S 3 は導通状態又は閉じられた状態であると共にスイッチング手段 S 1 及び S 2 は非導通状態又は開けられた状態なので、入力電圧 V_{in} を供給している入力電圧源からのエネルギーがコイル L 内に保存されると共に第一の出力部に伝達され、出力電圧 V_{out1} がもたらされる。

φ 1 : スwitching 手段 S 1 は閉じられた状態であると共にスイッチング手段 S 2 及び S 3 は開けられた状態なので、コイル L 内のエネルギーが第一の出力部に伝達される。

φ 2 : スwitching 手段 S 1 は閉じられた状態であると共にスイッチング手段 S 2 及び S 3 は開けられた状態なので、エネルギーが第一の出力部からコイル L に伝達される。コイル L 内の電流は、φ 0 及び φ 1 と比較して逆方向に流れる。

φ 3 : スwitching 手段 S 2 は閉じられた状態であると共にスイッチング手段 S 1 及び S 3 は開けられた状態なので、コイル L 及び第一の出力部 1 からのエネルギーが第二の出力部 2 に伝達され、その結果、出力電圧 V_{out2} がもたらされる。

φ 4 : 全てのスイッチは開けられた状態なので、コイル L 内に保持されているエネルギーがダイオード D 1 を介して第一の出力部に伝達される。

φ 5 : 全てのスイッチは開けられた状態なので、コイル L 内に保持されているエネルギーが第二の出力部に伝達される。コイル L 内の電流 I の流れは、フェーズ φ 4 と比較して逆方向に流れる。

φ 6 : 全てのスイッチは開けられた状態なので、コイルを通じて流れる電流 I はゼロである。

【 0 0 3 1 】

制御手段 4 0 が、基準電圧 V_{ref1} 及び V_{ref2} (図示略) と同じであるが、 $V_{out1} < V_{in}$ 及び $V_{out2} > V_{out1}$ となるように調整することにより、所望の出力電圧 V_{out1} 及び V_{out2} に従って、スイッチング手段 S 1、S 2、及び S 3 を制御していることは評価されるであろう。

【 0 0 3 2 】

図 2 の D C / D C アップダウンコンバータと図 3 の D C / D C アップダウンコンバータとを比較することによって、本発明によるコンバータ 3 0 は、従来技術のコンバータ 2 0 よりも一つ少ないスイッチで実現されていることが分かり得る。金属酸化膜半導体 (M O S) トランジスタのような半導体トランジスタスイッチング手段の場合、本発明によるコンバータ 3 0 のスイッチングロス及び全体の直列抵抗が、従来技術のコンバータ 2 0 と比較して低減されていることは評価されるであろう。集積回路コンバータの場合、本発明によるコンバータ 3 0 は、スイッチング手段の数が低減されているため、コンバータ 2 0 と比

10

20

30

40

50

較してより少ないチップ面積しか必要としていない。

【 0 0 3 3 】

本発明の原理により動作する D C / D C アップダウンコンバータは、携帯型電気器具のような電子器具 5 0 において使用されるか、図 3 における一点破線ブロック 4 5 によって概略的に示されている別個の電源電圧を形成するように構成されてもよい。

【図面の簡単な説明】

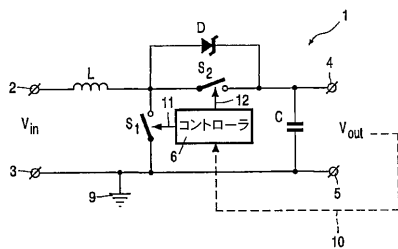
【図 1】 従来技術の D C / D C アップコンバータの回路図を示す。

【図 2】 従来技術の D C / D C アップダウンコンバータの回路図を示す。

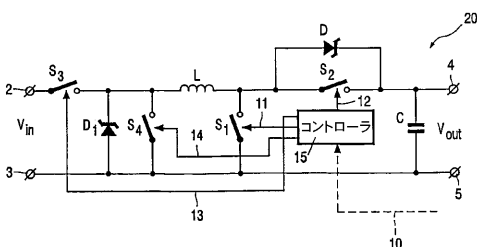
【図 3】 本発明による D C / D C アップダウンコンバータの回路図を示す。

【図 4】 図 2 において示されている D C / D C アップダウンコンバータにおけるコイル電流をグラフ表示で示す。 10

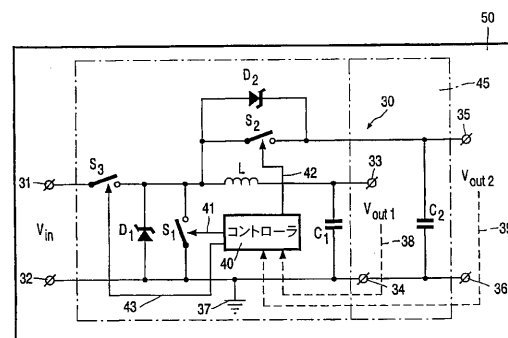
【図 1】



【図 2】



【図 3】



【図 4】

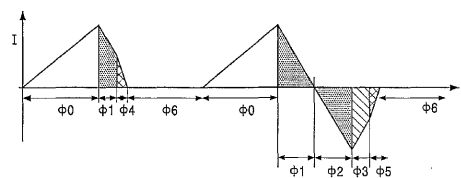


FIG. 4

フロントページの続き

- (72)発明者 スルアイス フェルディナンド ジェイ
オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6
- (72)発明者 ハート コーネリス エム
オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

審査官 杉浦 貴之

- (56)参考文献 実開昭 6 3 - 0 7 0 2 9 0 (J P , U)
特開平 0 7 - 1 0 7 7 3 9 (J P , A)
特開平 0 8 - 2 0 5 5 2 8 (J P , A)
特開 2 0 0 0 - 2 4 5 1 4 4 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
H02M 3/155