



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0039451
(43) 공개일자 2018년04월18일

(51) 국제특허분류(Int. Cl.)

G06F 12/02 (2018.01)

(52) CPC특허분류

G06F 12/0292 (2013.01)

(21) 출원번호 10-2016-0130770

(22) 출원일자 2016년10월10일

심사청구일자 2016년10월10일

(71) 출원인

조선대학교산학협력단

광주광역시 동구 필문대로 309 (서석동)

(72) 발명자

이정아

광주광역시 북구 첨단과기로 123, 교수아파트 C동 1202호(오룡동)

인야엣 올라

파키스탄, KPK, 페샤와르 칸톤먼트, 해미드 쟈 시 니어 어디터 FI랩, 어카운턴트 제너럴 오피스, 포트로드

자히드 올라

파키스탄, 페샤와르 IT 이머저링 사이언시스 CECOS 유니버시티, 일렉트릭얼 엔지니어링 디파트먼트

(74) 대리인

특허법인아이엠

전체 청구항 수 : 총 11 항

(54) 발명의 명칭 SRAM 기반의 TCAM 데이터 맵핑 방법 및 TCAM 주소 생성 장치

(57) 요약

본 발명은 SRAM 기반의 TCAM 주소 맵핑 방법 및 TCAM 주소 생성 장치에 관한 것으로, 보다 구체적으로는 메모리나 전력 소모의 증가 없이 해당 TCAM 데이터가 저장된 주소를 빠르게 출력할 수 있게 하는 SRAM 기반의 TCAM 주소 맵핑 방법 및 TCAM 주소 생성 장치에 관한 것이다.

대표도 - 도4

100

Address	Sub tables	
0	000011	113
7	000001	110
		111
		112
4	01x000	
3	011111	120
1	100100	
6	100101	130
2	11x010	
5	110010	140

이 발명을 지원한 국가연구개발사업

과제고유번호 1711024151

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 신진연구자지원

연구과제명 확장가능한 자가오류 탐지 및 오류회복 연산기 설계

기 여 율 1/1

주관기관 조선대학교 산학협력단

연구기간 2015.06.01 ~ 2016.05.31

명세서

청구범위

청구항 1

SRAM(Static Random Access Memory)에 TCAM(Ternary Content Addressable Memory) 데이터를 맵핑하기 위한 SRAM 기반의 TCAM 데이터 맵핑 방법으로,

TCAM 테이블의 원 데이터(TCAM 데이터)들 중 특정 비트에 서로 동일한 값을 갖는 원 데이터들을 분류하여 서브 테이블(Sub Table)을 생성하는 단계;

상기 서브 테이블들을 수직 분할(vertical partitioning)하여 복수의 서브 데이터들로 구성되는 서브 파티션(Sub Partition)들을 생성하는 단계; 및

상기 서브 데이터의 값을 주소로 하고, 해당 서브 데이터의 TCAM 주소를 데이터로 하여 SRAM 메모리 유닛에 맵핑하는 단계;를 포함하는 것을 특징하는 SRAM 기반의 TCAM 데이터 맵핑 방법.

청구항 2

제 1 항에 있어서,

하나의 SRAM 메모리 유닛에는 하나의 서브 파티션의 서브 데이터들이 맵핑되는 것을 특징으로 하는 SRAM 기반의 TCAM 데이터 맵핑 방법.

청구항 3

제 1 항에 있어서,

하나의 서브 테이블에서 수직 분할된 서브 파티션들은 하나의 계층(layer)을 이루는 것을 특징으로 하는 SRAM 기반의 TCAM 데이터 맵핑 방법.

청구항 4

제 2 항에 있어서,

상기 SRAM 메모리 유닛의 주소는 상기 서브 데이터가 표현할 수 있는 모든 케이스에 대응하고, 상기 각 SRAM 메모리 유닛의 데이터는 상기 서브 테이블로 분류된 원 데이터들의 TCAM 주소와 대응하며,

TCAM 주소의 서브 데이터 값에 대응하는 SRAM 메모리 유닛의 주소의 데이터는 '1'로, 그렇지 않은 경우에는 '0'으로 매핑되는 것을 특징으로 하는 SRAM 기반의 TCAM 데이터 맵핑 방법.

청구항 5

제 1 항에 있어서,

동일한 서브 테이블로 분류되는 원 데이터들은 상위 n비트들의 값이 서로 동일한 원 데이터들인 것을 특징으로 하는 SRAM 기반의 TCAM 데이터 맵핑 방법.

청구항 6

컴퓨터를 기능시켜 제 1 항 내지 제 5 항 중 어느 한 항의 SRAM 기반의 TCAM 데이터 맵핑 방법을 수행하기 위한

매체에 저장된 컴퓨터 프로그램.

청구항 7

제 1 항 내지 제 5 항 중 어느 한 항의 SRAM 기반의 TCAM 데이터 맵핑 방법으로 TCAM 데이터가 맵핑된 SRAM 메모리.

청구항 8

인풋 워드(Input word)가 입력되면 복수의 인풋 워드들로 디코딩하여 출력하는 디코더; 및

제 7 항의 SRAM 메모리를 포함하고, 상기 디코더에서 입력된 인풋 워드들을 입력받아, 입력된 인풋 워드들에 대응하는 TCAM 주소들을 상기 SRAM 메모리에서 검색하여 출력하는 주소 생성기;를 포함하는 TCAM 주소 생성 장치.

청구항 9

제 8 항에 있어서,

상기 디코더에서 출력되는 인풋 워드들을 임시저장하며 선입선출(FIFO: first-in first-out) 방식으로 인풋 워드들을 상기 주소 생성기로 병렬 제공하는 선입 선출기;를 더 포함하는 것을 특징으로 하는 TCAM 주소 생성 장치.

청구항 10

제 8 항에 있어서,

상기 주소 생성기는 복수 개의 계층별 주소 생성기를 포함하고,

상기 각 계층별 주소 생성기:는,

입력되는 인풋 워드들을 수직 분할하여 서브 워드들을 병렬 출력하는 인풋 워드 분할기;

상기 인풋 워드 분할기에서 분할된 서브 워드들을 각각 입력받고, 입력된 서브 워드에 대응하는 리드 값을 출력하는 SRAM 메모리 유닛들; 및

상기 SRAM 메모리 유닛들에서 출력되는 리드 값들을 AND연산하는 AND연산기;

상기 AND연산기에서 출력되는 연산값을 TCAM 주소로 주소변환하고, 복수의 TCAM 주소가 복수개 매치될 경우, 우선순위를 갖는 어느 하나의 TCAM 주소를 매칭 주소로 출력하는 주소 변환 및 출력기;를 포함하는 것을 특징으로 하는 TCAM 주소 생성 장치.

청구항 11

제 10 항에 있어서,

상기 SRAM 메모리 유닛들은 하나의 서브 테이블의 서브 데이터가 맵핑된 SRAM 메모리 유닛들인 것을 특징으로 하는 TCAM 주소 생성 장치.

발명의 설명

기술 분야

본 발명은 SRAM 기반의 TCAM 데이터 맵핑 방법 및 TCAM 주소 생성 장치에 관한 것으로, 보다 구체적으로는 메모리나 전력 소모의 증가 없이 해당 TCAM 데이터가 저장된 주소를 빠르게 출력할 수 있게 하는 SRAM 기반의 TCAM

[0001]

데이터 맵핑 방법 및 TCAM 주소 생성 장치에 관한 것이다.

배경 기술

- [0003] TCAM(Ternary Content Addressable Memory)이란 0, 1외에 x(dont' care)를 저장할 수 있도록 특별히 설계된 메모리이며, 데이터('input word'라고 함)가 입력되면 해당 데이터가 저장된 주소(address)를 생성하여 출력하는 주소 생성 장치에 이용된다.
- [0004] 도 1은 종래의 4×3 TCAM을 이용한 주소 생성 장치를 보여주는 도면이다.
- [0005] 도 1을 참조하면, 종래의 4×3 TCAM을 이용한 주소 생성 장치(10)는 4×3 TCAM 셀로 이루어지는 TCAM(11)과 상기 TCAM(11)에서 출력되는 데이터를 주소(0, 1, 2 또는 3)로 변환하여 출력하는 우선순위 엔코더(12,priority encoder)를 포함하여 이루어진다.
- [0006] 종래의 4×3 TCAM을 이용한 주소 생성 장치(10)의 동작을 간단히 설명하면, 콘텐츠인 인풋 워드(13)가 입력되면, 상기 인풋 워드(13)와 상기 TCAM(11)의 각 서치 라인(SL; search line)의 데이터를 비교하여 동일한 데이터가 존재하면, 매칭 라인(ML1, ML2, ML3, ML4; match line)으로 신호를 출력하고, 상기 우선순위 엔코더(12)는 상기 매칭 라인에서 출력되는 신호를 주소로 생성하여 매칭 주소(MA; Match address)를 출력한다.
- [0007] 도 1의 예에서 상기 인풋 워드(13)가 '101'로 입력되면, 인풋 워드 '101'과 동일한 데이터가 제2 서치 라인(SL2) 및 제4 서치 라인(SL4)에 존재하므로, 제2 매칭 라인(ML2)와 제4 매칭 라인(ML4)에서 신호가 출력된다.
- [0008] 그러면, 상기 우선순위 엔코더(12)는 상기 매칭 라인(ML2)의 신호인 주소 '1'과 상기 제4 매칭 라인(ML4)의 신호인 주소 '3' 중, 우선순위에 있는 주소 '1'을 매칭 주소(MA)로 출력하게 된다.
- [0009] 이러한 TACM을 이용한 주소 생성 장치는 세 가지 상태의 비트를 갖는 데이터를 입력받아 주소를 생성할 수 있으므로 검색 속도가 빠른 장점이 있으나 데이터의 양이 증가하면 메모리의 크기와 소비 전력이 매우 증가하는 단점이 있다.
- [0010] 이러한 문제점을 해결하기 위해 TCAM의 데이터를 SRAM의 주소로 하고, 주소를 데이터로 맵핑함으로써 SRAM을 이용하여 TACM의 주소를 생성할 수 있게 하는 TACM 데이터 맵핑 방법이 개발되었다.
- [0011] 이 방법은 TCAM 대신 SRAM을 이용하므로 전력 소모(power consumption), 처리속도(speed), 밀도(density) 및 비용(cost)의 측면에서 유리한 장점을 가진다.
- [0012] 도 2는 도 1의 주소 생성 장치를 SRAM으로 구현한 SRAM 기반의 주소 생성 장치를 보여주는 도면이다.
- [0013] 도 2를 참조하면, 종래의 SRAM 기반의 주소 생성 장치(20)는 인풋 워드(13)가 표현할 수 있는 모든 케이스에 대응하는 SRAM 주소와 SRAM 주소와 대응하는 인풋 워드가 어느 TCAM 주소에 존재하는지 알려주는 SRAM word의 구조를 갖는 SRAM 메모리(21) 및 상기 SRAM 메모리(21)에서 출력되는 매칭 벡터(22)로부터 TACM 주소를 생성하고 우선순위에 따라 선택되는 매칭 주소를 출력하는 우선순위 엔코더(12)를 포함하여 이루어진다.
- [0014] 또한, 상기 SRAM 메모리(21)는 A×B TCAM을 구현할 경우 $A \times 2^B$ 개의 비트가 필요하며, 예를 들어, 4×3 TCAM을 구현하고자 할 경우, 4×2^3 개의 비트들이 필요하다.
- [0015] 또한, 상기 SRAM 메모리(21)의 주소는 인풋 워드(13)가 3비트일 경우, 8개의 인풋 워드 케이스가 존재하므로 8개의 라인이 필요하고, 각 SRAM 주소에 저장되는 데이터인 SRAM word는 TCAM 주소 '0,1,2,3'과 대응하여 4개의 비트로 이루어진다.
- [0016] 또한, SRAM word의 최상위 비트는 TCAM의 주소 '0', 최하위 비트는 TCAM의 주소 '3'으로 순차적으로 매핑되며, 해당 주소에 TCAM 데이터가 존재할 경우, 데이터는 '1'로 그렇지 않을 경우 '0'으로 저장된다.
- [0017] 예를 들어, 도 1의 TCAM(11)에 인풋 워드(13) '101'이 입력될 경우, 주소 '1' 및 '3'이 출력되어야 하므로 SRAM 메모리(21)의 주소 '101'의 SRAM word는 주소 '2'를 지칭하는 두 번째 비트와 주소 '3'을 지칭하는 최하위 비트가 각각 '1'로 저장되고 나머지 비트는 '0'으로 저장되어 '0101'의 비트 값을 갖도록 매핑된다.
- [0018] 또한, 상기 SRAM 메모리(21)에서 출력되는 데이터 '0101'은 매칭 벡터라 하고, 상기 우선순위 엔코더(12)는 매칭 벡터의 1번째와 3번째에 데이터가 존재하므로 TCAM 주소 '1'과 '3'을 생성하며, 그 중, 우선순위를 갖는(상

위 주소인) 주소 '1'을 매칭 주소로 출력한다.

[0019] 한편, TCAM 테이블의 길이 A(length A; 서치 라인의 개수)가 길어질 경우 SRAM의 데이터(word)의 사이즈도 선형적으로 증가하게 되는데 이는 리드 사이클(read cycle), 비용 및 전력 소모를 증가시키는 원인으로 작용한다.

[0020] 이러한 문제점을 해결하기 위해 TCAM 테이블을 파티셔닝하여 SRAM에 매핑함으로써, 저비용으로 TCAM 주소 반환 기능을 수행할 수 있는 주소 생성 장치가 개발되기도 하였으나[1], 종래의 주소 생성 장치는 비트 포지션 테이블과 어드레스 포지션 테이블을 함께 이용하기 때문에 메모리 비용을 절감하는데 한계가 있다.

선행기술문헌

특허문헌

[0021] (특허문헌 0001) [1] 한국등록특허, 제10-1074495호, 'SRAM 기반의 계층별 주소 생성 장치 및 그를 포함하는 주소 생성 장치'

발명의 내용

해결하려는 과제

[0022] 본 발명은 상술한 문제점을 해결하기 위해 안출된 것으로 본 발명의 목적은 SRAM를 이용하여 TCAM 데이터를 맵핑하는 SRAM 기반의 TCAM 데이터 맵핑 방법에 있어서, 메모리의 사이즈나 전력 소비의 증가 없이 빠르게 주소를 출력할 수 있게 하는 SRAM 기반의 TCAM 데이터 맵핑 방법, 그 방법에 의해 맵핑된 SRAM 메모리 및 그 SRAM 메모리를 이용하여 TCAM 주소를 생성하는 TCAM 주소 생성장치를 제공하는 것이다.

과제의 해결 수단

[0024] 상기의 목적을 달성하기 위하여 본 발명은 SRAM(Static Random Access Memory)에 TCAM(Ternary Content Addressable Memory) 데이터를 맵핑하기 위한 SRAM 기반의 TCAM 데이터 맵핑 방법으로, TCAM 테이블의 원 데이터(TCAM 데이터)들 중 특정 비트에 서로 동일한 값을 갖는 원 데이터들을 분류하여 서브 테이블(Sub Table)을 생성하는 단계; 상기 서브 테이블들을 수직 분할(vertical partitioning)하여 복수의 서브 데이터들로 구성되는 서브 파티션(Sub Partition)들을 생성하는 단계; 및 상기 서브 데이터의 값을 주소로 하고, 해당 서브 데이터의 TCAM 주소를 데이터로 하여 SRAM 메모리 유닛에 맵핑하는 단계;를 포함하는 것을 특징하는 SRAM 기반의 TCAM 데이터 맵핑 방법을 제공한다.

[0025] 바람직한 실시예에 있어서, 하나의 SRAM 메모리 유닛에는 하나의 서브 파티션의 서브 데이터들이 맵핑된다.

[0026] 바람직한 실시예에 있어서, 하나의 서브 테이블에서 수직 분할된 서브 파티션들은 하나의 계층(layer)을 이룬다.

[0027] 바람직한 실시예에 있어서, 상기 SRAM 메모리 유닛의 주소는 상기 서브 데이터가 표현할 수 있는 모든 케이스에 대응하고, 상기 각 SRAM 메모리 유닛의 데이터는 상기 서브 테이블로 분류된 원 데이터들의 TCAM 주소와 대응하며, TCAM 주소의 서브 데이터 값에 대응하는 SRAM 메모리 유닛의 주소의 데이터는 '1'로, 그렇지 않은 경우에는 '0'으로 매핑된다.

[0028] 바람직한 실시예에 있어서, 동일한 서브 테이블로 분류되는 원 데이터들은 상위 n비트들의 값이 서로 동일한 원 데이터들이다.

[0029] 또한, 본 발명은 컴퓨터를 기능시켜 상기 SRAM 기반의 TCAM 데이터 맵핑 방법을 수행하기 위한 매체에 저장된 컴퓨터 프로그램을 더 제공한다.

[0030] 또한, 본 발명은 상기 SRAM 기반의 TCAM 데이터 맵핑 방법으로 TCAM 데이터가 맵핑된 SRAM 메모리를 더 제공한다.

[0031] 또한, 본 발명은 인풋 워드(Input word)가 입력되면 복수의 인풋 워드들로 디코딩하여 출력하는 디코더; 및 상기 SRAM 메모리를 포함하고, 상기 디코더에서 입력된 인풋 워드들을 입력받아, 입력된 인풋 워드들에 대응하는

TCAM 주소들을 상기 SRAM 메모리에서 검색하여 출력하는 주소 생성기;를 포함하는 TCAM 주소 생성 장치를 더 제공한다.

[0032] 바람직한 실시예에 있어서, 상기 디코더에서 출력되는 인풋 워드들을 임시저장하며 선입선출(FIFO: first-in first-out) 방식으로 인풋 워드들을 상기 주소 생성기로 병렬 제공하는 선입 선출기;를 더 포함한다.

[0033] 바람직한 실시예에 있어서, 상기 주소 생성기는 복수 개의 계층별 주소 생성기를 포함하고, 상기 각 계층별 주소 생성기:는, 입력되는 인풋 워드들을 수직 분할하여 서브 워드들을 병렬 출력하는 인풋 워드 분할기; 상기 인풋 워드 분할기에서 분할된 서브 워드들을 각각 입력받고, 입력된 서브 워드에 대응하는 리드 값을 출력하는 SRAM 메모리 유닛들; 및 상기 SRAM 메모리 유닛들에서 출력되는 리드 값들을 AND연산하는 AND연산기; 상기 AND 연산기에서 출력되는 연산값을 TCAM 주소로 주소변환하고, 복수의 TCAM 주소가 복수개 매치될 경우, 우선순위를 갖는 어느 하나의 TCAM 주소를 매칭 주소로 출력하는 주소 변환 및 출력기;를 포함한다.

[0034] 바람직한 실시예에 있어서, 상기 SRAM 메모리 유닛들은 하나의 서브 테이블의 서브 데이터가 맵핑된 SRAM 메모리 유닛들이다.

발명의 효과

[0036] 본 발명은 다음과 같은 우수한 효과를 가진다.

[0037] 본 발명의 SRAM 기반의 TCAM 데이터 맵핑 방법, SRAM 메모리 및 TCAM 주소 생성장치에 의하면, 유사성이 있는 데이터들을 서브 테이블로 구분한 후, 파티셔닝 하여 TCAM 데이터를 맵핑함으로써, SRAM 메모리의 사이즈를 줄일 수 있고, 적은 전력 소비만으로 빠르게 TCAM 주소를 출력할 수 있게 하는 장점이 있다.

도면의 간단한 설명

[0039] 도 1은 종래의 4×3 TCAM을 이용한 주소 생성 장치를 보여주는 도면,

도 2는 도 1의 주소 생성 장치를 SRAM으로 구현한 SRAM 기반의 주소 생성 장치,

도 3은 8×6 TCAM 테이블의 일례,

도 4는 본 발명의 일 실시예에 따른 SRAM 기반의 TCAM 데이터 맵핑 방법에서 생성되는 서브 테이블을 설명하기 위한 도면,

도 5는 본 발명의 일 실시예에 따른 SRAM 기반의 TCAM 데이터 맵핑 방법에서 생성되는 서브 파티션을 설명하기 위한 도면,

도 6은 본 발명의 일 실시예에 따른 SRAM 기반의 TCAM 데이터 맵핑 방법에 의해 맵핑된 SRAM 메모리를 설명하기 위한 도면,

도 7은 본 발명의 일 실시예에 따른 TCAM 주소 생성 장치를 보여주는 도면,

도 8은 본 발명의 일 실시예에 따른 TCAM 주소 생성 장치의 계층별 주소 생성기를 보여주는 도면,

도 9는 본 발명의 일 실시예에 따른 TCAM 주소 생성 장치가 매칭 주소를 출력하는 과정을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0040] 본 발명에서 사용되는 용어는 가능한 현재 널리 사용되는 일반적인 용어를 선택하였으나, 특정한 경우는 출원인이 임의로 선정한 용어도 있는데 이 경우에는 단순한 용어의 명칭이 아닌 발명의 상세한 설명 부분에 기재되거나 사용된 의미를 고려하여 그 의미가 파악되어야 할 것이다.

[0041] 이하, 첨부한 도면에 도시된 바람직한 실시예들을 참조하여 본 발명의 기술적 구성을 상세하게 설명한다.

[0042] 그러나 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 명세서 전체에 걸쳐 동일한 참조번호는 동일한 구성요소를 나타낸다.

- [0044] 본 발명의 일 실시예에 따른 TCAM 데이터 맵핑 방법은 TCAM의 기능을 수행할 수 있도록 SRAM 메모리에 TCAM 데이터를 맵핑하는 방법이다.
- [0045] 또한, 본 발명의 일 실시예에 따른 TCAM 데이터 맵핑 방법은 컴퓨터 프로그램이 컴퓨터를 기능시켜 수행한다.
- [0046] 또한, 상기 컴퓨터는 일반적인 퍼스널 컴퓨터, 임베디드 시스템, 스마트 기기를 포함하는 광의의 컴퓨터 장치를 의미한다.
- [0047] 또한, 상기 컴퓨터 프로그램은 별도의 기록 매체에 저장되어 제공될 수 있으며, 상기 기록매체는 본 발명을 위하여 특별히 설계되어 구성된 것들이거나 컴퓨터 소프트웨어 분야에서 통상의 지식을 가진 자에게 공지되어 사용 가능한 것일 수 있다.
- [0048] 예를 들면, 상기 기록매체는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체, CD, DVD와 같은 광 기록 매체, 자기 및 광 기록을 결합할 수 있는 자기-광 기록 매체, 롬, 램, 플래시 메모리 등 단독 또는 조합에 의해 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치일 수 있다.
- [0049] 또한, 상기 컴퓨터 프로그램은 프로그램 명령, 로컬 데이터 파일, 로컬 데이터 구조 등이 단독 또는 조합으로 구성된 프로그램일 수 있고, 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라, 인터프리터 등을 사용하여 컴퓨터에 의해 실행될 수 있는 고급 언어 코드로 짜여진 프로그램일 수 있다.
- [0051] 이하에서는 본 발명의 일 실시예에 따른 TCAM 데이터 맵핑 방법을 상세히 설명한다.
- [0052] 먼저, 맵핑하고자 하는 TCAM 테이블의 데이터를 입력받고, 상기 TACM 테이블의 데이터(TCAM 데이터, 이하, '원 데이터'라 함)들 중, 특정 비트에 서로 동일한 값을 갖는 원 데이터들끼리 분류한다.
- [0053] 도 3은 맵핑하고자 하는 TCAM 테이블의 일례로써, 8×6 TCAM 테이블을 보여주는 도면이다.
- [0054] 상기 8×6 TCAM 테이블(30, 이하 'TCAM 테이블'이라 함)은 8개의 TCAM 주소(Original addresses)에 8개의 원 데이터(6 bit wide search keys)가 저장된 메모리이다.
- [0055] 또한, 상기 원 데이터는 6 bit 데이터를 상정하였으나 제한은 없다.
- [0056] 또한, 도 4는 도 3의 TCAM 테이블로부터 생성된 서브 테이블(100)을 보여주는 것으로 상기 서브 테이블(100)은 상기 원 데이터들 중 유사성이 있는 데이터들을 분류하여 생성된다.
- [0057] 여기서 유사성이 있는 데이터란 상기 원 데이터들 중, 하나 또는 복수 자리의 비트 값이 서로 동일한 데이터이다.
- [0058] 본 발명에서는 상위 2비트(113)의 비트 값이 동일한 원 데이터들을 하나의 서브 테이블로 분류하였다.
- [0059] 즉, 상기 TCAM 테이블(30)은 상위 2비트가 '00', '01', '10', '11'인 네 개의 서브 테이블들(110, 120, 130, 140)로 분류된다.
- [0060] 다시 말해서, 제1 서브 테이블(110)에는 상위 2비트가 '00'인 두 개의 원 데이터(111, 112)가 포함되고, 제2 서브 테이블(120)에는 상위 2비트가 '01'인 원 데이터가 포함되고, 제3 서브 테이블(130)에는 상위 2비트가 '10'인 원 데이터가 포함되고, 제4 서브 테이블(140)에는 상위 2비트가 '11'인 원 데이터가 포함된다.
- [0061] 또한, 상기 제1 서브 테이블(110)로 분류된 원 데이터의 TCAM 주소는 '0'과 '7', 제2 서브 테이블(120)로 분류된 원 데이터의 TCAM 주소는 '4'와 '3', 제3 서브 테이블(130)로 분류된 원 데이터의 TCAM 주소는 '1'과 '6', 제4 서브 테이블(140)로 분류된 원 데이터의 TCAM 주소는 '2'와 '5'이다.
- [0062] 한편, 상기 서브 테이블(100)을 생성하는 단계는 본 발명의 핵심이 되는 단계이며 유사한 데이터들을 하나의 서브 테이블로 묶어 SRAM 메모리의 비트 수를 줄일 수 있고 추후 주소검색 시간을 단축 시킬 수 있게 한다.
- [0063] 다음, 도 5를 참조하면, 상기 서브 테이블(100)을 수직 분할(vertical partitioning)하여 서브 파티션(200)을 생성한다.
- [0064] 또한, 도 5에서는 상기 서브 테이블(100)을 2 분할한 것을 예시하였으나 이에 한정되지는 않는다.

- [0065] 즉, 상기 서브 파티션(200)은 제1-1 서브 파티션(210,SP11)에서 제4-2 서브파티션(230,SP42)의 총 8개의 서브 파티션들로 구성된다.
- [0066] 또한, 제1-1 서브 파티션(210) 및 제1-2 서브 파티션(220)과 같이 하나의 서브 테이블에서 수직 분할된 파티션 들은 하나의 계층(layer)을 이룬다.
- [0067] 따라서, 도 5의 서브 파티션(200)은 8개의 서브 파티션들이 4개의 계층을 이루며 구분된다.
- [0068] 또한, 상기 계층은 추후 계층별 주소 생성을 위해 이용된다.
- [0069] 또한, 원 데이터가 수직 분할되어 서브 파티션에 포함되는 데이터는 서브 데이터로 명명하며, 하나의 서브 파티 셴에는 복수의 서브 데이터가 포함된다.
- [0070] 도 5의 예에서, 상기 제1-1 서브 파티션(210)의 경우 '000', '000'의 두 개의 서브 데이터가 포함된다.
- [0071] 다음, 도 6을 참조하면, 상기 서브 파티션(200)의 서브 데이터들을 SRAM 메모리(300)에 맵핑한다.
- [0072] 또한, 상기 SRAM 메모리(300)는 복수 개의 SRAM 메모리 유닛(SRAM unit)으로 구성된다.
- [0073] 또한, 하나의 서브 파티션의 서브 데이터는 하나의 SRAM 메모리 유닛에 맵핑된다.
- [0074] 도 6의 예에서, 상기 제1-1 서브 파티션(210)의 서브 데이터들은 제1-1 SRAM 메모리 유닛(310a,SRAM unit11)에 맵핑된다.
- [0075] 또한, 서브 데이터들이 SRAM 메모리 유닛에 맵핑되는 방법은 도 2에 도시한 일반적인 맵핑 방법과 동일하다.
- [0076] 예를 들면, 상기 제1-1 SRAM 메모리 유닛(SRAM unit11)의 경우 상기 제1-1 서브 파티션(210)의 서브 데이터 '000', '000'이 맵핑되는데, 상기 제1-1 SRAM 메모리 유닛(SRAM unit11)는 3비트의 서브 데이터가 표현할 수 있는 모든 케이스인 주소 0('000')부터 7('111')까지의 8개의 주소를 갖고, 데이터는 TACM 주소 '0'과 '7'을 표 현하는 2비트를 갖는다.
- [0077] 또한, 서브 데이터 '000'은 TCAM 주소 '0' 및 '7'을 출력하여야 하므로 상기 제1-1 SRAM 메모리 유닛(SRAM unit11)의 데이터들 중, TCAM 주소 '0'을 의미하는 상위 비트와 TCAM 주소 '7'을 의미하는 하위 비트에 각각 '1'의 비트 값(311)이 저장되고, 나머지 주소의 비트들은 '0'으로 맵핑된다.
- [0078] 추가로 제1-2 SRAM 메모리 유닛(310b,SRAM unit11)의 TACM 주소 맵핑 방법을 설명하면, 상기 제1-2 SRAM 메모 리 유닛(SRAM unit11)에는 제1-2 서브 파티션의 서브 데이터 '011', '001'이 맵핑되고, 서브 데이터 '001'의 경우 TCAM 주소 '2'를 출력하여야 하므로 상기 제1-2 SRAM 메모리 유닛(SRAM unit11) 주소 '1'의 상위 비트는 '0' 하위 비트는 '1'로 설정된다.
- [0079] 또한, 상기 제1-1 SRAM 메모리 유닛(SRAM unit11)과 상기 제1-2 SRAM 메모리 유닛(SRAM unit11)은 계층 1(300a,Layer 1)의 SRAM 메모리 유닛들로 구성된다.
- [0080] 최종적으로 8×6 의 TCAM 테이블을 SRAM 메모리에 맵핑할 경우 본 발명은 8×2 의 SRAM 메모리 유닛들이 8개 필요 하고 총 비트 수는 128이다.
- [0081] 그러나 도 2에 도시한 종래의 TCAM 데이터 맵핑 방법으로 맵핑할 경우, $A \times 2^B$, 즉, $8 \times 2^6 = 512$ 의 비트 수가 필요 하다.
- [0082] 따라서, 본 발명의 TCAM 주소 맵핑 방법의 경우 SRAM 메모리의 사이즈를 줄일 수 있고, 이는 전력 소모의 감소 와 TACM 주소 생성 시간을 단축할 수 있는 효과를 낸다.
- [0083] 또한, 본 발명은 본 발명의 TACM 데이터 맵핑 방법으로 맵핑된 SRAM 메모리(300)를 추가로 제공할 수 있다.
- [0084] 도 7은 본 발명의 일 실시예에 따른 TCAM 주소 생성 장치를 보여주는 도면으로, 상기 TCAM 주소 생성 장치(40 0)는 본 발명의 TCAM 데이터 맵핑 방법에 의해 맵핑된 SRAM 메모리를 이용하여 TCAM 주소를 생성하여 출력하는 장치이다.
- [0085] 도 7을 참조하면 본 발명의 일 실시예에 따른 TCAM 주소 생성 장치는 디코더(40)와 주소 생성기(420)를 포함하 여 이루어진다.
- [0086] 상기 디코더(40)은 주소를 찾고자 하는 콘텐츠인 인풋 워드(Input word)를 입력받고, 입력된 인풋 워드를 디코

당하여 상기 주소 생성기(420)로 제공한다.

- [0087] 상기 주소 생성기(420)는 상기 SRAM 메모리(300)를 이용하여 TCAM 주소를 생성하여 출력하며, 복수 개의 매칭 주소(MA1,...,MAL)를 병렬로 출력하기 위한 복수의 계층별 주소 생성기(420a,...,420n)를 포함한다.
- [0088] 또한, 상기 디코더(40)와 상기 주소 생성기(420) 사이에는 상기 디코더(40) 출력되는 인풋 워드를 병렬로 상기 주소 생성기(420)로 제공하기 위한 선입 선출기(430)를 포함할 수 있으며, 상기 선입 선출기(430)는 상기 계층별 주소 생성기(420)에 대응하여 복수의 계층별 선입 선출기(FIFO 1,...,FIFO L)를 포함한다.
- [0089] 또한, 상기 계층별 선입 선출기들(FIFO 1,...,FIFO L)은 입력되는 인풋 워드를 임시 저장하며 먼저 입력된 인풋 워드를 선입선출(FIFO: first-in first-out) 방식으로 출력한다.
- [0090] 즉, 본 발명의 일 실시예에 따른 TCAM 주소 생성 장치(400)는 복수의 인풋 워드를 병렬 처리할 수 있으므로 주소 출력 속도를 증가시킬 수 있다.
- [0091] 또한, 상기 계층별 주소 생성기(420a,...,420n)는 각각 SRAM 메모리 유닛들(300a,...,300n)을 가지며, 상기 SRAM 메모리 유닛들은 상기 SRAM 메모리(300)에서 계층을 이루는 메모리 유닛들이다.
- [0092] 예를 들면, 제1 계층별 주소 생성기(420a)는 상기 SRAM 메모리(300)의 계층 1(300a, Layer 1)에 포함된 제1-1 SRAM 메모리 유닛(310a, SRAM unit11)과 제1-2 SRAM 메모리 유닛(310b, SRAM unit12)을 가지고, 제n 계층별 주소 생성기(420)는 제n-1 SRAM 메모리 유닛(도시하지 않음)과 제n-2 SRAM 메모리 유닛(도시하지 않음)을 갖는다.
- [0093] 도 8은 상기 계층별 주소 생성기(420a,...,420n)의 자세한 구성을 설명하기 위한 것으로 상기 제1 계층별 주소 생성기(420a)의 구성을 예를 들었으며, 제2 내지 제n 계층별 주소 생성기는 상기 제1 계층별 주소 생성기(420a)와 비교하여 가지고 있는 SRAM 메모리 유닛들에 차이가 있고, 나머지 구성요소들은 실질적으로 동일하다.
- [0094] 도 8을 참조하면, 상기 제1 계층별 주소 생성기(420a)는 인풋 워드 분할기(421), SRAM 메모리 유닛들(300a), AND연산기(422) 및 주소 변환 및 출력기(423)를 포함한다.
- [0095] 도 9를 참조하여, 상기 제1 계층별 주소 생성기(420a)의 동작을 자세히 설명하면, 먼저, 상기 인풋 워드 분할기(421)는 제1 계층별 선입 선출기(FIFO 1)로 부터 인풋 워드(FIFO1 IW)를 입력받는다(S1000).
- [0096] 또한, 상기 인풋 워드(FIFO1 IW)는 '000001'인 것으로 상정한다.
- [0097] 다음, 상기 인풋 워드 분할기(421)는 상기 인풋 워드를 도 5에 도시한 수직 분할 방법으로 분할한다(S2000).
- [0098] 또한, 상기 인풋 워드 '000001'은 '000', '001'로 2 분할되며, 분할된 인풋 워드 '000'은 제1 서브 워드(Subword1), '001'은 제2 서브 워드(Subword2)로 명명한다.
- [0099] 다음, 상기 인풋 워드 분할기(421)는 상기 제1 서브 워드(Subword1)를 상기 SRAM 메모리 유닛들(300a) 중, 제1-1 SRAM 메모리 유닛(310a)으로 제공하고, 상기 제2 서브 워드(Subword2)를 제1-2 SRAM 메모리 유닛(310b)로 제공한다.
- [0100] 다음, 상기 제1-1 SRAM 메모리 유닛(310a)은 상기 제1 서브 워드(Subword1)에 해당하는 주소의 데이터인 제1-1 SRAM 리드 워드(SRW11; SRAM read word)를 출력하고, 상기 제1-2 SRAM 메모리 유닛(310b)은 상기 제2 서브 워드(Subword2)에 해당하는 주소의 데이터인 제1-2 SRAM 리드 워드(SRW12)를 출력한다(S3000).
- [0101] 또한, 도 6을 참조하면, 상기 제1-1 SRAM 리드 워드(SRW11)는 주소 '000'에 대응하는 데이터(311) '11'이 되고, 상기 제1-2 SRAM 리드 워드(SRW12)는 주소 '001'에 대응하는 데이터(312) '01'이 된다.
- [0102] 다음, 상기 AND연산기(422)는 상기 SRAM 메모리 유닛들(300a)에서 출력되는 리드 워드들(SRW11, SRW12)을 입력받아 AND연산한다(S4000).
- [0103] 또한, 상기 리드 워드들은 '11'과 '01'이므로 AND연산 결과는 '01'이 된다.
- [0104] 다음, 상기 주소 변환 및 출력기(423, OAT & LPE; original address translation and layer priority encoder)는 상기 AND연산기(422)로부터 상기 AND연산 결과를 입력받고, 상기 AND연산 결과를 TCAM 주소로 변환하여(S5000), 출력한다(S6000).
- [0105] 또한, 상기 AND연산 결과가 '01'인 경우, TCAM 주소 '0', '7' 중, 하위 비트에 해당하는 주소 '7'에 데이터가 존재하는 것이므로 TCAM 주소 '7'을 매칭 주소(MA1; Match address)로 출력한다.

[0106] 한편, 제3 계층별 주소 생성기(Layer 3)와 같이 AND연산 결과가 '00'인 경우 TCAM 주소 '1'과 '6'에 데이터가 존재하지 않는 것을 의미하므로 매칭 주소(MA3)는 존재하지 않고, 이 경우, 'No Match' 메시지를 출력한다.

[0107] 또한, 제4 계층별 주소 생성기(Layer 4)와 같이 AND연산 결과가 '11'인 경우에는 TCAM 주소 '2'와 '5'에 각각 데이터가 존재하는 것을 의미하며, 이 경우 상위 비트와 해당하는 주소 '2'를 우선순위로 하여 매칭 주소(MA4)를 출력한다.

[0108] 따라서, 본 발명의 일 실시예에 따른 TCAM 데이터 맵핑 방법, SRAM 메모리 및 TCAM 주소 생성장치에 의하면 작은 크기의 SRAM 메모리로 TCAM 데이터를 맵핑할 수 있어 비용을 줄일 수 있고, 이는 전력 소모와 주소 생성의 처리 시간을 줄일 수 있는 효과를 제공한다.

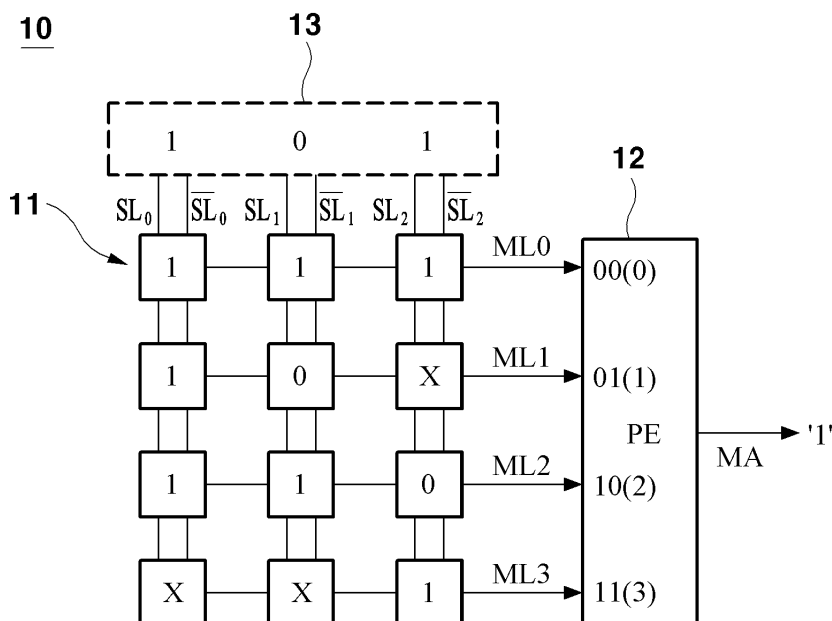
[0110] 이상에서 살펴본 바와 같이 본 발명은 바람직한 실시예를 들어 도시하고 설명하였으나, 상기한 실시예에 한정되지 아니하며 본 발명의 정신을 벗어나지 않는 범위 내에서 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변경과 수정이 가능할 것이다.

부호의 설명

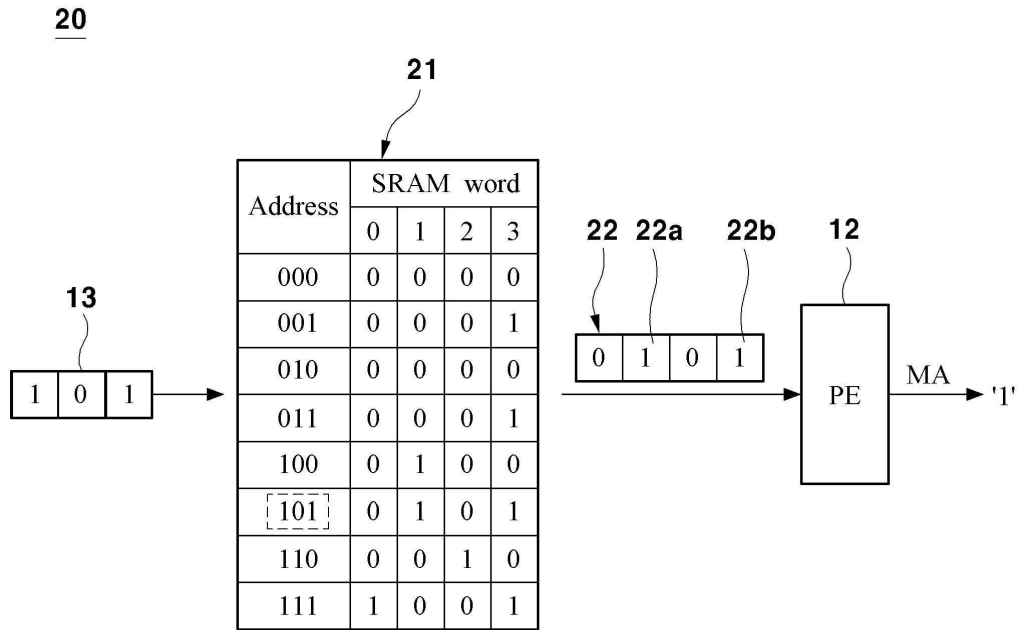
[0112]	100:서브 테이블	200:서브 파티션
	300:SRAM 메모리	400:TCAM 주소 생성 장치
	410:디코더	420:주소 생성기
	430:선입 선출기	420a,420n:계층별 주소 생성기
	421:인풋 워드 분할기	422:AND연산기
	423:주소 변환 및 출력기	

도면

도면1



도면2



도면3

30

TCAM 주소 (Original addresses)	원 데이터 (6 bit wide search keys)
0	000011
1	100100
2	11x010
3	011111
4	01x000
5	110010
6	100101
7	000001

도면4

100

Address	Sub tables	
		113
0	000011	110
7	000001	111
		112
4	01x000	120
3	011111	
1	100100	130
6	100101	
2	11x010	140
5	110010	

도면5

200

Address	Sub Partions		Layer
	210	220	
0 7	000 000 SP11	011 001 SP12	1
4 3	01x 011 SP21	000 111 SP22	2
1 6	100 100 SP31	100 101 SP32	3
2 5	11x 110 SP41	010 010 SP42	4

230

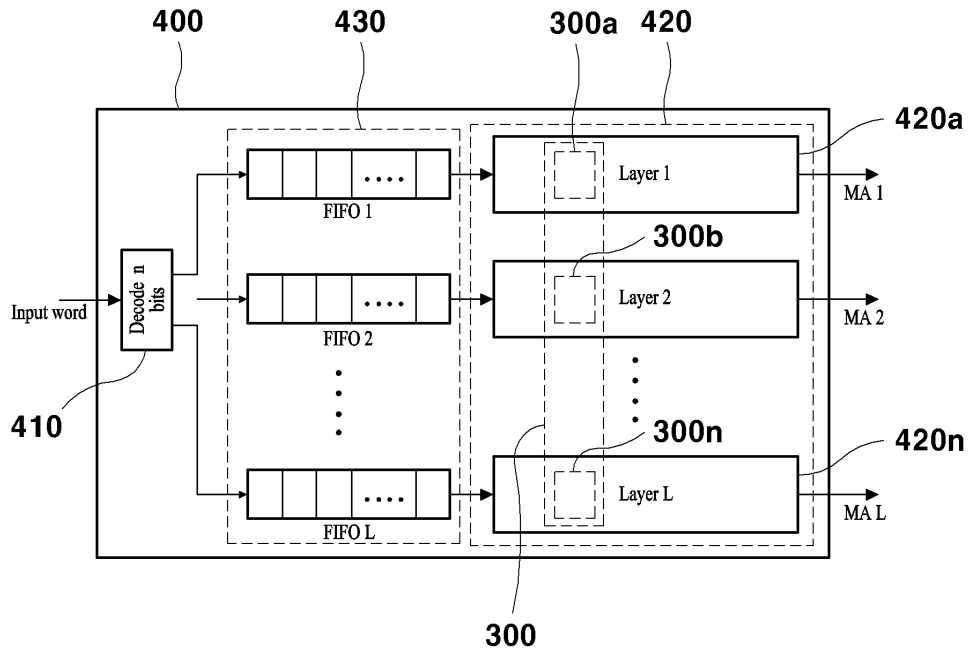
도면6

300

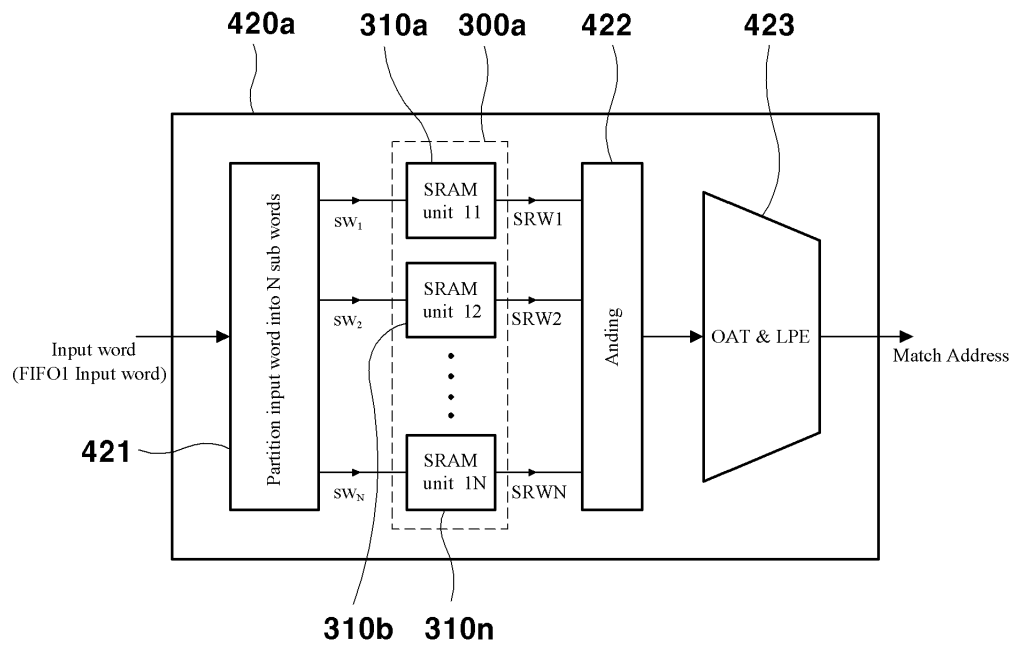
300a		300b		300c		300d	
Layer1		Layer2		Layer3		Layer4	
SRAM unit11		SRAM unit21		SRAM unit31		SRAM unit41	
SRAM unit12		SRAM unit22		SRAM unit32		SRAM unit42	
0 7		4 3		1 6		2 5	
0 (000)		0 0		0 0		0 0	
1 (001)		0 0		0 0		0 0	
2 (010)		1 0		0 0		0 0	
3 (011)		1 1		0 0		0 0	
4 (100)		0 0		1 1		0 0	
5 (101)		0 0		0 0		0 0	
6 (110)		0 0		0 0		1 1	
7 (111)		0 0		0 1		1 0	

310a 311 310b 312

도면7



도면8



도면9

	Steps	Activity	Layer 1	Layer 2	Layer 3	Layer 4
S1000	1	Forward one input word from all FIFO' s.	FIFO11W=000001	FIFO21W=011000	FIFO31W=100111	FIFO41W=111010
S2000	2	Partition input word into sub words.	Subword1=000 Subword2=001	Subword1=011 Subword2=000	Subword1=100 Subword2=111	Subword1=111 Subword2=010
S3000	3	Read subword1 and subword2 addressed words from SRAM units:	SRW11=11 SRW12=01	SRW21=11 SRW22=10	SRW31=11 SRW32=00	SRW41=10 SRW42=10
S4000	4	And operation result:	01	10	00	11
S5000	5	OAT&LPE translates and operation result to Original address	7	4	No Match	2 , 5
S6000	6	MAs	MA1=7	MA2=4	MA3=No Match	MA4=2