

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-73315

(P2010-73315A)

(43) 公開日 平成22年4月2日(2010.4.2)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 J 29/87 (2006.01)	HO 1 J 29/87	5 C 0 3 2
HO 1 J 31/12 (2006.01)	HO 1 J 31/12 C	5 C 0 3 6

審査請求 未請求 請求項の数 16 O L (全 31 頁)

(21) 出願番号	特願2008-236039 (P2008-236039)	(71) 出願人	000002185
(22) 出願日	平成20年9月16日 (2008.9.16)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(71) 出願人	307019000
			株式会社エフ・イー・テクノロジーズ
			東京都港区港南一丁目7番1号
		(74) 代理人	100094363
			弁理士 山本 孝久
		(74) 代理人	100118290
			弁理士 吉井 正明
		(72) 発明者	鈴木 直彦
			東京都港区港南一丁目7番1号 株式会社
			エフ・イー・テクノロジーズ内

最終頁に続く

(54) 【発明の名称】 平面型表示装置並びにスペーサ

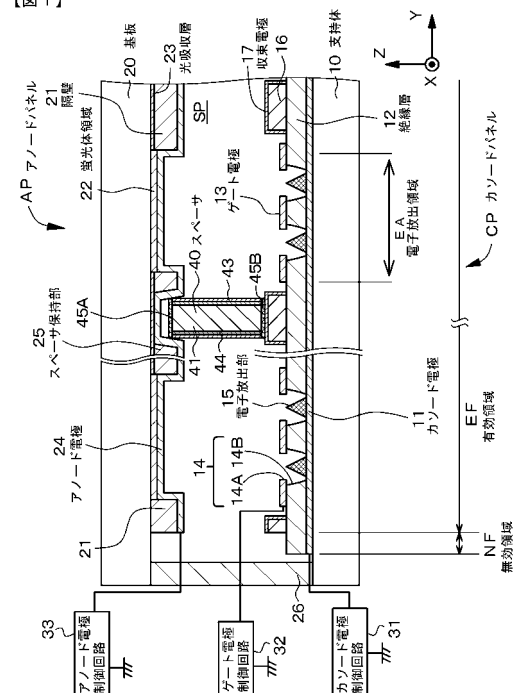
(57) 【要約】

【課題】 スペーサに沿った画素の相対的な輝度変化を低減し得る構成、構造を有する平面型表示装置を提供する。

【解決手段】 平面型表示装置は、基板20上に蛍光体領域22及びアノード電極24が設けられたアノードパネルAPと、支持体10上に2次元マトリクス状に配列された電子放出領域EAを備えたカソードパネルCPとが、外周部で接合されて成り、カソードパネルCPとアノードパネルAPとによって挟まれた空間SPが真空に保持されており、スペーサ40がアノードパネルAPとカソードパネルCPとの間に配置されており、スペーサ40は、(A)還元物質が含まれたセラミックス材料から成るスペーサ基材41、(B)スペーサ基材41の側面上に形成され、通過する電子のエネルギーを減衰させるエネルギー減衰層44、並びに、(C)エネルギー減衰層44の上に形成された帯電防止膜43から構成されている。

【選択図】 図1

【図1】



【特許請求の範囲】

【請求項 1】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されており、スペーサがアノードパネルとカソードパネルとの間に配置された平面型表示装置であって、

スペーサは、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成され、通過する電子のエネルギーを減衰させるエネルギー減衰層、並びに、

(C) エネルギー減衰層上に形成された帯電防止膜、
から構成されている平面型表示装置。

【請求項 2】

エネルギー減衰層の厚さは、 $4 \times 10^{-9} \text{m}$ 以上、 $2 \times 10^{-7} \text{m}$ 以下である請求項 1 に記載の平面型表示装置。

【請求項 3】

エネルギー減衰層は、帯電防止膜を通過した電子のエネルギーの 50% 以上を吸収する請求項 1 に記載の平面型表示装置。

【請求項 4】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されており、スペーサがアノードパネルとカソードパネルとの間に配置された平面型表示装置であって、

スペーサは、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン酸化物から成る下地層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている平面型表示装置。

【請求項 5】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されており、スペーサがアノードパネルとカソードパネルとの間に配置された平面型表示装置であって、

スペーサは、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン窒化物から成る下地層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている平面型表示装置。

【請求項 6】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されており、スペーサがアノードパネルとカソードパネルとの間に配置された平面型表示装置であって、

スペーサは、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン酸窒化物から成る下地層、並びに

10

20

30

40

50

、
(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている平面型表示装置。

【請求項 7】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されており、スペーサがアノードパネルとカソードパネルとの間に配置された平面型表示装置であって、

スペーサは、

10

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、酸化アルミニウムから成る下地層、並びに

、
(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている平面型表示装置。

【請求項 8】

下地層の厚さは、 $4 \times 10^{-9} \text{m}$ 以上、 $2 \times 10^{-7} \text{m}$ 以下である請求項 4 乃至請求項 7 のいずれか 1 項に記載の平面型表示装置。

【請求項 9】

帯電防止膜の厚さは、 $1 \times 10^{-9} \text{m}$ 以上、 $1 \times 10^{-8} \text{m}$ 以下である請求項 1 乃至請求項 7 のいずれか 1 項に記載の平面型表示装置。

20

【請求項 10】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されており、スペーサがアノードパネルとカソードパネルとの間に配置された平面型表示装置であって、

スペーサは、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、電子の衝突によって導電性が変化しない材料から成る下地層、並びに、

30

(C) 下地層上に形成された、スペーサ基材の 2 次電子放出係数の値よりも小さな 2 次電子放出係数の値を有する材料から構成された帯電防止膜、
から構成されている平面型表示装置。

【請求項 11】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されている平面型表示装置において使用され、アノードパネルとカソードパネルとの間に配置されるスペーサであって、

40

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成され、通過する電子のエネルギーを減衰させるエネルギー減衰層、並びに、

(C) エネルギー減衰層上に形成された帯電防止膜、
から構成されているスペーサ。

【請求項 12】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されている平面型表示装置において使用され、アノードパネルとカソードパネルとの間に配置さ

50

れるスペーサであって、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン酸化物から成る下地層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、

から構成されているスペーサ。

【請求項 1 3】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されている平面型表示装置において使用され、アノードパネルとカソードパネルとの間に配置されるスペーサであって、

10

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン窒化物から成る下地層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、

から構成されているスペーサ。

【請求項 1 4】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されている平面型表示装置において使用され、アノードパネルとカソードパネルとの間に配置されるスペーサであって、

20

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン酸窒化物から成る下地層、並びに、

、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、

から構成されているスペーサ。

【請求項 1 5】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されている平面型表示装置において使用され、アノードパネルとカソードパネルとの間に配置されるスペーサであって、

30

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、酸化アルミニウムから成る下地層、並びに、

、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、

から構成されているスペーサ。

【請求項 1 6】

基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されている平面型表示装置において使用され、アノードパネルとカソードパネルとの間に配置されるスペーサであって、

40

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、電子の衝突によって導電性が変化しない材料から成る下地層、並びに、

(C) 下地層上に形成された、スペーサ基材の 2 次電子放出係数の値よりも小さな 2 次電子放出係数の値を有する材料から構成された帯電防止膜、
から構成されているスペーサ。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、平面型表示装置において使用されるスペーサ、並びに、係るスペーサが組み込まれた平面型表示装置に関する。

【背景技術】

【0002】

現在主流の陰極線管（C R T）に代わる画像表示装置として、平面型（フラットパネル形式）の表示装置が種々検討されている。このような平面型の表示装置として、液晶表示装置（L C D）、エレクトロルミネッセンス表示装置（E L D）、プラズマ表示装置（P D P）を例示することができる。また、電子放出素子を備えたカソードパネルを組み込んだ平面型表示装置の開発も進められている。ここで、電子放出素子として、冷陰極電界電子放出素子、金属／絶縁膜／金属型素子（M I M素子とも呼ばれる）、表面伝導型電子放出素子が知られており、これらの冷陰極電子源から構成された電子放出素子を備えたカソードパネルを組み込んだ平面型表示装置は、高解像度、高速応答性、高輝度のカラー表示、及び、低消費電力の観点から注目を集めている。

【0003】

電子放出素子としての冷陰極電界電子放出素子を組み込んだ平面型表示装置である冷陰極電界電子放出表示装置（以下、『表示装置』と略称する場合がある）は、一般に、複数の冷陰極電界電子放出素子（以下、『電界放出素子』と略称する場合がある）を備えたカソードパネルと、電界放出素子から放出された電子との衝突により励起されて発光する蛍光体領域を有するアノードパネルとが、高真空に維持された空間を介して対向配置され、カソードパネルとアノードパネルとが周縁部において接合部材を介して接合された構成を有する。ここで、カソードパネルは、２次元マトリクス状に配列された各サブピクセルに対応した電子放出領域を有し、各電子放出領域には、１又は複数の電界放出素子が設けられている。電界放出素子として、スピント型、扁平型、エッジ型、平面型等を挙げることができる。

【0004】

一例として、スピント型電界放出素子を有する代表的な表示装置の模式的な一部端面図を図１に示し、カソードパネルC P及びアノードパネルA Pを分解したときのカソードパネルC PとアノードパネルA Pの一部分の模式的な分解斜視図を図３に示す。この表示装置を構成するスピント型電界放出素子は、支持体１０に形成されたカソード電極１１と、支持体１０及びカソード電極１１上に形成された絶縁層１２と、絶縁層１２上に形成されたゲート電極１３と、ゲート電極１３及び絶縁層１２に設けられた開口部１４（ゲート電極１３に設けられた第１開口部１４Ａ、及び、絶縁層１２に設けられた第２開口部１４Ｂ）と、開口部１４の底部に位置するカソード電極１１上に形成された円錐形の電子放出部１５から構成されている。また、絶縁層１２上には層間絶縁層１６が形成されており、層間絶縁層１６上には収束電極１７が形成されている。

【0005】

この表示装置において、カソード電極１１は列方向（Ｙ方向）に延びる帯状であり、ゲート電極１３は、Ｙ方向とは異なる行方向（Ｘ方向）に延びる帯状である。一般に、カソード電極１１とゲート電極１３とは、これらの両電極１１、１３の射影像が互いに直交する方向に形成されている。帯状のカソード電極１１と帯状のゲート電極１３とが重複する重複領域が、電子放出領域E Aである。そして、係る電子放出領域E Aが、カソードパネルC Pの有効領域E F（平面型表示装置としての実用上の機能である表示機能を果たす中央の表示領域であり、無効領域N Fが、この有効領域E Fの外側に位置し、有効領域E Fを額縁状に包囲している）内に、通常、２次元マトリクス状に配列されている。

【0006】

一方、アノードパネルA Pは、基板２０上に所定のパターンを有する蛍光体領域２２（具体的には、赤色発光蛍光体領域２２Ｒ、緑色発光蛍光体領域２２Ｇ、及び、青色発光蛍光体領域２２Ｂ）が形成され、蛍光体領域２２がアノード電極２４で覆われた構造を有す

る。尚、これらの蛍光体領域 22 の間は、カーボン等の光吸収性材料から成る光吸収層（ブラックマトリックス）23 で埋め込まれており、表示画像の色濁り、光学的クロストークの発生を防止している。また、蛍光体領域 22 のそれぞれは隔壁 21 によって囲まれており、隔壁 21 の平面形状は格子形状（井桁形状）である。尚、図中、参照番号 140 は行方向（X 方向）に延びるスペーサを表し、参照番号 25 はスペーサ保持部を表し、参照番号 26 は接合部材を表す。但し、図 1 においては、スペーサを、参照番号 140 の代わりに、参照番号 40 で示している。また、図 3 においては、隔壁やスペーサの図示を省略した。

【0007】

1 サブピクセルは、カソードパネル側の電子放出領域 EA と、電子放出領域 EA に対向（対面）したアノードパネル側の蛍光体領域 22 とによって構成されている。有効領域 EF には、画素（ピクセル）が、例えば数十万～数百万個ものオーダーにて配列されている。カラー表示の表示装置においては、1 画素（1 ピクセル）は、赤色発光サブピクセル、緑色発光サブピクセル、及び、青色発光サブピクセルの組から構成されている。そして、アノードパネル AP とカソードパネル CP とを、電子放出領域 EA と蛍光体領域 22 とが対向するように配置し、周縁部において接合部材 26 を介して接合した後、排気し、封止することによって、表示装置を作製することができる。アノードパネル AP とカソードパネル CP と接合部材 26 とによって囲まれた空間 SP は高真空（例えば、 1×10^{-3} Pa 以下）となっている。従って、アノードパネル AP とカソードパネル CP との間にスペーサ 140 を配置しておかないと、大気圧によって表示装置が損傷を受けてしまう。尚、スペーサ 140 は、スペーサ基材 141、及び、スペーサ基材 141 の側面に形成された帯電防止膜 143 から構成されている。但し、図 1 においては、スペーサ基材 141、帯電防止膜 143 を、代替的に、参照番号 41、43 で示している。

【0008】

従来のスペーサ 140 を構成するスペーサ基材 141 は、ムライトやアルミナ、チタン酸バリウム等のセラミックス、あるいは、ガラス等の高抵抗剛性材料から成る。スペーサ 140 は、その両端が、それぞれ、アノード電極 24 と、収束電極 17 とに接している。従って、スペーサ 140 の両端間には、アノード電極 24 に印加される電圧と、収束電極 17 に印加される電圧との電位差（電圧）が加わる。尚、表示装置の形式によっては、スペーサ 140 のカソードパネル側はゲート電極 13 と接する。この場合には、スペーサ 140 の両端間には、アノード電極に印加される電圧と、ゲート電極に印加される電圧との電位差（電圧）が加わる。従って、スペーサ 140 に過大な電流が流れないように、スペーサ 140 は基本的に高抵抗であることが必要とされる。また、スペーサ 140 の両端における電位差（電圧）が、スペーサ 140 の両端間で均等に分圧される必要がある。従って、スペーサ基材 141 を構成する高抵抗剛性材料の比抵抗は、所定の範囲内の値であり、且つ、できるだけ均一であることが好ましい。例えば、特表 2003-524280 号公報等には、高抵抗剛性材料として、種々のセラミックス材料が開示されている。また、スペーサ基材 141 には、例えば、チタン酸化物が含まれており、スペーサ基材の電気抵抗値の制御を容易なものとしている。

【0009】

図 10 の（A）及び（B）に、スペーサ 140 の近傍に位置する画素における電子ビームの軌道を模式的に示す。図 10 の（A）に示すように、電子放出部 15 から放出された電子は、蛍光体領域 22 に向かう。そして、アノードパネル AP におけるアノード電極 24 を通過し、蛍光体領域 22 に衝突した電子の一部は、蛍光体領域 22 によって後方に散乱される。以下、この電子を『後方散乱電子』と呼ぶ。後方散乱電子の一部はスペーサ 140 の側面に衝突する（図 10 の（B）参照）。スペーサ 140 の側面に電子が衝突すると、その表面から 2 次電子が放出される。スペーサ 140 に衝突する電子とスペーサ 140 から放出される 2 次電子の量に差がある場合には、スペーサ 140 が帯電して電子の軌道に影響を与える。そのため、2 次電子放出係数が 1 に近い材料から成る帯電防止膜 143、例えば CrO_x から成る帯電防止膜 143 が、スペーサ基材 141 の側面上に設けら

10

20

30

40

50

れている。帯電防止膜 143 を構成する材料（２次電子放出係数が 1 に近い材料）として、その他、グラファイト等の半金属、酸化物、ホウ化物、炭化物、硫化物、及び、窒化物等が知られており、例えば、特表 2004-500688 号公報等に種々の材料が開示されている。

【0010】

【特許文献 1】特表 2003-524280 号公報

【特許文献 2】特表 2004-500688 号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

10

ところで、このような帯電防止膜 143 にあっては、後方散乱電子の衝突によって、屢々、電気抵抗値に不所望の変化が生じる。また、スペーサ基材 141 の電気抵抗値に不所望の変化が生じる場合があるが、帯電防止膜 143 を通過し、スペーサ基材 141 中に侵入した後方散乱電子がチタン酸化物等の金属酸化物を還元することが、この原因の 1 つと推定されている。そして、このような帯電防止膜 143 やスペーサ基材 141 の電気抵抗値に不所望の変化が生じると、スペーサ 140 の近傍の電子放出領域から出射された電子ビームの軌道に変化が生じ、その結果、スペーサ 140 に沿った画素と、その他の部分に位置する画素との間で、相対的な輝度変化が生じるといった問題がある。

【0012】

従って、本発明の目的は、スペーサに沿った画素の相対的な輝度変化を低減し得る構成、構造を有する平面型表示装置、並びに、平面型表示装置において使用されるスペーサを提供することにある。

20

【課題を解決するための手段】

【0013】

上記の目的を達成するための本発明の第 1 の態様～第 6 の態様に係る平面型表示装置は、基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されており、スペーサがアノードパネルとカソードパネルとの間に配置された平面型表示装置である。また、上記の目的を達成するための本発明の第 1 の態様～第 6 の態様に係るスペーサは、基板上に蛍光体領域及びアノード電極が設けられたアノードパネルと、支持体上に 2 次元マトリクス状に配列された電子放出領域を備えたカソードパネルとが、外周部で接合されて成り、カソードパネルとアノードパネルとによって挟まれた空間が真空中に保持されている平面型表示装置において使用され、アノードパネルとカソードパネルとの間に配置されるスペーサである。

30

【0014】

そして、本発明の第 1 の態様に係る平面型表示装置におけるスペーサ、あるいは、本発明の第 1 の態様に係るスペーサ（以下、これらを総称して、『本発明の第 1 の態様に係るスペーサ等』と呼ぶ場合がある）は、

（A）還元物質が含まれたセラミックス材料から成るスペーサ基材、

40

（B）スペーサ基材の側面上に形成され、通過する電子のエネルギーを減衰させるエネルギー減衰層、並びに、

（C）エネルギー減衰層上に形成された帯電防止膜、から構成されている。

【0015】

また、本発明の第 2 の態様に係る平面型表示装置におけるスペーサ、あるいは、本発明の第 2 の態様に係るスペーサ（以下、これらを総称して、『本発明の第 2 の態様に係るスペーサ等』と呼ぶ場合がある）は、

（A）還元物質が含まれたセラミックス材料から成るスペーサ基材、

（B）スペーサ基材の側面上に形成された、シリコン酸化物（ SiO_x ）から成る下地

50

層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている。

【0016】

また、本発明の第3の態様に係る平面型表示装置におけるスペーサ、あるいは、本発明の第3の態様に係るスペーサ（以下、これらを総称して、『本発明の第3の態様に係るスペーサ等』と呼ぶ場合がある）は、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン窒化物（ SiN_Y ）から成る下地層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている。

【0017】

また、本発明の第4の態様に係る平面型表示装置におけるスペーサ、あるいは、本発明の第4の態様に係るスペーサ（以下、これらを総称して、『本発明の第4の態様に係るスペーサ等』と呼ぶ場合がある）は、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、シリコン酸窒化物（ SiO_XN_Y ）から成る下地層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている。

【0018】

また、本発明の第5の態様に係る平面型表示装置におけるスペーサ、あるいは、本発明の第5の態様に係るスペーサ（以下、これらを総称して、『本発明の第5の態様に係るスペーサ等』と呼ぶ場合がある）は、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、酸化アルミニウム（ Al_2O_3 ）から成る下地層、並びに、

(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている。

【0019】

また、本発明の第6の態様に係る平面型表示装置におけるスペーサ、あるいは、本発明の第7の態様に係るスペーサ（以下、これらを総称して、『本発明の第6の態様に係るスペーサ等』と呼ぶ場合がある）は、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、

(B) スペーサ基材の側面上に形成された、電子の衝突によって導電性が変化しない材料から成る下地層、並びに、

(C) 下地層上に形成された、スペーサ基材の2次電子放出係数の値よりも小さな2次電子放出係数の値を有する材料から構成された帯電防止膜、
から構成されている。

【0020】

ここで、2次電子放出係数は、平面型表示装置の動作時電圧に基づき加速された電子がスペーサの側面に入射角45度で衝突したときの値（例えば、後述するアノード電圧 V_A が5キロボルト乃至15キロボルトの条件における値）とする。2次電子放出係数の値 δ は、スペーサへの入射電子量を I_0 、吸収電子量を I_1 としたとき、

$$\delta = |I_0 - I_1| / |I_0|$$

で求めることができる。また、下地層は、電子の衝突によって導電性が変化しない材料から構成されているが、具体的には、平面型表示装置の動作時電圧において（例えば、アノード電圧 V_A が5キロボルト乃至15キロボルトの条件において）、電子の衝突量をクーロン換算したとき、4クーロン/ cm^2 に相当する電子が衝突した場合であっても、電子

10

20

30

40

50

衝突前の初期電気抵抗値と比較して、電気抵抗値の低下が3%以内、望ましくは2%以内である材料を指す。具体的には、実際に平面型表示装置を作製し、実測にて下地層の電気抵抗値を測定すればよい。

【0021】

本発明の第1の態様に係るスペーサ等においては、エネルギー減衰層の厚さを、 $4 \times 10^{-9}\text{m}$ 以上、 $2 \times 10^{-7}\text{m}$ 以下とすることが好ましい。また、このような好ましい形態を含む本発明の第1の態様に係るスペーサ等においては、エネルギー減衰層は帯電防止膜を通過した電子のエネルギーの50%以上を吸収する構成とすること望ましい。更には、このような好ましい形態、構成を含む本発明の第1の態様に係るスペーサ等においては、帯電防止膜の厚さを、 $1 \times 10^{-9}\text{m}$ 以上、 $1 \times 10^{-8}\text{m}$ 以下とすることが望ましい。例えば、エネルギー減衰層を SiO_x から構成する場合、エネルギー減衰層の厚さを20nm以上とすれば、帯電防止膜を通過した電子のエネルギーの50%以上が確実にエネルギー減衰層によって吸収される。エネルギー減衰層が電子のエネルギーを吸収する吸収率（エネルギーの減衰率）は、モンテカルロシミュレーションから算出することができ、吸収率は、更に、電子のエネルギー減衰やスペーサ基材に到達する電子の数の減少割合から求めることができる。

【0022】

本発明の第2の態様～第6の態様に係るスペーサ等においては、下地層の厚さを、 $4 \times 10^{-9}\text{m}$ 以上、 $2 \times 10^{-7}\text{m}$ 以下とすることが好ましい。また、このような好ましい形態を含む本発明の第2の態様～本発明の第6の態様に係るスペーサ等においては、帯電防止膜の厚さを、 $1 \times 10^{-9}\text{m}$ 以上、 $1 \times 10^{-8}\text{m}$ 以下とすることが望ましい。

【0023】

以上に説明した好ましい形態、構成を含む本発明の第1の態様～第6の態様に係るスペーサ等において、スペーサ基材には還元物質が含まれているが、ここで、還元物質とは、高温の H_2 ガス等の還元性ガス雰囲気下あるいは高温の N_2 ガス等の不活性ガス雰囲気下において、還元作用により酸素脱離が進行し、その程度によって電気抵抗値が変化する物質を指し、還元物質を含んだスペーサ基材は電気抵抗値の制御が容易となる。還元物質の同定は、EDX法（エネルギー分散型X線分光法）、RBS法（ラザフォード後方散乱分析法）等といった方法に基づき行うことができる。尚、最表面状態観察の場合には、XPS法やSIMS法、AES法にて同定することが可能である。

【0024】

また、以上に説明した好ましい形態、構成を含む本発明の第2の態様～第5の態様に係るスペーサ等において、帯電防止膜を構成するシリコンは、アモルファスシリコンから構成することもできるし、多結晶シリコンあるいは単結晶シリコンから構成することもできる。尚、シリコン（Si）から成る帯電防止膜の最表面には自然酸化膜が形成されている場合があるが、この場合であっても、帯電防止膜はシリコン（Si）から成るとする。ここで、シリコンの2次電子放出係数は、加速電圧3keVにおいて、 1 ± 0.5 の範囲内にある。

【0025】

以上に説明した好ましい形態、構成を含む本発明の第2の態様～第5の態様に係るスペーサ等において、Siから成る帯電防止膜それ自体は電子の透過を阻止する能力は無いが、Siから成る帯電防止膜とスペーサ基材の表面との間に、 SiO_x 、 SiN_y 、 SiO_xN_y 、 Al_2O_3 といった材料から成る下地層を形成することで、帯電防止膜を通過した電子のエネルギーの少なくとも一部が下地層によって吸収され、スペーサ基材に到達する電子の量を減少させることができる結果、あるいは又、帯電防止膜を通過した電子のエネルギーが下地層によって減衰され、スペーサ基材に到達する電子のエネルギーを減衰させることができる結果、電子の衝突に起因したスペーサ基材の特性の変化（具体的には、電気抵抗値の変化）を抑制することができる。また、帯電防止膜を構成するシリコンは、電子の衝突によっても、電気抵抗値の変化が少ない。以上に説明した好ましい形態、構成を含む本発明の第2の態様～第6の態様に係るスペーサ等において、下地層の厚さは、帯電防

止膜を通過した電子のエネルギーの少なくとも50%が下地層によって吸収されるような厚さとすることが望ましい。更には、以上に説明した好ましい形態、構成を含む本発明の第1の態様～第6の態様に係るスペーサ等において、エネルギー減衰層あるいは下地層は、スペーサ基材の側面の95%以上を被覆していることが望ましい。

【0026】

以上に説明した好ましい形態、構成を含む本発明の第1の態様～第6の態様に係る平面型表示装置におけるスペーサ、あるいは、本発明の第1の態様～第6の態様に係るスペーサ（以下、これらを総称して、単に、『本発明のスペーサ等』と呼ぶ場合がある）において、帯電防止膜やエネルギー減衰層、下地層は、電子ビーム蒸着法や熱フィラメント蒸着法を含む真空蒸着法、スパッタリング法、イオンプレーティング法、レーザアブレーション法といった各種物理的気相成長法（PVD法）；各種化学的気相成長（CVD）法等、周知の方法により形成（成膜）することができる。

10

【0027】

本発明のスペーサ等において、スペーサ基材を構成するセラミックス材料として、ムライト等のケイ酸アルミニウム化合物やアルミナ等の酸化アルミニウム、チタン酸バリウム、チタン酸ジルコン酸鉛、ジルコニア（酸化ジルコニウム）、コーディオライト、硼珪酸塩バリウム、珪酸鉄、ガラスセラミックス材料を挙げることができる。また、還元物質として、チタン酸化物やクロム酸化物、マグネシウム酸化物、鉄酸化物、バナジウム酸化物、ニッケル酸化物、モリブデン酸化物、ニオブ酸化物、タングステン酸化物といった金属酸化物；金や白金等の貴金属；チタン炭化物、タングステン炭化物、ニッケル炭化物等の金属炭化物；モリブデン酸アンモニウム等の金属塩を挙げることができる。更には、これらの混合物であってもよい。即ち、還元物質は、単一の種類の材料から成る形態であってもよいし、複数の種類の材料から成る形態であってもよい。

20

【0028】

本発明のスペーサ等において、スペーサ基材の第1端面（頂面）及び第2端面（底面）には端部電極層が形成されている形態とすることができる。ここで、スペーサ基材の第1端面（頂面）に形成された端部電極層はアノード電極に接し、スペーサ基材の第2端面（底面）に形成された端部電極層は、電極、例えば、後述する収束電極に接する。スペーサは、例えば、アノードパネルに設けられた隔壁と隔壁との間に挟み込んで固定すればよく、あるいは又、例えば、アノードパネル及び／又はカソードパネルにスペーサ保持部を形成し、スペーサ保持部によって固定すればよい。

30

【0029】

以上に説明した好ましい形態、構成を含む本発明の第1の態様～第6の態様に係る平面型表示装置、あるいは、本発明の第1の態様～第6の態様に係るスペーサ（以下、これらを総称して、単に、『本発明』と呼ぶ場合がある）において、1列のスペーサは、1本のスペーサから構成されていてもよいし、複数のスペーサから構成されていてもよい。

【0030】

スペーサ基材は、例えば、

（a）セラミックス粉末を分散質とし、バインダーを添加してグリーンシート用スラリーを調製し、

40

（b）グリーンシート用スラリーを成形（賦形）して、グリーンシートを得た後、

（c）グリーンシートを焼成する、
ことにより製造することができる。

【0031】

スペーサ基材を構成するセラミックス材料は、グリーンシート用スラリー内のセラミックス粉末が焼結されることにより形成される。グリーンシート用スラリーの分散質となるセラミックス粉末を構成する材料として、上述したセラミックスを挙げることができる。尚、必要に応じて、グリーンシート用スラリーに上述した還元物質（導電性付与材料）を分散質として加えてもよい。還元物質は、グリーンシート用スラリー内にあっては、必ずしも導電性を示さなくてもよい。還元物質は、グリーンシートの焼成の際に化学的組成が

50

変化するものであってもよいし、焼成により化学的組成が変化しないものであってもよい。具体的には、グリーンシートを焼成することにより、グリーンシート内の還元物質も焼成されるが、焼成された還元物質が導電性を示すものであればよい。また、グリーンシート用スラリーに添加されるバインダーを構成する材料として、有機系バインダー材料（例えば、アクリル系エマルジョンやポリビニルアルコール（PVA）、ポリエチレングリコール）あるいは無機系バインダー材料（例えば、水ガラス）を挙げることができる。

【0032】

平面型表示装置において、カソードパネルを構成する支持体、あるいは又、アノードパネルを構成する基板は、これらの基板が相互に対向する面が絶縁性部材から構成されていればよく、ガラス基板、表面に絶縁被膜が形成されたガラス基板、石英基板、表面に絶縁被膜が形成された石英基板、表面に絶縁被膜が形成された半導体基板を挙げることができるが、製造コスト低減の観点からは、ガラス基板、あるいは、表面に絶縁被膜が形成されたガラス基板を用いることが好ましい。ガラス基板として、高歪点ガラス、低アルカリガラス、ソーダガラス（ $\text{Na}_2\text{O} \cdot \text{CaO} \cdot \text{SiO}_2$ ）、硼珪酸ガラス（ $\text{Na}_2\text{O} \cdot \text{B}_2\text{O}_3 \cdot \text{SiO}_2$ ）、フォルステライト（ $2\text{MgO} \cdot \text{SiO}_2$ ）、鉛ガラス（ $\text{Na}_2\text{O} \cdot \text{PbO} \cdot \text{SiO}_2$ ）、無アルカリガラスを例示することができる。

【0033】

平面型表示装置において、電子放出領域を構成する電子放出素子として、冷陰極電界電子放出素子（電界放出素子）、金属／絶縁膜／金属型素子（MIM素子）、表面伝導型電子放出素子を挙げることができる。また、平面型表示装置として、冷陰極電界電子放出素子を備えた平面型表示装置（冷陰極電界電子放出表示装置）、MIM素子が組み込まれた平面型表示装置、表面伝導型電子放出素子が組み込まれた平面型表示装置を挙げることができる。

【0034】

ここで、平面型表示装置を、電界放出素子を備えた冷陰極電界電子放出表示装置とする場合、電界放出素子は、

（a）支持体上に形成されたカソード電極、

（b）支持体及びカソード電極上に形成された絶縁層、

（c）絶縁層上に形成されたゲート電極、

（d）カソード電極とゲート電極の重複する重複領域に位置するゲート電極及び絶縁層の部分に設けられ、底部にカソード電極が露出した開口部、及び、

（e）開口部の底部に露出したカソード電極上に設けられ、カソード電極及びゲート電極への電圧の印加によって電子放出が制御される電子放出部、から成る。

【0035】

電界放出素子の型式は特に限定されず、スピント型電界放出素子（円錐形の電子放出部が、開口部の底部に位置するカソード電極の上に設けられた電界放出素子）や、扁平型電界放出素子（略平面の電子放出部が、開口部の底部に位置するカソード電極の上に設けられた電界放出素子）を挙げることができる。カソードパネルにおいて、ゲート電極の射影像とカソード電極の射影像とは直交することが、冷陰極電界電子放出表示装置の構造の簡素化といった観点から好ましい。ここで、ゲート電極は行方向（X方向）に延び、カソード電極は列方向（Y方向）に延びる構成とすることができる。カソードパネルにおいて、ゲート電極とカソード電極とが重複する重複領域が電子放出領域を構成し、電子放出領域が2次元マトリクス状に配列されており、各電子放出領域には、1又は複数の電界放出素子が設けられている。

【0036】

そして、冷陰極電界電子放出表示装置にあっては、実表示作動時、ゲート電極及びカソード電極に印加された電圧によって生じた強電界が電子放出部に加わる結果、量子トンネル効果により電子放出部から電子が放出される。そして、この電子は、アノードパネルに設けられたアノード電極によってアノードパネルへと引き付けられ、蛍光体領域に衝突す

る。そして、蛍光体領域への電子の衝突の結果、蛍光体領域が発光し、画像として認識することができる。

【0037】

冷陰極電界電子放出表示装置において、カソード電極はカソード電極制御回路に接続され、ゲート電極はゲート電極制御回路に接続され、アノード電極はアノード電極制御回路に接続されている。尚、これらの制御回路は周知の回路から構成することができる。実表示作動時、アノード電極制御回路からアノード電極に印加される電圧（アノード電圧） V_A は、通常、一定であり、例えば、5キロボルト～15キロボルトとすることができる。あるいは又、アノードパネルとカソードパネルとの間の距離を d_0 （但し、 $0.5\text{ mm} \leq d_0 \leq 10\text{ mm}$ ）としたとき、 V_A/d_0 （単位：キロボルト/mm）の値は、0.5以上20以下、好ましくは1以上10以下、一層好ましくは4以上8以下を満足することが望ましい。冷陰極電界電子放出表示装置の実表示作動時、例えば、カソード電極に印加する電圧 V_C 及びゲート電極に印加する電圧 V_G に関しては、階調制御方式として電圧変調方式やパルス幅変調方式を採用することができる。

10

【0038】

電界放出素子は、一般に、以下の方法で製造することができる。

- (1) 支持体上にカソード電極を形成する工程、
- (2) 全面（支持体及びカソード電極上）に絶縁層を形成する工程、
- (3) 絶縁層上にゲート電極を形成する工程、
- (4) カソード電極とゲート電極との重複領域におけるゲート電極及び絶縁層の部分に開口部を形成し、開口部の底部にカソード電極を露出させる工程、
- (5) 開口部の底部に位置するカソード電極上に電子放出部を形成する工程。

20

【0039】

あるいは又、電界放出素子は、以下の方法で製造することもできる。

- (1) 支持体上にカソード電極を形成する工程、
- (2) カソード電極上に電子放出部を形成する工程、
- (3) 全面（支持体及び電子放出部上、あるいは、支持体、カソード電極及び電子放出部上）に絶縁層を形成する工程、
- (4) 絶縁層上にゲート電極を形成する工程、
- (5) カソード電極とゲート電極との重複領域におけるゲート電極及び絶縁層の部分に開口部を形成し、開口部の底部に電子放出部を露出させる工程。

30

【0040】

収束電極（フォーカス電極）が備えられている場合、ゲート電極及び絶縁層上には更に層間絶縁層が設けられ、層間絶縁層上に収束電極が設けられている構造、あるいは又、ゲート電極の上方に収束電極が設けられている構造とすることができる。ここで、収束電極とは、開口部から放出され、アノード電極へ向かう放出電子の軌道を収束させ、以て、輝度の向上や隣接画素間の光学的クロストークの防止を可能とするための電極である。アノード電極とカソード電極との間の電位差が数キロボルト以上のオーダーであって、アノード電極とカソード電極との間の距離が比較的長い、所謂高電圧タイプの冷陰極電界電子放出表示装置において、収束電極は特に有効である。収束電極には、収束電極制御回路から相対的に負電圧（例えば、0ボルト）が印加される。収束電極は、必ずしも、カソード電極とゲート電極とが重複する重複領域に設けられた電子放出部あるいは電子放出領域のそれぞれを取り囲むように個別に形成されている必要はなく、例えば、電子放出部あるいは電子放出領域の所定の配列方向に沿って延在させてもよいし、電子放出部あるいは電子放出領域の全てを1つの収束電極で取り囲む構成としてもよく（即ち、収束電極を、有効領域の全体を覆う薄い1枚のシート状の構造としてもよく）、これによって、複数の電子放出部あるいは電子放出領域に共通の収束効果を及ぼすことができる。尚、収束電極及び層間絶縁層には、開口部（第3開口部）が設けられている。

40

【0041】

ここで、有効領域とは、平面型表示装置としての実用上の機能である表示機能を果たす

50

中央の表示領域であり、無効領域は、この有効領域の外側に位置し、有効領域を額縁状に包囲している。

【0042】

ゲート電極、カソード電極、収束電極、端部電極層の構成材料として、クロム (Cr)、アルミニウム (Al)、タングステン (W)、ニオブ (Nb)、タンタル (Ta)、モリブデン (Mo)、銅 (Cu)、金 (Au)、銀 (Ag)、チタン (Ti)、ニッケル (Ni)、コバルト (Co)、ジルコニウム (Zr)、鉄 (Fe)、白金 (Pt)、亜鉛 (Zn) 等の金属を含む各種金属；これらの金属元素を含む合金（例えば MoW）あるいは化合物（例えば、TiW；TiN や WN 等の窒化物； WSi_2 、 $MoSi_2$ 、 $TiSi_2$ 、 $TaSi_2$ 等のシリサイド）；シリコン (Si) 等の半導体；ダイヤモンド等の炭素薄膜；ITO（酸化インジウム－錫）、酸化インジウム、酸化亜鉛等の導電性金属酸化物を例示することができる。ゲート電極やカソード電極、収束電極、端部電極層を、これらの材料の単層構造あるいは積層構造とすることができる。また、これらの電極や端部電極層の形成方法として、例えば、電子ビーム蒸着法や熱フィラメント蒸着法といった真空蒸着法、スパッタリング法、イオンプレーティング法、レーザアブレーション法を含む各種 PVD 法；各種 CVD 法；スクリーン印刷法、インクジェット印刷法、メタルマスク印刷法を含む各種印刷法；メッキ法（電気メッキ法や無電解メッキ法）；リフトオフ法；ゾルーゲル法等を挙げることができるし、これらの方法とエッチング法との組合せを挙げることができる。ここで、形成方法を適切に選択することで、直接、パターニングされた帯状のカソード電極やゲート電極、収束電極を形成することが可能である。

【0043】

スピント型電界放出素子にあっては、電子放出部を構成する材料として、モリブデン、モリブデン合金、タングステン、タングステン合金、チタン、チタン合金、ニオブ、ニオブ合金、タンタル、タンタル合金、クロム、クロム合金、及び、不純物を含有するシリコン（ポリシリコンやアモルファスシリコン）から成る群から選択された少なくとも 1 種類の材料を挙げることができる。スピント型電界放出素子の電子放出部は、スパッタリング法や真空蒸着法といった各種 PVD 法、各種 CVD 法によって形成することができる。

【0044】

扁平型電界放出素子にあっては、電子放出部を構成する材料として、カソード電極を構成する材料よりも仕事関数 Φ の小さい材料から構成することが好ましく、どのような材料を選択するかは、カソード電極を構成する材料の仕事関数、ゲート電極とカソード電極との間の電位差、要求される放出電子電流密度の大きさ等に基づいて決定すればよい。あるいは又、電子放出部を構成する材料として、係る材料の 2 次電子利得 δ がカソード電極を構成する導電性材料の 2 次電子利得 δ よりも大きくなるような材料から、適宜、選択してもよい。扁平型電界放出素子にあっては、特に好ましい電子放出部の構成材料として、炭素、より具体的にはアモルファスダイヤモンドやグラファイト、カーボン・ナノチューブ構造体（カーボン・ナノチューブ及び／又はグラファイト・ナノファイバー）、ZnO ウィスカー、MgO ウィスカー、SnO₂ ウィスカー、MnO ウィスカー、Y₂O₃ ウィスカー、NiO ウィスカー、ITO ウィスカー、In₂O₃ ウィスカー、Al₂O₃ ウィスカーを挙げることができる。尚、電子放出部を構成する材料は、必ずしも導電性を備えている必要はない。

【0045】

第 1 開口部（ゲート電極に形成された開口部）あるいは第 2 開口部（絶縁層に形成された開口部）の平面形状（支持体表面と平行な仮想平面で開口部を切断したときの形状）は、円形、楕円形、矩形、多角形、丸みを帯びた矩形、丸みを帯びた多角形等、任意の形状とすることができる。第 1 開口部の形成は、例えば、異方性エッチング、等方性エッチング、異方性エッチングと等方性エッチングの組合せによって行うことができ、あるいは又、ゲート電極の形成方法に依っては、第 1 開口部を、直接、形成することもできる。第 2 開口部の形成も、例えば、異方性エッチング、等方性エッチング、異方性エッチングと等方性エッチングの組合せによって行うことができる。収束電極及び層間絶縁層に設けられ

た第3開口部の形成も同様の方法で行うことができる。

【0046】

電界放出素子においては、電界放出素子の構造に依存するが、1つの開口部内に1つの電子放出部が存在してもよいし、1つの開口部内に複数の電子放出部が存在してもよいし、ゲート電極に複数の第1開口部を設け、係る第1開口部と連通する1つの第2開口部を絶縁層に設け、絶縁層に設けられた1つの第2開口部内に1又は複数の電子放出部が存在してもよい。

【0047】

電界放出素子において、カソード電極と電子放出部との間に抵抗体薄膜を形成してもよい。抵抗体薄膜を形成することによって、電界放出素子の動作安定化、電子放出特性の均一化、カソード電極とゲート電極との間のリーク電流の抑制を図ることができる。抵抗体薄膜を構成する材料として、シリコンカーバイド(SiC)やSiCNといったカーボン系抵抗体材料、SiN、アモルファスシリコン等の半導体抵抗体材料、酸化ルテニウム(RuO₂)、酸化タンタル、窒化タンタル等の高融点金属酸化物や高融点金属窒化物を例示することができる。抵抗体薄膜の形成方法として、スパッタリング法、各種CVD法や、スクリーン印刷法といった各種印刷法を例示することができる。1つの電子放出部当たりの電気抵抗値は、概ね $1 \times 10^5 \sim 1 \times 10^{11} \Omega$ 、好ましくは数M Ω ～数十ギガ Ω とすればよい。

【0048】

絶縁層、層間絶縁層の構成材料として、SiO₂、BP SG、PSG、BSG、As SG、Pb SG、SiON、SOG(スピノングラス)、低融点ガラス、ガラスペーストといったSiO₂系材料；SiN系材料；ポリイミド等の絶縁性樹脂を、単独あるいは、適宜、組み合わせて使用することができる。絶縁層、層間絶縁層の形成には、各種CVD法、塗布法、スパッタリング法、スクリーン印刷法といった各種印刷法等の公知のプロセスが利用できる。

【0049】

平面型表示装置において、アノード電極と蛍光体領域の構成例として、

(1) 基板上に、アノード電極を形成し、アノード電極の上に蛍光体領域を形成する構成
(2) 基板上に、蛍光体領域を形成し、蛍光体領域上にアノード電極を形成する構成
を挙げることができる。尚、(1)の構成において、蛍光体領域の上に、アノード電極と導通した所謂メタルバック膜を形成してもよい。また、(2)の構成において、アノード電極の上にメタルバック膜を形成してもよい。尚、メタルバック膜をアノード電極と兼ねることもできる。

【0050】

アノード電極は、全体として1つのアノード電極から構成されていてもよいし、複数のアノード電極ユニットから構成されていてもよい。後者の場合、アノード電極ユニットとアノード電極ユニットとはアノード電極抵抗体層によって電氣的に接続されていることが好ましい。アノード電極抵抗体層を構成する材料として、カーボン、シリコンカーバイド(SiC)やSiCNといったカーボン系材料；SiN系材料；酸化ルテニウム(RuO₂)、酸化タンタル、窒化タンタル、酸化クロム、酸化チタン等の高融点金属酸化物や高融点金属窒化物；アモルファスシリコン等の半導体材料；ITOを挙げることができる。また、SiC抵抗膜上に抵抗値の低いカーボン薄膜を積層するといった複数の膜の組み合わせにより、安定した所望のシート抵抗値を実現することも可能である。アノード電極抵抗体層のシート抵抗値として、 $1 \times 10^{-1} \Omega / \square$ 乃至 $1 \times 10^{10} \Omega / \square$ 、好ましくは $1 \times 10^3 \Omega / \square$ 乃至 $1 \times 10^8 \Omega / \square$ を例示することができる。アノード電極ユニットの数[UN]は2以上であればよく、例えば、直線上に配列された蛍光体領域の列の総数を[un]列としたとき、[UN] = [un]とし、あるいは、[un] = u · [UN] (uは2以上の整数であり、好ましくは $10 \leq u \leq 100$ 、一層好ましくは $20 \leq u \leq 50$)としてもよいし、一定の間隔をもって配置されたスペーサの数に1を加えた数とすることができるし、ピクセルの数あるいはサブピクセルの数と一致した数、あるいは、ピクセルの

10

20

30

40

50

数あるいはサブピクセルの数の整数分の一とすることもできる。また、各アノード電極ユニットの大きさは、アノード電極ユニットの位置に拘わらず同じとしてもよいし、アノード電極ユニットの位置に依存して異ならせてもよい。全体として1つのアノード電極の上にアノード電極抵抗体層を形成してもよい。このように、アノード電極を有効領域のほぼ全面に互って形成する代わりに、より小さい面積を有するアノード電極ユニットに分割した形で形成すれば、アノード電極ユニットと電子放出領域との間の静電容量を減少させることができる。その結果、放電の発生を低減することができ、放電に起因したアノード電極や電子放出領域の損傷の発生を効果的に減少させることができる。

【0051】

アノード電極をアノード電極ユニットから構成する場合であって隔壁（後述する）が形成されている場合、アノード電極ユニットは、各蛍光体領域上から隔壁側面上に互り形成されている形態とすることができる。尚、アノード電極ユニットは、各蛍光体領域上から隔壁側面の途中まで形成されている形態であってもよい。

【0052】

アノード電極（アノード電極ユニットを包含する）は、導電材料層を用いて形成すればよい。導電材料層の形成方法として、例えば、電子ビーム蒸着法や熱フィラメント蒸着法といった真空蒸着法、スパッタリング法、イオンプレーティング法、レーザアブレーション法といった各種PVD法；各種CVD法；スクリーン印刷法を含む各種印刷法；メタルマスク印刷法；リフトオフ法；ゾルーゲル法等を挙げることができる。即ち、導電材料層を形成し、リソグラフィ技術及びエッチング技術に基づき、この導電材料層をパターンニングしてアノード電極を形成することができる。あるいは又、アノード電極のパターンを有するマスクやスクリーンを介して導電材料を各種PVD法や各種印刷法に基づき形成することによって、アノード電極を得ることもできる。尚、アノード電極抵抗体層も、アノード電極と同様の、あるいは、類似した方法で形成することができる。即ち、抵抗体材料からアノード電極抵抗体層を形成し、リソグラフィ技術及びエッチング技術に基づきこのアノード電極抵抗体層をパターンニングしてもよいし、あるいは、アノード電極抵抗体層のパターンを有するマスクやスクリーンを介して抵抗体材料の各種PVD法や各種印刷法に基づく形成により、アノード電極抵抗体層を得ることができる。基板上（あるいは基板上方）におけるアノード電極の平均厚さ（後述するように隔壁を設ける場合、隔壁の頂面上におけるアノード電極の平均厚さ）として、 $3 \times 10^{-8} \text{m}$ （30 nm）乃至 $1 \times 10^{-6} \text{m}$ （1 μm ）、好ましくは $5 \times 10^{-8} \text{m}$ （50 nm）乃至 $5 \times 10^{-7} \text{m}$ （0.5 μm ）を例示することができる。

【0053】

アノード電極の構成材料として、アルミニウム（Al）、モリブデン（Mo）、クロム（Cr）、タンゲステン（W）、ニオブ（Nb）、タンタル（Ta）、金（Au）、銀（Ag）、チタン（Ti）、コバルト（Co）、ジルコニウム（Zr）、鉄（Fe）、白金（Pt）、亜鉛（Zn）等の金属；これらの金属元素を含む合金あるいは化合物（例えばTiN等の窒化物や、 WSi_2 、 MoSi_2 、 TiSi_2 、 TaSi_2 等のシリサイド）；シリコン（Si）等の半導体；ダイヤモンドやグラファイト等の炭素薄膜；ITO（酸化インジウム－錫）、酸化インジウム、酸化亜鉛等の導電性金属酸化物を例示することができる。尚、アノード電極抵抗体層を形成する場合、アノード電極抵抗体層の電気抵抗値を変化させない導電材料からアノード電極を構成することが好ましく、例えば、アノード電極抵抗体層をシリコンカーバイド（SiC）から構成した場合、アノード電極をモリブデン（Mo）やアルミニウム（Al）から構成することが好ましい。

【0054】

蛍光体領域は、単色の蛍光体粒子から構成されていても、3原色の蛍光体粒子から構成されていてもよい。蛍光体領域の配列様式は、例えば、ドット状である。具体的には、平面型表示装置がカラー表示の場合、蛍光体領域の配置、配列として、デルタ配列、ストライプ配列、ダイアゴナル配列、レクタングル配列を挙げることができる。即ち、直線上に配列された蛍光体領域の1列は、全てが赤色発光蛍光体領域で占められた列、緑色発光蛍

光体領域で占められた列、及び、青色発光蛍光体領域で占められた列から構成されていてもよいし、赤色発光蛍光体領域、緑色発光蛍光体領域、及び、青色発光蛍光体領域が順に配置された列から構成されていてもよい。ここで、蛍光体領域とは、アノードパネル上において1つの輝点を生成する蛍光体の領域であると定義する。また、1画素（1ピクセル）は、1つの赤色発光蛍光体領域、1つの緑色発光蛍光体領域、及び、1つの青色発光蛍光体領域の集合から構成され、1サブピクセルは、1つの蛍光体領域（1つの赤色発光蛍光体領域、あるいは、1つの緑色発光蛍光体領域、あるいは、1つの青色発光蛍光体領域）から構成される。尚、隣り合う蛍光体領域の間の隙間がコントラスト向上を目的とした光吸収層（ブラックマトリックス）で埋め込まれていてもよい。

【0055】

蛍光体領域は、発光性結晶粒子から調製された発光性結晶粒子組成物を使用し、例えば、赤色の感光性の発光性結晶粒子組成物（赤色発光蛍光体スラリー）を全面に塗布し、露光、現像して、赤色発光蛍光体領域を形成し、次いで、緑色の感光性の発光性結晶粒子組成物（緑色発光蛍光体スラリー）を全面に塗布し、露光、現像して、緑色発光蛍光体領域を形成し、更に、青色の感光性の発光性結晶粒子組成物（青色発光蛍光体スラリー）を全面に塗布し、露光、現像して、青色発光蛍光体領域を形成する方法にて形成することができる。あるいは又、スクリーン印刷法やインクジェット印刷法、フロート塗布法、沈降塗布法、蛍光体フィルム転写法等により各蛍光体領域を形成してもよい。基板上における蛍光体領域の平均厚さは、限定するものではないが、 $3\mu\text{m}$ 乃至 $20\mu\text{m}$ 、好ましくは $5\mu\text{m}$ 乃至 $10\mu\text{m}$ であることが望ましい。発光性結晶粒子を構成する蛍光体材料は、従来公知の蛍光体材料の中から、適宜、選択して用いることができる。カラー表示の場合、色純度がNTSCで規定される3原色に近く、3原色を混合した際の白バランスがとれ、残光時間が短く、3原色の残光時間がほぼ等しくなる蛍光体材料を組み合わせることが好ましい。

【0056】

蛍光体領域からの光を吸収する光吸収層が、隣り合う蛍光体領域の間、あるいは、後述する隔壁と基板との間に形成されていることが、表示画像のコントラスト向上といった観点から好ましい。ここで、光吸収層は、所謂ブラックマトリックスとして機能する。光吸収層を構成する材料として、蛍光体領域からの光を90%以上吸収する材料を選択することが好ましい。このような材料として、カーボン、金属薄膜（例えば、クロム、ニッケル、アルミニウム、モリブデン等、あるいは、これらの合金）、金属酸化物（例えば、酸化クロム）、金属窒化物（例えば、窒化クロム）、耐熱性有機樹脂、ガラスペースト、黒色顔料や銀等の導電性粒子を含有するガラスペースト等の材料を挙げることができ、具体的には、感光性ポリイミド樹脂、酸化クロムや、酸化クロム／クロム積層膜を例示することができる。尚、酸化クロム／クロム積層膜においては、クロム膜が基板と接する。光吸収層は、例えば、真空蒸着法やスパッタリング法とエッチング法との組合せ、真空蒸着法やスパッタリング法、スピンコーティング法とリフトオフ法との組合せ、各種印刷法、リソグラフィ技術等、使用する材料に依存して、適宜、選択された方法にて形成することができる。

【0057】

蛍光体領域から反跳した電子、あるいは、蛍光体領域から放出された2次電子が他の蛍光体領域に入射し、所謂光学的クロストーク（色濁り）が発生することを防止するために、隔壁を設けることが好ましい。隔壁の形成方法として、スクリーン印刷法、ドライフィルム法、感光法、キャスト法、サンドブラスト形成法を例示することができる。ここで、スクリーン印刷法とは、隔壁を形成すべき部分に対応するスクリーンの部分に開口が形成されており、スクリーン上の隔壁形成用材料をスキージを用いて開口を通過させ、基板上に隔壁形成用材料層を形成した後、係る隔壁形成用材料層を焼成する方法である。ドライフィルム法とは、基板上に感光性フィルムをラミネートし、露光及び現像によって隔壁形成予定部位の感光性フィルムを除去し、除去によって生じた開口に隔壁形成用材料を埋め込み、焼成する方法である。感光性フィルムは焼成によって燃焼、除去され、開口

10

20

30

40

50

に埋め込まれた隔壁形成用材料が残り、隔壁となる。感光法とは、基板上に感光性を有する隔壁形成用材料層を形成し、露光及び現像によってこの隔壁形成用材料層をパターンニングした後、焼成（硬化）を行う方法である。キャスト法（型押し成形法）とは、ペースト状とした有機材料あるいは無機材料から成る隔壁形成用材料を型（キャスト）から基板上に押し出すことで隔壁形成用材料層を形成した後、係る隔壁形成用材料層を焼成する方法である。サンドブラスト形成法とは、例えば、スクリーン印刷やメタルマスク印刷法、ロールコーター、ドクターブレード、ノズル吐出式コーター等を用いて隔壁形成用材料層を基板上に形成し、乾燥させた後、隔壁を形成すべき隔壁形成用材料層の部分をマスク層で被覆し、次いで、露出した隔壁形成用材料層の部分をサンドブラスト法によって除去する方法である。隔壁を形成した後、隔壁を研磨し、隔壁頂面の平坦化を図ってもよい。

10

【0058】

隔壁における蛍光体領域を取り囲む部分の平面形状（隔壁側面の射影像の内側輪郭線に相当し、一種の開口領域である）として、矩形形状、円形形状、楕円形状、長円形状、三角形形状、五角形以上の多角形状、丸みを帯びた三角形形状、丸みを帯びた矩形形状、丸みを帯びた多角形等を例示することができるし、蛍光体領域の二辺と平行に延びる直線状の形状（棒状の形状）を挙げることができる。これらの平面形状（開口領域の平面形状）が2次元マトリクス状に配列されることにより、格子状の隔壁が形成される。この2次元マトリクス状の配列は、例えば井桁様に配列されるものでもよいし、千鳥様に配列されるものでもよい。

20

【0059】

隔壁形成用材料として、例えば、感光性ポリイミド樹脂や、酸化コバルト等の金属酸化物により黒色に着色した鉛ガラス、 SiO_2 、低融点ガラスペーストを例示することができる。隔壁の表面（頂面及び側面）には、隔壁に電子ビームが衝突して隔壁からガスが放出されることを防止するための保護層（例えば、 SiO_2 、 SiON 、あるいは、 AlN から成る）を形成してもよい。

【0060】

カソードパネルとアノードパネルとを周縁部において接合するが、接合は接着層を接合部材として用いて行ってもよいし、あるいは、棒状あるいはフレーム状（棒状）であってガラスやセラミックス等の絶縁剛性材料から構成された棒体と接着層とから成る接合部材を用いて行ってもよい。棒体と接着層とから成る接合部材を用いる場合には、棒体の高さを、適宜、選択することにより、接着層のみから成る接合部材を使用する場合に比べ、カソードパネルとアノードパネルとの間の対向距離をより長く設定することが可能である。尚、接着層の構成材料として、 B_2O_3 - PbO 系フリットガラスや SiO_2 - B_2O_3 - PbO 系フリットガラスといったフリットガラスが一般的であるが、融点が $120\sim400^\circ\text{C}$ 程度の所謂低融点金属材料を用いてもよい。係る低融点金属材料として、 In （インジウム：融点 157°C ）；インジウム-金系の低融点合金； $\text{Sn}_{80}\text{Ag}_{20}$ （融点 $220\sim370^\circ\text{C}$ ）、 $\text{Sn}_{95}\text{Cu}_5$ （融点 $227\sim370^\circ\text{C}$ ）等の錫（ Sn ）系高温はんだ； $\text{Pb}_{97.5}\text{Ag}_{2.5}$ （融点 304°C ）、 $\text{Pb}_{94.5}\text{Ag}_{5.5}$ （融点 $304\sim365^\circ\text{C}$ ）、 $\text{Pb}_{97.5}\text{Ag}_{1.5}\text{Sn}_{1.0}$ （融点 309°C ）等の鉛（ Pb ）系高温はんだ； $\text{Zn}_{95}\text{Al}_5$ （融点 380°C ）等の亜鉛（ Zn ）系高温はんだ； $\text{Sn}_5\text{Pb}_{95}$ （融点 $300\sim314^\circ\text{C}$ ）、 $\text{Sn}_2\text{Pb}_{98}$ （融点 $316\sim322^\circ\text{C}$ ）等の錫-鉛系標準はんだ； $\text{Au}_{88}\text{Ga}_{12}$ （融点 381°C ）等のろう材（以上の添字は全て原子%を表す）を例示することができる。

30

40

【0061】

カソードパネルとアノードパネルと接合部材の三者を接合する場合、三者を同時に接合してもよいし、あるいは、第1段階でカソードパネル又はアノードパネルのいずれか一方と接合部材とを接合し、第2段階でカソードパネル又はアノードパネルの他方と接合部材とを接合してもよい。三者同時接合や第2段階における接合を高真空雰囲気中に行えば、カソードパネルとアノードパネルと接合部材とにより囲まれた空間は、接合と同時に真空

50

となる。あるいは、三者の接合終了後、カソードパネルとアノードパネルと接合部材とによって囲まれた空間を排気し、真空とすることもできる。接合後に排気を行う場合、接合時の雰囲気圧力は常圧／減圧のいずれであってもよく、また、雰囲気を構成する気体は、窒素ガスや周期律表0族に属するガス（例えばArガス）を含む不活性ガスとすることが好ましいが、大気中で行うこともできる。

【0062】

排気を行う場合、排気は、カソードパネル及び／又はアノードパネルに予め接続されたチップ管とも呼ばれる排気管を通じて行うことができる。排気管は、典型的にはガラス管、あるいは、低熱膨張率を有する金属や合金〔例えば、ニッケル（Ni）を42重量%含有した鉄（Fe）合金や、ニッケル（Ni）を42重量%、クロム（Cr）を6重量%含有した鉄（Fe）合金〕から成る中空管から構成され、カソードパネル及び／又はアノードパネルの無効領域に設けられた貫通部の周囲に、上述のフリットガラス又は低融点金属材料を用いて接合され、空間が所定の真空度に達した後、熱融着によって封じ切れ、あるいは又、圧着することにより封じられる。尚、封じる前に、平面型表示装置全体を一旦加熱してから降温させると、空間に残留ガスを放出させることができ、この残留ガスを排気により空間外へ除去することができるので好適である。

【0063】

本発明において、ピクセル数を $M \times N$ としたとき、（M，N）として、具体的には、VGA（640，480）、S-VGA（800，600）、XGA（1024，768）、APRC（1152，900）、S-XGA（1280，1024）、U-XGA（1600，1200）、HD-TV（1920，1080）、Q-XGA（2048，1536）の他、（1920，1035）、（720，480）、（1280，960）等、画像表示用解像度の幾つかを例示することができるが、これらの値に限定するものではない。

【発明の効果】

【0064】

本発明の第1の態様に係るスペーサ等にあつては、スペーサ基材と帯電防止膜との間にエネルギー減衰層が形成されている。従つて、スペーサに衝突し、帯電防止膜を通過した電子は、エネルギー減衰層によってそのエネルギーが減衰される結果、あるいは又、電子がエネルギー減衰層によって吸収される結果、スペーサ基材に到達する電子のエネルギーが減衰し、あるいは又、電子の量が減少する。スペーサ基材の電気抵抗値の制御のために、スペーサ基材は還元物質が含まれたセラミックス材料から成るが、スペーサ基材へ到達する電子のエネルギーが減衰し、あるいは又、スペーサ基材への電子の侵入量が減少するので、還元物質が還元され難くなり、スペーサ基材の電気抵抗値に変化が生じ難くなる。それ故、スペーサの近傍の電子放出領域から出射された電子ビームの軌道に変化が生じ難くなり、スペーサに沿った画素に、その他の部分に位置する画素との間で、相対的な輝度変化が生じるといった問題の発生を抑制することができる。

【0065】

本発明の第2の態様～第5の態様に係るスペーサ等にあつては、帯電防止膜はシリコンから成り、スペーサ基材と帯電防止膜との間に形成された下地層の材料が規定されている。シリコンは、電子の衝突によつても、電気抵抗値の変化が少ない。従つて、帯電防止膜に電子が衝突しても、帯電防止膜の電気抵抗値の変化は少ない。また、帯電防止膜を通過した電子は、下地層を通過するが、電子の衝突による下地層の電気抵抗値の変化は少ないし、下地層によって電子のエネルギーが吸収され、あるいは又、下地層によって電子のエネルギーが減衰される結果、スペーサ基材に到達する電子のエネルギーが減衰し、あるいは又、スペーサ基材に到達する電子の量が減少する。スペーサ基材の電気抵抗値の制御のために、スペーサ基材は還元物質が含まれたセラミックス材料から成るが、スペーサ基材への電子の侵入量が減少し、あるいは又、スペーサ基材に到達する電子のエネルギーが減衰するので、還元物質が還元され難くなり、スペーサ基材の電気抵抗値に変化が生じ難くなる。それ故、スペーサの近傍の電子放出領域から出射された電子ビームの軌道に変化が

生じ難くなり、スペーサに沿った画素に、その他の部分に位置する画素との間で、相対的な輝度変化が生じるといった問題の発生を抑制することができる。

【0066】

本発明の第6の態様に係るスペーサ等にあつては、スペーサ基材と帯電防止膜との間に、電子の衝突によつても導電性が変化しない材料から成る下地層が形成されている。しかも、帯電防止膜の2次電子放出係数の値は、スペーサ基材の2次電子放出係数の値よりも小さい。従つて、スペーサ全体として、電子の衝突に起因した帯電を効果的に抑制することができるし、電気抵抗値の変化を抑えることができる。それ故、スペーサの近傍の電子放出領域から出射された電子ビームの軌道に変化が生じ難くなり、スペーサに沿った画素に、その他の部分に位置する画素との間で、相対的な輝度変化が生じるといった問題の発生を抑制することができる。

10

【発明を実施するための最良の形態】

【0067】

以下、図面を参照して、実施例に基づき本発明を説明するが、それに先立ち、実施例1～実施例4における平面型表示装置の共通した概要を、以下、説明する。ここで、実施例1～実施例4における平面型表示装置は、冷陰極電界電子放出表示装置（以下、表示装置と略称する）である。実施例1～実施例4における表示装置にあつては、帯状のゲート電極（例えば走査電極）13は行方向（X方向）に延び、帯状のカソード電極（例えばデータ電極）11は列方向（Y方向）に延びている。尚、実施例の表示装置の模式的な一部端面図を図1に示し、スペーサの模式的な断面図を図2に示す。また、カソードパネルCP及びアノードパネルAPを分解したときのカソードパネルCPとアノードパネルAPの一部分の模式的な分解斜視図を図3に示す。

20

【0068】

実施例における表示装置は、基板20上に蛍光体領域22及びアノード電極24が設けられたアノードパネルAPと、支持体10上行方向（X方向）及び列方向（Y方向）に沿って2次元マトリクス状に配列された電子放出領域EAを備えたカソードパネルCPとが、外周部で接合されて成る。そして、カソードパネルCPとアノードパネルAPとによつて挟まれた空間SPが真空に保持されており、スペーサがアノードパネルAPとカソードパネルCPとの間に配置されている。

【0069】

また、実施例におけるスペーサは、基板20上に蛍光体領域22及びアノード電極24が設けられたアノードパネルAPと、支持体10上行方向（X方向）及び列方向（Y方向）に沿って2次元マトリクス状に配列された電子放出領域EAを備えたカソードパネルCPとが、外周部で接合されて成り、カソードパネルCPとアノードパネルAPとによつて挟まれた空間SPが真空に保持されている表示装置において使用され、アノードパネルAPとカソードパネルCPとの間に配置されるスペーサである。

30

【0070】

ここで、実施例における表示装置は、有効領域EF、及び、有効領域EFを取り囲む無効領域NFを有する。尚、有効領域EFとは、表示装置としての実用上の画像表示機能を果たす略中央に位置する表示領域であり、この有効領域EFは、額縁状に包囲する無効領域NFによつて囲まれている。そして、カソードパネルCPとアノードパネルAPと接合部材26とによつて挟まれた空間SPは真空（圧力：例えば 10^{-3} Pa以下）に保持されている。カソードパネルCPの無効領域NFには、真空排気用の貫通孔（図示せず）が設けられており、この貫通孔には、真空排気後に封じ切られるチップ管とも呼ばれる排気管（図示せず）が取り付けられている。

40

【0071】

実施例において、電子放出領域を構成する電界放出素子は、例えば、スピント型電界放出素子から構成されている。スピント型電界放出素子は、

- (a) 支持体10上に形成された帯状のカソード電極11、
- (b) 支持体10及びカソード電極11上に形成された絶縁層12、

50

(c) 絶縁層 12 上に形成された帯状のゲート電極 13、

(d) カソード電極 11 とゲート電極 13 の重複する重複領域に位置するゲート電極 13 及び絶縁層 12 の部分に設けられ、底部にカソード電極 11 が露出した開口部 14 (ゲート電極 13 に設けられた第 1 開口部 14 A、及び、絶縁層 12 に設けられた第 2 開口部 14 B)、並びに、

(e) 開口部 14 の底部に露出したカソード電極 11 上に設けられ、カソード電極 11 及びゲート電極 13 への電圧の印加によって電子放出が制御される電子放出部 15、から構成されている。ここで、電子放出部 15 の形状は円錐形である。また、絶縁層 12 上には層間絶縁層 16 が形成されており、層間絶縁層 16 上には収束電極 17 が形成されている。

10

【0072】

実施例の表示装置において、カソード電極 11 (例えばデータ電極) とゲート電極 13 (例えば走査電極) とは、これらの両電極 11, 13 の射影像が互いに直交する方向 (列方向, Y 方向及び行方向, X 方向) に各々帯状に形成されており、これらの両電極の射影像が重複する領域 (1 副画素 (サブピクセル) 分の領域に相当し、電子放出領域 E A である) に、複数の電界放出素子が設けられている。尚、図面の簡素化のため、図 1 では、各電子放出領域 E A において 2 つの電子放出部 15 を図示した。そして、係る電子放出領域 E A が、カソードパネル C P の有効領域 E F (実際の表示部分として機能する領域) 内に、通常、上述したとおり、2 次元マトリクス状に配列されている。

【0073】

20

アノードパネル A P は、基板 20 と、基板 20 上に形成され、所定のパターンを有する蛍光体領域 22 と、その上に形成されたアノード電極 24 から構成されている。1 副画素 (1 サブピクセル) は、電子放出領域 E A と、電子放出領域 E A に対面したアノードパネル側の蛍光体領域 22 とによって構成されている。有効領域 E F には、係る副画素が、例えば数十万～数百万個ものオーダーにて配列されている。尚、蛍光体領域 22 と蛍光体領域 22 との間の基板 20 上には、表示画像の色濁り、光学的クロストークの発生を防止するために、光吸収層 (ブラックマトリックス) 23 が形成されている。アノード電極 24 は、厚さ約 0.3 μm のアルミニウム (A1) から成り、有効領域 E F を覆う薄い 1 枚のシート状であり、蛍光体領域 22 を覆う状態で設けられている。図 3 においては、隔壁やスペーサ、スペーサ保持部の図示を省略した。カラー表示の表示装置の場合には、1 画素 (1 ピクセル) は、1 つの赤色発光蛍光体領域 22 R、1 つの緑色発光蛍光体領域 22 G、及び、1 つの青色発光蛍光体領域 22 B の集合から構成されている。各蛍光体領域 22 を取り囲む格子状の隔壁 21 が基板 20 上に形成されている。各蛍光体領域 22 は、隔壁 21 によって囲まれている。格子状の隔壁 21 における蛍光体領域 22 を取り囲む部分の平面形状 (隔壁側面の射影像の内側輪郭線に相当し、一種の開口領域である) は、矩形形状 (長方形) であり、これらの平面形状 (開口領域の平面形状) は 2 次元マトリクス状 (より具体的には、井桁) に配列され、格子状の隔壁 21 が形成されている。隔壁の一部は、スペーサ保持部 25 として機能する。

30

【0074】

平板状のスペーサは、行方向 (X 方向) に沿って複数列、配置されている。また、スペーサとスペーサとによって、数十本乃至数百本のゲート電極 13 が挟まれている。スペーサの第 1 端面 (頂面) 及び第 2 端面 (底面) は X Y 平面と平行であり、側面は X Z 平面と平行であり、端面は Y Z 平面と平行である。そして、スペーサはスペーサ保持部 25 によって保持されている。

40

【0075】

実施例における表示装置において、カソード電極 11 はカソード電極制御回路 31 に接続され、ゲート電極 13 はゲート電極制御回路 32 に接続され、収束電極が設けられている場合には、収束電極は収束電極制御回路 (図示せず) に接続され、アノード電極 24 はアノード電極制御回路 33 に接続されている。表示装置の実表示作動時、アノード電極制御回路 33 からアノード電極 24 に印加されるアノード電圧 V_A は、通常、一定であり、

50

例えば、5キロボルト～15キロボルト、具体的には、例えば、9キロボルト（例えば、 $d_0 = 2.0 \text{ mm}$ ）とすることができる。一方、表示装置の実表示作動時、カソード電極11に印加する電圧 V_C 及びゲート電極13に印加する電圧 V_G に関しては、

（１）カソード電極11に印加する電圧 V_C を一定とし、ゲート電極13に印加する電圧 V_G を変化させる方式

（２）カソード電極11に印加する電圧 V_C を変化させ、ゲート電極13に印加する電圧 V_G を一定とする方式

（３）カソード電極11に印加する電圧 V_C を変化させ、且つ、ゲート電極13に印加する電圧 V_G も変化させる方式

のいずれを採用してもよいが、実施例における表示装置においては、上述の（２）の方式を採用する。 10

【0076】

即ち、表示装置の実表示作動時、カソード電極11には相対的に負電圧（ V_C ）がカソード電極制御回路31から印加され、ゲート電極13には相対的に正電圧（ V_G ）がゲート電極制御回路32から印加され、収束電極が設けられている場合には、収束電極には収束電極制御回路から例えば0ボルトが印加され、アノード電極24にはゲート電極13よりも更に高い正電圧（アノード電圧 V_A ）がアノード電極制御回路33から印加される。係る表示装置において、線順次駆動方式により画像の表示を行う場合、例えば、カソード電極11にカソード電極制御回路31からビデオ信号を入力し、ゲート電極13にゲート電極制御回路32から走査信号を入力する。尚、カソード電極11を走査電極とし、ゲート電極13をデータ電極とする場合には、カソード電極11にカソード電極制御回路31から走査信号を入力し、ゲート電極13にゲート電極制御回路32からビデオ信号を入力すればよい。カソード電極11とゲート電極13との間に電圧を印加した際に生ずる電界により、量子トンネル効果に基づき電子放出部15から電子が放出され、この電子がアノード電極24に引き付けられ、アノード電極24を通過して蛍光体領域22に衝突する。その結果、蛍光体領域22が励起されて発光し、所望の画像を得ることができる。つまり、この表示装置の動作は、基本的に、ゲート電極13に印加される電圧 V_G 、及び、カソード電極11に印加される電圧 V_C によって制御される。カソード電極11はカソード電極駆動ドライバによって駆動され、ゲート電極13はゲート電極駆動ドライバによって駆動される。カソード電極制御回路31、ゲート電極制御回路32、アノード電極制御回路33や駆動ドライバは周知の回路から構成することができる。 20 30

【実施例1】

【0077】

実施例1は、本発明の第1の態様、第2の態様及び第6の態様に係る平面型表示装置及びスペーサに関する。

【0078】

実施例1にあっては、スペーサ40は、本発明の第1の態様に係るスペーサ等の表現に即して表現すれば、

（A）還元物質が含まれたセラミックス材料から成るスペーサ基材41、

（B）スペーサ基材41の側面上に形成され、通過する電子のエネルギーを減衰させるエネルギー減衰層（電子遮蔽層、電子吸収層）44、並びに、 40

（C）エネルギー減衰層44上に形成された帯電防止膜43、から構成されている。

【0079】

また、スペーサ40は、本発明の第2の態様に係るスペーサ等の表現に即して表現すれば、

（A）還元物質が含まれたセラミックス材料から成るスペーサ基材41、

（B）スペーサ基材41の側面上に形成された、シリコン酸化物（ SiO_x ）から成る下地層44、並びに、

（C）下地層44上に形成された、シリコンから成る帯電防止膜43、 50

から構成されている。

【0080】

更には、スペーサ40は、本発明の第6の態様に係るスペーサ等の表現に即して表現すれば、

(A)還元物質が含まれたセラミックス材料から成るスペーサ基材41、

(B)スペーサ基材41の側面上に形成された、電子の衝突によって導電性が変化しない材料から成る下地層44、並びに、

(C)下地層44上に形成された、スペーサ基材41の2次電子放出係数の値よりも小さな2次電子放出係数の値を有する材料から構成された帯電防止膜43、
から構成されている。

10

【0081】

スペーサ基材41は、アノードパネル側に第1端面42A及びカソードパネル側に第2端面42Bを有する。更には、第1端面42A及び第2端面42Bには、白金(Pt)から成る端部電極層45A、45Bが形成されている。尚、代替的に、端部電極層45A、45Bを構成する材料としてニッケル-バナジウム合金を挙げることができる。スペーサ基材41の第1端面42Aに形成された端部電極層45Aはアノード電極24に接し、スペーサ基材41の第2端面42Bに形成された端部電極層45Bは収束電極17に接する。実施例1において、スペーサ40あるいはスペーサ基材41の寸法を、長手方向(図1においてX方向)に150mm、厚さ方向(図1においてY方向)に100 μ m、高さ方向(図1においてZ方向)に2.0mmとしたが、これらに限定するものではない。尚、
後述する実施例2～実施例4におけるスペーサも、同様とした。

20

【0082】

実施例1にあっては、スペーサ基材41は、 TiO_z (但し、 $Z < 2$)が0.5体積%乃至2.0体積%含まれた Al_2O_3 から成る。また、帯電防止膜43は、厚さ4nmの多結晶シリコンから成る。更には、実施例1のスペーサ40にあっては、エネルギー減衰層(下地層)44は、厚さ0.1 μ mの SiO_x (但し、 $X \leq 2$ であり、実施例1にあっては、 $X = 2$)から成る。 SiO_x から成るエネルギー減衰層(下地層)44をこのような厚さとすることで、帯電防止膜43を通過した電子のエネルギーの少なくとも50%をエネルギー減衰層(下地層)44によって確実に吸収(遮蔽)することができる。

【0083】

SiO_x から成るエネルギー減衰層(下地層)44は、表示装置の動作時電圧において(例えば、アノード電圧 V_A が5キロボルト乃至15キロボルトの条件において)、電子の衝突量をクーロン換算したとき、4クーロン/ cm^2 に相当する電子が衝突した場合であっても、電子衝突前の初期電気抵抗値と比較して、電気抵抗値の低下は2%以内である。また、帯電防止膜43の2次電子放出係数の値、及び、スペーサ基材41の2次電子放出係数の値は、加速電圧3keVにおいて、それぞれ、 1 ± 0.5 及び1.5以上である。

30

【0084】

エネルギー減衰層(下地層)44の厚さを20nm及び0.2 μ mとし、帯電防止膜43の厚さを4nmとし、4.5キロボルトに加速された電子が、スペーサ40に垂直に衝突したとしたときの電子の挙動をシミュレーションした結果を、図4の(A)及び(B)に示す。図4の(A)及び(B)から、エネルギー減衰層(下地層)44によって、 Al_2O_3 から成るスペーサ基材41への電子の侵入が、確実に抑制されることが判る。

40

【0085】

また、実施例1において、電子の衝突に起因した、スペーサ40の帯電による電子ビーム軌道のズレ、及び、スペーサ40の電気抵抗値の変化による電子ビーム軌道のズレを測定した結果を、図5の(A)及び(B)に示す。ここで、図5の(A)、図6の(A)、図7の(A)、図8の(A)に示す電子の衝突に起因したスペーサ40の帯電による電子ビーム軌道のズレとは、例えば、後方散乱電子が、スペーサ40の最表面に形成された帯電防止膜43に衝突した結果として生じる帯電防止膜43の帯電に基づき、スペーサ40

50

の近傍の電子放出領域 E A から出射され、アノード電極 2 4 に向かう電子ビームの軌道が乱される現象を指す。一方、図 5 の (B)、図 6 の (B)、図 7 の (B)、図 8 の (B)、図 9 に示す電子の衝突に起因したスペーサ 4 0 の電気抵抗値の変化による電子ビーム軌道のズレとは、例えば、後方散乱電子が、スペーサ 4 0 の最表面に形成された帯電防止膜 4 3 に、長時間、衝突し、更には、スペーサ基材 4 1 まで侵入した結果として生じるスペーサ 4 0 全体の電気抵抗値の変化に基づき、スペーサ 4 0 の近傍の電界に変化が生じ、その結果、電子放出領域 E A から出射され、アノード電極 2 4 に向かう電子ビームの軌道が乱される現象を指す。

【0086】

尚、図 5 の (A)、(B)、図 6 の (A)、(B)、図 7 の (A)、(B)、図 8 の (A)、(B)、及び、図 9 において、横軸の「スペーサに衝突する電子の量」あるいは「試験時間」は、任意の単位であり、数字は、単に相対的な値を示すに過ぎない。また、縦軸の「電子ビーム軌道の変位」は、試験開始直後の電子ビームの位置を基準として、電子ビームの位置がどの程度変化したかを示しており、任意の単位であり、数字は、単に相対的な値を示すに過ぎない。

【0087】

尚、比較例 1 A として、エネルギー減衰層（下地層）4 4 及び帯電防止膜 4 3 を形成せず、スペーサ基材 4 1 のみでスペーサを構成したもの、比較例 1 B として、スペーサ基材 4 1 の側面にエネルギー減衰層（下地層）4 4 を形成したが、帯電防止膜 4 3 を形成しないもの、比較例 1 C として、エネルギー減衰層（下地層）4 4 を形成せず、スペーサ基材 4 1 の側面に帯電防止膜 4 3 を形成したものを試作し、電子の衝突に起因した、帯電による電子ビーム軌道のズレ、及び、電気抵抗値の変化による電子ビーム軌道のズレを測定した。その結果を、比較例 1 A、比較例 1 B、比較例 1 C のそれぞれ結果を、図 6 の (A) 及び (B)、図 7 の (A) 及び (B)、並びに、図 8 の (A) 及び (B) に示す。

【0088】

比較例 1 A にあっては、エネルギー減衰層（下地層）4 4 及び帯電防止膜 4 3 を形成せず、スペーサ基材 4 1 のみでスペーサを構成したので、帯電による電子ビーム軌道のズレが大きく（図 6 の (A) 参照）、しかも、電気抵抗値の変化による電子ビーム軌道のズレも大きい（図 6 の (B) 参照）。また、比較例 1 B にあっては、スペーサ基材 4 1 の側面にエネルギー減衰層（下地層）4 4 を形成したが、帯電防止膜 4 3 を形成しなかったもので、電気抵抗値の変化による電子ビーム軌道のズレは小さいものの（図 7 の (B) 参照）、帯電による電子ビーム軌道のズレが大きい（図 7 の (A) 参照）。更には、比較例 1 C にあっては、エネルギー減衰層（下地層）4 4 を形成せず、スペーサ基材 4 1 の側面に帯電防止膜 4 3 を形成したので、帯電による電子ビーム軌道のズレは小さいものの（図 8 の (A) 参照）、電気抵抗値の変化による電子ビーム軌道のズレが大きい（図 8 の (B) 参照）。

【0089】

一方、実施例 1 のスペーサにあっては、エネルギー減衰層（下地層）4 4 及び帯電防止膜 4 3 を形成しているので、帯電による電子ビーム軌道のズレが小さく（図 5 の (A) 参照）、しかも、電気抵抗値の変化による電子ビーム軌道のズレも小さい（図 5 の (B) 参照）。

【0090】

また、実施例 1 のスペーサにおいて、 SiO_x から成るエネルギー減衰層（下地層）4 4 の厚さを 4 nm 及び 0.1 μm としたときのスペーサの帯電による電子ビーム軌道のズレを測定した結果を図 9 に示す。尚、図 9 中、黒菱形は厚さ 0.1 μm のスペーサの結果であり、白四角は厚さ 4 nm のスペーサの結果である。図 9 から、エネルギー減衰層（下地層）4 4 の厚さを 4 nm としても電子ビーム軌道のズレを小さくする効果は十分にあるが、エネルギー減衰層（下地層）4 4 の厚さをより厚くすることで、電子ビーム軌道のズレを一層小さくすることができることが判る。

【0091】

以下、実施例 1 の表示装置の製造方法を説明する。尚、後述する実施例 2 ～実施例 4 のスペーサあるいは表示装置も同様の方法で製造することができる。

【0092】

[工程－100]

先ず、グリーンシート用スラリーを調製する。平均粒径が $1 \sim 2 \mu\text{m}$ となるように粉碎・分級したアルミナ粉末（アルコア インコーポレイテッド製）、チタニア粉末（関東化学株式会社製）を、体積比が $99.5 : 0.5$ 乃至 $98 : 2$ となるように混合し、ポリビニルブチラル系樹脂のバインダーと界面活性剤とを加えて、トルエンとエタノールの混合溶媒に分散し、ボールミルによって攪拌し、グリーンシート用スラリーを得ることができる。

10

【0093】

[工程－110]

次いで、グリーンシート用スラリーから、グリーンシートを得る。実施例 1 では、調製したグリーンシート用スラリーをブレードコート法によって厚さ約 $100 \mu\text{m}$ のシートとし、 100°C で十分に乾燥させることで、グリーンシートを得たが、これに限定するものではない。

【0094】

[工程－120]

その後、グリーンシートを焼成し、セラミックス材料を得る。上記のシートをモリブデン製のセッターの上に載せ、 1650°C 、窒素：水素＝ $1 : 3$ の雰囲気下で、約 1 時間焼成することにより、セラミックス材料を得たが、これに限定するものではない。

20

【0095】

[工程－130]

次いで、セラミックス材料を切断することにより、スペーサ基材 41 を得る。実施例 1 において、上述したとおり、スペーサ基材 41 の寸法を、長手方向（図 1 において X 方向）に 150mm 、厚さ方向（図 1 において Y 方向）に $100 \mu\text{m}$ 、高さ方向（図 1 において Z 方向）に 2.0mm としたが、これらに限定するものではない。

【0096】

[工程－140]

次いで、スペーサ基材 41 の両側面の上に、エネルギー減衰層 44 及び帯電防止膜 43 を、順次、形成（成膜）する。具体的には、リフトオフ法及びスパッタリング法に基づき端部電極層 45A、45B が第 1 端面 42A 及び第 2 端面 42B に形成されたスペーサ基材 41 を、台座に載置する。 SiO_2 から成るエネルギー減衰層 44 を以下に条件を例示するスパッタリング法に基づき成膜し、その後、 Si から成る帯電防止膜 43 を以下に条件を例示するスパッタリング法に基づき成膜する。その後、一方の側面の上にエネルギー減衰層 44 及び帯電防止膜 43 が形成されたスペーサ基材 41 を台座から取り除く。そして、同様の方法で、スペーサ基材 41 の他方の側面の上にも、エネルギー減衰層 44 及び帯電防止膜 43 を形成する。

30

【0097】

[エネルギー減衰層 44 のスパッタリング条件]

成膜速度	: 0.005 乃至 0.1nm/秒
圧力	: $5 \times 10^{-1}\text{Pa}$
プロセスガス	: Ar
スパッタリング方法	: RF スパッタリング

[帯電防止膜 43 のスパッタリング条件]

成膜速度	: 0.002 乃至 0.02nm/秒
圧力	: $5 \times 10^{-1}\text{Pa}$
プロセスガス	: Ar
スパッタリング方法	: RF スパッタリング

40

【0098】

50

〔工程－１５０〕

次いで、図１に示す表示装置の組立を行う。具体的には、スペーサ４０を介して、蛍光体領域２２と電子放出領域ＥＡとが対向するようにアノードパネルＡＰとカソードパネルＣＰとを配置する。アノードパネルＡＰとカソードパネルＣＰ（より具体的には、支持体１０と基板２０）とを、例えば接合部材（枠体を含む）２６を介して、周縁部において接合する。接合に際しては、接合部材２６とアノードパネルＡＰとの接合部位、及び、接合部材２６とカソードパネルＣＰとの接合部位にフリットガラスを塗布し、予備焼成にてフリットガラスを乾燥した後、アノードパネルＡＰとカソードパネルＣＰと接合部材２６とを貼り合わせ、約４５０℃で１０～３０分の本焼成を行う。その後、アノードパネルＡＰとカソードパネルＣＰと接合部材２６とフリットガラスとによって囲まれた空間ＳＰを、貫通孔（図示せず）及びチップ管（図示せず）を通じて排気し、空間ＳＰの圧力が 10^{-4} Pa程度に達した時点でチップ管を加熱溶融や圧接により封じ切る。このようにして、アノードパネルＡＰとカソードパネルＣＰと接合部材２６とに囲まれた空間ＳＰを真空にすることができる。その後、必要な外部回路との配線を行い、実施例１の表示装置を完成させることができる。

10

【実施例２】

【００９９】

実施例２は、本発明の第１の態様、第３の態様及び第６の態様に係る平面型表示装置及びスペーサに関する。実施例２のスペーサは、本発明の第３の態様に係るスペーサ等の表現に即して表現すれば、

20

（Ａ）還元物質が含まれたセラミックス材料から成るスペーサ基材、

（Ｂ）スペーサ基材の側面上に形成された、シリコン窒化物（ SiN_Y ）から成る下地層、並びに、

（Ｃ）下地層上に形成された、シリコンから成る帯電防止膜、から構成されている。

【０１００】

実施例２にあっては、スペーサ基材は、実施例１と同じ TiO_Z （但し、 $Z < 2$ ）が含まれた Al_2O_3 から成る。後述する実施例３～実施例４にあっては、同様である。また、帯電防止膜も、実施例１と同様に、厚さ４ nm の多結晶シリコンから成る。後述する実施例３～実施例４にあっては、同様である。

30

【０１０１】

更には、実施例２のスペーサにあっては、下地層は、厚さ $0.1 \mu\text{m}$ の SiN_Y （但し、 $Y \leq 2$ ）から成る。 SiN_Y から成る下地層をこのような厚さとすることで、帯電防止膜を通過した電子のエネルギーの少なくとも５０％を下地層によって確実に吸収することができる。

【０１０２】

SiN_Y から成るエネルギー減衰層（下地層）４４は、表示装置の動作時電圧において（例えば、アノード電圧 V_A が５キロボルト乃至１５キロボルトの条件において）、電子の衝突量をクーロン換算したとき、４クーロン／ cm^2 に相当する電子が衝突した場合であっても、電子衝突前の初期電気抵抗値と比較して、電気抵抗値の低下は２％以内である。

40

【０１０３】

実施例２におけるスペーサにおいても、電子の衝突に起因した、スペーサの帯電による電子ビーム軌道のズレ、及び、スペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した。その結果、実施例１と概ね同様の結果が得られた。

【実施例３】

【０１０４】

実施例３は、本発明の第１の態様、第４の態様及び第６の態様に係る平面型表示装置及びスペーサに関する。実施例３のスペーサは、本発明の第４の態様に係るスペーサ等の表現に即して表現すれば、

50

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、
(B) スペーサ基材の側面上に形成された、シリコン酸窒化物 (SiO_xN_y) から成る下地層、並びに、
(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている。

【0105】

実施例3のスペーサにあっては、下地層は、厚さ $0.1\mu\text{m}$ の SiO_xN_y から成る。 SiO_xN_y から成る下地層をこのような厚さとすることで、帯電防止膜を通過した電子のエネルギーの少なくとも50%を下地層によって確実に吸収することができる。

【0106】

SiO_xN_y から成るエネルギー減衰層(下地層)44は、表示装置の動作時電圧において(例えば、アノード電圧 V_A が5キロボルト乃至15キロボルトの条件において)、電子の衝突量をクーロン換算したとき、4クーロン/ cm^2 に相当する電子が衝突した場合であっても、電子衝突前の初期電気抵抗値と比較して、電気抵抗値の低下は2%以内である。

【0107】

実施例3におけるスペーサにおいても、電子の衝突に起因した、スペーサの帯電による電子ビーム軌道のズレ、及び、スペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した。その結果、実施例1と概ね同様の結果が得られた。

【実施例4】

【0108】

実施例4は、本発明の第1の態様、第5の態様及び第6の態様に係る平面型表示装置及びスペーサに関する。実施例4のスペーサは、本発明の第5の態様に係るスペーサ等の表現に即して表現すれば、

(A) 還元物質が含まれたセラミックス材料から成るスペーサ基材、
(B) スペーサ基材の側面上に形成された、酸化アルミニウム (Al_2O_3) から成る下地層、並びに、
(C) 下地層上に形成された、シリコンから成る帯電防止膜、
から構成されている。

【0109】

実施例4のスペーサにあっては、下地層は、厚さ $0.1\mu\text{m}$ の Al_2O_3 から成る。 Al_2O_3 から成る下地層をこのような厚さとすることで、帯電防止膜を通過した電子のエネルギーの少なくとも50%を下地層によって確実に吸収することができる。

【0110】

Al_2O_3 から成るエネルギー減衰層(下地層)44は、表示装置の動作時電圧において(例えば、アノード電圧 V_A が5キロボルト乃至15キロボルトの条件において)、電子の衝突量をクーロン換算したとき、4クーロン/ cm^2 に相当する電子が衝突した場合であっても、電子衝突前の初期電気抵抗値と比較して、電気抵抗値の低下は2%以内である。

【0111】

実施例4におけるスペーサにおいても、電子の衝突に起因した、スペーサの帯電による電子ビーム軌道のズレ、及び、スペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した。その結果、実施例1と概ね同様の結果が得られた。

【0112】

以上、本発明を、好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定されるものではない。実施例にて説明した平面型表示装置、カソードパネルやアノードパネル、冷陰極電界電子放出表示装置や冷陰極電界電子放出素子、スペーサの構成、構造は例示であり、適宜、変更することができるし、アノードパネルやカソードパネル、冷陰極電界電子放出表示装置や冷陰極電界電子放出素子、スペーサの製造方法も例示であり、適宜変更することができる。更には、アノードパネルやカソードパネル、スペーサの製造に

10

20

30

40

50

において使用した各種材料も例示であり、適宜変更することができる。表示装置においては、専らカラー表示を例にとり説明したが、単色表示とすることもできる。エネルギー減衰層を構成する材料として、実施例に挙げた材料以外にも、Siと反応しない絶縁材料であれば用いることが可能である。また、本発明の第2の態様～第5の態様に係るスペーサ等において使用される下地層の異なる材料を2層以上積層した積層構造を有する下地層とすることもできる。

【0113】

電界放出素子においては、専ら1つの開口部に1つの電子放出部が対応する形態を説明したが、電界放出素子の構造に依っては、1つの開口部に複数の電子放出部が対応した形態、あるいは、複数の開口部に1つの電子放出部が対応する形態とすることもできる。あるいは又、ゲート電極に複数の第1開口部を設け、絶縁層に係る複数の第1開口部に連通した第2開口部を設け、1又は複数の電子放出部を設ける形態とすることもできる。

【0114】

表面伝導型電子放出素子と通称される電子放出素子から電子放出領域を構成することもできる。この表面伝導型電子放出素子は、例えばガラスから成る支持体上に酸化錫(SnO₂)、金(Au)、酸化インジウム(In₂O₃)／酸化錫(SnO₂)、カーボン、酸化パラジウム(PdO)等の導電材料から成り、微小面積を有し、所定の間隔(ギャップ)を開けて配された一対の電極がマトリクス状に形成されて成る。それぞれの電極の上には炭素薄膜が形成されている。そして、一対の電極の内の一方の電極に行方向配線が接続され、一対の電極の内の他方の電極に列方向配線が接続された構成を有する。一対の電極に電圧を印加することによって、ギャップを挟んで向かい合った炭素薄膜に電界が加わり、炭素薄膜から電子が放出される。係る電子をアノードパネル上の蛍光体領域に衝突させることによって、蛍光体領域が励起されて発光し、所望の画像を得ることができる。あるいは又、金属／絶縁膜／金属型素子から電子放出領域を構成することもできる。

【図面の簡単な説明】

【0115】

【図1】図1は、実施例1の平面型表示装置、具体的には、冷陰極電界電子放出素子を備えた冷陰極電界電子放出表示装置の模式的な一部端面図である。

【図2】図2は、実施例1のスペーサの模式的な断面図である。

【図3】図3は、カソードパネル及びアノードパネルを分解したときのカソードパネルとアノードパネルの一部分の模式的な分解斜視図である。

【図4】図4の(A)及び(B)は、エネルギー減衰層(下地層)の厚さを20nm及び0.2μmとし、帯電防止膜の厚さを4nmとし、4.5キロボルトに加速された電子が、スペーサに垂直に衝突したとしたときの電子の挙動をシミュレーションした結果を示す図である。

【図5】図5の(A)及び(B)は、実施例1のスペーサの帯電による電子ビーム軌道のズレ、及び、スペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した結果を示すグラフである。

【図6】図6の(A)及び(B)は、比較例1Aのスペーサの帯電による電子ビーム軌道のズレ、及び、スペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した結果を示すグラフである。

【図7】図7の(A)及び(B)は、比較例1Bのスペーサの帯電による電子ビーム軌道のズレ、及び、スペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した結果を示すグラフである。

【図8】図8の(A)及び(B)は、比較例1Cのスペーサの帯電による電子ビーム軌道のズレ、及び、スペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した結果を示すグラフである。

【図9】図9は、実施例1のスペーサの電気抵抗値の変化による電子ビーム軌道のズレを測定した結果を示すグラフである。

【図10】図10の(A)及び(B)は、冷陰極電界電子放出表示装置において、スペー

10

20

30

40

50

サの近傍に位置する画素における電子ビームの軌道を模式的に示す図である。

【符号の説明】

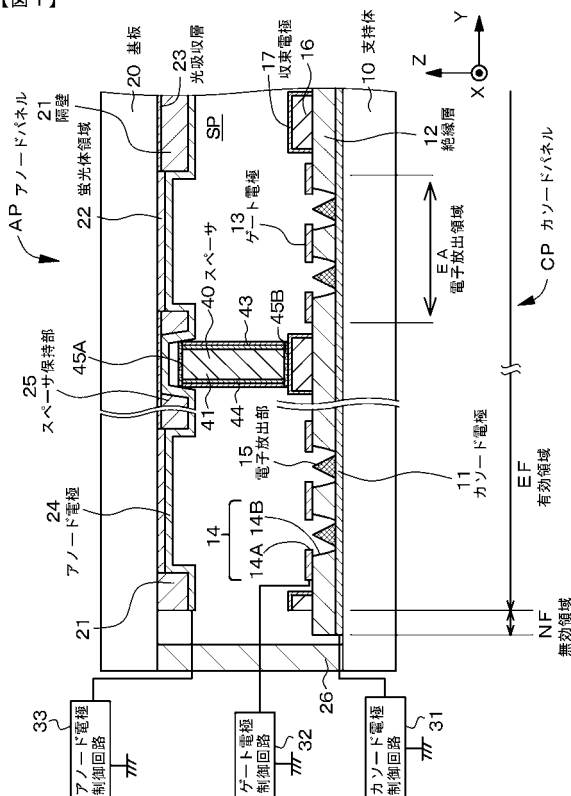
【0116】

10・・・支持体、11・・・カソード電極、12・・・絶縁層、13・・・ゲート電極、14, 14A, 14B・・・開口部、15・・・電子放出部、16・・・層間絶縁層、17・・・収束電極、20・・・基板、21・・・隔壁、22, 22R, 22G, 22B・・・蛍光体領域、23・・・光吸収層（ブラックマトリックス）、24・・・アノード電極、25・・・スペーサ保持部、26・・・接合部材、31・・・カソード電極制御回路、32・・・ゲート電極制御回路、33・・・アノード電極制御回路、40・・・スペーサ、41・・・スペーサ基材、42A・・・スペーサ基材の第1端面、42B・・・スペーサ基材の第2端面、43・・・帯電防止膜、44・・・エネルギー減衰層あるいは下地層、45A, 45B・・・端部電極層、EA・・・電子放出領域、EF・・・有効領域、NF・・・無効領域、SP・・・空間

10

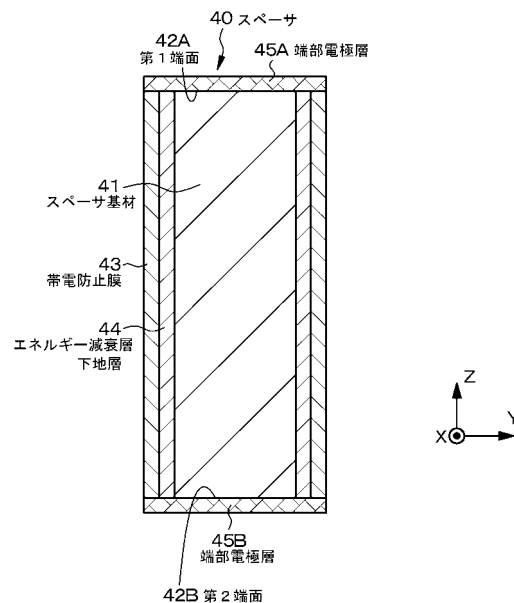
【図1】

【図1】



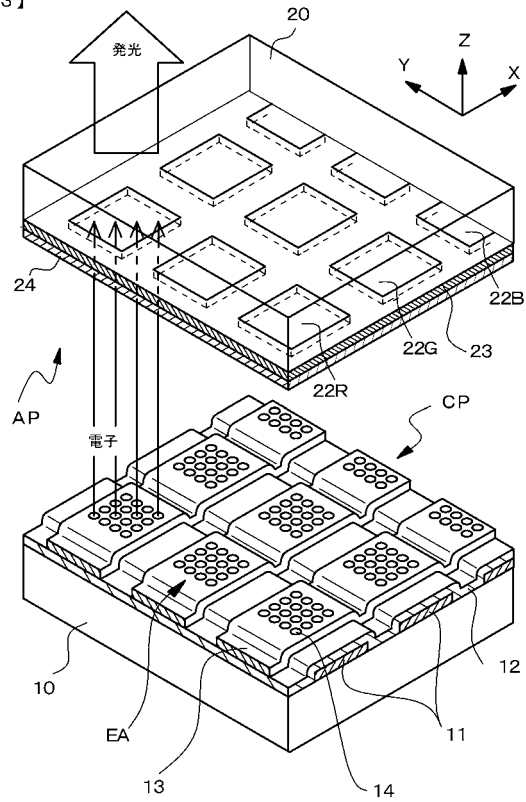
【図2】

【図2】



【図 3】

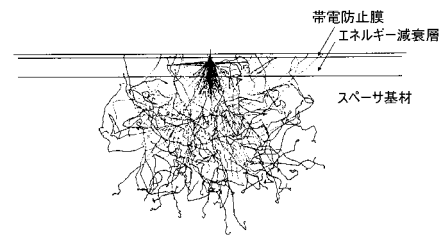
【図 3】



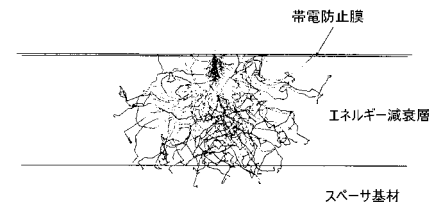
【図 4】

【図 4】

(A)



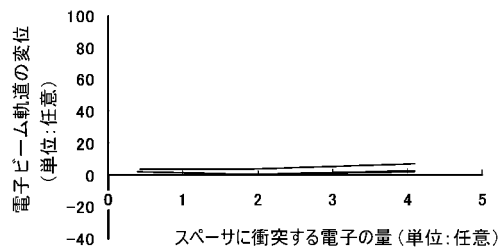
(B)



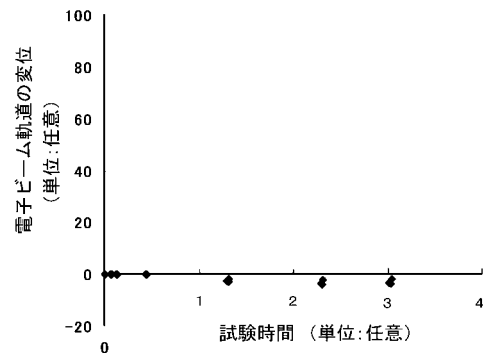
【図 5】

【図 5】

(A)



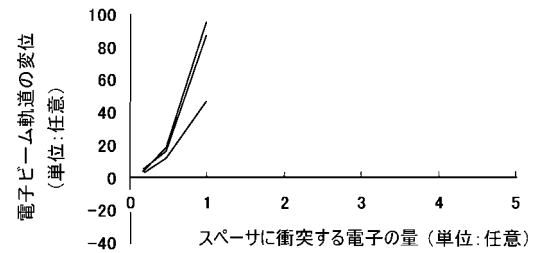
(B)



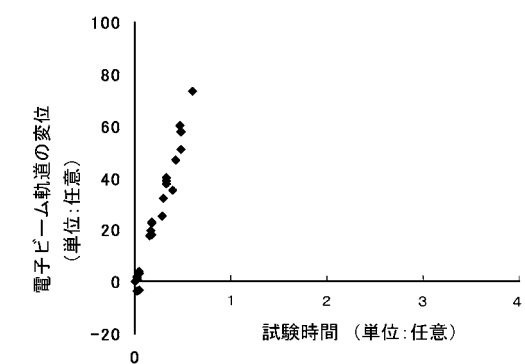
【図 6】

【図 6】

(A)

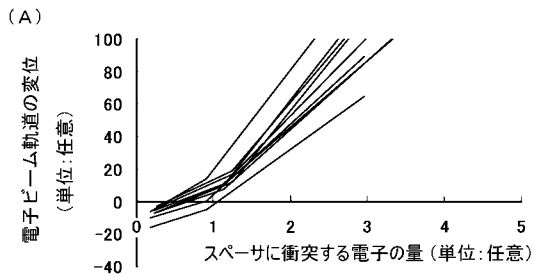


(B)

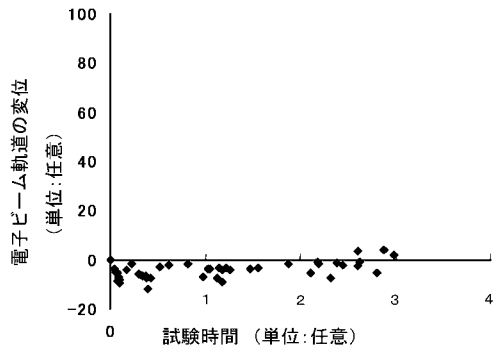


【図 7】

【図 7】

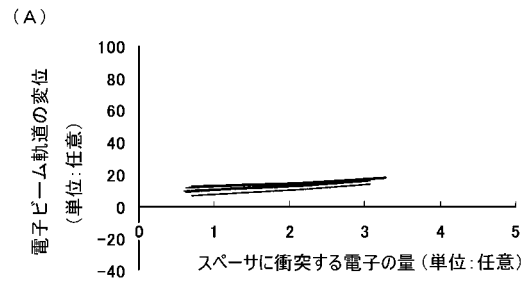


(B)

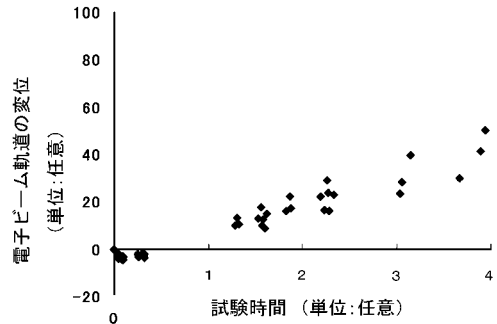


【図 8】

【図 8】

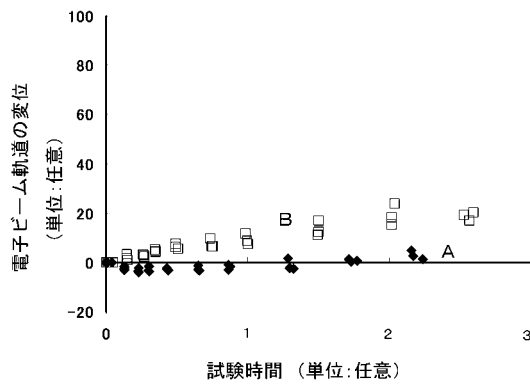


(B)



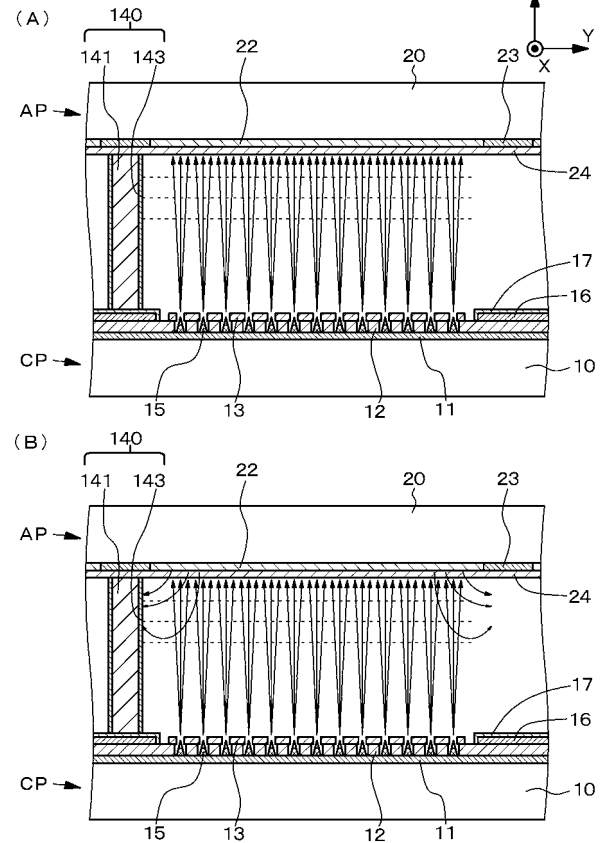
【図 9】

【図 9】



【図 10】

【図 10】



フロントページの続き

(72)発明者 田中 正長

東京都港区港南一丁目7番1号 株式会社エフ・イー・テクノロジーズ内

Fターム(参考) 5C032 AA01 CC10

5C036 EE02 EE08 EE09 EF01 EF06 EG50 EH08 EH11 EH21