

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，
其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

美國、2004. 6.30、10/882,886

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【 先前技術 】

電子電路構件係可為由屏蔽物(shield)或覆蓋物(cover)所環繞，以抑制於包括射頻(radio frequency)之通訊頻率的電子電路構件所產生之危險或破壞性的電磁(EM, electromagnetic)輻射。於某些環境中，電子構件係可為封入於某些形式之導電覆蓋，其為連接至一電路接地。一電磁屏蔽係可為一固體金屬殼或蓋，其為成形以產生一腔室(chamber)而包圍一電子電路。電磁屏蔽係已經開發以運用於緊密(compact)電子環境，其包括諸多的電子構件於一基板。於該等緊密環境中，電子構件係可能難以運用個別的灌封電磁屏蔽而隔離於彼此。然而，屏蔽係干擾於種種所屏蔽的電子電路之間的通訊。於該等緊密環境中，存在需要以提供有效的電磁屏蔽及適當之電路間的通訊而且維持其為於愈來愈多的電子裝置所期望之緊密的尺寸。

【 發明內容 】

一種電磁屏蔽組件係可包括一電磁屏蔽、以及一導電組件，其能夠導通電流而作為一電路之部分者。該電磁屏蔽組件係可包括一頂部與側邊，其係成形以形成一腔室而為能夠封入一或多個電路組件。該電磁屏蔽係可為由疊層體(laminate)所形成，或是藉由組合多層的材料而產生。該疊層體電磁屏蔽係可包括導電條(strip)與通孔(via)，其延伸為沿著一或多個介電層以形成導電組件。於一些實例

中，該電磁屏蔽係可選擇或附加為包括一層的電阻材料，諸如：一電阻膜，以提供電子共振之阻尼。

於一些實例中，一種電路結構係可包括：一基板；一電路組件，安裝於該基板；及一封殼(enclosure)，安裝於基板且界定一腔室以實質封入該電路組件，該封殼之一邊緣係延伸為沿著該基板。一封殼係可包括實質封入該腔室之一電磁屏蔽、及其延伸為沿著該電磁屏蔽且電氣隔離自該電磁屏蔽之一導電條。該電路組件之一電路元件係可安裝於該基板且為導電耦接至該導電條。

【實施方式】

第 1 圖係描繪一種簡化範例的電路結構 8，其包括一電磁屏蔽組件 10、或覆蓋且為了方便而具有種種的特徵為說明於單一個綜合式實施例。此等特徵係可具有種種的形式，且可為個別或於種種其他的組合而實現於其他的屏蔽組件。如運用於本文，一電磁屏蔽組件係可容納一或多個電路組件 12，其可為個別或組合而形成一或多個完整的電路、一或多個電路之一或多個部分、一電路的元件或構件之一或多個組合、或是任何組合的電路、電路部分、與電路構件，且可包括共用(shared)的電路部分或構件。

接著，於此實例中，電磁屏蔽組件 10 係可安裝至一基板 14 上。電磁屏蔽組件 10 亦稱為一封殼且可包括一電磁傳導層以形成一屏蔽 16，其具有一頂部 20、與側邊 22(諸如：側邊 22a、22b、22c、與 22d)以形成一封入的腔室 26。

如於第 2 圖之橫截面所示，電磁屏蔽組件係可為一疊層體，或可為由多層所構成。導電性的外層 16 係可延伸為沿著該電磁屏蔽組件之整個外部。屏蔽 16 係可為由一電磁(包括電氣或磁性)傳導材料所作成，諸如：鋁、銅、或其他金屬，且可為由一組合之材料(其至少一者為導電性)所形成，諸如：一導電層以及一非導電(介電)層或半導體層。介電體 17 係可直接鄰近至屏蔽 16。介電體 17 係可進而為配置於一或多層。

屏蔽 16 亦可包括一或多個開口或切口(cutout)，諸如：切口 24，以允許電流之通過(諸如：以訊號或功率的形式)為進出於腔室 26 而無需對於該屏蔽之實質折衷。儘管僅有一個切口為圖示於此實例，應為理解的是：電磁屏蔽 16 可包括超過一個切口且該等切口為可位於屏蔽組件 10 之頂部或任一側邊。如將為看出，顯示為安裝於基板 14 之一導線 33 係可通過切口 24 以電氣連接電路組件 12 與其他位於電磁屏蔽組件之外側的其他電路組件或構件。導線 33 係可為一接線、一微帶線、或是能夠導通電流之任何其他配置。

屏蔽 16 係可保護其封入於腔室 26 之電路組件(諸如：組件 12)為免於環境與電磁的影響及/或隔離所封入的電路組件。儘管未顯示，一屏蔽 16 係可更包括一內壁，其可分割該腔室 26 成為超過一個子腔室而可為能夠隔離二或多個電路組件。

電路組件 12 係可包括種種的構件。針對於說明之目

的，電路組件 12 係可包括個別的電路元件 30 與 32，其為由一適合的互連件所連接，諸如：藉由一接合線 34。接合線係可藉著連接至其為定位於電路組件之一端子 31 而連接至一電路元件 30。電路元件 30 係可包括一集總(lumped)或分布(distributed)元件、或是被動及/或主動元件之組合或網路，諸如：傳輸線路、電阻器、電容器、電感器、與半導體元件，且可為安裝於其具有一介電質、半導體性或導電性的基板之一電路晶片。再者，電路組件 12 係可包括於一積體電路(IC, integrated circuit)或晶片之二極體與電晶體的一者或一組合，積體電路或晶片係包括例如：單片式微波積體電路(MMIC, monolithic microwave integrated circuit)、特定應用積體電路(ASIC, application specific integrated circuit)、或類似者。針對於說明之目的，電路元件 32 係可為一電氣導線，用於傳送其為相對於電路元件 30 之一訊號或功率。

如第 2 圖所示，電磁屏蔽 16 係可為於一或多個點而直接安裝至基板 14。於此實例中，基板 14 係導電性且提供對於屏蔽之一接地。其他形式之基板係可運用，諸如：一介電質以及一或多個導電層。是以，屏蔽 16 係可為運用導電性的黏著劑 36 而直接附接至基板 14。導電性的黏著劑係可包括：導電性的環氧樹脂(epoxy)、導電墊(pad)、焊劑、銅鋅合金焊接(brazing)材料、變形金屬、z 軸導通的彈性體、或任何類似的導電性或電阻材料。再者，可具有一或多個型式之導電性的黏著劑以運用於電磁屏蔽組件 10

之安裝。應為注意的是：屏蔽側邊 22c 係可能非為直接附接至基板 14 之於切口 24 的區域。

選用而言，電磁屏蔽 16 係可包括一或多個電氣接地連接器(未顯示於此)以供接地該屏蔽 16 至局部的電路接地。此等接地連接器係可為金屬條之形式，其為延伸自該屏蔽之一或多個部分至基板、至一鄰近的電磁屏蔽、或至無論任何接地連接為可利用者。

導線 32 與 33 係可運用絕緣層 38 而安裝於基板 14 上。絕緣層係可為一絕緣環氧樹脂或其他黏著劑之形式、或一絕緣墊。此等絕緣層係隔離該等導線自該導電性的基板。電路組件 12 之電路元件 30 係可要求其為接地，其中，電路元件 30 之背側係可運用導電性的黏著劑 36 而附接至基板 14。

屏蔽組件 10 係可更包括一導電組件 39，其係由一介電體 17 所支撐為相對於屏蔽 16。導電組件 39 係可提供透過該種屏蔽組件之一連續的電氣路徑 41。路徑 41 係可具有分支、與多個路徑，無論為適以承載訊號或功率。導電組件之構件係可延伸為沿著介電體 17 之一表面，或為嵌入於介電體 17。介電體 17 係可為單一層的介電質或負數層的介電質，諸層係可為或是可非為由一或多層的非介電材料所分開。於此實例中，介電體 17 係包括第一與第二介電層 42 與 46。第一與第二介電層 42 與 46 係可連續為沿著電磁屏蔽 16，延伸為沿著電磁屏蔽頂部 20 及側邊 22a、22b、22c、與 22d。介電體 17 亦可延伸為僅於屏蔽 16 之

一或多個部分。於一些區域中，第一與第二介電層 42 與 46 係可合併成為一層而未為由任何的非介電材料所分開。第二介電層 46 係可具有其界定腔室 26 之一內面 48。雖然介電層 42 與 46 係顯示其延伸為跨於電磁屏蔽組件之頂部且朝下於側邊，舉例而言，分開的介電層係可為運用以形成其作成該等側邊之介電體的部分者。

導電組件 39 係可包括一導電條 44，其可延伸為通過或於介電體 17。於圖示的配置，導電條 44 係夾設於第一介電層 42 與第二介電層 46 之間。導電條 44 係可由其包括上述的導電性金屬之任何適合的導電材料所構成。

電磁屏蔽側邊 22a 與 22c 係可包括一或多個通孔 50，諸如：通孔 50a 與 50c，其為延伸於第一與第二介電層 42 與 46 之間。通孔係可藉著鑽孔、蝕刻、或者是製造個別延長的通孔 52 (諸如：孔 52a 與 52c) 而為形成。該等通孔 (或管道) 係可延伸於第一與第二介電層 42 與 46 之間，或延伸為通過一個別層。此等通孔係可接著為填充電磁傳導材料以形成該等通孔。

如圖所示，通孔 50a 與 50c 係可延伸於側邊 22a 與 22c 之整個高度。屏蔽組件 10 係可具有其為接觸於基板 14 之一下邊緣 54。通孔 50a 與 50c 係因此具有其定位為接近該屏蔽組件之下邊緣位置 54a 與 54c 的下端，且朝上延伸以於個別的相交點 56a 與 56c 而接觸該導電條 44。通孔之下端係可分別為連接至訊號導線 32 與 33，藉由任何適當方式，諸如：導電性的黏著劑 36 之運用。

通孔 50a 與 50c 係可接觸於導電條 44，以形成於電磁屏蔽組件 10 之內的導電組件 39。導電組件 39 係可為能夠運用作為一電路之部分者。舉例而言，導線 33 係可為能夠導通其為由電路組件 12 之電路元件 30 所運用或產生之電流或一訊號。一電流係可為導通自該電路元件 30 而通過端子 31、接合線 34、訊號導線 32、通孔 50a、導電條 44、通孔 50c、與導線 33。因此，透過導線 33，一訊號或功率係可為流通於電路組件 12 與在所屏蔽的腔室 26 之外側的一電路之間。

第 1 至 4 圖係顯示一種電磁屏蔽組件 10 之一個實施例，其包括嵌入於屏蔽組件 10 之僅有一個導電條 44，且分別為於相交點 56a 與 56c 而介面於通孔 52a 與 52c。一電磁屏蔽組件 10 係可包括超過一個導電條或導電組件，且該等條係可進而嵌入於超過二個隔離的介電層之間或延伸於一介電層或介電體。同理，儘管此等圖式係顯示其為形成於電磁屏蔽組件的二個側邊之內的通孔，該等通孔係可容納於屏蔽組件之所有或任何組合的側邊之內。再者，可能具有多個通孔於任一個側邊之內。用於實現一導電組件 39 之其他的形式或配置係可運用。

電磁屏蔽組件 10 之內表面 48 係可包括部分之電阻材料 60，其可為有效於阻抑於腔室 26 之不期望的電氣傳播。諸如腔室 26 之屏蔽的封殼係可能具有於種種的頻率之共振，其係可能干擾於腔室 26 之電路組件 12 的適當操作。電阻材料 60 係可減小或提供阻尼至該等共振，且一層的

電阻材料 60 係可延伸為沿著介電層 46 之內表面 48 的全部或部分者。該電阻材料 60 亦可為定位於其他方式，諸如於數層的介電材料之間。

電阻材料 60 係可為電阻性的油墨、膜、塗料、其他的電阻塗層、或是其組合。此材料係可藉著網版印刷、鏤版印刷、噴灑、注射、塗敷、噴墨印刷、平版印刷、或任何其他便利的方法而施加至表面 48。此電阻材料 60 係可根據一圖案(pattern)之分布而施加至表面 48，藉以產生多個區域之電阻材料 62 與 64。

如於第 2 圖所示，內部屏蔽表面 48 係可包括一第一電阻材料區域 62，其為均勻且為沿著屏蔽 10 之頂部 20 與側邊 22a 而覆蓋該內部屏蔽表面之一部分。此內部表面亦可包括一第二電阻材料區域 64，其僅為覆蓋側邊 22c 之一部分。電阻材料係可具有均勻的厚度，或是該厚度為可改變。某些區域之電阻材料係可運用導電性的黏著劑 36 而連接至基板 14。

一個替代實施例係顯示於第 4 圖。如於此橫截面所示，內部屏蔽表面係可為覆蓋其為均勻圖案化之一電阻材料 60。該圖案 70 係可具有開放的絕緣區域 66 對於覆蓋的電阻材料區域 68 之一預定比值。此電阻材料圖案 70 係可施加於一薄片或膜，其可包括一網。該種膜係可界定為具有介於 10 歐姆/平方(ohms/square)與 1000 歐姆/平方之間的一平均電阻率。

如為所述，該電阻材料層之附加係可造成於腔室 26 的

共振與異質耦合之阻尼於一期望的頻率範圍。為了改善此阻尼，電阻材料 60 係可為根據電阻率、該材料可施加於其之厚度與圖案而選擇。此外，阻尼係可為藉由適當選擇其納入於屏蔽 20 之第一與第二介電層 42 與 46 的介電材料、及此介電材料之厚度而改善。

電磁屏蔽組件 10 係可由電路板材料所製造，包括：導電性與介電材料。電磁屏蔽組件 10 及/或基板 14、或是其包括電磁屏蔽組件 10、基板 14、與關聯電路(諸如：電路組件 12)的電路結構 8 之製造係可連同其列陣於面板之零件而實施。於面板之大量製造係可接著跟隨一操作以獨特該等組件。

透過該種組件，可能具有多個電路組件 12 於各個腔室 26，且可能具有多個腔室 26 於各個電磁屏蔽組件 10。另外，一給定的電磁屏蔽組件係可能納入或省略用於阻尼之電阻材料 60，且可能納入或省略導電組件 39。

是以，儘管電路結構之實施例係已經特定顯示且參照前述的揭示內容而說明，諸多變化係可以於其內作成。其他組合與次組合之特徵、作用、元件、及/或性質係可運用。無論其為針對於不同的組合或針對於相同的組合，無論為不同、較寬、較窄或相等於範疇，該等變化係亦視為納入於本揭示內容之標的。前述的實施例係說明性質，且無任何單一特徵或元件係必要於其可為主張於此件或後續的申請案之所有可能的組合。是以，申請專利範圍係界定於前述的揭示內容所揭示之本發明。於申請專利範圍係列舉

“一(a)”或“一第一(a first)”元件或其等效者，該等申請專利範圍係包括一或多個該等元件，既不需要而且未排除二或多個該等元件。再者，用於識別元件之順序指示(諸如：第一、第二或第三)係運用以區別於該等元件，而非指出該等元件之一需要或限制的數目，且非指出該等元件之一特定位置或順序，除非為特定敘述者。

【圖式簡單說明】

第 1 圖係一種電路結構之平面圖，該電路結構係包括安裝於一基板之一種電磁屏蔽組件。

第 2 圖係沿著第 1 圖的線 2-2 所取得之橫截面圖。

第 3 圖係沿著第 2 圖的線 3-3 所取得之橫截面圖。

第 4 圖係沿著第 2 圖的線 4-4 所取得之橫截面圖。

【主要元件符號說明】

8	電路結構
10	電磁(EM)屏蔽組件(封殼)
12	電路組件
14	基板
16	電磁屏蔽(層)
17	介電體(層)
20	電磁屏蔽頂部
22、22a、22b、22c、22d	電磁屏蔽側邊
24	開口(切口)

I291324

26	腔室
30	電路元件
31	端子
32	電路元件(導線)
33	導線
34	接合線
36	黏著劑
38	絕緣層
39	導電組件
41	電氣路徑
42、46	介電層
44	導電條
48	內表面
50、50a、50c	通孔
52、52a、52c	孔
54、54a、54c	邊緣
56a、56c	相交點
60、62、64	電阻材料
66	開放區域(空間)
68	覆蓋區域
70	圖案

五、中文發明摘要：

一種電磁(EM)屏蔽組件(10)之一個實例係可包括一頂部(20)與側邊(22)，其共同形成一腔室(26)而構成以容納一電路組件(12)。電磁屏蔽組件(10)係可包括一導電屏蔽層(16)與一介電層(17)。頂部(20)係可包括其延伸為沿著介電層(17)之一導電條(44)，而一或多個側邊(22)係可各自包括其延伸為通過介電層(17)之一通孔(50)。一通孔(50)係可為適以提供於該腔室(26)之內側或外側的一電路導線(32、33)與導電條(44)之間的連接。以此方式，通孔(50)與導電條(44)係能夠形成於電磁屏蔽組件(10)之內的一連續電路路徑。可替代或附加而言，某些電磁屏蔽組件(10)係可包括納入於內表面(48)之電阻材料(60)。

六、英文發明摘要：

An example of an electromagnetic (EM) shield assembly (10) may include a top (20) and sides (22), which together form a chamber (26) configured to house a circuit assembly (12). The EM shield assembly (10) may include a conductive shield layer (16) and a dielectric layer (17). The top (20) may include a conductive strip (44) extending along the dielectric layer (17), while one or more sides (22) may each include a via (50) extending through the dielectric layer (17). A via (50) may be adapted to provide a

I291324

connection between a circuit conductor (32, 33) inside or outside the chamber (26) with the conductive strip (44). In this manner the vias (50) and the conductive strip (44) are capable of forming a continuous circuit path (41) within the EM shield assembly (10). Alternatively or additionally, some EM shield assemblies (10) may include resistive material (60) included on the interior surface (48).

十、申請專利範圍：

1. 一種電磁屏蔽組件(10)，包含：

一電磁傳導屏蔽(16)，其係具有一頂部(20)與側邊(22)以形成一腔室(26)，其係建構成當該屏蔽(16)係安裝於其支撐該電路組件(12)之一基板(14)時封入一電路組件(12)；

一介電體(17)，其係沿著該屏蔽(16)之至少一部分延伸；及

一導電組件(39)，其係沿著該介電體(17)延伸且與該屏蔽(16)間隔開，該導電組件(39)係適以連接至於該基板(14)之一電路元件(30)。

2. 如申請專利範圍第1項之電磁屏蔽組件(10)，其中，該介電體(17)係沿著該屏蔽(16)之頂部(20)與至少一第一側邊(22)延伸，該導電組件(39)係包括延伸為沿著該屏蔽(16)之頂部(20)的一導電條(44)，且一第一通孔(50a)係延伸為通過其沿著該屏蔽(16)之第一側邊(22)的該介電體(17)，該通孔(50a)係連接至導電條(44)且為結合於該導電條(44)而形成其為沿著該介電體(17)之一連續電路路徑(41)。

3. 如申請專利範圍第2項之電磁屏蔽組件(10)，其中，該通孔(50a)係適以於該電磁屏蔽(16)之安裝至基板(14)的期間而附接至電路元件(30)。

4. 如申請專利範圍第3項之電磁屏蔽組件(10)，其中，該電路組件(12)係包括該電路元件(30)，該電路元件(30)係適以承載電流，且該導電組件(39)係配置於該屏蔽(16)之內部。

5.如申請專利範圍第 4 項之電磁屏蔽組件(10)，更包含：一第二通孔(50c)，其為與該第一通孔(50a)間隔開、其係連接至該導電條(44)且其係導電附接至延伸於該腔室(26)之外側的一電氣導線(33)。

6.如申請專利範圍第 1 項之電磁屏蔽組件(10)，其中，該屏蔽(16)係包括一開口(24)，其提供透過該屏蔽(16)至該導電組件(39)之通路。

7.如申請專利範圍第 1 項之電磁屏蔽組件(10)，其中，該介電體(17)係包括一內表面(48)，其係至少部分為覆蓋以一電阻材料(60)而能夠阻抑於該腔室(26)之中的共振。

8.如申請專利範圍第 7 項之電磁屏蔽組件(10)，其中，該電阻材料(60)係一電阻膜。

9.如申請專利範圍第 7 項之電磁屏蔽組件(10)，其中，該電阻材料(60)係以一圖案(70)而施加至該內表面(48)。

10.如申請專利範圍第 9 項之電磁屏蔽組件(10)，其中，該圖案(70)係一均勻的圖案(70)，其具有一預定比率之開放區域(66)與覆蓋區域(68)，開放區域(66)為不具有電阻材料(60)而覆蓋區域(68)具有電阻材料(60)。

11.一種電路結構(8)，包含：

一基板(14)；

一電路組件(12)，其包括安裝於該基板(14)之一電路元件(30)；

一封殼(10)，其係安裝於該基板(14)且界定一腔室(26)以實質封入該電路組件(12)，該封殼(10)之一邊緣(54)係為

沿著該基板(14)延伸，該封殼(10)係包括實質封入該腔室(26)之一電磁屏蔽(16)、及其延伸為沿著該電磁屏蔽(16)且電氣隔離自該電磁屏蔽(16)之一導電條(44)，該導電條(44)係導電耦接至該電路元件(30)。

12.如申請專利範圍第 11 項之電路結構(8)，其中，該屏蔽(16)係形成一外層(16)，其包含一電磁傳導材料且封入該導電條(44)。

13.如申請專利範圍第 11 項之電路結構(8)，其中，該封殼(10)係包括其分開該屏蔽(16)與導電條(44)之一第一介電層(42)。

14.如申請專利範圍第 13 項之電路結構(8)，其中，該封殼(10)更包括一第二介電層(46)，該導電條(44)係至少部分為配置於第一與第二介電層(42、46)之間。

15.如申請專利範圍第 14 項之電路結構(8)，其中，第二介電層(46)係包括其面對該腔室(26)之一內表面(48)，該封殼(10)更包括於該內表面(48)之一層的電阻材料(60)。

16.如申請專利範圍第 15 項之電路結構(8)，其中，該電阻層(60)係分布於其具有均勻間隔的開放空間(66)之一圖案(70)。

17.如申請專利範圍第 11 項之電路結構(8)，其中，該屏蔽(16)係具有鄰近於一第一導電條端(50c)之一開口(24)，且該導電條(44)係具有耦接至電路組件(12)之一第二端(50a)，該電路結構(8)更包含一導線(33)，其為安裝於基板(14)而在封殼(10)之外側且為連接至第一導電條端(50c)

以導通電流於該電路組件(12)與封殼(10)的外部之間。

18.一種電路結構(8)，包含：

一基板(14)；

一電路組件(12)，其係安裝於該基板(14)；

一封殼(10)，其係安裝於該基板(14)且界定一腔室(26)以實質封入該電路組件(12)，該封殼(10)係包括實質封入該腔室(26)之一電磁屏蔽(16)、及其為能夠阻抑於該腔室(26)之中的共振之一電阻材料層(60)，該電阻層(60)係延伸為沿著該電磁屏蔽(16)且電氣隔離自該電磁屏蔽(16)。

19.如申請專利範圍第 18 項之電路結構(8)，其中，該屏蔽(16)係包括封入該電阻層(60)之一層的電磁傳導材料。

20.如申請專利範圍第 18 項之電路結構(8)，其中，該封殼(10)係包括分開該屏蔽(16)與電阻層(60)之一介電層(42、46)。

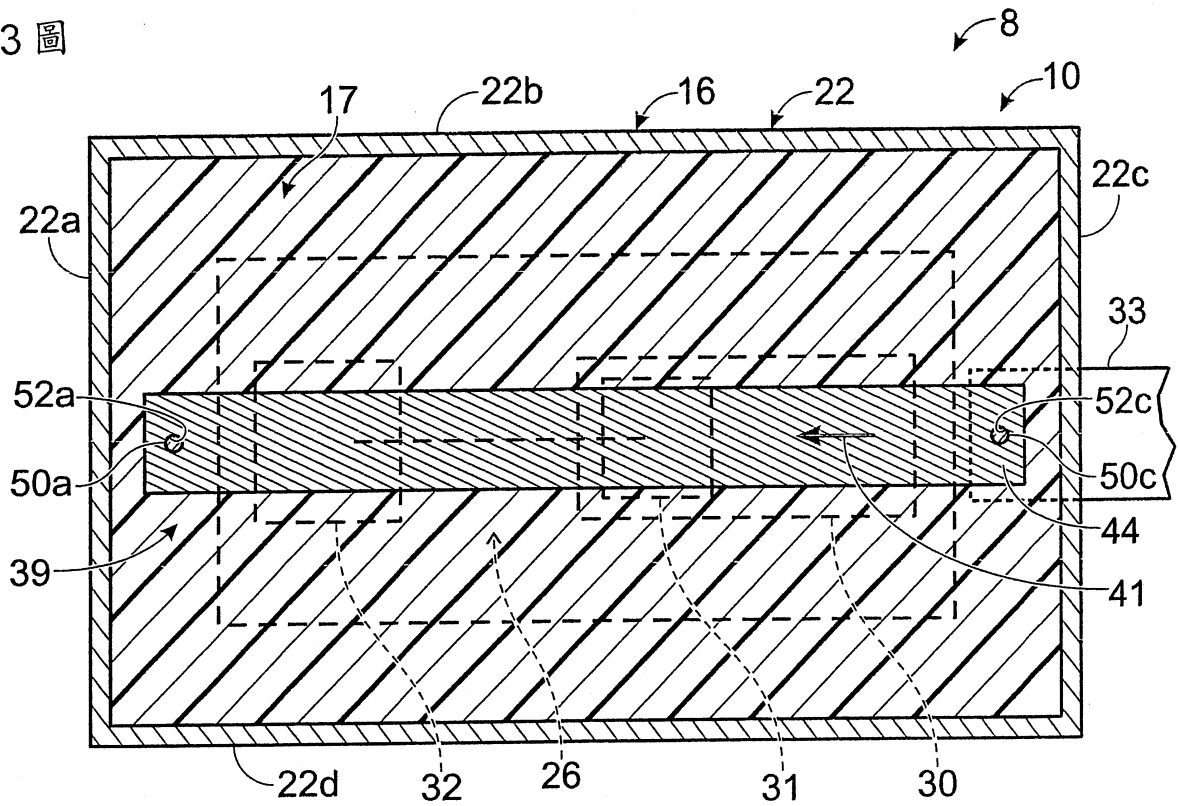
21.如申請專利範圍第 18 項之電路結構(8)，其中，該電阻層(60)係分布於具有均勻間隔的開放空間(66)之一圖案(70)。

22.如申請專利範圍第 18 項之電路結構(8)，其中，該電阻層(60)係一電阻膜。

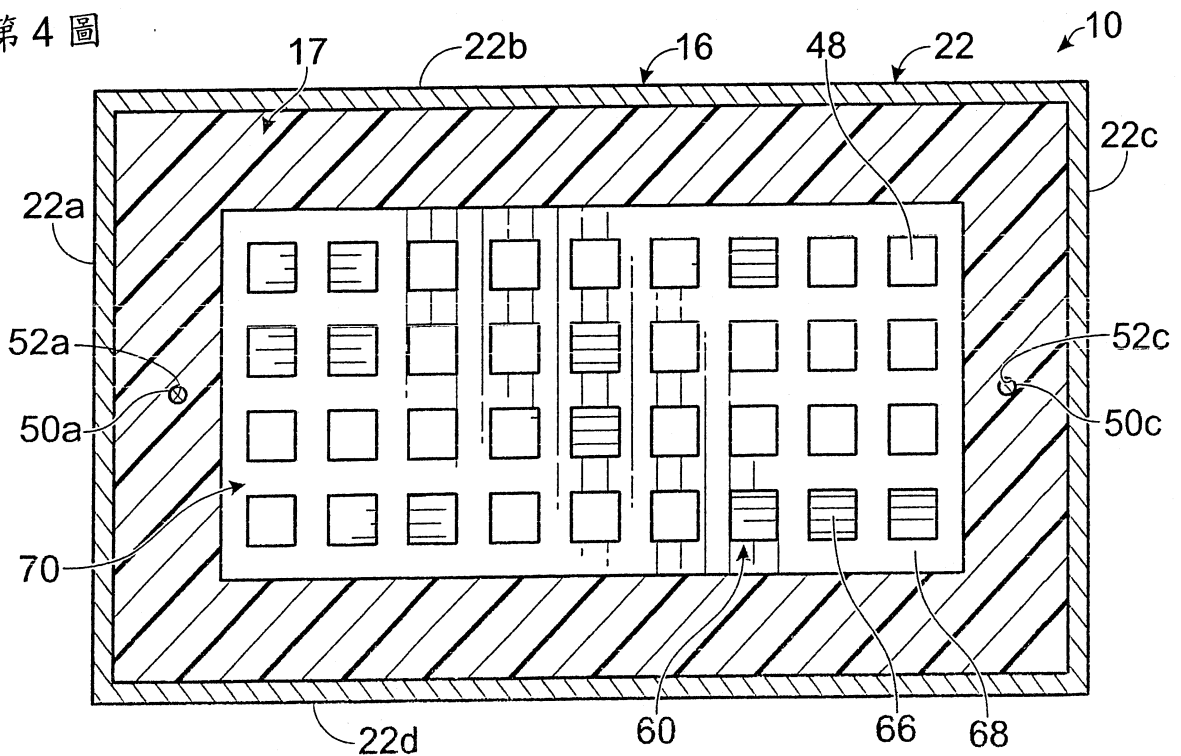
十一、圖式：

如次頁

第 3 圖



第 4 圖



七、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

8	電路結構
10	電磁(EM)屏蔽組件(封殼)
12	電路組件
14	基板
16	電磁屏蔽(層)
17	介電體(層)
20	電磁屏蔽頂部
22、22a、22b、22c、22d	電磁屏蔽側邊
24	開口(切口)
26	腔室
30	電路元件
31	端子
32	電路元件(導線)
33	導線
34	接合線
36	黏著劑
38	絕緣層
39	導電組件
41	電氣路徑
42、46	介電層
44	導電條

48	內表面
50、50a、50c	通孔
52、52a、52c	孔
54、54a、54c	邊緣
56a、56c	相交點
60、62、64	電阻材料

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

76年8月 / 日修(更)正本 才頁

公告本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94119968

※ 申請日期：94.6.16

※ IPC 分類：H05k9/00

一、發明名稱：(中文/英文)

電磁屏蔽組件

ELECTROMAGNETIC SHIELD ASSEMBLY

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

止威公司 / ENDWAVE CORPORATION

代表人：(中文/英文)

吉姆 克勞森 / CROSSEN, JIM

住居所或營業所地址：(中文/英文)

美國加州 95134 三藩市貝技路 130 號

130 Baytech Drive, San Jose, CA 95134, U.S.A.

國 籍：(中文/英文)

美國 / USA

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 艾德華 B 史東漢 / STONEHAM, EDWARD B.

2. 湯瑪斯 M 高帝堤 / GAUDETTE, THOMAS M.

國 籍：(中文/英文)

1. 2. 美國 / USA