

(21)申請案號：100136601

(22)申請日：中華民國 100 (2011) 年 10 月 07 日

(51)Int. Cl. : **H01L21/60 (2006.01)**

(30)優先權：2010/12/01 日本

2010-267943

(71)申請人：松下電器產業股份有限公司 (日本) PANASONIC CORPORATION (JP)

日本

(72)發明人：櫻井大輔 SAKURAI, DAISUKE (JP)；後川和也 USIROKAWA, KAZUYA (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：26 項 圖式數：9 共 50 頁

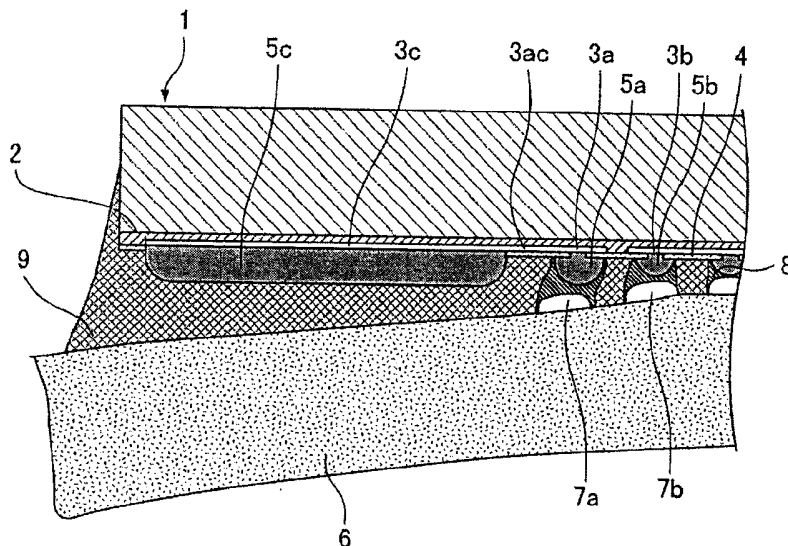
(54)名稱

電子零件安裝體、電子零件、基板

(57)摘要

本發明之電子零件安裝體之特徵在於：其係將具備複數個零件側電極端子(3a、3b)之電子零件(1)安裝於具備對應複數個零件側電極端子(3a、3b)之複數個基板側電極端子(7a、7b)之基板(6)上之電子零件安裝體，其具備：複數個突起狀電極(5a、5b)，其分別形成於電子零件(1)之複數個零件側電極端子(3a、3b)上，將電子零件(1)與基板(6)電性連接；及虛設電極(3c)，其形成於電子零件(1)上，與複數個零件側電極端子(3a、3b)中之特定位置之零件側電極端子(3a)電性連接；且，與虛設電極(3c)電性連接之特定位置之零件側電極端子(3a)上之突起狀電極(5a)，高於與前述特定位置不同位置之零件側電極端子(3b)上之突起狀電極(5b)。

(a)



1：半導體元件

2：低介電常數絕緣膜

3a：第 1 零件側電極  
端子

3ac：佈線

3b：第 2 零件側電極  
端子

3c：虛設電極

4：絕緣膜

5a：第 1 突起狀電極

5b：第 2 突起狀電極

5c：虛設突起狀電極

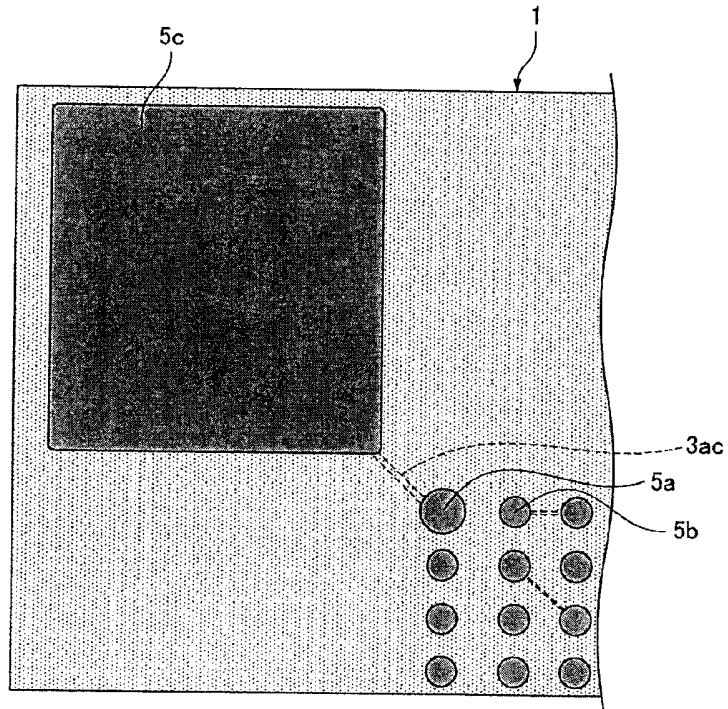
6：電路基板

7a：第 1 基板側電極  
端子

7b：第 2 基板側電極  
端子

8 : 焊錫  
9 : 密封樹脂

(b)



(21)申請案號：100136601

(22)申請日：中華民國 100 (2011) 年 10 月 07 日

(51)Int. Cl. : **H01L21/60 (2006.01)**

(30)優先權：2010/12/01 日本

2010-267943

(71)申請人：松下電器產業股份有限公司 (日本) PANASONIC CORPORATION (JP)

日本

(72)發明人：櫻井大輔 SAKURAI, DAISUKE (JP)；後川和也 USIROKAWA, KAZUYA (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：26 項 圖式數：9 共 50 頁

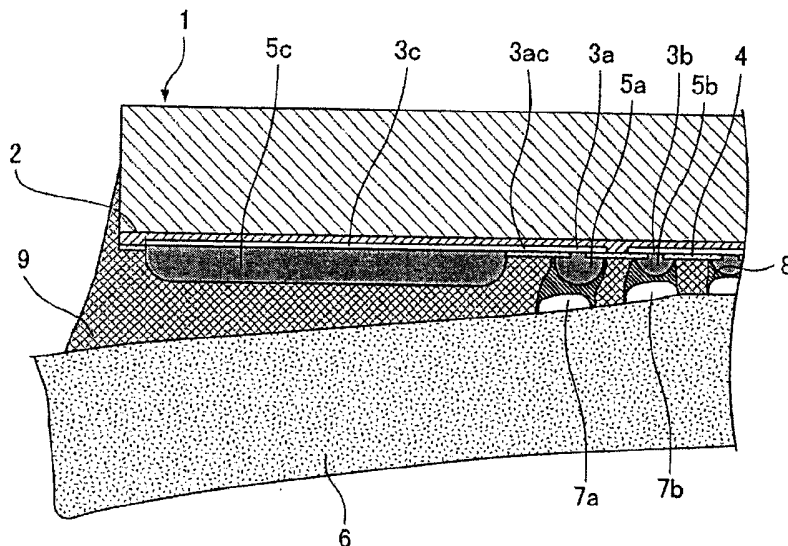
(54)名稱

電子零件安裝體、電子零件、基板

(57)摘要

本發明之電子零件安裝體之特徵在於：其係將具備複數個零件側電極端子(3a、3b)之電子零件(1)安裝於具備對應複數個零件側電極端子(3a、3b)之複數個基板側電極端子(7a、7b)之基板(6)上之電子零件安裝體，其具備：複數個突起狀電極(5a、5b)，其分別形成於電子零件(1)之複數個零件側電極端子(3a、3b)上，將電子零件(1)與基板(6)電性連接；及虛設電極(3c)，其形成於電子零件(1)上，與複數個零件側電極端子(3a、3b)中之特定位置之零件側電極端子(3a)電性連接；且，與虛設電極(3c)電性連接之特定位置之零件側電極端子(3a)上之突起狀電極(5a)，高於與前述特定位置不同位置之零件側電極端子(3b)上之突起狀電極(5b)。

(a)



1：半導體元件

2：低介電常數絕緣膜

3a：第 1 零件側電極  
端子

3ac：佈線

3b：第 2 零件側電極  
端子

3c：虛設電極

4：絕緣膜

5a：第 1 突起狀電極

5b：第 2 突起狀電極

5c：虛設突起狀電極

6：電路基板

7a：第 1 基板側電極  
端子

7b：第 2 基板側電極  
端子

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於具有於基板上安裝有電子零件之結構之電子零件安裝體，以及用於電子零件安裝體之電子零件及基板。

### 【先前技術】

通常，倒裝晶片安裝中，於LSI等半導體元件之電極上形成焊錫凸塊等突起電極，並將形成有該突起電極之半導體元件面向下安裝於安裝基板上。具體言之，將經加熱之半導體元件之突起電極對安裝基板之電極端子壓接。作為在半導體元件之電極上形成焊錫凸塊之方法，一般係以絲網印刷或點膠機或電解鍍敷等將焊錫層形成於電極上後，將該焊錫層以迴流爐加熱至焊錫熔點以上之方法。

但，近年來為謀求兼顧半導體元件之高密度化與半導體元件之電極端子之多接腳化，半導體元件之電極端子之小間距化與面積縮小化日益進展。如此藉由半導體元件之電極端子之小間距化進展，而在如先前於半導體元件之外周部配置1列電極端子、或將2列配置成鋸齒交錯狀之情形中，有在電極端子間發生短路之虞。又，由於半導體元件之電極端子之小間距化，會產生由於半導體元件與安裝基板之熱膨脹係數之差產生之翹曲而引起接觸不良等問題。因此，採用半導體元件之電極端子配置成矩陣狀之區域配置，謀求電極端子間間距之擴大。

但，近年來即使是區域配置，但由於電極端子之小間距

化之進展顯著，使得焊錫接合部間之間距變小。再者，近年來半導體元件與基板端子間之間隙亦變小。因此，在倒裝晶片安裝時之壓接及加熱步驟中，會產生焊錫橋接不良之問題。焊錫橋接不良係因熔融之焊錫凸塊變形，藉由焊錫表面之張力使得焊錫凸塊彼此連接而產生。

對此，提案有在含有金屬粒子之絕緣性皮膜上，覆蓋有以金或銅形成之突起電極之半導體裝置。例如參照日本特開2003-282617號公報。根據該半導體裝置，倒裝晶片安裝時絕緣性皮膜及突起電極不會熔融。在該半導體裝置中，藉由注入於半導體元件與基板間之密封樹脂硬化收縮時產生之壓縮方向之力，使絕緣性皮膜中含有之金屬粒子與突起電極及基板端子接觸，而使半導體元件之突起電極與基板端子電性導通。藉此，根據該半導體裝置，即使電極端子間之間距狹小化，亦可防止橋接之產生。

但，僅以使金屬粒子不擴散接合地接觸於突起電極及基板端子而確保電性導通之連接形態中，若半導體元件之電極面積變小，則介於突起電極與基板端子間之導電粒子之數量勢必變小。因此，產生連接電阻變高、信號之傳送損失增大之問題。尤其近年來，半導體元件之電極端子之小間距化之要求變得非常嚴格，且由於半導體元件之電極端子之面積縮小化持續進展，因而該問題日益顯著。

對此，採用以高熔點金屬形成下層金屬，且於該下層金屬上以焊錫形成上層金屬之2層結構之突起電極。例如參照日本特開平9-97791號公報。根據該2層結構之突起電

極，焊錫量比僅含焊錫層之突起電極減少，可減少倒裝晶片安裝時之朝向平面方向之焊錫潰損量。因此可防止焊錫橋接之產生。再者，根據該2層結構之突起電極，焊錫與基板端子擴散接合，因此連接電阻變低。藉此，信號之傳送損失亦不會增大。

### 【發明內容】

發明所欲解決之問題

但，近年來基於對應佈線規則之微細化或信號處理之高速化要求之目的，於半導體元件之層間絕緣膜上使用所謂low-k膜或ULK(Ultra low-k)膜等低介電常數絕緣膜。低介電常數絕緣膜為使介電常數下降而形成為具有多數之數nm空孔之多孔狀。低介電常數絕緣膜之密度例如為 $1.0\sim 1.4\text{ g/cm}^3$ 。因此，低介電常數絕緣膜較脆弱。因此根據先前之安裝方法，有易產生低介電常數絕緣膜剝離或低介電常數絕緣膜龜裂之問題。

針對該問題，以記載於上述日本特開平9-97791號公報之安裝方法為例具體說明。圖9係記載於上述日本特開平9-97791號公報之安裝方法之模式圖。如圖9之上圖所示，於半導體元件101上形成由電極102a與焊錫接合部102b構成之凸塊103。根據該安裝方法，如圖9所示，使前述凸塊103與電路基板104上之電極105之位置一致後，加熱半導體元件101，並向電路基板104加壓，使焊錫接合部102b熔融。藉此，將半導體元件101搭載於電路基板104上。

但，如上述日本特開平9-97791號公報之安裝方法，以

電極102a與焊錫接合部102b確保之凸塊103之高度在面內均勻之情形中，位在配置於半導體元件101之角部分之電極102a正下方之脆弱之低介電常數絕緣膜會產生剝離或龜裂。此係在凸塊103之高度均勻之情形下，在倒裝晶片步驟中，對位在半導體元件101之角部分之電極102a正下方之低介電常數絕緣膜作用較大應力之故。即，在倒裝晶片步驟之焊錫熔融後之冷卻過程中，起因於半導體元件101與電路基板104之彈性率及線膨脹係數之差之熱應力集中於半導體元件101之角部分之焊錫接合部102b，且該應力未經緩和便直接傳遞到半導體元件101之電極102a之正下層之故。再者，即使產生急劇溫度差之使用環境下，亦會產生與倒裝晶片過程中產生之熱應力集中相同之熱應力集中，而有產生位在電極正下方之脆弱之低介電常數絕緣膜剝離或龜裂之問題。

本發明鑑於上述問題，其目的係提供一種即使將具有脆弱膜之半導體元件等電子零件安裝於基板之情形中，亦可簡易確保高連接可靠性之電子零件安裝體、電子零件及基板。

#### 解決問題之技術手段

為達成上述目的，本發明之第1電子零件安裝體之特徵在於：其係將具備複數個零件側電極端子之電子零件安裝於具備對應前述複數個零件側電極端子之複數個基板側電極端子之基板上之電子零件安裝體，其具備：複數個突起狀電極，其分別形成於前述電子零件之前述複數個零件側

電極端子上，將前述電子零件與前述基板電性連接；及虛設電極，其形成於前述電子零件上，與前述複數個零件側電極端子中之特定位置之零件側電極端子電性連接；且，與前述虛設電極電性連接之前述特定位置之零件側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之零件側電極端子上之前述突起狀電極。

亦可為，上述本發明之第1電子零件安裝體中，前述虛設電極與前述複數個零件側電極端子中之配置於對應前述電子零件之角部的位置之零件側電極端子電性連接。

又，亦可為，上述本發明之第1電子零件安裝體中，前述虛設電極包含面積互不相同之複數種虛設電極；與前述虛設電極電性連接之零件側電極端子上之前述突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。又，該構成中，前述虛設電極包含：與配置於對應前述電子零件之角部位置之第1零件側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1零件側電極端子之第2零件側電極端子電性連接之第2虛設電極；前述第1零件側電極端子上之前述突起狀電極高於前述第2零件側電極端子上之前述突起狀電極。

又，亦可為，上述本發明之第1電子零件安裝體中，在前述電子零件之與配置有前述複數個零件側電極端子之面不同面上，形成有前述虛設電極。亦可為，該構成中，前述虛設電極與配置於對應前述複數個零件側電極端子中之前述電子零件之角部的位置之零件側電極端子電性連接。

又，亦可為，該構成中，前述複數個零件側電極端子配置成矩陣狀，前述虛設電極與配置有前述複數個零件側電極端子之區域的中央部之零件側電極端子電性連接。又，亦可為，該構成中，前述虛設電極與電源端子或散熱源連接。

又，亦可為，上述本發明之第1電子零件安裝體中，前述虛設電極形成於配置有前述複數個零件側電極端子之面上，且具備作為位置修正用識別標記發揮功能之形狀。

又，為達成上述目的，本發明之第2電子零件安裝體之特徵在於：其係將具備複數個零件側電極端子之電子零件安裝於具備對應前述複數個零件側電極端子之複數個基板側電極端子之基板上之電子零件安裝體，其具備：複數個突起狀電極，其分別形成於前述基板之前述複數個基板側電極端子上，將前述電子零件與前述基板電性連接；及虛設電極，其形成於前述基板上，與前述複數個基板側電極端子中之特定位置之基板側電極端子電性連接；且與前述虛設電極電性連接之前述特定位置之基板側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之基板側電極端子上之前述突起狀電極。

亦可為，上述本發明之第2電子零件安裝體中，前述虛設電極與前述複數個基板側電極端子中之配置於對應前述電子零件之角部的位置之基板側電極端子電性連接。

又，亦可為，上述本發明之第2電子零件安裝體中，前述虛設電極包含面積互不相同之複數種虛設電極；與前述

虛設電極電性連接之基板側電極端子上之前述突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。又，亦可為，該構成中，前述虛設電極包含：與配置於對應前述電子零件之角部位置之第1基板側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1零件側電極端子之第2零件側電極端子電性連接之第2虛設電極；前述第1基板側電極端子上之前述突起狀電極高於前述第2基板側電極端子上之前述突起狀電極。

又，為達成上述目的，本發明之電子零件之特徵在於，具備：複數個零件側電極端子；與前述複數個零件側電極端子中之特定位置之零件側電極端子電性連接之虛設電極；及分別形成於前述複數個零件側電極端子上之複數個突起狀電極；且，與前述虛設電極電性連接之前述特定位置之零件側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之零件側電極端子上之前述突起狀電極。

亦可為，上述本發明之電子零件中，前述虛設電極與前述複數個零件側電極端子中之配置於對應該電子零件之角部的位置之零件側電極端子電性連接。

又，上述本發明之電子零件中，前述虛設電極包含面積互不相同之複數種虛設電極；與前述虛設電極電性連接之零件側電極端子上之前述突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。又，亦可為，該構成中，前述虛設電極包含：與配置於對應該電子零件之角部的位

置之第1零件側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1零件側電極端子之第2零件側電極端子電性連接之第2虛設電極；前述第1零件側電極端子上之前述突起狀電極高於前述第2零件側電極端子上之前述突起狀電極。

又，亦可為，上述本發明之電子零件中，在與配置有前述複數個零件側電極端子之面不同之面上，形成有前述虛設電極。亦可為，該構成中，前述虛設電極與配置於對應前述複數個零件側電極端子中之該電子零件之角部的位置之零件側電極端子電性連接。又，亦可為，該構成中，前述複數個零件側電極端子配置成矩陣狀，前述虛設電極與配置有前述複數個零件側電極端子之區域的中央部之零件側電極端子電性連接。

又，亦可為，上述本發明之電子零件中，前述虛設電極形成於配置有前述複數個零件側電極端子之面上，且具備作為位置修正用識別標記發揮功能之形狀。

又，為達成上述目的，本發明之基板之特徵在於，具備：複數個基板側電極端子；與前述複數個基板側電極端子中之特定位置之基板側電極端子電性連接之虛設電極；及分別形成於前述複數個基板側電極端子上之複數個突起狀電極；且，與前述虛設電極電性連接之前述特定位置之基板側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之基板側電極端子上之前述突起狀電極。

亦可為，上述本發明之基板中，前述虛設電極與前述複

數個基板側電極端子中之配置於對應安裝於該基板上之電子零件之角部的位置之基板側電極端子電性連接。

又，亦可為，上述本發明之基板中，前述虛設電極包含面積互不相同之複數種虛設電極；與前述虛設電極電性連接之基板側電極端子上之前述突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。又，亦可為，該構成中，前述虛設電極包含：與配置於對應安裝於該基板之電子零件之角部的位置之第1基板側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1基板側電極端子之第2基板側電極端子電性連接之第2虛設電極；前述第1基板側電極端子上之前述突起狀電極高於前述第2基板側電極端子上之前述突起狀電極。

#### 發明之效果

根據本發明，可選擇性提高設於基板翹曲為最大部位之突起狀電極之高度，因此可吸收安裝時基板之翹曲。若如此吸收翹曲，則在焊錫凝固後之冷卻過程中產生之垂直方向(拉伸方向)之焊錫接合部之拉伸量減少，而緩和拉伸方向之熱應力。

再者，根據本發明，可使設於電子零件之角部之突起狀電極之高度比設於與角部不同位置之突起狀電極高，因此可提高電子零件之角部之接合間隙。藉此，相較於接合間隙均勻之情形，可緩和剪斷方向之熱應力集中於電子零件之電極端子。藉由該熱應力之緩和，使電子零件之電極端子正下方之低介電常數絕緣膜等脆弱之膜所受之熱應力降

低。因此可防止該脆弱之膜剝離及龜裂，而可確保高連接可靠性。

因此根據本發明，即使在將具有脆弱之膜之半導體元件等電子零件安裝於基板之情形中，亦可簡易確保高連接可靠性。

### 【實施方式】

以下，針對本發明之實施形態一面參照附圖並說明。以下各實施形態中，作為具有於基板上安裝有電子零件之結構之電子零件安裝體，以具有於電路基板上安裝有半導體元件之結構之半導體裝置為例進行說明。

#### (實施形態1)

圖1(a)係概念性顯示本發明之實施形態1之半導體裝置之要部之剖面圖。又，圖1(b)係概念性顯示本發明之實施形態1之半導體裝置之要部之平面圖，其係從形成有零件側電極端子之主面(電極面)側觀察半導體元件。

於半導體元件1之電極面之內側層上，設有包含例如由Cu或Al構成之微細佈線層，與low-k膜或ULK膜等脆弱之低介電常數絕緣膜2之多層佈線層，複數個於該多層佈線層之最表面以等間隔成矩陣狀配置有複數個零件側電極端子3。

複數個零件側電極端子3包含：配置於對應半導體元件1之角部位置之第1零件側電極端子3a；配置於與第1零件側電極端子3a不同位置之第2零件側電極端子3b。又，在配置有複數個零件側電極端子3之區域外側，設有面積大於

零件側電極端子3之虛設電極3c，第1零件側電極端子3a與虛設電極3c以電性導通之方式以佈線3ac連接。例如第1零件側電極端子3a、第2零件側電極端子3b、虛設電極3c及佈線3ac亦可在同一平面內。第1零件側電極端子3a、第2零件側電極端子3b、虛設電極3c及佈線3ac之任一者皆包含例如Al-Cu或Al-Si-Cu。

又，於半導體元件1上設有覆蓋其電極面之絕緣膜4。絕緣膜4具有使第1零件側電極端子3a、第2零件側電極端子3b及虛設電極3c之各者之至少一部分露出之複數個開口部，且覆蓋半導體元件1之電極面上之佈線。絕緣膜4例如包含 $\text{Si}_3\text{N}_4$ 。

再者，於第1零件側電極端子3a、第2零件側電極端子3b及虛設電極3c上，分別設有第1突起狀電極5a、第2突起狀電極5b及虛設突起狀電極5c。第1突起狀電極5a、第2突起狀電極5b及虛設突起狀電極5c包含溶於例如Ni-P/Au或Ni-Au等焊錫之金屬。

另一方面，安裝半導體元件1之電路基板6具有於其主面以與半導體元件1之第1突起狀電極5a及第2突起狀電極5b分別對向之方式配置之第1基板側電極端子7a及第2基板側電極端子7b。電路基板6包含例如矽。基板側電極端子7a、7b包含例如Ni/Au、Ni/Pd/Au、Ni/SnAg等。

半導體元件1之第1突起狀電極5a及第2突起狀電極5b與電路基板6之第1基板側電極端子7a及第2基板側電極端子7b藉由焊錫8接合而電性及機械性連接。焊錫3包含例如

SnAg、SnAgCu、SnZn、SnZnBi、SnPb、SnBi、SnAgBiIn、SnIn、In、Sn等。又，在半導體元件1與電路基板6之間填充有密封樹脂9。

該實施形態1中，作為半導體元件1，使用外形尺寸為6 mm×6 mm，厚度為0.2 mm，且於該電極面具備以中心彼此之距離為50 μm間距區域配置成矩陣狀之直徑為25 μm、厚度為1 μm之圓形狀複數個零件側電極端子3者。又，作為電路基板6，使用外形尺寸為8 mm×8 mm，厚度為0.2 mm者。又，相對於零件側電極端子3之絕緣膜4之開口部設為直徑為15 μm之圓形狀。再者，相對於虛設電極3c之絕緣膜4之開口部設為800 μm×800 μm之正方形狀。

圖2係顯示本發明之實施形態1之半導體裝置之製造方法之流程圖。如圖2所示，該實施形態1之製造方法中，首先，於半導體元件1之零件側電極端子上形成突起狀電極UBM(Under Bump Metal，凸塊底層金屬)(步驟S1)，於電路基板6之基板側電極端子上預塗焊錫材料而形成焊錫層(步驟S2)。接著，使半導體元件1之零件側電極端子與電路基板6之基板側電極端子對位，將半導體元件1安裝於電路基板6後(步驟S3)，以底部填充劑填充而填充半導體元件1與電路基板6間之空隙(步驟S4)。

使用圖3說明該半導體裝置之製造方法之一例之詳情。圖3係以步驟別說明本發明之實施形態1之半導體裝置之製造方法之概念圖。

首先，針對形成UBM之步驟進行說明。該步驟中，如圖

3(a0)、圖 3(a1)所示，於半導體元件 1 之第 1 零件側電極端子 3a、第 2 零件側電極端子 3b 及虛設電極 3c 上，藉由無電解鍍敷法形成第 1 突起狀電極 5a、第 2 突起狀電極 5b 及虛設突起狀電極 5c。具體言之，將電極表面之雜質去除後，將半導體元件 1 浸漬於鋅鍍敷液中，進行將電極材料 Al 置換成 Zn 之置換反應。接著，將 Zn 核去除後，再次將半導體元件 1 浸漬於鋅鍍敷液中，使更微細之 Zn 核成長於電極材料 Al 上。接著，將半導體元件 1 浸漬於 Ni-P 鍍敷液中並溶解 Zn，使 Ni-P 皮膜成長於電極材料 Al 上。其後，將半導體元件 1 浸漬於無電解鍍敷液中，使 Au 皮膜成長於 Ni-P 皮膜上。藉此，形成含無電解鍍敷金屬之突起狀電極。

形成該 UBM 之步驟中，如圖 3(a2)所示，虛設電極 3c 與電性連接於該虛設電極 3c 之第 1 零件側電極端子 3a 之合計面積比第 2 零件側電極端子 3b 之面積大，因此鍍敷液中產生電位差，第 1 零件側電極端子 3a 中之電子交接比第 2 零件側電極端子 3b 中活躍。因此，第 1 零件側電極端子 3a 中之 Zn 核成長比第 2 零件側電極端子 3b 中更快速進展，又，Ni-P 皮膜或 Au 皮膜在第 1 零件側電極端子 3a 中之成長亦比第 2 零件側電極端子 3b 中之成長快。由於在無電解鍍敷中，鍍敷係以一定比例向高度方向與平面方向成長，因此第 1 突起狀電極 5a 之直徑及高度會變得大於第 2 突起狀電極 5b。

該實施形態 1 中，第 2 突起狀電極 5b 之高度為 8  $\mu\text{m}$ ，直徑為 31  $\mu\text{m}$ ，相對於此，第 1 突起狀電極 5a 之高度為 10  $\mu\text{m}$ ，

直徑為 35  $\mu\text{m}$ ，第 1 突起狀電極 5a 比第 2 突起狀電極 5b 高 2  $\mu\text{m}$ 。如此，該實施形態 1 中，使配置於對應半導體元件 1 之角部位置之突起狀電極 5a 高於配置於與對應半導體元件 1 之角部位置不同位置之其他突起狀電極 5b。又，虛設突起狀電極 5c 之面積為第 1 突起狀電極 5a 之面積(從高度方向觀察第 1 突起狀電極 5a 時之投影面積)之 100 倍以上。

接著，針對將焊錫材料塗布於基板側電極端子上之步驟進行說明。該步驟中，如圖 3(b)所示，在其主面具備電路基板 6 之基板側電極端子 7a、7b 上，形成焊錫被覆層 8'。具體言之，將電路基板 6 浸漬於粘著性賦予化合物中。接著，將微小之焊錫粒子均勻地散佈於電路基板 6 後，清洗電路基板 6。藉此，於基板側電極 7a、7b 上賦予微小焊錫粒子。其後，在經賦予微小焊錫粒子之基板側電極 7a、7b 上塗布熔劑，將電路基板 6 投入於迴流爐中，使焊錫粒子熔融。藉此形成焊錫被覆層 8'。

另，焊錫被覆層亦可如下製作：以將均勻排列有微細焊錫粉末之焊錫轉印薄片之焊錫面與形成於半導體元件 1 上之突起狀電極 5a、5b 對向之方式與半導體元件 1 重疊，加熱焊錫轉印薄片並向半導體元件 1 加壓，而將焊錫粒子轉印於突起狀電極 5a、5b 上。

接著，針對將半導體元件 1 安裝於電路基板 6 之步驟進行說明。該步驟中，如圖 3(c)所示，以半導體元件 1 之第 1 突起狀電極 5a 與第 2 突起狀電極 5b 與電路基板 6 之第 1 基板側電極端子 7a 與第 2 基板側電極端子 7b 對向之方式，將半導

體元件1與電路基板6對位。其後，一面加熱半導體元件1一面將其加壓於電路基板6上，將半導體元件1搭載於電路基板6上。此時，以焊錫之熔點以上之溫度加熱焊錫被覆層8'。因此，焊錫被覆層8'熔融，將第1突起狀電極5a與第1基板側電極端子7a之間，及第2突起狀電極5b與第2基板側電極端子7b之間接合。其後，如圖3(d)所示，使用點膠裝置在半導體元件1與電路基板6間之空隙填充密封樹脂9。

根據以上說明之半導體裝置，由於第1突起狀電極5a比第2突起狀電極5b高，因此含第1突起狀電極5a之接合部之接合間隙A比含第2突起狀電極5b之接合部之接合間隙B大。其結果，即使在將low-k膜或ULK膜等脆弱之低介電常數絕緣膜使用為層間絕緣膜之半導體元件倒晶安裝於電路基板上之情形中，亦可確保優良之連接可靠性。

詳細言之，在將半導體元件1安裝於電路基板6之步驟中之焊錫熔融後之冷卻過程中，由於半導體元件1與電路基板6之彈性率及線膨脹係數之差異，在半導體元件1之角部附近易產生電路基板之翹曲，其結果，接合部之垂直方向(拉伸方向)之拉伸在半導體元件1之角部附近之接合部為最大。因此，如先前之半導體元件1與電路基板6間之接合間隙均勻之情形中，具體如圖4(a)所示，即半導體元件1之角部附近之第1突起狀電極5a之高度與配置於不同於半導體元件1之角部附近的位置之第2突起狀電極5b之高度相等，含第1突起狀電極5a之接合部之接合間隙A與含第2突

起狀電極5b之接合部之接合間隙B相等之情形中，若使接合部之彈性率近似為E，使半導體元件1之角部附近之接合部之冷卻過程中之拉伸量為1，則半導體元件1之角部附近之接合部所受應力為 $E \times 1/B$ 。該應力會向零件側電極端子3a正上方之脆弱之低介電常數絕緣膜2傳遞。該應力超過低介電常數絕緣膜2之破壞應力。因此在低介電常數絕緣膜2之界面產生低介電常數絕緣膜2之剝離或龜裂。

另一方面，該實施形態1中，如圖4(b)所示，半導體元件1之角部附近之第1突起狀電極5a高於配置於與半導體元件1之角部附近不同位置之第2突起狀電極5b。藉此，含第1突起狀電極5a之接合部之接合間隙A與含第2突起狀電極5b之接合部之接合間隙B之關係為 $A > B$ 。因此，半導體元件1之角部附近之接合部所受應力為 $E \times 1/A$ ，比先前小。其結果，半導體元件1之角部附近之接合部所受應力低於脆弱之低介電常數絕緣膜2之破壞應力，因此可防止在低介電常數絕緣膜2之界面產生低介電常數絕緣膜2之剝離及龜裂。

如上，在將半導體元件安裝於電路基板之步驟中，使構成配置於半導體元件與電路基板間之間隔為最大部位之連接部之突起狀電極之高度，比構成配置於其他部位之接合部之突起狀電極高，藉此可降低脆弱之低介電常數絕緣膜所受應力，而確保高連接可靠性。

(實施形態2)

圖5(a)係概念性顯示本發明之實施形態2之半導體裝置之

要部之剖面圖。又，圖5(b)係概念性顯示本發明之實施形態2之電路基板之要部之平面圖，從形成有基板側電極端子之主面側觀察電路基板。

電路基板10例如可使用玻璃環氧樹脂多層基板、芳綸多層基板、矽基板等。於電路基板10上，以等間隔成矩陣狀設有例如含Al-Si-Cu等之基板側電極端子11。

複數個基板側電極端子11包含：第1基板側電極端子11a；第2基板側電極端子11b；配置於與該等第1及第2基板側電極端子11a及11b不同位置之第3基板側電極端子11c。第1基板側電極端子11a配置於對應安裝於電路基板10之半導體元件之角部位置。第2基板側電極端子11b沿著配置有複數個基板側電極端子11之區域之周方向，與第1基板側電極端子11a鄰接配置。又，在配置有複數個基板側電極端子11之區域外側，設有面積大於基板側電極端子11之第1虛設電極11d及第2虛設電極11e。第1虛設電極11d比第2虛設電極11e面積大，且經由佈線11ad與第1基板側電極端子11a電性導通。又，第2虛設電極11e經由佈線11be與第2基板側電極端子11b電性導通。例如，第1基板側電極端子11a、第2基板側電極端子11b、第3基板側電極端子11c、第1虛設電極11d、第2虛設電極11e、佈線11ad及佈線11be亦可在同一平面內。第1基板側電極端子11a、第2基板側電極端子11b、第3基板側電極端子11c、第1虛設電極11d、第2虛設電極11e、佈線11ad及佈線11be之任一者皆包含例如Al-Cu或Al-Si-Cu。

又，於電路基板10上設有覆蓋其主面之絕緣膜12。絕緣膜12具有使第1基板側電極端子11a、第2基板側電極端子11b、第3基板側電極端子11c、第1虛設電極11d及第2虛設電極11e之各者之至少一部分露出之複數個開口部，且覆蓋電路基板10之主面上之佈線。絕緣膜12例如包含 $\text{Si}_3\text{N}_4$ 。

再者，於第1基板側電極端子11a、第2基板側電極端子11b、第3基板側電極端子11c、第1虛設電極11d及第2虛設電極11e上，分別設有第1突起狀電極13a、第2突起狀電極13b、第3突起狀電極13c、第1虛設突起狀電極13d及第2虛設突起狀電極13e。第1突起狀電極13a、第2突起狀電極13b、第3突起狀電極13c、第1虛設突起狀電極13d及第2虛設突起狀電極13e例如包含溶於Ni-P/Au或Ni-Au等焊錫之金屬。

另一方面，於半導體元件14之電極面(主面)之內側之層上，設有包含例如由Cu或Al構成之微細佈線層、及例如比ULK膜脆弱之Extremely low-k膜等低介電常數絕緣膜15之多層佈線層，於該多層佈線層之最表面上，以與電路基板10之基板側電極端子11對向之方式區域配置有作為零件側電極端子之焊錫凸塊16。焊錫凸塊16包含例如Sn-Ag、Sn-Ag-Cu、Sn-Bi等。

半導體元件14安裝於電路基板10上，半導體元件14之焊錫凸塊16與電路基板10之第1突起狀電極11a、第2突起狀電極11b、第3突起狀電極11c焊錫接合而電性及機械性連

接。又，在半導體元件14與電路基板10之間填充有密封樹脂17。

該實施形態2中，半導體元件14之焊錫凸塊16之間距為40  $\mu\text{m}$ 。又，相對於電路基板10之基板側電極端子11之絕緣膜12之開口部設為直徑12  $\mu\text{m}$ 之圓形狀。再者，相對於電路基板10之第1虛設電極11d之絕緣膜12之開口部設為800  $\mu\text{m}$ ×800  $\mu\text{m}$ 之正方形狀，相對於電路基板10之第2虛設電極11e之絕緣膜12之開口部設為400  $\mu\text{m}$ ×400  $\mu\text{m}$ 之正方形狀。

接著，使用圖6說明上述半導體裝置之製造方法之一例。圖6係以步驟別說明本發明之實施形態2之半導體裝置之製造方法之概念圖。

首先，如圖6(a)、圖6(b)所示，於電路基板10之第1基板側電極端子11a、第2基板側電極端子11b、第3基板側電極端子11c、虛設電極11d及虛設電極11e上，藉由無電解鍍敷法形成第1突起狀電極13a、第2突起狀電極13b、第3突起狀電極13c、第1虛設突起狀電極13d及第2虛設突起狀電極13e。具體言之，將電極表面之雜質去除後，將電路基板10浸漬於鋅鍍敷液中，進行將電極材料Al置換成Zn之置換反應。接著，將Zn核去除後，再次將半導體元件10浸漬於鋅鍍敷液中，使更微細之Zn核成長於電極材料Al上。接著，將電路基板10浸漬於Ni-P鍍敷液中將Zn溶解，使Ni-P皮膜成長於電極材料Al上。其後，將電路基板10浸漬於無電解鍍金液中，使Au皮膜成長於Ni-P皮膜上。藉此，形成

含無電解鍍敷金屬之突起狀電極。

該步驟中，如圖5(b)所示，第1虛設電極11d之面積比第2虛設電極11e之面積大，因此在與第1虛設電極11d電性連接之第1基板側電極端子11a中之鍍敷成長速度，快於在電性連接於第2虛設電極11e之第2基板側電極端子11b中之鍍敷成長速度。又，由於第2虛設電極11e之面積比基板側電極端子11之面積大，因此在第2基板側電極端子11b中之鍍敷成長速度，快於在未電性連接於第1及第2虛設電極11d及11e之第3基板側電極端子11c中之鍍敷成長速度。其結果，如圖6(b)所示，突起狀電極之高度按第3突起狀電極13c、第2突起狀電極13b、第1突起狀電極13a之順序變高。

如上所述，本實施形態2之半導體裝置之製造方法中，與前述實施形態1相同，使用無電解鍍敷法，藉由虛設電極之面積控制電子之交接。該實施形態2中，第1突起狀電極13a、第2突起狀電極13b、第3突起狀電極13c之高度分別為10  $\mu\text{m}$ 、9  $\mu\text{m}$ 、8  $\mu\text{m}$ 。如此，在該實施形態2中，使配置於對應半導體元件14之角部位置之第1突起狀電極13a、與鄰接於第1突起狀電極13a之第2突起狀電極13b之高度，高於配置於與第1突起狀電極13a及第2突起狀電極13b不同位置之第3突起狀電極13c。又，第1虛設突起狀電極13d之面積為第1突起狀電極13a之面積(從高度方向觀察第1突起狀電極13a時之投影面積)之10000倍以上，第2虛設突起狀電極13e之面積為第2突起狀電極13b之面積(從高度方向觀

察第2突起狀電極13b時之投影面積)之100倍以上。

接著，如圖6(c)所示，以覆蓋電路基板10上之第1突起狀電極13a、第2突起狀電極13b、第3突起狀電極13c之方式供給密封樹脂17。例如只要將NCF(非導電性薄膜)粘貼於電路基板10上，以點膠機將NCP(非導電膏)供給於電路基板10上即可。

接著，如圖6(d)所示，以電路基板10之第1突起狀電極13a、第2突起狀電極13b、第3突起狀電極13c與半導體元件14之焊錫凸塊16對向之方式，將半導體元件14與電路基板10對位。其後，一面加熱半導體元件14一面將其加壓於電路基板10上，將半導體元件14搭載於電路基板10上。此時，以焊錫之熔點以上之溫度加熱焊錫凸塊16。因此，焊錫凸塊16熔融，使第1突起狀電極13a、第2突起狀電極13b、第3突起狀電極13c與焊錫凸塊16接合。其後，密封樹脂17之硬化反應開始。為確實結束密封樹脂17之硬化反應，亦可進而以迴流爐加熱密封樹脂17。

該實施形態2中，低介電常數絕緣膜比前述實施形態1脆弱，且零件側電極端子(焊錫凸塊16)間之間距亦較小。因此，若所有突起狀電極之高度均勻，則在將半導體元件14安裝於電路基板10之步驟之冷卻過程中，在半導體元件14與電路基板10之彈性率及線膨脹係數之差異下，不僅半導體元件14之角部之接合部所受應力，且與該角部之接合部鄰接之接合部所受應力亦變成超過脆弱之低介電常數絕緣膜15之破壞強度之大小。因而在低介電常數絕緣膜15之界

面產生低介電常數絕緣膜15之剝離或龜裂。

相對於此，根據該實施形態2，突起狀電極之高度按第3突起狀電極13c、與半導體元件1之角部鄰接之第2突起狀電極13b、位於半導體元件1之角部之第1突起狀電極13a之順序階段性變高。藉此，不但是半導體元件1之角部之接合部，且即使是在鄰接於該角部之接合部之接合部上，在冷卻過程中所受應力亦有所緩和。因此，在具有脆弱之低介電常數絕緣膜、且將電極端子間之間距較小之半導體元件倒晶安裝之情形中，亦可防止低介電常數絕緣膜之剝離及龜裂之產生。

藉由剖面研磨而剖面解析以上說明之半導體裝置，結果可確認半導體元件與電路基板之間隔在半導體元件之角部最遠離，及不會產生脆弱之低介電常數絕緣膜之剝離及龜裂。再者，於溫度週期試驗(1週期：-45℃、85℃、各30分鐘)中投入半導體裝置，結果可確保1000 cyc後亦穩定之連接電阻。

如上所述，即使在電極端子間之間距小於前述實施形態1、且將低介電常數絕緣膜脆弱之半導體元件倒晶安裝之情形中，藉由階段性改變突起狀電極之高度，可降低低介電常數絕緣膜所受之應力，而確保高連接可靠性。

另，此處，針對將突起狀電極之高度3階段設定之情形進行說明，但亦可設為3階段以上。藉由將突起狀電極之高度設為3階段以上，可適用更脆弱之元件及翹曲較大之基板。

又，此處，針對將突起狀電極之高度設為3階段之情形進行說明，但亦可與前述實施形態1相同，使設於基板之突起狀電極中僅對應半導體元件之角部之突起狀電極比其他突起狀電極高。與此相反，前述實施形態1中，亦可與該實施形態2相同，將設於半導體元件之突起狀電極之高度設為3階段以上。

(實施形態3)

圖7(a)係概念性顯示本發明之實施形態3之半導體元件之要部之剖面圖。圖7(b)係概念性顯示本發明之實施形態3之半導體元件之要部之平面圖，其係從形成有零件側電極端子之主面(電極面)側觀察半導體元件。圖7(c)係概念性顯示本發明之實施形態3之半導體裝置之要部之剖面圖。另，對與前述實施形態1所說明之構件對應之構件附加同一符號，適當省略其說明。

如圖7(a)、圖7(b)所示，於半導體元件1之電極面之內側之層上，設有包含例如由Cu或Al構成之微細佈線層，與例如ULK膜等脆弱之低介電常數絕緣膜2之多層佈線層，於該多層佈線層之最表面，以40 μm間距等間隔區域配置有複數個零件側電極端子3。

複數個零件側電極端子3包含第1零件側電極端子3a，及配置於與該第1零件側電極端子3a不同位置之第2零件側電極端子3b。該實施形態3中，第1零件側電極端子3a不僅配置於對應半導體元件1之角部之位置，亦配置於配置有複數個零件側電極端子3之區域之中央部。又，在配置有複

數個零件側電極端子3之區域外側設有平部18，第1零件側電極端子3a與平部18以佈線19連接而電性導通。

又，於半導體元件1上設有覆蓋其電極面之絕緣膜4。絕緣膜4具有覆蓋與零件側電極端子3在同一平面內之佈線及平部18、且使各零件側電極端子3之中央部露出之複數個開口部。絕緣膜4例如包含 $\text{Si}_3\text{N}_4$ 。在零件側電極端子3之未由絕緣膜4被覆之區域上，設有稱作UBM(Under Bump Metal，凸塊底層金屬)之突起狀電極5。突起狀電極5包含形成於第1零件側電極端子3a上之第1突起狀電極5a，形成於第2零件側電極端子3b上之第2突起狀電極5b。第1突起狀電極5a與第2突起狀電極5b藉由無電解鍍敷法形成，第1突起狀電極5a之自電極表面之高度高於第2突起狀電極5b之自電極表面之高度。

另一方面，於半導體元件1之與電極面相反側之面上設有虛設電極20。該實施形態3中，設有3 mm×3 mm之正方形狀之虛設電極20。該虛設電極20經由貫通孔21與平部18電性連接。貫通孔21以鍍敷金屬填充。平部18與虛設電極20例如包含Ni-P/Au皮膜。Ni-P/Au皮膜藉由例如無電解鍍敷法形成。填充貫通孔21之鍍敷金屬例如包含Cu。平部18亦可於虛設電極20及貫通孔21之界面上設置含例如Ti或W等之薄片層。

又，如圖7(c)所示，安裝有半導體元件1之電路基板6於具有以分別對向於半導體元件1之突起狀電極之方式配置於其主面上之基板側電極端子。電路基板6例如可使用玻

璃環氧多層基板或芳綸多層基板、矽基板等。半導體元件1之突起狀電極與電路基板6之基板側電極端子焊錫接合而電性導通，在半導體元件1與電路基板6之間注入有密封樹脂9。

根據該實施形態3，由於虛設電極20與零件側電極端子不存在於同一面內，因此可使半導體元件1之面積比前述實施形態1更小型化。又，位於半導體元件1之角部之突起狀電極5a比未電性連接於虛設電極20之突起狀電極5b高，因此與前述實施形態1相同，可防止脆弱之低介電常數絕緣膜之剝離及破壞之產生。

又，虛設電極20設於半導體元件1之與電極面相反側之面上，因此可將虛設電極20與散熱板、散熱片等散熱源連接。在半導體元件之電極端子間之間距較小之情形中，由於接合部之剖面積變微小，因此來自接合部之發熱量增加。因而，若半導體元件之電極端子間間距較小，則來自接合部之散熱性惡化。尤其位於配置有複數個零件側電極端子之區域中央部之接合部之散熱性惡化。相對於此，本實施形態3中，將與虛設電極20電性連接之零件側電極端子3a亦設於配置有複數個零件側電極端子之區域中央部，因此若將虛設電極20與散熱源連接，則可釋出不易散熱之中央部之熱。因此，即使大電流流動於微小的接合部之剖面積之情形中亦可散熱。因此，本實施形態3之半導體元件對電極端子小間距化進展之半導體元件有用。

又，由於突起狀電極藉由無電解鍍敷法形成，因此電性

連接於虛設電極20之突起狀電極5a不僅高度，其直徑與未電性連接於虛設電極20之突起狀電極5b相比亦變大。本實施形態3中，第1突起狀電極5a之高度為12  $\mu\text{m}$ ，平均直徑為29  $\mu\text{m}$ ，相對於此，第2突起狀態電極5b之高度為10  $\mu\text{m}$ ，平均直徑為25  $\mu\text{m}$ ，第1突起狀電極5a與第2突起狀電極5b相比高度大2  $\mu\text{m}$ ，平均直徑大4  $\mu\text{m}$ 。因此，若將虛設電極20連接於電力供給源，則可使大電流流動之電力供給端子之直徑大於非電力供給端子之其他突起狀電極。藉此，可防止電遷移等問題。

如上，根據本實施形態3，可不使半導體元件之面積及半導體封裝大型化，降低脆弱之低介電常數絕緣膜所受應力，而可確保高連接可靠性。

#### (實施形態4)

圖8(a)~圖8(d)係概念性顯示本發明之實施形態4之半導體元件之要部之平面圖，其係從形成有零件側電極端子之主面(電極面)觀察半導體元件。另，對與前述實施形態1所說明之構件對應之構件附加同一符號，適當省略其說明。

如圖8(a)~圖8(d)所示，亦可使與第1突起狀電極5a電性連接之虛設突起狀電極5c，具有在倒晶安裝時作為由圖像識別攝像機攝像之位置修正用之識別標記發揮功能之形狀。

另，本實施形態4中，與前述實施形態1相同，針對於配置有複數個零件側電極端子3之區域外側，設置面積相同之1種虛設突起狀電極5c之情形進行說明，但如實施形態2

所說明，在設置面積互不相同之複數種虛設突起狀電極之情形中，可使複數種虛設突起狀電極中至少一部分具有識別標記之功能。

以上各實施形態中，以作為電子零件之半導體元件為例進行說明，但不限於此，例如在將電極端子間間距較小之電容器、線圈、電阻等電子零件安裝於基板之情形中亦可同樣實施。

產業上之可利用性

本發明之電子零件安裝體、電子零件及基板可提高電子零件與基板之連接可靠性，在將電極端子之小間距化進展之半導體元件、或具有含低介電常數材料等之層間絕緣膜之半導體元件等之半導體元件安裝於基板之安裝領域中尤其有用。

### 【圖式簡單說明】

圖1(a)係概念性顯示本發明之實施形態1之電子零件安裝體之要部之剖面圖。

圖1(b)係概念性顯示本發明之實施形態1之電子零件安裝體之要部之平面圖。

圖2係顯示本發明之實施形態1之電子零件安裝體之製造方法之流程圖。

圖3(a0)-(a2)、3(b)-(d)係用以分開步驟說明本發明之實施形態1之電子零件安裝體之製造方法之概念圖。

圖4(a)、(b)係用以說明本發明之實施形態1之電子零件安裝體之概念圖。

圖 5(a)係概念性顯示本發明之實施形態 2 之電子零件安裝體之要部之剖面圖。

圖 5(b)係概念性顯示本發明之實施形態 2 之電子零件安裝體之要部之平面圖。

圖 6(a)-(d)係用以分開步驟說明本發明之實施形態 2 之電子零件安裝體之製造方法之概念圖。

圖 7(a)係概念性顯示本發明之實施形態 3 之電子零件之要部之剖面圖。

圖 7(b)係概念性顯示本發明之實施形態 3 之電子零件之要部之平面圖。

圖 7(c)係概念性顯示本發明之實施形態 3 之電子零件安裝體之要部之剖面圖。

圖 8(a)-(d)係概念性顯示本發明之實施形態 4 之電子零件之要部之平面圖。

圖 9 係顯示先前之半導體裝置之要部之模式圖。

**【主要元件符號說明】**

1	半導體元件
2	低介電常數絕緣膜
3a	第 1 零件側電極端子
3ac	佈線
3b	第 2 零件側電極端子
3c	虛設電極
4	絕緣膜
5a	第 1 突起狀電極

5b	第2突起狀電極
5c	虛設突起狀電極
6	電路基板
7a	第1基板側電極端子
7b	第2基板側電極端子
8	焊錫
8'	焊錫被覆層
9	密封樹脂
10	電路基板
11a	第1基板側電極端子
11ad	佈線
11b	第2基板側電極端子
11be	佈線
11c	第3基板側電極端子
11d	第1虛設電極
11e	第2虛設電極
12	絕緣膜
13a	第1突起狀電極
13b	第2突起狀電極
13c	第3突起狀電極
13d	第1虛設突起狀電極
13e	第2虛設突起狀電極
14	半導體元件
15	低介電常數絕緣膜

16	焊錫凸塊
17	密封樹脂
18	平部
19	佈線
20	虛設電極
21	貫通孔
101	半導體元件
102a	電極
102b	焊錫接合部
103	凸塊
104	電路基板
105	電極

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：100136601

※申請日：100.10.7

※IPC 分類：H01L 21/60 (2006.01)

## 一、發明名稱：(中文/英文)

電子零件安裝體、電子零件、基板

## 二、中文發明摘要：

本發明之電子零件安裝體之特徵在於：其係將具備複數個零件側電極端子(3a、3b)之電子零件(1)安裝於具備對應複數個零件側電極端子(3a、3b)之複數個基板側電極端子(7a、7b)之基板(6)上之電子零件安裝體，其具備：複數個突起狀電極(5a、5b)，其分別形成於電子零件(1)之複數個零件側電極端子(3a、3b)上，將電子零件(1)與基板(6)電性連接；及虛設電極(3c)，其形成於電子零件(1)上，與複數個零件側電極端子(3a、3b)中之特定位置之零件側電極端子(3a)電性連接；且，與虛設電極(3c)電性連接之特定位置之零件側電極端子(3a)上之突起狀電極(5a)，高於與前述特定位置不同位置之零件側電極端子(3b)上之突起狀電極(5b)。

## 三、英文發明摘要：

## 七、申請專利範圍：

1. 一種電子零件安裝體，其特徵在於：其係將具備複數個零件側電極端子之電子零件安裝於具備對應前述複數個零件側電極端子之複數個基板側電極端子之基板上之電子零件安裝體，其具備：

複數個突起狀電極，其分別形成於前述電子零件之前述複數個零件側電極端子上，將前述電子零件與前述基板電性連接；及

虛設電極，其形成於前述電子零件上，與前述複數個零件側電極端子中之特定位置之零件側電極端子電性連接；且

與前述虛設電極電性連接之前述特定位置之零件側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之零件側電極端子上之前述突起狀電極。

2. 如請求項1之電子零件安裝體，其中前述虛設電極與前述複數個零件側電極端子中之配置於對應前述電子零件之角部的位置之零件側電極端子電性連接。
3. 如請求項1之電子零件安裝體，其中前述虛設電極包含面積互不相同之複數種虛設電極，

與前述虛設電極電性連接之零件側電極端子上之前述突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。

4. 如請求項3之電子零件安裝體，其中前述虛設電極包含：與配置於對應前述電子零件之角部之位置之第1零

件側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1零件側電極端子之第2零件側電極端子電性連接之第2虛設電極，

前述第1零件側電極端子上之前述突起狀電極高於前述第2零件側電極端子上之前述突起狀電極。

5. 如請求項1之電子零件安裝體，其中在前述電子零件之與配置有前述複數個零件側電極端子之面不同面上，形成有前述虛設電極。
6. 如請求項5之電子零件安裝體，其中前述虛設電極與前述複數個零件側電極端子中之配置於對應前述電子零件之角部的位置之零件側電極端子電性連接。
7. 如請求項6之電子零件安裝體，其中前述複數個零件側電極端子配置成矩陣狀，前述虛設電極與配置有前述複數個零件側電極端子之區域的中央部之零件側電極端子電性連接。
8. 如請求項5之電子零件安裝體，其中前述虛設電極與電源端子連接。
9. 如請求項5之電子零件安裝體，其中前述虛設電極與散熱源連接。
10. 如請求項1之電子零件安裝體，其中前述虛設電極形成於配置有前述複數個零件側電極端子之面上，且具備作為位置修正用識別標記發揮功能之形狀。
11. 一種電子零件安裝體，其特徵在於：其係將具備複數個零件側電極端子之電子零件安裝於具備對應前述複數個

零件側電極端子之複數個基板側電極端子之基板上之電子零件安裝體，其具備：

複數個突起狀電極，其分別形成於前述基板之前述複數個基板側電極端子上，將前述電子零件與前述基板電性連接；及

虛設電極，其形成於前述基板上，與前述複數個基板側電極端子中之特定位置之基板側電極端子電性連接；且與前述虛設電極電性連接之前述特定位置之基板側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之基板側電極端子上之前述突起狀電極。

12. 如請求項11之電子零件安裝體，其中前述虛設電極與前述複數個基板側電極端子中之配置於對應前述電子零件之角部之位置之基板側電極端子電性連接。

13. 如請求項11之電子零件安裝體，其中前述虛設電極包含面積互不相同之複數種虛設電極，

與前述虛設電極電性連接之基板側電極端子上之前述突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。

14. 如請求項13之電子零件安裝體，其中前述虛設電極包含：與配置於對應前述電子零件之角部之位置之第1基板側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1零件側電極端子之第2零件側電極端子電性連接之第2虛設電極，

前述第1基板側電極端子上之前述突起狀電極高於前

述第2基板側電極端子上之前述突起狀電極。

15. 一種電子零件，其特徵在於，具備：複數個零件側電極端子；與前述複數個零件側電極端子中之特定位置之零件側電極端子電性連接之虛設電極；及分別形成於前述複數個零件側電極端子上之複數個突起狀電極；且，與前述虛設電極電性連接之前述特定位置之零件側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之零件側電極端子上之前述突起狀電極。

16. 如請求項15之電子零件，其中前述虛設電極與前述複數個零件側電極端子中之配置於對應該電子零件之角部的位置之零件側電極端子電性連接。

17. 如請求項15之電子零件，其中前述虛設電極包含面積互不相同之複數種虛設電極，

與前述虛設電極電性連接之零件側電極端子上之前述突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。

18. 如請求項17之電子零件，其中前述虛設電極包含：與配置於對應該電子零件之角部的位置之第1零件側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1零件側電極端子之第2零件側電極端子電性連接之第2虛設電極，

前述第1零件側電極端子上之前述突起狀電極高於前述第2零件側電極端子上之前述突起狀電極。

19. 如請求項15之電子零件，其中在與配置有前述複數個零

- 件側電極端子之面不同之面上，形成有前述虛設電極。
20. 如請求項19之電子零件，其中前述虛設電極與前述複數個零件側電極端子中之配置於對應該電子零件之角部的位置之零件側電極端子電性連接。
21. 如請求項20之電子零件，其中前述複數個零件側電極端子配置成矩陣狀，前述虛設電極與配置有前述複數個零件側電極端子之區域的中央部之零件側電極端子電性連接。
22. 如請求項15之電子零件，其中前述虛設電極形成於配置有前述複數個零件側電極端子之面上，且具備作為位置修正用識別標記發揮功能之形狀。
23. 一種基板，其特徵在於，具備：複數個基板側電極端子；與前述複數個基板側電極端子中之特定位置之基板側電極端子電性連接之虛設電極；及分別形成於前述複數個基板側電極端子上之複數個突起狀電極；且，與前述虛設電極電性連接之前述特定位置之基板側電極端子上之前述突起狀電極，高於與前述特定位置不同位置之基板側電極端子上之前述突起狀電極。
24. 如請求項23之基板，其中前述虛設電極與前述複數個基板側電極端子中之配置於對應安裝於該基板上之電子零件之角部的位置之基板側電極端子電性連接。
25. 如請求項23之基板，其中前述虛設電極包含面積互不相同之複數種虛設電極，  
與前述虛設電極電性連接之基板側電極端子上之前述

突起狀電極，若電性連接之虛設電極之面積越大則其高度越高。

26. 如請求項25之基板，其中前述虛設電極包含：與配置於對應安裝於該基板之電子零件之角部的位置之第1基板側電極端子電性連接之第1虛設電極；及面積比前述第1虛設電極小，且與鄰接於前述第1基板側電極端子之第2基板側電極端子電性連接之第2虛設電極，

前述第1基板側電極端子上之前述突起狀電極高於前述第2基板側電極端子上之前述突起狀電極。

八、圖式：

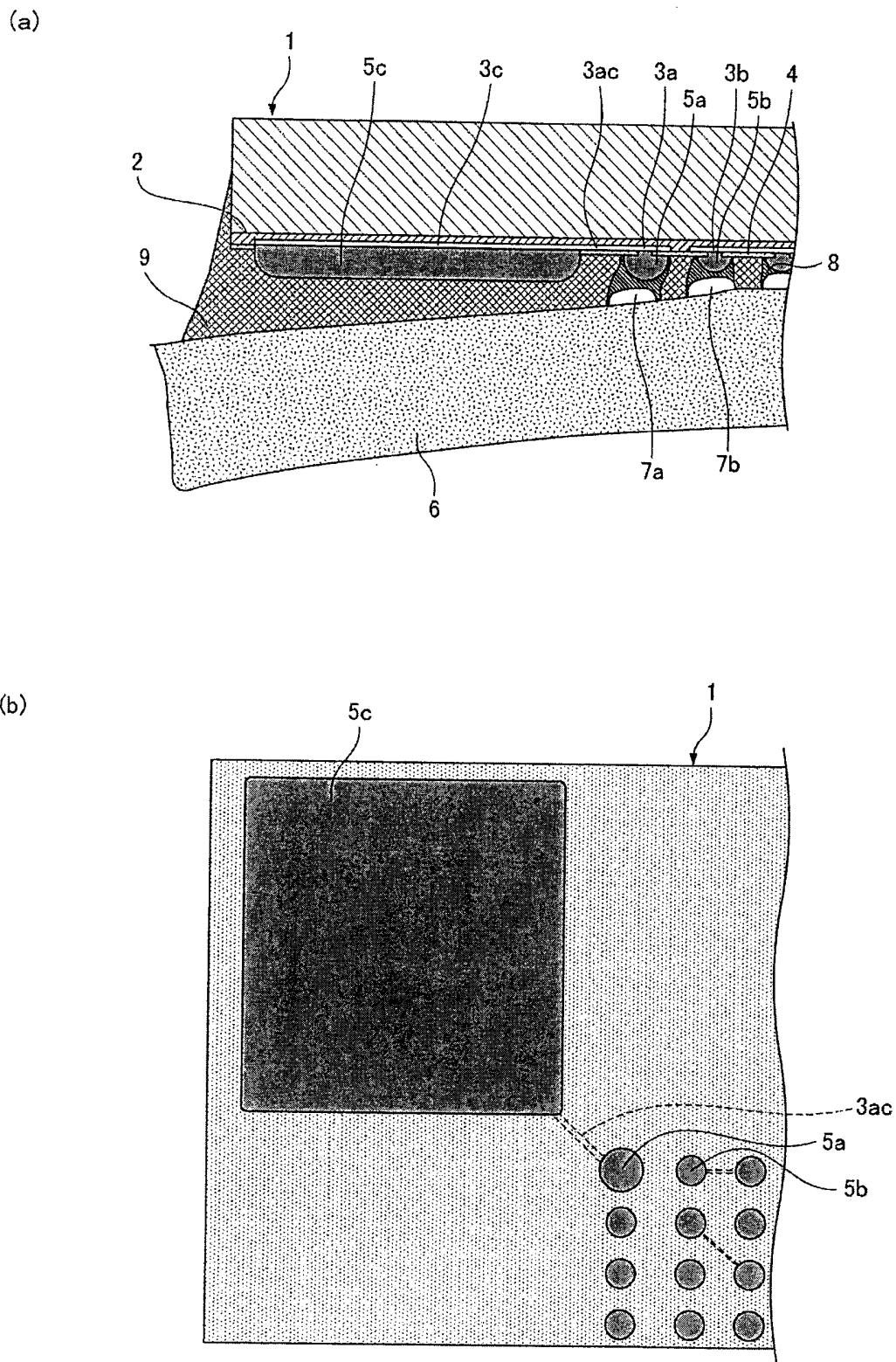


圖 1

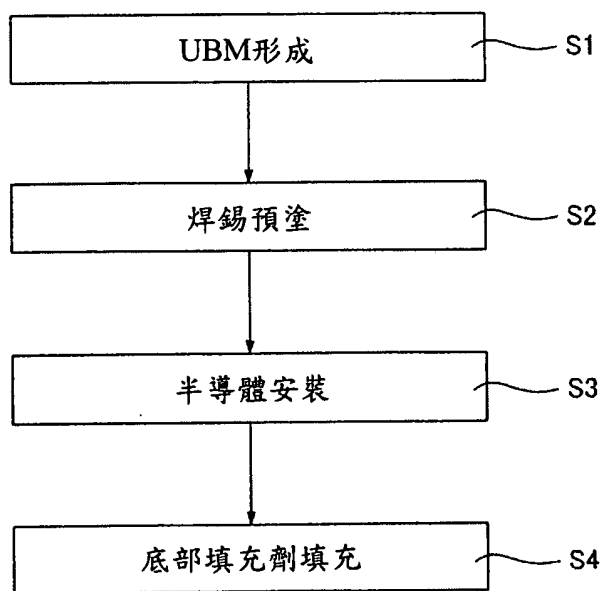


圖 2

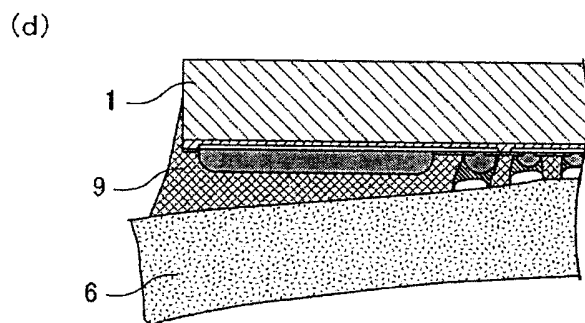
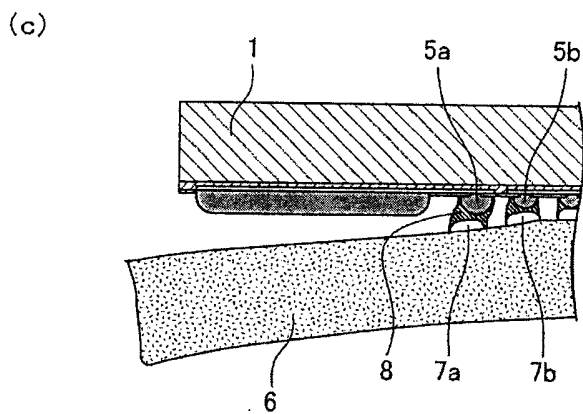
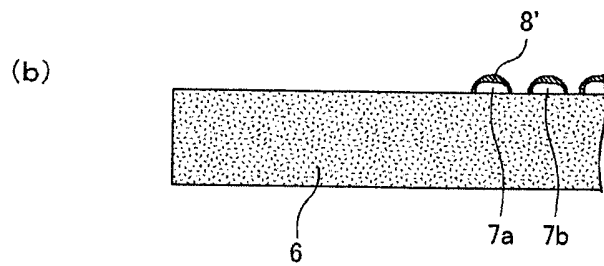
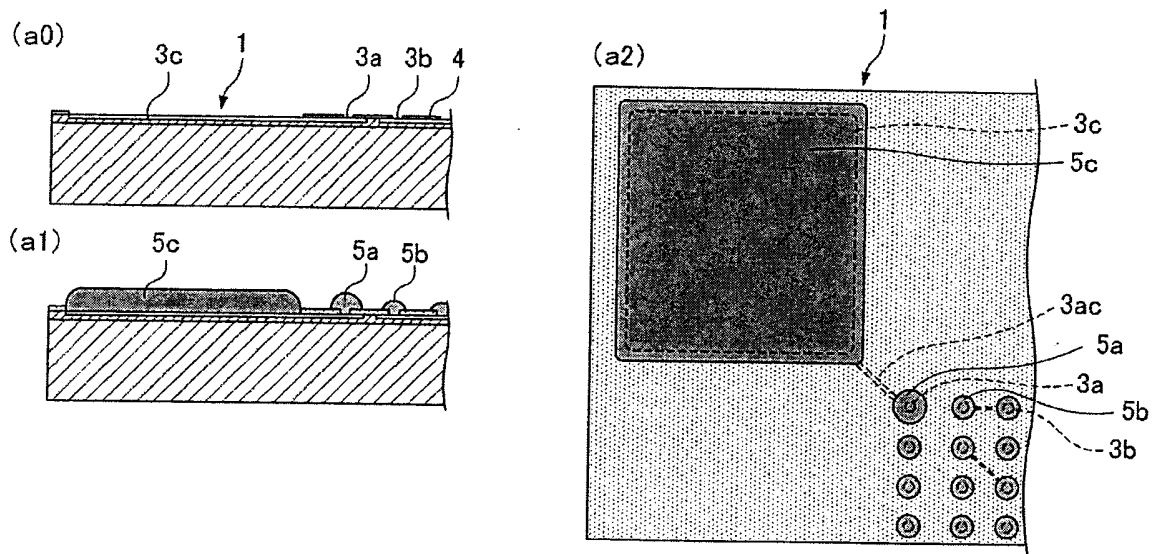


圖 3

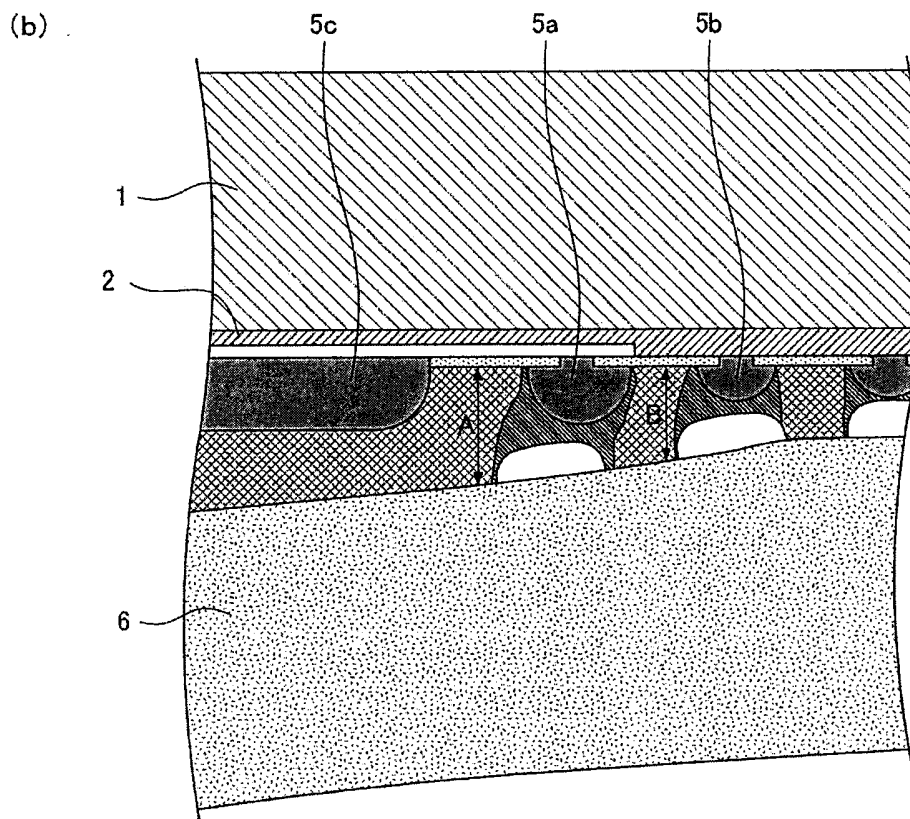
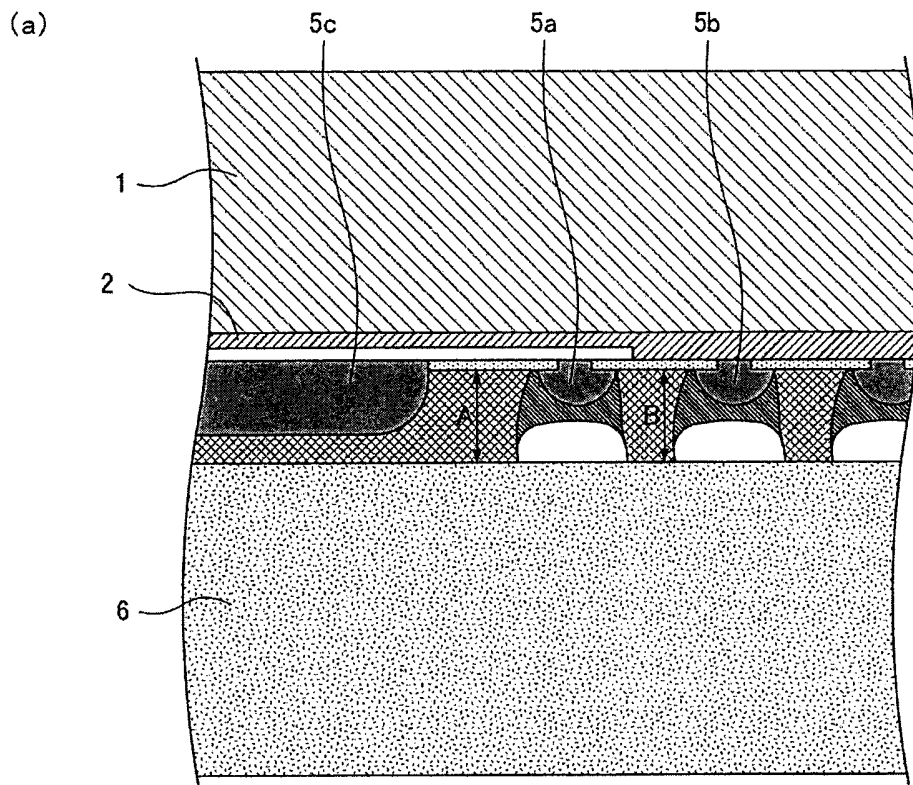
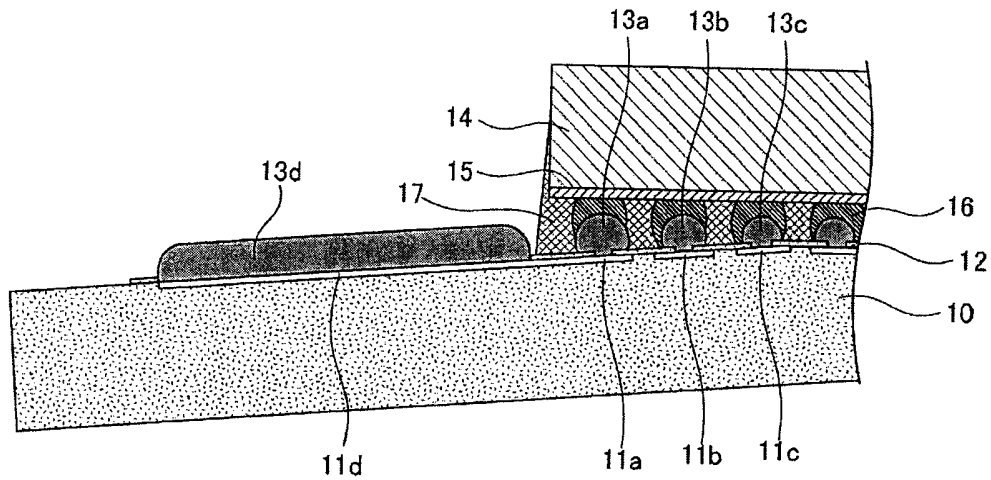


圖 4

(a)



(b)

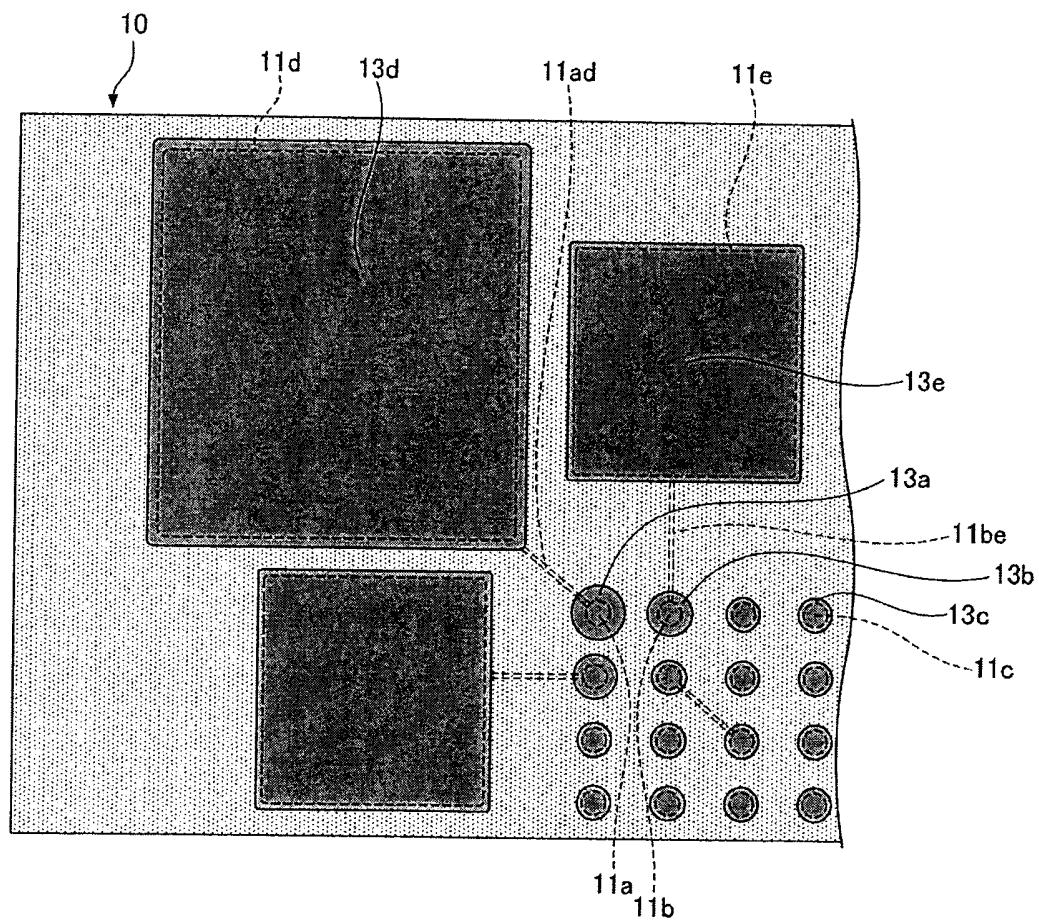


圖 5

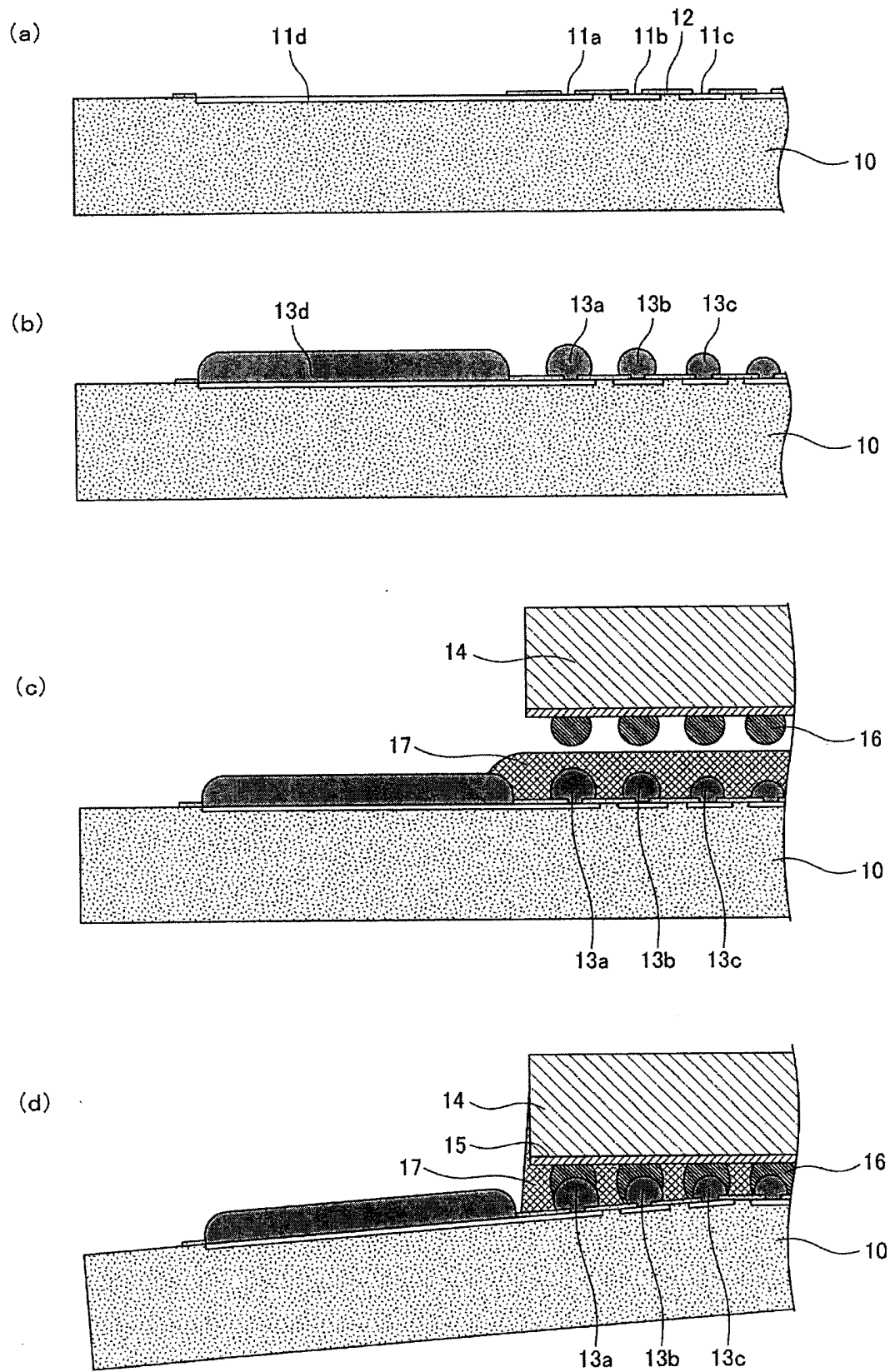


圖 6

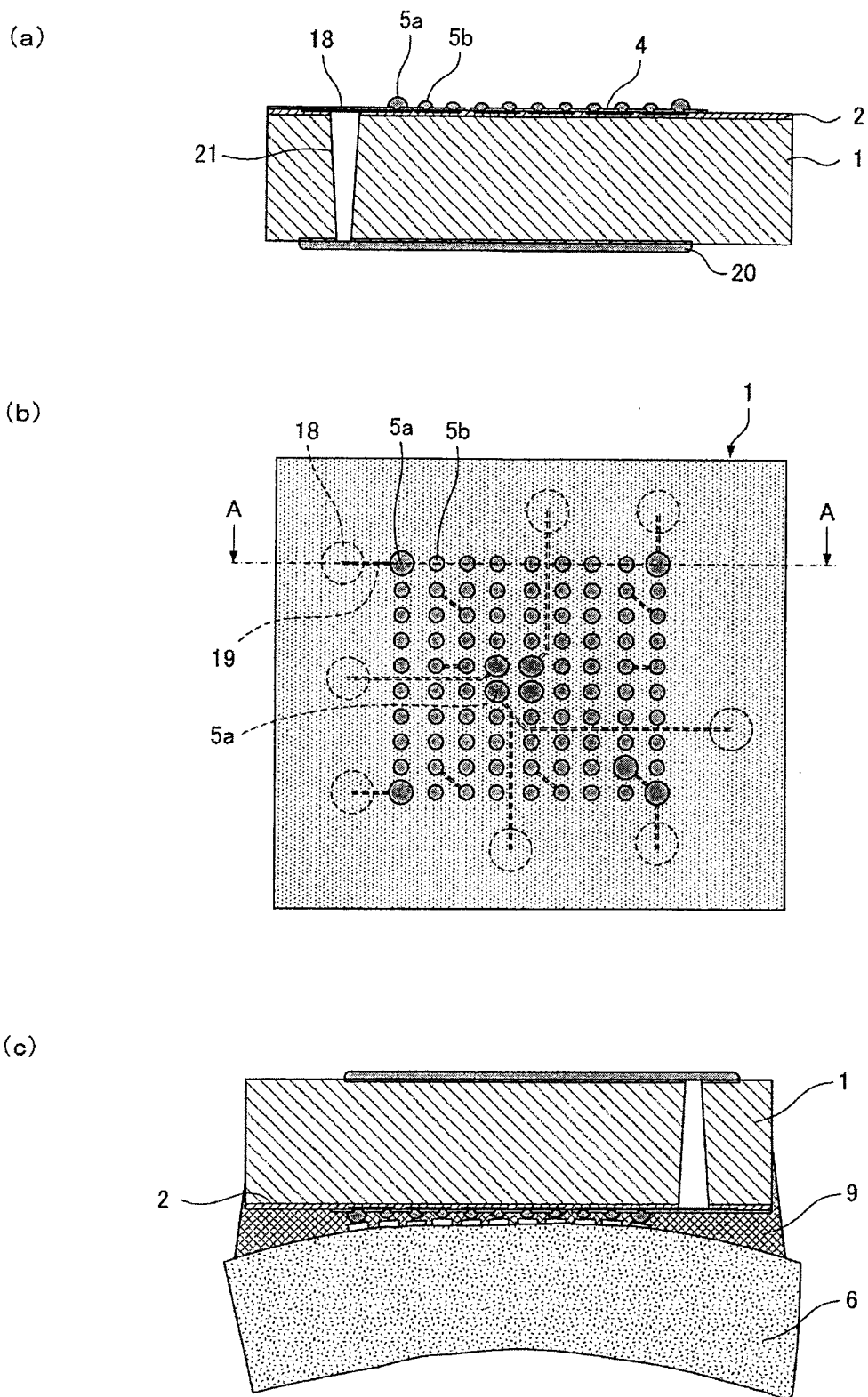


圖 7

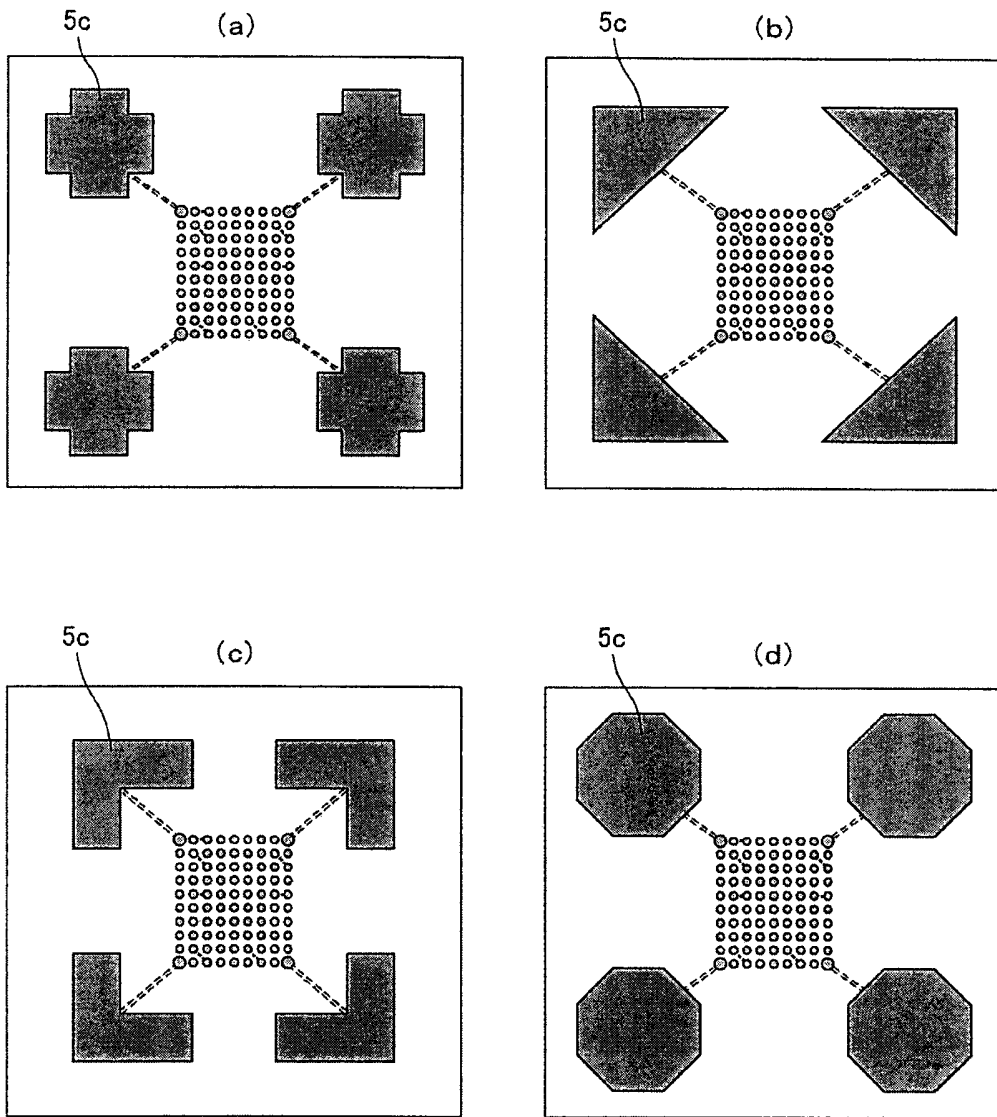


圖 8

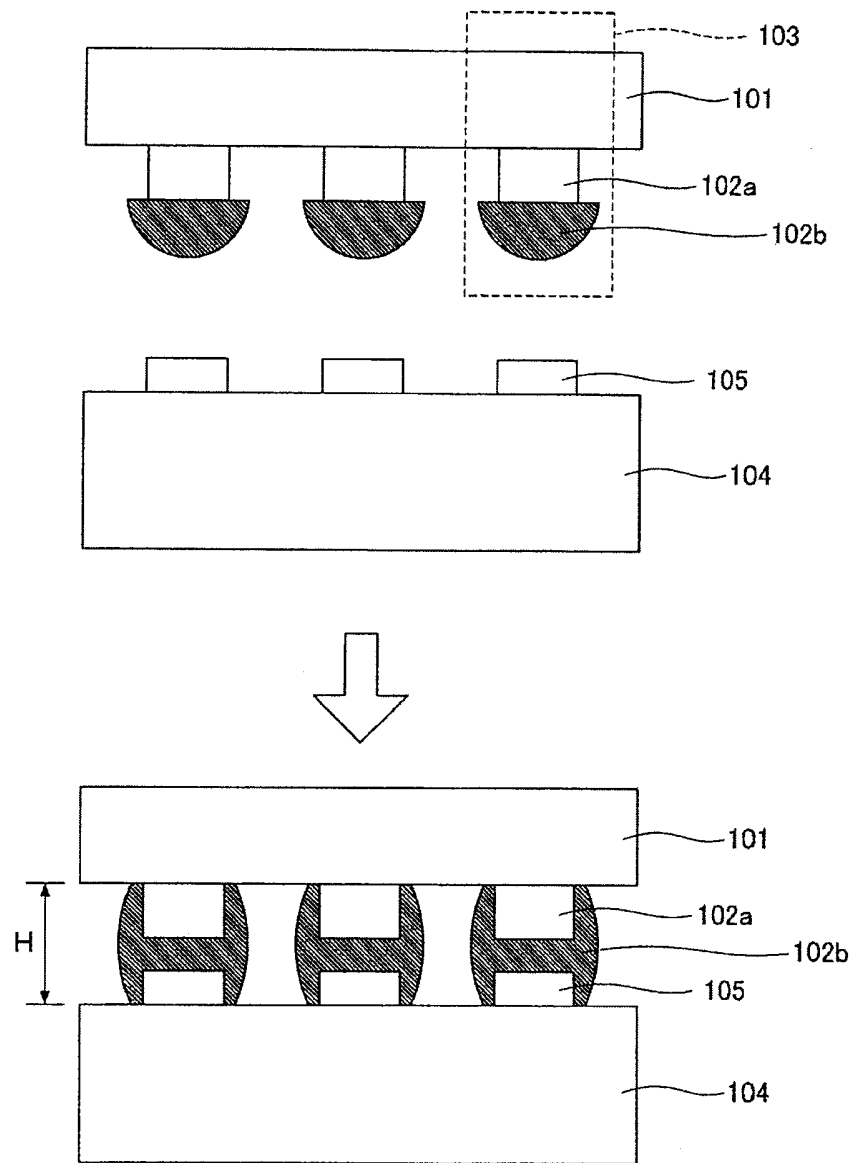


圖 9

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

1	半導體元件
2	低介電常數絕緣膜
3a	第1零件側電極端子
3ac	佈線
3b	第2零件側電極端子
3c	虛設電極
4	絕緣膜
5a	第1突起狀電極
5b	第2突起狀電極
5c	虛設突起狀電極
6	電路基板
7a	第1基板側電極端子
7b	第2基板側電極端子
8	焊錫
9	密封樹脂

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)