

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 8 月 31 日 (31.08.2017)



(10) 国际公布号
WO 2017/143660 A1

- (51) 国际专利分类号:
G02F 1/1343 (2006.01) *G02F 1/1362* (2006.01)
- (21) 国际申请号: PCT/CN2016/080988
- (22) 国际申请日: 2016 年 5 月 4 日 (04.05.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610098282.2 2016 年 2 月 23 日 (23.02.2016) CN
- (71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市武汉东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。
- (72) 发明人: 刘元甫 (LIU, Yuanfu); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE, DISPLAY PANEL, AND LIQUID CRYSTAL DISPLAY DEVICE

(54) 发明名称: 阵列基板、显示面板以及液晶显示装置

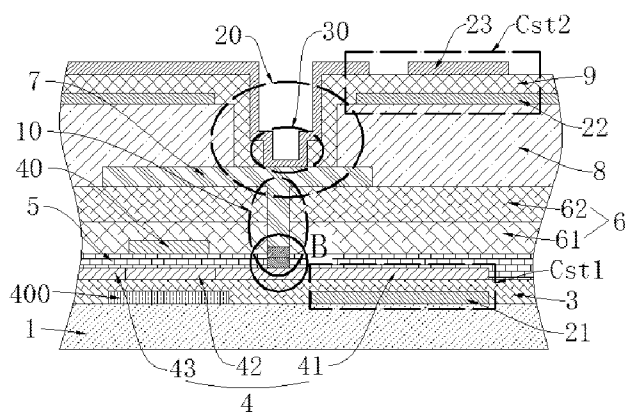


图 2

(57) Abstract: An array substrate that comprises a first storage capacitor (Cst1) and a second storage capacitor (Cst2). The first storage capacitor (Cst1) and the second storage capacitor (Cst2) are connected in parallel to form a total storage capacitance of the array substrate, so that the total storage capacitance of the array substrate is increased, and the problems of crosstalk interference, image sticking and the like caused by excessively small total storage capacitance of the array substrate are avoided, thereby improving the quality of the array substrate. Also disclosed are a display panel using the array substrate and a liquid crystal display device using the array substrate.

(57) 摘要: 一种阵列基板, 包括第一存储电容 (Cst1) 和第二存储电容 (Cst2), 所述第一存储电容 (Cst1) 和所述第二存储电容 (Cst2) 并联形成所述阵列基板的总存储电容, 从而增加了所述阵列基板的总存储电容, 使所述阵列基板避免了因总存储电容过小而导致的交叉串扰、影像残留等问题, 提高了所述阵列基板的品质。还公开了一种应用所述阵列基板的显示面板以及一种应用所述阵列基板的液晶显示装置。



WO 2017/143660 A1

阵列基板、显示面板以及液晶显示装置

本发明要求 2016 年 2 月 23 日递交的发明名称为“阵列基板、显示面板以及液晶显示装置”的申请号 201610098282.2 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及显示技术领域，尤其涉及一种阵列基板、一种应用所述阵列基板的显示面板以及一种应用所述阵列基板的液晶显示装置。

背景技术

随着 TFT（Thin Film Transistor，薄膜晶体管）液晶显示技术的不断发展，具备功耗低、分辨率高、反应速度快以及开口率高等特点的基于 LTPS（Low Temperature Poly-silicon，低温多晶硅）技术的 TFT 显示装置逐渐成为主流，已被广泛应用于各种电子设备，如液晶电视、智能手机、平板电脑以及数码相机等数字电子设备中。

但是，在基于移动显示技术向更高画质、更高精细程度、更轻薄和更低功耗发展，随着解析程度越来越高，产品的开口率会变得更小，同时像素的存储电容 C_{st} （由像素电极、公共电极以及夹在其中的钝化层构成）在逐渐变小，每个像素的充电时间在也逐渐减小。在现有工艺条件下，为满足光学品味以及穿透率的需求，存储电容 C_{st} 的厚度以及像素电极的面积很难做出变化。在这种情况下，传统存储电容 C_{st} 的大小难以得到提升，每个存储电容的电量将不能维持该像素的正常工作电压，进而造成一些诸如交叉串扰（crosstalk），影像残留（Image Sticking）等问题，极大地降低了阵列基板或显示面板的品质。

发明内容

本发明所要解决的技术问题在于提供一种阵列基板，用以解决现有技术中存在的因存储电容较小所导致的阵列基板品质较低的技术问题。

另外，还提供一种应用所述阵列基板的显示面板。

此外，还提供一种应用所述阵列基板的液晶显示装置。

为了实现上述目的，本发明实施方式采用如下技术方案：

一方面，提供一种阵列基板，包括：

基板；

形成在所述基板上的第一公共电极；

覆盖所述第一公共电极的缓冲层；

形成在所述缓冲层背离所述第一公共电极的表面上的有源层，所述有源层包括与所述第一公共电极相对设置的第一部分，所述第一公共电极、所述第一部分以及夹在所述第一公共电极及所述第一部分之间的所述缓冲层构成第一存储电容；

覆盖所述有源层的栅极绝缘层；

形成在所述栅极绝缘层背离所述有源层的表面上的介质层，所述栅极绝缘层与所述介质层上共同开设第一孔，所述第一孔用于显露部分所述第一部分；

形成在所述介质层背离所述栅极绝缘层的表面上的漏区，所述漏区通过所述第一孔连接至所述第一部分；

覆盖所述漏区的平坦层，所述平坦层开设用于暴露部分所述漏区的第二孔；以及

依次层叠形成在所述平坦层上的第二公共电极、钝化层和像素电极，所述第二公共电极、所述像素电极以及夹在所述像素电极与所述第二公共电极之间的所述钝化层构成第二存储电容，所述像素电极通过所述第二孔连接至所述漏区。

其中，所述有源层还包括与所述第一部分相连的第二部分，所述阵列基板包括栅区，所述栅区形成在所述栅极绝缘层与所述介质层之间，且所述栅区正对所述第二部分设置。

其中，所述阵列基板还包括形成在所述基板上的遮光层，所述遮光层与所述第一公共电极同层且间隔设置，所述遮光层与所述栅区相对设置。

其中，所述阵列基板还包括欧姆接触层，所述欧姆接触层设置在所述第一部分与所述漏区之间，用于降低所述第一部分与所述漏区之间的接触电阻。

其中，所述欧姆接触层包括一轻掺杂区及一重掺杂区，所述轻掺杂区与所

述第一部分接触,所述重掺杂区连接在所述轻掺杂区与所述漏区,所述轻掺杂区的掺杂浓度小于所述重掺杂区的掺杂浓度。

其中,所述钝化层覆盖所述第二公共电极且通过所述第二孔连接至所述漏区,所述钝化层开设用于暴露部分所述漏区的第三孔。

其中,所述介质层包括层叠设置的第一子介质层和第二子介质层,所述第一子介质层设置在所述栅极绝缘层与所述第二子介质层之间。

其中,所述第一公共电极的材质为透明导电薄膜层。

另一方面,还提供一种显示面板,包括如上任一项所述的阵列基板。

再一方面,还提供一种液晶显示装置,包括如上任一项所述的阵列基板。

相较于现有技术,本发明具有以下有益效果:

本发明所述阵列基板,由于其所述像素电极通过所述漏区与所述有源层的所述第一部分电连接,因此所述第一存储电容 $Cst1$ 和所述第二存储电容 $Cst2$ 并联形成所述阵列基板的总存储电容 Cst , $Cst = Cst1 + Cst2$,从而增加了所述阵列基板的总存储电容 Cst ,使所述阵列基板避免了因总存储电容 Cst 过小而导致的交叉串扰、影像残留等问题,提高了所述阵列基板的品质。

同时,由于所述第一公共电极与所述有源层的所述第一部分相对设置,所述有源层通常设置在所述阵列基板的所述黑色矩阵内,因此所述第一公共电极同样位于所述阵列基板的黑色矩阵区内,所述第一公共电极的设置并不会影响到应用所述阵列基板的产品的开口率。

再者,所述第一公共电极电连接所述第二公共电极,所述像素电极电连接所述有源层的所述第一部分,因此所述第一存储电容 $Cst1$ 和所述第二存储电容 $Cst2$ 等电位,同时由于所述第二存储电容 $Cst2$ 的充放电动作可控,使得所述第一存储电容 $Cst1$ 的充放电动作同样可控。故,本发明所述阵列基板在增大所述总存储电容 Cst 的前提下,所述阵列基板所增加的所述第一存储电容 $Cst1$ 的充放电动作可控且稳定。并且,由于所述第一存储电容 $Cst1$ 与所述第二存储电容 $Cst2$ 的组成部分各自独立设置,也有助于使所述第一存储电容 $Cst1$ 以及所述第二存储电容 $Cst2$ 在工作中更加稳定与可靠。

本发明所述显示面板及液晶显示装置,由于采用所述阵列基板,因此可在不减小开口率的情况下,增加所述阵列基板的总存储电容 Cst ,从而避免了因

总存储电容 C_{st} 过小而导致的交叉串扰、影像残留等问题，提高了所述显示面板的品质。

附图说明

为了更清楚地说明本发明的技术方案，下面将对实施方式中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施方式，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以如这些附图获得其他的附图。

图1是本发明实施例提供的一种阵列基板的结构示意图。

图2是图1中A-A处结构的部分结构示意图。

图3是本发明实施例提供的一种阵列基板的部分电路关系的示意图。

图4是图2中B处结构的放大示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

请一并参阅图1至图3，本发明实施例提供一种阵列基板，包括：

基板1；

形成在所述基板1上的第一公共电极21；

覆盖所述第一公共电极21的缓冲层3；

形成在所述缓冲层3背离所述第一公共电极21的表面上的有源层4，所述有源层4包括与所述第一公共电极21相对设置的第一部分41，所述第一公共电极21、所述第一部分41以及夹在所述第一公共电极21及所述第一部分41之间的所述缓冲层3构成第一存储电容 C_{st1} ；

覆盖所述有源层4的栅极绝缘层5；

形成在所述栅极绝缘层5背离所述有源层4的表面上的介质层6，所述栅极绝缘层5与所述介质层6上共同开设第一孔10，所述第一孔10用于显露部

分所述第一部分 41;

形成在所述介质层 6 背离所述栅极绝缘层 5 的表面上的漏区 7, 所述漏区 7 通过所述第一孔 10 连接至所述第一部分 41;

覆盖所述漏区 7 的平坦层 8, 所述平坦层 8 开设用于暴露部分所述漏区 7 的第二孔 20; 以及

依次层叠形成在所述平坦层 8 上的第二公共电极 22、钝化层 9 和像素电极 23, 所述第二公共电极 22、所述像素电极 23 以及夹在所述像素电极 23 与所述第二公共电极 22 之间的所述钝化层 9 构成第二存储电容 Cst2, 所述像素电极 23 通过所述第二孔 20 连接至所述漏区 7。

在本实施例中, 由于所述像素电极 23 通过所述漏区 7 与所述有源层 4 的所述第一部分 41 电连接, 因此所述第一存储电容 Cst1 和所述第二存储电容 Cst2 并联形成所述阵列基板的总存储电容 Cst, $Cst = Cst1 + Cst2$ (如图 3 所示), 从而增加了所述阵列基板的总存储电容 Cst, 使所述阵列基板避免了因总存储电容 Cst 过小而导致的交叉串扰 (crosstalk)、影像残留 (Image Sticking) 等问题, 提高了所述阵列基板的品质。

同时, 由于所述第一公共电极 21 与所述有源层 4 的所述第一部分 41 相对设置, 所述有源层 4 通常设置在所述阵列基板的所述黑色矩阵内, 因此所述第一公共电极 21 同样位于所述阵列基板的黑色矩阵区内, 所述第一公共电极 21 的设置并不会影响到应用所述阵列基板的产品的开口率。

应当理解的是, 在本实施中, 所述第一公共电极 21 电连接所述第二公共电极 22 (均为所述阵列基板中公共电极的一部分), 所述像素电极 23 电连接所述有源层 4 的所述第一部分 41, 因此所述第一存储电容 Cst1 和所述第二存储电容 Cst2 等电位, 同时由于所述第二存储电容 Cst2 的充放电动作可控, 使得所述第一存储电容 Cst1 的充放电动作同样可控。故, 本实施例所述阵列基板在增大所述总存储电容 Cst 的前提下, 所述阵列基板所增加的所述第一存储电容 Cst1 的充放电动作可控且稳定。并且, 由于所述第一存储电容 Cst1 与所述第二存储电容 Cst2 的组成部分各自独立设置, 也有助于使所述第一存储电容 Cst1 以及所述第二存储电容 Cst2 在工作中更加稳定与可靠。

进一步地, 请参阅图 2, 所述有源层 4 还包括第二部分 42 和第三部分 43,

所述第二部分 42 的一端连接所述第一部分 41，所述第二部分 42 的另一端连接所述第三部分 43。所述阵列基板包括栅区 40，所述栅区 40 形成在所述栅极绝缘层 5 与所述介质层 6 之间，且所述栅区 40 正对所述第二部分 42 设置。

进一步地，请参阅图 2，所述阵列基板还包括形成在所述基板 1 上的遮光层 400，所述遮光层 400 与所述第一公共电极 21 同层且间隔设置，所述遮光层 400 与所述栅区 40 相对设置。所述遮光层 400 主要对形成在所述阵列基板上的薄膜晶体管（Thin Film Transistor, TFT）进行遮挡，以减小背光源对薄膜晶体管的影响。所述遮光层 400 的材质通常选用金属材质，例如铝层、钨层、铬层或其他金属及金属化合物导电层等。应当理解的，所述遮光层 400 也可以采用绝缘材质，从而避免与所述栅区 40 以及夹在所述栅区 40 与所述遮光层 400 之间的所述栅极绝缘层 5 构成寄生电容，进而避免产生漏电流。

需要说明的是，本发明实施例以半导体层（也即所述有源层 4）为多晶硅层的顶栅型 TFT 为例进行说明，对于半导体层（也即所述有源层 4）为非晶硅层等的 TFT，本发明实施例同样适用。

进一步地，请一并参阅图 2 和图 4，所述阵列基板还包括欧姆接触层 70，所述欧姆接触层 70 设置在所述第一部分 41 与所述漏区 7 之间，用于降低所述第一部分 41 与所述漏区 7 之间的接触电阻。作为一种优选实施例，所述欧姆接触层 70 可以形成在所述第一孔 10 内。

进一步地，请一并参阅图 2 和图 4，所述欧姆接触层 70 包括一轻掺杂区 701 及一重掺杂区 702，所述轻掺杂区 701 与所述第一部分 41 接触，所述重掺杂区 702 连接在所述轻掺杂区 701 与所述漏区 7 之间，所述轻掺杂区 701 的掺杂浓度小于所述重掺杂区 702 的掺杂浓度。所述轻掺杂区 701 及所述重掺杂区 702 掺杂的离子类型相同，比如，可以均掺杂 N 型离子。在本实施方式中，所述轻掺杂区 701 及所述重掺杂区 702 的设置既能够降低所述漏区 7 与所述有源层 4 之间的接触电阻，又能够降低电流泄露风险。

进一步地，请参阅图 2，所述钝化层 9 覆盖所述第二公共电极 22 且通过所述第二孔 20 连接至所述漏区 7，所述钝化层 9 开设用于暴露部分所述漏区 7 的第三孔 30，所述第三孔 30 形成在所述第二孔 20 的区域内，使得所述像素电极 23 能够顺利通过所述第三孔 30 连接至所述漏区 7。

进一步地,请参阅图 2,所述介质层 6 包括层叠设置的第一子介质层 61 和第二子介质层 62,所述第一子介质层 61 设置在所述栅极绝缘层 5 与所述第二子介质层 62 之间。所述第一子介质层 61 的材料为氧化硅 (SiO_x) 材料,可以改善所述第一子介质层 61 的应力,防止所述第一子介质层 61 脱落;所述第二子介质层 62 的材料为氮化硅 (SiN_x) 材料,在制备氮化硅材料的时候能够产生氢 (H) 元素用于修补所述有源层 4,提高所述有源层 4 的电性能。

进一步地,本实施例所述缓冲层 3 包括第一子缓冲层及第二子缓冲层。所述第一子缓冲层相较于所述第二子缓冲层邻近所述基板 1,所述第一子缓冲层为氮化硅 (SiN_x) 材料,所述第二子缓冲层为氧化硅 (SiO_x) 材料。所述第一子缓冲层及所述第二子缓冲层的设置能够更好地缓冲所述阵列基板在制备过程中对所述基板 1 的损伤。且,所述第一子缓冲层采用氮化硅材料,在制备氮化硅材料的时候能够产生氢 (H) 元素用于修补所述有源层 4,提高所述有源层 4 的电性能。所述第二子缓冲层采用氧化硅材料,用于改善所述第二子缓冲层的应力,防止所述第二子缓冲层脱落。

进一步地,所述第一公共电极 21 的材质为透明导电薄膜层,优选的,所述第一公共电极 21 采用氧化铟锡材质 (Indium tin oxide, ITO)。此时,即使所述第一公共电极 21 位于所述阵列基板的黑色矩阵区域外,也不会影响到应用所述阵列基板的产品的开口率。在本实施例中,所述第二公共电极 22 以及所述像素电极 23 的材质亦为透明导电薄膜层,优选氧化铟锡材质。

进一步地,所述平坦层 8 可以是无机材料形成的绝缘层或有机材料形成的绝缘层。优选的,通常可由有机树脂材料制作而成,所述有机树脂可以是苯并环丁烯 (BCB),也可以是其他有机感光材料,本发明实施例对此不作任何限定。由于有机树脂相比较无机材料硬度较小,因而更有利于对所述阵列基板表面起到平坦作用,有利于后续所述第二公共电极 22 和所述像素电极 23 等的形成,以及彩色滤光片基板和阵列基板之间的液晶分子的理想排列。

本发明实施例还提供一种显示面板,包括阵列基板、彩色滤光片基板以及设置在所述阵列基板与所述彩色滤光片基板之间的液晶层,所述阵列基板采用如上实施例所述的阵列基板。通常的,所述显示面板的显示模式为边缘场开关技术 (Fringe Field Switching, FFS),FFS 为解决大尺寸、高清晰度液晶显示

装置应用而开发的广视角技术，也称“硬屏技术”。

本实施例所述显示面板，由于采用上述实施例所述阵列基板，因此可在不减小所述显示面板的开口率的情况下，增加所述阵列基板的总存储电容 C_{st} ，使所述显示面板避免了因总存储电容 C_{st} 过小而导致的交叉串扰、影像残留等问题，提高了所述显示面板的品质。

本发明实施例还提供一种液晶显示装置，包括如上实施例所述的阵列基板。所述液晶显示装置的总存储电容 C_{st} 较大，避免了因总存储电容 C_{st} 过小而导致的交叉串扰、影像残留等问题，品质较高。

以上对本发明实施例进行了详细介绍，本文中应用了具体个例对本发明的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本发明的方法及其核心思想；同时，对于本领域的一般技术人员，依据本发明的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本发明的限制。

权 利 要 求

1. 一种阵列基板，其中，包括：

基板；

形成在所述基板上的第一公共电极；

覆盖所述第一公共电极的缓冲层；

形成在所述缓冲层背离所述第一公共电极的表面上的有源层，所述有源层包括与所述第一公共电极相对设置的第一部分，所述第一公共电极、所述第一部分以及夹在所述第一公共电极及所述第一部分之间的所述缓冲层构成第一存储电容；

覆盖所述有源层的栅极绝缘层；

形成在所述栅极绝缘层背离所述有源层的表面上的介质层，所述栅极绝缘层与所述介质层上共同开设第一孔，所述第一孔用于显露部分所述第一部分；

形成在所述介质层背离所述栅极绝缘层的表面上的漏区，所述漏区通过所述第一孔连接至所述第一部分；

覆盖所述漏区的平坦层，所述平坦层开设用于暴露部分所述漏区的第二孔；以及

依次层叠形成在所述平坦层上的第二公共电极、钝化层和像素电极，所述第二公共电极、所述像素电极以及夹在所述像素电极与所述第二公共电极之间的所述钝化层构成第二存储电容，所述像素电极通过所述第二孔连接至所述漏区。

2. 如权利要求 1 所述的阵列基板，其中，所述有源层还包括与所述第一部分相连的第二部分，所述阵列基板包括栅区，所述栅区形成在所述栅极绝缘层与所述介质层之间，且所述栅区正对所述第二部分设置。

3. 如权利要求 2 所述的阵列基板，其中，所述阵列基板还包括形成在所述基板上的遮光层，所述遮光层与所述第一公共电极同层且间隔设置，所述遮光层与所述栅区相对设置。

4. 如权利要求 1 所述的阵列基板，其中，所述阵列基板还包括欧姆接触层，所述欧姆接触层设置在所述第一部分与所述漏区之间，用于降低所述第一部分

与所述漏区之间的接触电阻。

5. 如权利要求 4 所述的阵列基板, 其中, 所述欧姆接触层包括一轻掺杂区及一重掺杂区, 所述轻掺杂区与所述第一部分接触, 所述重掺杂区连接在所述轻掺杂区与所述漏区, 所述轻掺杂区的掺杂浓度小于所述重掺杂区的掺杂浓度。

6. 如权利要求 1 所述的阵列基板, 其中, 所述钝化层覆盖所述第二公共电极且通过所述第二孔连接至所述漏区, 所述钝化层开设用于暴露部分所述漏区的第三孔。

7. 如权利要求 1 所述的阵列基板, 其中, 所述介质层包括层叠设置的第一子介质层和第二子介质层, 所述第一子介质层设置在所述栅极绝缘层与所述第二子介质层之间。

8. 如权利要求 1 所述的阵列基板, 其中, 所述第一公共电极的材质为透明导电薄膜层。

9. 一种显示面板, 其中, 包括阵列基板, 所述阵列基板包括:

基板;

形成在所述基板上的第一公共电极;

覆盖所述第一公共电极的缓冲层;

形成在所述缓冲层背离所述第一公共电极的表面上的有源层, 所述有源层包括与所述第一公共电极相对设置的第一部分, 所述第一公共电极、所述第一部分以及夹在所述第一公共电极及所述第一部分之间的所述缓冲层构成第一存储电容;

覆盖所述有源层的栅极绝缘层;

形成在所述栅极绝缘层背离所述有源层的表面上的介质层, 所述栅极绝缘层与所述介质层上共同开设第一孔, 所述第一孔用于显露部分所述第一部分;

形成在所述介质层背离所述栅极绝缘层的表面上的漏区, 所述漏区通过所述第一孔连接至所述第一部分;

覆盖所述漏区的平坦层, 所述平坦层开设用于暴露部分所述漏区的第二孔; 以及

依次层叠形成在所述平坦层上的第二公共电极、钝化层和像素电极, 所述

第二公共电极、所述像素电极以及夹在所述像素电极与所述第二公共电极之间的所述钝化层构成第二存储电容,所述像素电极通过所述第二孔连接至所述漏区。

10. 如权利要求 9 所述的显示面板,其中,所述有源层还包括与所述第一部分相连的第二部分,所述阵列基板包括栅区,所述栅区形成在所述栅极绝缘层与所述介质层之间,且所述栅区正对所述第二部分设置。

11. 如权利要求 10 所述的显示面板,其中,所述阵列基板还包括形成在所述基板上的遮光层,所述遮光层与所述第一公共电极同层且间隔设置,所述遮光层与所述栅区相对设置。

12. 如权利要求 9 所述的显示面板,其中,所述阵列基板还包括欧姆接触层,所述欧姆接触层设置在所述第一部分与所述漏区之间,用于降低所述第一部分与所述漏区之间的接触电阻。

13. 如权利要求 12 所述的显示面板,其中,所述欧姆接触层包括一轻掺杂区及一重掺杂区,所述轻掺杂区与所述第一部分接触,所述重掺杂区连接在所述轻掺杂区与所述漏区,所述轻掺杂区的掺杂浓度小于所述重掺杂区的掺杂浓度。

14. 如权利要求 9 所述的显示面板,其中,所述钝化层覆盖所述第二公共电极且通过所述第二孔连接至所述漏区,所述钝化层开设用于暴露部分所述漏区的第三孔。

15. 如权利要求 9 所述的显示面板,其中,所述介质层包括层叠设置的第一子介质层和第二子介质层,所述第一子介质层设置在所述栅极绝缘层与所述第二子介质层之间。

16. 如权利要求 9 所述的显示面板,其中,所述第一公共电极的材质为透明导电薄膜层。

17. 一种液晶显示装置,其中,包括阵列基板,所述阵列基板包括:
基板;

形成在所述基板上的第一公共电极;

覆盖所述第一公共电极的缓冲层;

形成在所述缓冲层背离所述第一公共电极的表面上的有源层,所述有源层

包括与所述第一公共电极相对设置的第一部分，所述第一公共电极、所述第一部分以及夹在所述第一公共电极及所述第一部分之间的所述缓冲层构成第一存储电容；

覆盖所述有源层的栅极绝缘层；

形成在所述栅极绝缘层背离所述有源层的表面上的介质层，所述栅极绝缘层与所述介质层上共同开设第一孔，所述第一孔用于显露部分所述第一部分；

形成在所述介质层背离所述栅极绝缘层的表面上的漏区，所述漏区通过所述第一孔连接至所述第一部分；

覆盖所述漏区的平坦层，所述平坦层开设用于暴露部分所述漏区的第二孔；以及

依次层叠形成在所述平坦层上的第二公共电极、钝化层和像素电极，所述第二公共电极、所述像素电极以及夹在所述像素电极与所述第二公共电极之间的所述钝化层构成第二存储电容，所述像素电极通过所述第二孔连接至所述漏区。

18. 如权利要求 17 所述的液晶显示装置，其中，所述有源层还包括与所述第一部分相连的第二部分，所述阵列基板包括栅区，所述栅区形成在所述栅极绝缘层与所述介质层之间，且所述栅区正对所述第二部分设置。

19. 如权利要求 18 所述的液晶显示装置，其中，所述阵列基板还包括形成在所述基板上的遮光层，所述遮光层与所述第一公共电极同层且间隔设置，所述遮光层与所述栅区相对设置。

20. 如权利要求 17 所述的液晶显示装置，其中，所述钝化层覆盖所述第二公共电极且通过所述第二孔连接至所述漏区，所述钝化层开设用于暴露部分所述漏区的第三孔。

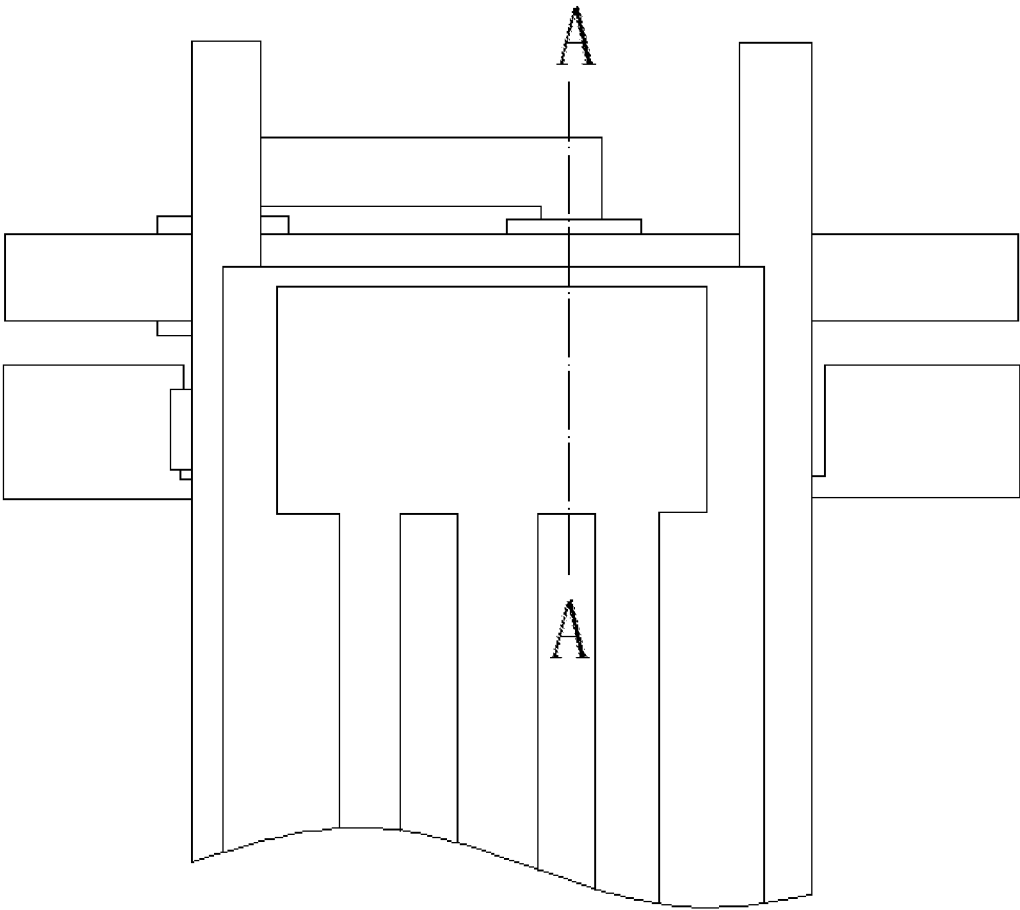


图 1

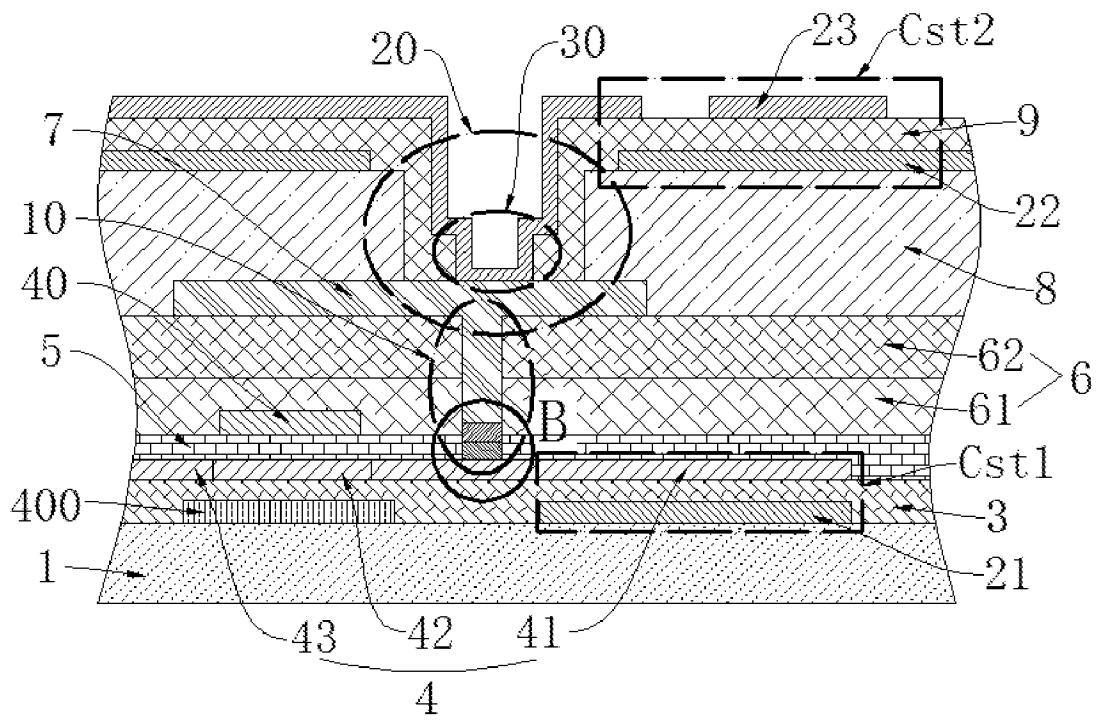


图 2

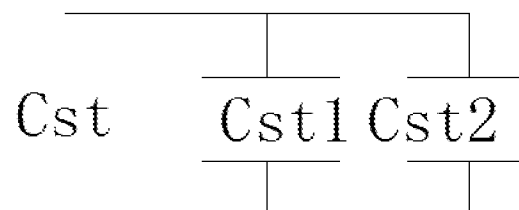


图 3

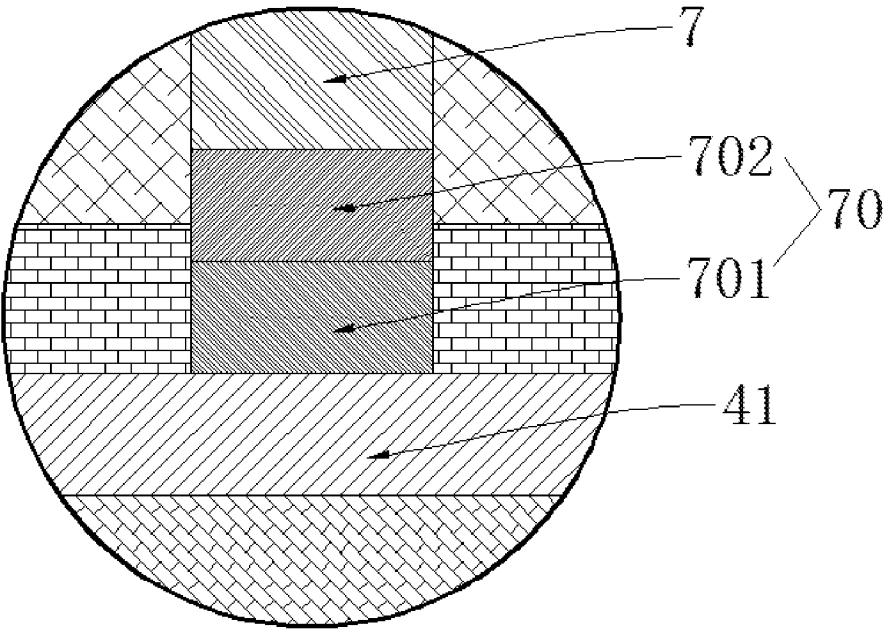


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/080988

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1343 (2006.01) i; G02F 1/1362 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, EPODOC, WPI: array substrate, TFT? substrate, pixel electrode, storage capacitance, aperture ratio, crosstalk, residual, contact hole, via hole, liquid crystal, display, base, substrate, pixel?, electrode, common, capacitance, first, second, hole, opening

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103296030 A (SHANGHAI TIANMA MICRO-ELECTRONICS CO., LTD.), 11 September 2013 (11.09.2013), description, paragraphs [0001] and [0124]-[0143], and figure 5	1-20
A	CN 1996594 A (AU OPTRONICS CORP.), 11 July 2007 (11.07.2007), the whole document	1-20
A	CN 101109881 A (INFOVISION OPTOELECTRONICS (KUNSHAN) CO., LTD.), 23 January 2008 (23.01.2008), the whole document	1-20
A	CN 102236222 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 09 November 2011 (09.11.2011), the whole document	1-20
A	US 2008246042 A1 (AU OPTRONICS CORP.), 09 October 2008 (09.10.2008), the whole document	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 31 October 2016 (31.10.2016)	Date of mailing of the international search report 16 November 2016 (16.11.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer WEI, Huimin Telephone No.: (86-10) 61648465

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/080988

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103296030 A	11 September 2013	US 2014054592 A1	27 February 2014
		EP 2741135 A1	11 June 2014
		CN 103296030 B	09 December 2015
		WO 2014015576 A1	30 January 2014
CN 1996594 A	11 July 2007	CN 100524754 C	05 August 2009
CN 101109881 A	23 January 2008	US 2009009674 A1	08 January 2009
CN 102236222 A	09 November 2011	CN 102236222 B	10 July 2013
		WO 2011131143 A1	27 October 2011
		US 2012099041 A1	26 April 2012
US 2008246042 A1	09 October 2008	US 7745825 B2	29 June 2010
		US 2010112773 A1	06 May 2010
		TW I351764 B	01 November 2011
		US 8263445 B2	11 September 2012
		TW 200841471 A	16 October 2008

A. 主题的分类 G02F 1/1343(2006.01)i; G02F 1/1362(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNKI, CNPAT, EPDOC, WPI, 液晶, 显示, 阵列基板, TFT?基板, 像素, 象素, 电极, 像素电极, 象素电极, 公共, 共通, 公用, 电容, 存储电容, 第一, 第二, 开口率, 串扰, 残留, 孔, 接触孔, 过孔, liquid crystal, display, base, substrate, pixel?, electrode, common, capacitance, first, second, hole, opening																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103296030 A (上海天马微电子有限公司) 2013年 9月 11日 (2013 - 09 - 11) 说明书[0001], [0124]-[0143]段、图5</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 1996594 A (友达光电股份有限公司) 2007年 7月 11日 (2007 - 07 - 11) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 101109881 A (昆山龙腾光电有限公司) 2008年 1月 23日 (2008 - 01 - 23) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 102236222 A (北京京东方光电科技有限公司) 2011年 11月 9日 (2011 - 11 - 09) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2008246042 A1 (AU OPTRONICS CORP.) 2008年 10月 9日 (2008 - 10 - 09) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103296030 A (上海天马微电子有限公司) 2013年 9月 11日 (2013 - 09 - 11) 说明书[0001], [0124]-[0143]段、图5	1-20	A	CN 1996594 A (友达光电股份有限公司) 2007年 7月 11日 (2007 - 07 - 11) 全文	1-20	A	CN 101109881 A (昆山龙腾光电有限公司) 2008年 1月 23日 (2008 - 01 - 23) 全文	1-20	A	CN 102236222 A (北京京东方光电科技有限公司) 2011年 11月 9日 (2011 - 11 - 09) 全文	1-20	A	US 2008246042 A1 (AU OPTRONICS CORP.) 2008年 10月 9日 (2008 - 10 - 09) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 103296030 A (上海天马微电子有限公司) 2013年 9月 11日 (2013 - 09 - 11) 说明书[0001], [0124]-[0143]段、图5	1-20																		
A	CN 1996594 A (友达光电股份有限公司) 2007年 7月 11日 (2007 - 07 - 11) 全文	1-20																		
A	CN 101109881 A (昆山龙腾光电有限公司) 2008年 1月 23日 (2008 - 01 - 23) 全文	1-20																		
A	CN 102236222 A (北京京东方光电科技有限公司) 2011年 11月 9日 (2011 - 11 - 09) 全文	1-20																		
A	US 2008246042 A1 (AU OPTRONICS CORP.) 2008年 10月 9日 (2008 - 10 - 09) 全文	1-20																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2016年 10月 31日		国际检索报告邮寄日期 2016年 11月 16日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 魏会敏 电话号码 (86-10)61648465																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/080988

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103296030	A	2013年 9月 11日	US	2014054592	A1	2014年 2月 27日
				EP	2741135	A1	2014年 6月 11日
				CN	103296030	B	2015年 12月 9日
				WO	2014015576	A1	2014年 1月 30日
CN	1996594	A	2007年 7月 11日	CN	100524754	C	2009年 8月 5日
CN	101109881	A	2008年 1月 23日	US	2009009674	A1	2009年 1月 8日
CN	102236222	A	2011年 11月 9日	CN	102236222	B	2013年 7月 10日
				WO	2011131143	A1	2011年 10月 27日
				US	2012099041	A1	2012年 4月 26日
US	2008246042	A1	2008年 10月 9日	US	7745825	B2	2010年 6月 29日
				US	2010112773	A1	2010年 5月 6日
				TW	I351764	B	2011年 11月 1日
				US	8263445	B2	2012年 9月 11日
				TW	200841471	A	2008年 10月 16日