

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 10 月 26 日 (26.10.2017)



(10) 国际公布号
WO 2017/181469 A1

(51) 国际专利分类号:

G02F 1/1345 (2006.01)

(21) 国际申请号: PCT/CN2016/082674

(22) 国际申请日: 2016 年 5 月 19 日 (19.05.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:

201610250792.7 2016 年 4 月 20 日 (20.04.2016) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 叶岩溪(YE, Yanxi); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。林永伦(LIN, Yunglun); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市德力知识产权代理事务所(COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

(54) Title: METHOD FOR BINDING PINS IN OLB REGION

(54) 发明名称: 在 OLB 区绑定引脚的方法

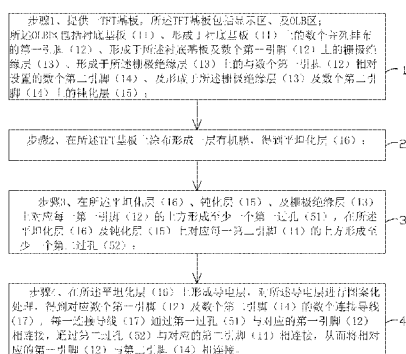


图3

- 1 Step 1: provide a TFT substrate, the TFT substrate comprising a display region and an OLB region, the OLB region includes a substrate (11), a plurality of juxtaposed first pins (12) formed on the substrate (11), a gate insulation layer (13) formed on the substrate and the plurality of first pins (12), a plurality of second pins (14) that are formed on the gate insulation layer (13) and are disposed opposite to the plurality of first pins (12), and a passivation layer (15) formed on the gate insulation layer (13) and the plurality of second pins (14);
- 2 Step 2: apply an organic membrane to the TFT substrate to obtain a planarization layer (16);
- 3 Step 3: form at least one first through hole (51), corresponding to each of the first pins (12), on the planarization layer (16), the passivation layer (15) and the gate insulation layer (13), and form at least one second through hole (52), corresponding to each of the second pins (14), on the planarization layer (16) and the passivation layer (15);
- 4 Step 4: form a conductive layer on the planarization layer (16), and pattern the conductive layer to obtain a plurality of connecting leads (17) corresponding to the plurality of first pins (12) and plurality of second pins (14), each connecting lead (17) being connected with the corresponding first pin (12) by means of the first through hole (51) and connected with the corresponding second pin (14) by means of the second through hole (52) so as to connect the corresponding first pin (12) to the second pin (14)

(57) Abstract: A method for binding pins in an OLB region, the method comprising: holes (51, 52) corresponding to each pin (12, 14) are separately opened on a planarization layer (16) of an OLB region, and a subsequently formed connecting lead (17) is connected to the pins (12, 14) by means of the holes (51, 52) above the pins (12, 14), and the corresponding pins (12, 14) are connected together by the connecting lead (17). As the connecting lead (17) covers the entire through holes (51, 52) above the pins (12, 14), no conductive material remains in the through holes (51, 52) in the process of forming the connecting lead (17). With respect to the existing methods for opening large-area holes on the planarization layer of an OLB region, the present invention prevents short-circuiting and poor display performances due to the conductive materials remaining at the bottom of the through holes of the OLB region of the planarization layer.

(57) 摘要: 一种在 OLB 区绑定引脚的方法, 在 OLB 区的平坦化层 (16) 上对应每一引脚 (12、14) 单独开孔 (51、52), 后续形成的连接导线 (17) 通过引脚 (12、14) 上方的过孔 (51、52) 与引脚 (12、14) 进行连接, 进而对应的引脚 (12、14) 通过连接导线 (17) 连接在一起, 由于连接导线 (17) 全面覆盖引脚 (12、14) 上方的过孔 (51、52), 因此在形成连接导线 (17) 的过程中不存在在过孔 (51、52) 内残留导电材料的问题, 相对于现有的在 OLB 区的平坦化层上大面积开孔的方式, 避免了导电材料在平坦化层的过孔底部残留而造成的电路短路及显示不良。

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

在 OLB 区绑定引脚的方法

技术领域

本发明涉及显示技术领域，尤其涉及一种在 OLB 区绑定引脚的方法。

背景技术

主动式薄膜晶体管液晶显示器（Thin Film Transistor-LCD，TFT-LCD）近年来得到了飞速的发展和广泛的应用。通常液晶显示面板由彩膜基板（CF，Color Filter）、薄膜晶体管基板（TFT，Thin Film Transistor）、夹于彩膜基板与薄膜晶体管基板之间的液晶（LC，Liquid Crystal）及密封框胶（Sealant）组成；其工作原理是通过在两片玻璃基板上施加驱动电压来控制液晶层的液晶分子的旋转，将背光模组的光线折射出来产生画面。

就目前主流市场上的 TFT-LCD 显示面板而言，可分为三种类型，分别是扭曲向列（Twisted Nematic，TN）或超扭曲向列（Super Twisted Nematic，STN）型，平面转换（In-Plane Switching，IPS）型、及垂直配向（Vertical Alignment，VA）型。电视的液晶显示屏受限于尺寸过大，一般使用的是 VA 模式的显示技术，少部分使用 IPS 显示模式。

在液晶显示面板的制作过程中，已经形成薄膜晶体管的基板上需要覆盖一层有机膜（PFA）作为平坦化层（Planarization，PLN），以改变下层膜表面的平整性，防止电场互相干扰，平坦化层通常为感旋光材料。普通的 VA 显示模式，无论是 PVA，MVA，或者 HVA 都不会使用到有机膜来起到平坦化的作用，但是如果是 VA 显示技术和其他技术相结合，则可能使用到有机膜来实现平坦化。而 IPS 显示模式是需要使用到有机膜来起到平坦化作用的。

液晶显示面板在正常显示时，需要使用 COF（chip on film，覆晶薄膜）通过引线连接到面板的外引脚贴合（Outer Lead Bonding，OLB）区域，从而使得集成于 COF 上 IC 的信号通过 OLB 区导通到面板中。具体的，如图 1 所示，该 OLB 区包括衬底基板、形成于衬底基板上的数个并列排布的第一引脚 110、形成于所述衬底基板及数个第一引脚 110 上的栅极绝缘层、形成于所述栅极绝缘层上的与数个第一引脚 110 相对设置的数个第二引脚 120、形成于所述栅极绝缘层及数个第二引脚 120 上的钝化层、及形成于钝化层上的平坦化层 200；在制作过程中，首先，将平坦化层 200 在对应 OLB 区上的部分全部挖掉，在平坦化层 200 上形成一空白区 210，然后如图 2 所

示，然后在基板上形成 ITO 导电层并图案化，得到数个连接导线 130，每一连接导线 130 在空白区 210 内把第一引脚 110 与第二引脚 120 连接在一起，之后用于和 COF 上的金属针状引脚（pin）连接在一起，从而使得集成在 COF 上 IC 的信号通过 OLB 区传到显示屏。其中对 ITO 导电层进行图案化处理的
5 具体实施步骤为：在 ITO 导电层上涂覆光阻，通过一道光罩对所述光阻进行曝光、显影，形成光阻图形，然后以剩余的光阻为遮挡，对所述 ITO 导电层进行蚀刻，并剥离剩余的光阻，得到数个连接导线 130。然而由于平坦化层 200 的厚度较大，在空白区 210 的边缘具有一定的斜坡（taper）角度，所以在对 ITO 导电层进行图案化的曝光工序后，会在空白
10 区 210 的 taper 角的地方有一定的光阻残留，最后会导致在 taper 角的地方会有 ITO 残留 131，如图 2 所示，该 ITO 残留 131 会使得金属走线之间连接在一起而短路。

发明内容

15 本发明的目的在于提供一种在 OLB 区绑定引脚的方法，改善平坦化层在 OLB 区的过孔设计，避免因光阻材料残留而导致过孔底部的导电材料残留，进而因此造成的电路短路及显示不良。

为实现上述目的，本发明提供一种在 OLB 区绑定引脚的方法，包括如下步骤：

20 步骤 1、提供一 TFT 基板，所述 TFT 基板包括显示区、及 OLB 区；

所述 OLB 区包括衬底基板、形成于衬底基板上的数个并列排布的第一引脚、形成于所述衬底基板及数个第一引脚上的栅极绝缘层、形成于所述栅极绝缘层上的与数个第一引脚对应设置的数个第二引脚、及形成于所述栅极绝缘层及数个第二引脚上的钝化层；

25 步骤 2、在所述 TFT 基板上涂布形成一层有机膜，得到平坦化层；

步骤 3、在所述平坦化层、钝化层、及栅极绝缘层上对应每一第一引脚的上方形成至少一个第一过孔，在所述平坦化层及钝化层上对应每一第二引脚的上方形成至少一个第二过孔；

30 步骤 4、在所述平坦化层上形成导电层，对所述导电层进行图案化处理，得到对应数个第一引脚及数个第二引脚的数个连接导线，每一连接导线通过第一过孔与对应的第一引脚相连接，通过第二过孔与对应的第二引脚相连接，从而将相对应的第一引脚与第二引脚相连接。

所述步骤 2 中形成的有机膜为光阻材料。

所述步骤 2 中形成的有机膜的厚度为 1.5-3.5 μm 。

所述步骤 3 中对应每一第一引脚的上方形成一个第一过孔，对应每一第二引脚的上方形成一个第二过孔。

所述步骤 3 中对应每一第一引脚的上方形成两个第一过孔，对应每一第二引脚的上方形成两个第二过孔。

5 所述栅极绝缘层及钝化层的材料均为氮化硅。

所述步骤 3 具体包括以下实施步骤：

步骤 31、提供一光罩，所述光罩包括分别对应数个第一过孔及数个第二过孔的第一图案及第二图案，利用该光罩对所述平坦化层进行曝光、显影，对应所述第一图案及第二图案在所述平坦化层上形成数个有机膜过孔；

10 步骤 32、以平坦化层为遮蔽层，对所述栅极绝缘层及钝化层进行蚀刻，得到第一过孔及第二过孔。

所述步骤 4 中形成的导电层的材料为 ITO。

所述步骤 4 对所述导电层进行图案化处理包括采用湿法蚀刻制程对所述导电层进行蚀刻。

15 所述连接导线用于连接覆晶薄膜芯片。

本发明还提供一种在 OLB 区绑定引脚的方法，包括如下步骤：

步骤 1、提供一 TFT 基板，所述 TFT 基板包括显示区、及 OLB 区；

20 所述 OLB 区包括衬底基板、形成于衬底基板上的数个并列排布的第一引脚、形成于所述衬底基板及数个第一引脚上的栅极绝缘层、形成于所述栅极绝缘层上的与数个第一引脚相对设置的数个第二引脚、及形成于所述栅极绝缘层及数个第二引脚上的钝化层；

步骤 2、在所述 TFT 基板上涂布形成一层有机膜，得到平坦化层；

25 步骤 3、在所述平坦化层、钝化层、及栅极绝缘层上对应每一第一引脚的上方形成至少一个第一过孔，在所述平坦化层及钝化层上对应每一第二引脚的上方形成至少一个第二过孔；

步骤 4、在所述平坦化层上形成导电层，对所述导电层进行图案化处理，得到对应数个第一引脚及数个第二引脚的数个连接导线，每一连接导线通过第一过孔与对应的第一引脚相连接，通过第二过孔与对应的第二引脚相连接，从而将相对应的第一引脚与第二引脚相连接；

30 其中，所述步骤 2 中形成的有机膜为光阻材料；

其中，所述步骤 2 中形成的有机膜的厚度为 1.5-3.5 μm ；

其中，所述步骤 3 具体包括以下实施步骤：

步骤 31、提供一光罩，所述光罩包括分别对应数个第一过孔及数个第二过孔的第一图案及第二图案，利用该光罩对所述平坦化层进行曝光、显

影，对应所述第一图案及第二图案在所述平坦化层上形成数个有机膜过孔；

步骤 32、以平坦化层为遮蔽层，对所述栅极绝缘层及钝化层进行蚀刻，得到第一过孔及第二过孔。

本发明的有益效果：本发明的在 OLB 区绑定引脚的方法，在 OLB 区的平坦化层上对应每一引脚单独开孔，后续形成的连接导线通过引脚上方的过孔与引脚进行连接，进而对应的引脚通过连接导线连接在一起，由于连接导线全面覆盖引脚上方的过孔，因此在形成连接导线的过程中不存在在过孔内残留导电材料的问题，相对于现有的在 OLB 区的平坦化层上大面积开孔的方式，避免了导电材料在平坦化层的过孔底部残留而造成的电路短路及显示不良。

附图说明

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

图 1 为现有一种在 OLB 区绑定引脚的方法中在平坦化层上对应 OLB 区大面积开孔的示意图；

图 2 为在图 1 的 OLB 区形成连接导线的示意图；

图 3 为本发明在 OLB 区绑定引脚的方法的流程示意图；

图 4 为本发明在 OLB 区绑定引脚的方法的步骤 2 的示意图；

图 5 为本发明在 OLB 区绑定引脚的方法的第一实施例中步骤 3 的示意图；

图 6 为本发明在 OLB 区绑定引脚的方法的第二实施例中步骤 3 的示意图；

图 7 为本发明在 OLB 区绑定引脚的方法的第一实施例中步骤 4 的示意图；

图 8 为沿图 7 中 A-A'剖面线的剖面示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 3，本发明提供一种在 OLB 区绑定引脚的方法，包括如下步骤：

步骤 1、提供一 TFT 基板，所述 TFT 基板包括显示区、及 OLB 区；

如图 8 所示，所述 OLB 区包括衬底基板 11、形成于衬底基板 11 上的数个并列排布的第一引脚 12、形成于所述衬底基板及数个第一引脚 12 上的栅极绝缘层 13、形成于所述栅极绝缘层 13 上的与数个第一引脚 12 相对设置的数个第二引脚 14、及形成于所述栅极绝缘层 13 及数个第二引脚 14 上的钝化层 15。

具体的，所述栅极绝缘层 13 及钝化层 15 的材料均为氮化硅（ SiN_x ）。

步骤 2、如图 4 所示，在所述 TFT 基板上涂布形成一层有机膜，得到平坦化层 16。

具体的，所述步骤 2 中形成的有机膜为光阻材料，厚度为 $1.5\text{-}3.5\mu\text{m}$ ，优选为 $2.5\mu\text{m}$ 。

步骤 3、如图 5 所示，在所述平坦化层 16、钝化层 15、及栅极绝缘层 13 上对应每一第一引脚 12 的上方形形成一个第一过孔 51，在所述平坦化层 16 及钝化层 15 上对应每一第二引脚 14 的上方形形成一个第二过孔 52。

其中，所述步骤 3 具体包括以下实施步骤：

步骤 31、提供一光罩，所述光罩包括分别对应数个第一过孔 51 及数个第二过孔 52 的第一图案及第二图案，利用该光罩对所述平坦化层 16 进行曝光、显影，对应所述第一图案及第二图案在所述平坦化层 16 上形成数个有机膜过孔；

步骤 32、以平坦化层 16 为遮蔽层，对所述栅极绝缘层 13 及钝化层 15 进行蚀刻，得到第一过孔 51 及第二过孔 52。

步骤 4、如图 7-8 所示，在所述平坦化层 16 上形成导电层，对所述导电层进行图案化处理，得到对应数个第一引脚 12 及数个第二引脚 14 的数个连接导线 17，每一连接导线 17 通过第一过孔 51 与对应的第一引脚 12 相连接，通过第二过孔 52 与对应的第二引脚 14 相连接，从而将相对应的第一引脚 12 与第二引脚 14 相连接。

具体的，步骤 4 对导电层进行图案化处理的具体实施步骤为：在所述导电层上涂覆光阻，通过一道光罩对所述光阻进行曝光、显影，形成光阻图形，然后以剩余的光阻为遮挡，对所述导电层进行蚀刻，并剥离剩余的光阻，得到数个连接导线 17。后续制程中，所述连接导线 17 直接连接覆晶薄膜（COF）芯片，从而将覆晶薄膜芯片上的信号通过 OLB 区传递给 TFT 基板，进而传递给整个显示面板。

具体的，所述步骤 4 中形成的导电层的材料为氧化铟锡（Indium tin oxide，ITO）；所述步骤 4 采用湿法蚀刻制程对所述导电层进行蚀刻。

值得一提的是，本发明中，连接导线 17 通过第一过孔 51 与对应的第一引脚 12 相连接，通过第二过孔 52 与对应的第二引脚 14 相连接，从而将相对应的第一引脚 12 与第二引脚 14 相连接，由于连接导线 17 全面覆盖第一过孔 51 与第二过孔 52，因此在图案化导电层以形成连接导线 17 的过程中不存在在过孔内残留导电材料的问题，相对于现有的在 OLB 区的平坦化层上大面积开孔的方式，避免了导电材料在平坦化层的过孔底部残留而造成的电路短路及显示不良。

如图 5 与图 8 所示，在上述本发明的第一实施例中，所述步骤 3 中对应每一第一引脚 12 的上方形形成一个第一过孔 51，对应每一第二引脚 14 的上方形形成一个第二过孔 52。

然而，为减少每一连接导线 17 与第一引脚 12、第二引脚 14 的连接电阻，可以在对应每一第一引脚 12 的上方形形成多个第一过孔 51，对应每一第二引脚 14 的上方形形成多个第二过孔 52；如图 6 所示，本发明的第二实施例中，所述步骤 3 中对应每一第一引脚 12 的上方形形成两个第一过孔 51，对应每一第二引脚 14 的上方形形成两个第二过孔 52，其他其他与本发明前述的第一实施例均相同，在此不再赘述。

综上所述，本发明的在 OLB 区绑定引脚的方法，在 OLB 区的平坦化层上对应每一引脚单独开孔，后续形成的连接导线通过引脚上方的过孔与引脚进行连接，进而对应的引脚通过连接导线连接在一起，由于连接导线全面覆盖引脚上方的过孔，因此在形成连接导线的过程中不存在在过孔内残留导电材料的问题，相对于现有的在 OLB 区的平坦化层上大面积开孔的方式，避免了导电材料在平坦化层的过孔底部残留而造成的电路短路及显示不良。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

权 利 要 求

1、一种在 OLB 区绑定引脚的方法，包括如下步骤：

步骤 1、提供一 TFT 基板，所述 TFT 基板包括显示区、及 OLB 区；

5 所述 OLB 区包括衬底基板、形成于衬底基板上的数个并列排布的第一引脚、形成于所述衬底基板及数个第一引脚上的栅极绝缘层、形成于所述栅极绝缘层上的与数个第一引脚相对设置的数个第二引脚、及形成于所述栅极绝缘层及数个第二引脚上的钝化层；

步骤 2、在所述 TFT 基板上涂布形成一层有机膜，得到平坦化层；

10 步骤 3、在所述平坦化层、钝化层、及栅极绝缘层上对应每一第一引脚的上方形成至少一个第一过孔，在所述平坦化层及钝化层上对应每一第二引脚的上方形成至少一个第二过孔；

步骤 4、在所述平坦化层上形成导电层，对所述导电层进行图案化处理，得到对应数个第一引脚及数个第二引脚的数个连接导线，每一连接导线通
15 过第一过孔与对应的第一引脚相连接，通过第二过孔与对应的第二引脚相连接，从而将相对应的第一引脚与第二引脚相连接。

2、如权利要求 1 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 2 中形成的有机膜为光阻材料。

3、如权利要求 2 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 2
20 中形成的有机膜的厚度为 1.5-3.5 μm 。

4、如权利要求 1 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 3 中对应每一第一引脚的上方形成一个第一过孔，对应每一第二引脚的上方形成一个第二过孔。

5、如权利要求 1 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 3
25 中对应每一第一引脚的上方形成两个第一过孔，对应每一第二引脚的上方形成两个第二过孔。

6、如权利要求 1 所述的在 OLB 区绑定引脚的方法，其中，所述栅极绝缘层及钝化层的材料均为氮化硅。

7、如权利要求 1 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 3
30 具体包括以下实施步骤：

步骤 31、提供一光罩，所述光罩包括分别对应数个第一过孔及数个第二过孔的第一图案及第二图案，利用该光罩对所述平坦化层进行曝光、显影，对应所述第一图案及第二图案在所述平坦化层上形成数个有机膜过孔；

步骤 32、以平坦化层为遮蔽层，对所述栅极绝缘层及钝化层进行蚀刻，得到第一过孔及第二过孔。

8、如权利要求 1 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 4 中形成的导电层的材料为 ITO。

5 9、如权利要求 8 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 4 对所述导电层进行图案化处理包括采用湿法蚀刻制程对所述导电层进行蚀刻。

10、如权利要求 1 所述的在 OLB 区绑定引脚的方法，其中，所述连接导线用于连接覆晶薄膜芯片。

10 11、一种在 OLB 区绑定引脚的方法，包括如下步骤：

步骤 1、提供一 TFT 基板，所述 TFT 基板包括显示区、及 OLB 区；

所述 OLB 区包括衬底基板、形成于衬底基板上的数个并列排布的第一引脚、形成于所述衬底基板及数个第一引脚上的栅极绝缘层、形成于所述栅极绝缘层上的与数个第一引脚相对设置的数个第二引脚、及形成于所述栅极绝缘层及数个第二引脚上的钝化层；

步骤 2、在所述 TFT 基板上涂布形成一层有机膜，得到平坦化层；

步骤 3、在所述平坦化层、钝化层、及栅极绝缘层上对应每一第一引脚的上方形成至少一个第一过孔，在所述平坦化层及钝化层上对应每一第二引脚的上方形成至少一个第二过孔；

20 步骤 4、在所述平坦化层上形成导电层，对所述导电层进行图案化处理，得到对应数个第一引脚及数个第二引脚的数个连接导线，每一连接导线通过第一过孔与对应的第一引脚相连接，通过第二过孔与对应的第二引脚相连接，从而将相对应的第一引脚与第二引脚相连接；

其中，所述步骤 2 中形成的有机膜为光阻材料；

25 其中，所述步骤 2 中形成的有机膜的厚度为 1.5-3.5 μm ；

其中，所述步骤 3 具体包括以下实施步骤：

步骤 31、提供一光罩，所述光罩包括分别对应数个第一过孔及数个第二过孔的第一图案及第二图案，利用该光罩对所述平坦化层进行曝光、显影，对应所述第一图案及第二图案在所述平坦化层上形成数个有机膜过孔；

30 步骤 32、以平坦化层为遮蔽层，对所述栅极绝缘层及钝化层进行蚀刻，得到第一过孔及第二过孔。

12、如权利要求 11 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 3 中对应每一第一引脚的上方形成一个第一过孔，对应每一第二引脚的上方形成一个第二过孔。

13、如权利要求 11 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 3 中对应每一第一引脚的上方形形成两个第一过孔，对应每一第二引脚的上方形形成两个第二过孔。

5 14、如权利要求 11 所述的在 OLB 区绑定引脚的方法，其中，所述栅极绝缘层及钝化层的材料均为氮化硅。

15、如权利要求 11 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 4 中形成的导电层的材料为 ITO。

10 16、如权利要求 15 所述的在 OLB 区绑定引脚的方法，其中，所述步骤 4 对所述导电层进行图案化处理包括采用湿法蚀刻制程对所述导电层进行蚀刻。

17、如权利要求 11 所述的在 OLB 区绑定引脚的方法，其中，所述连接导线用于连接覆晶薄膜芯片。

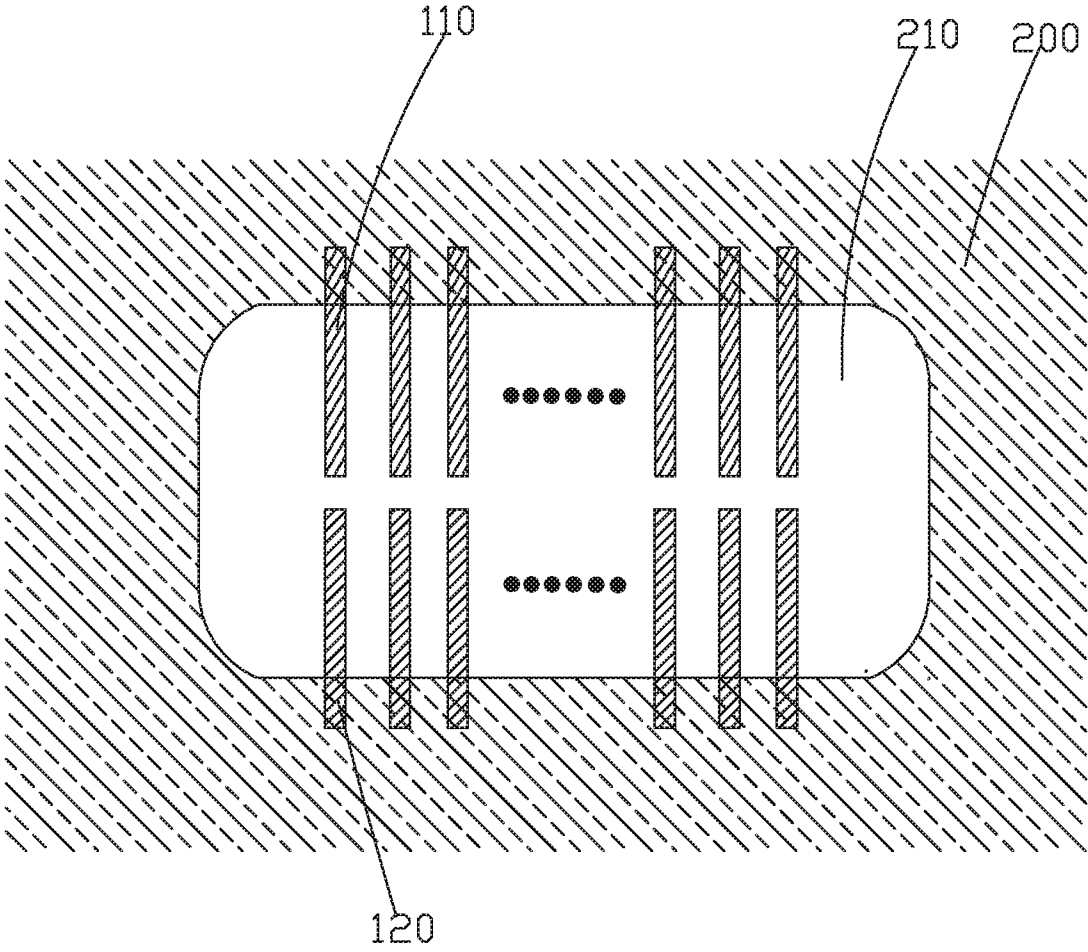


图1

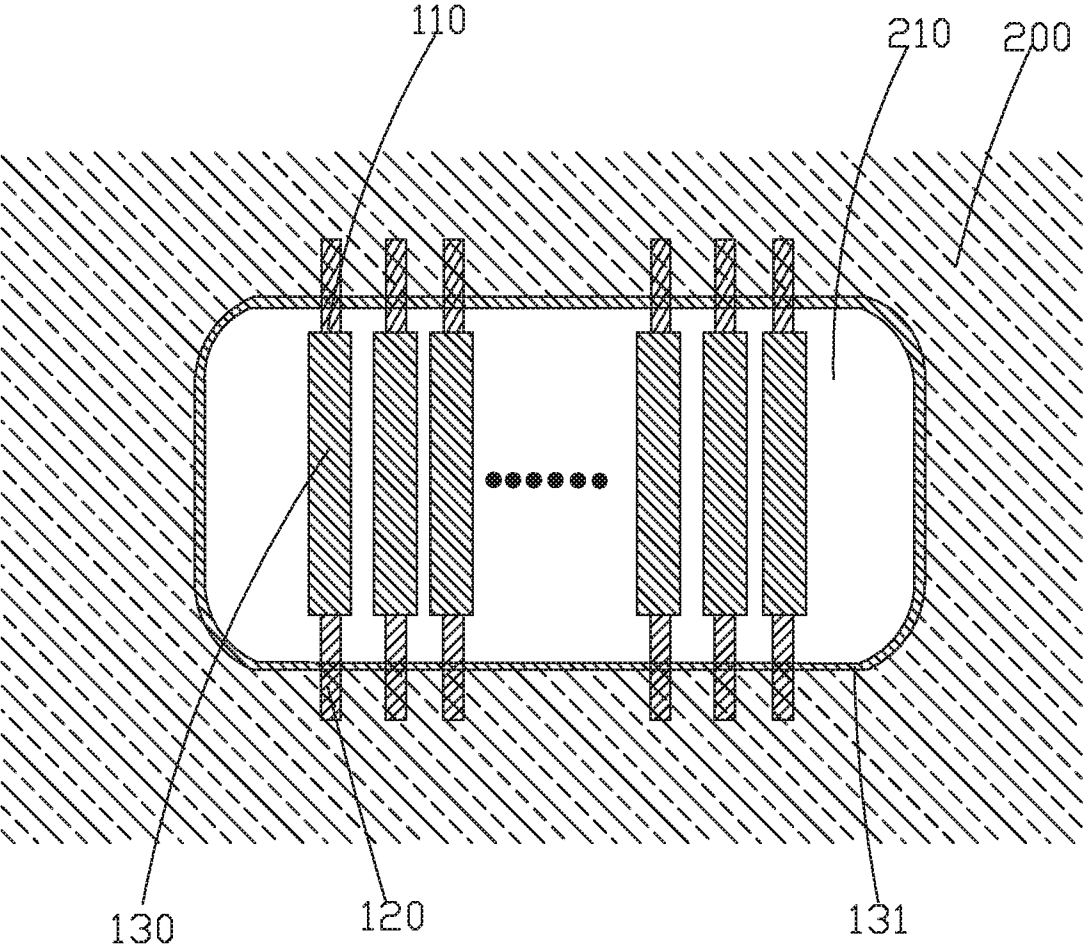


图2

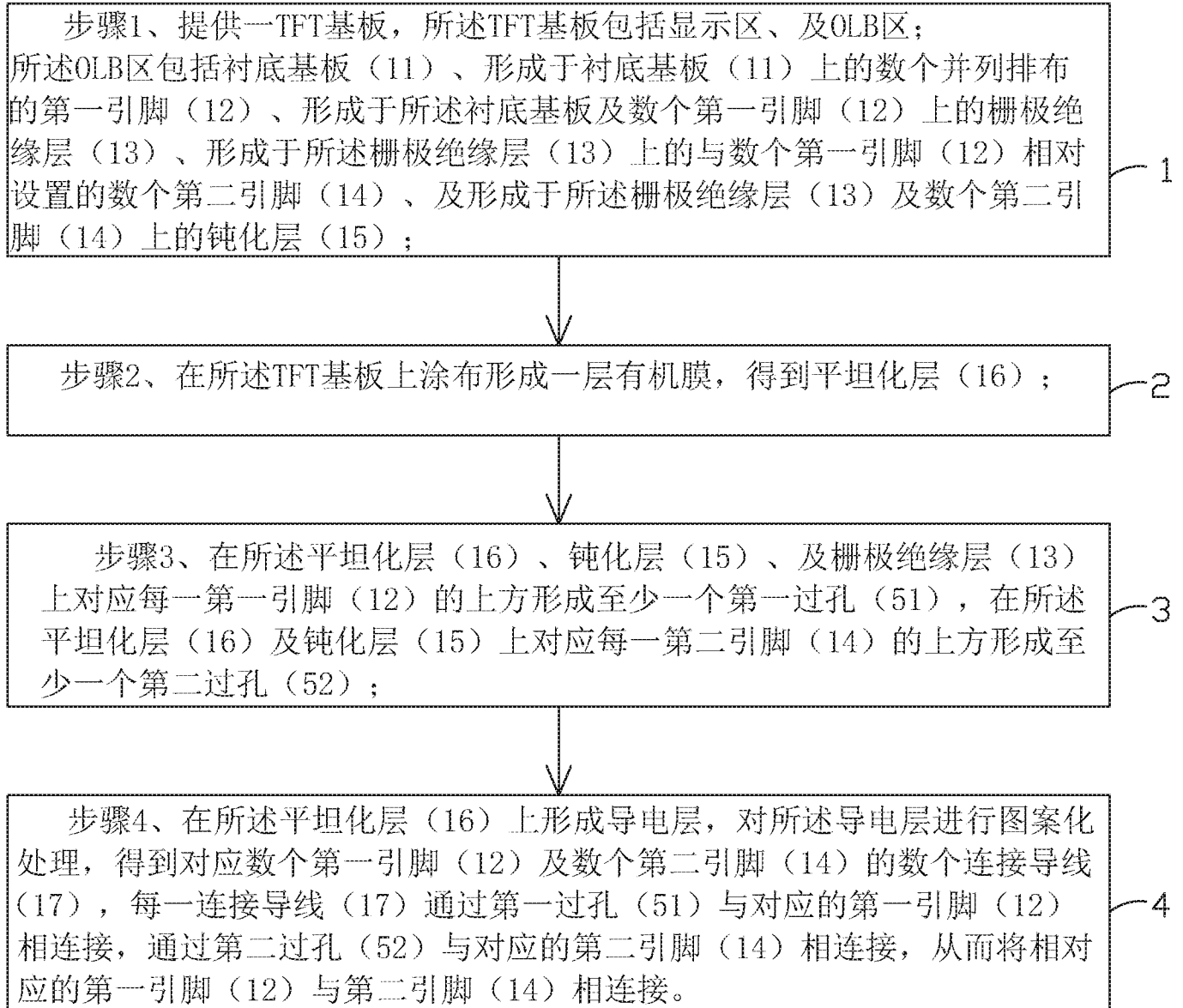


图3

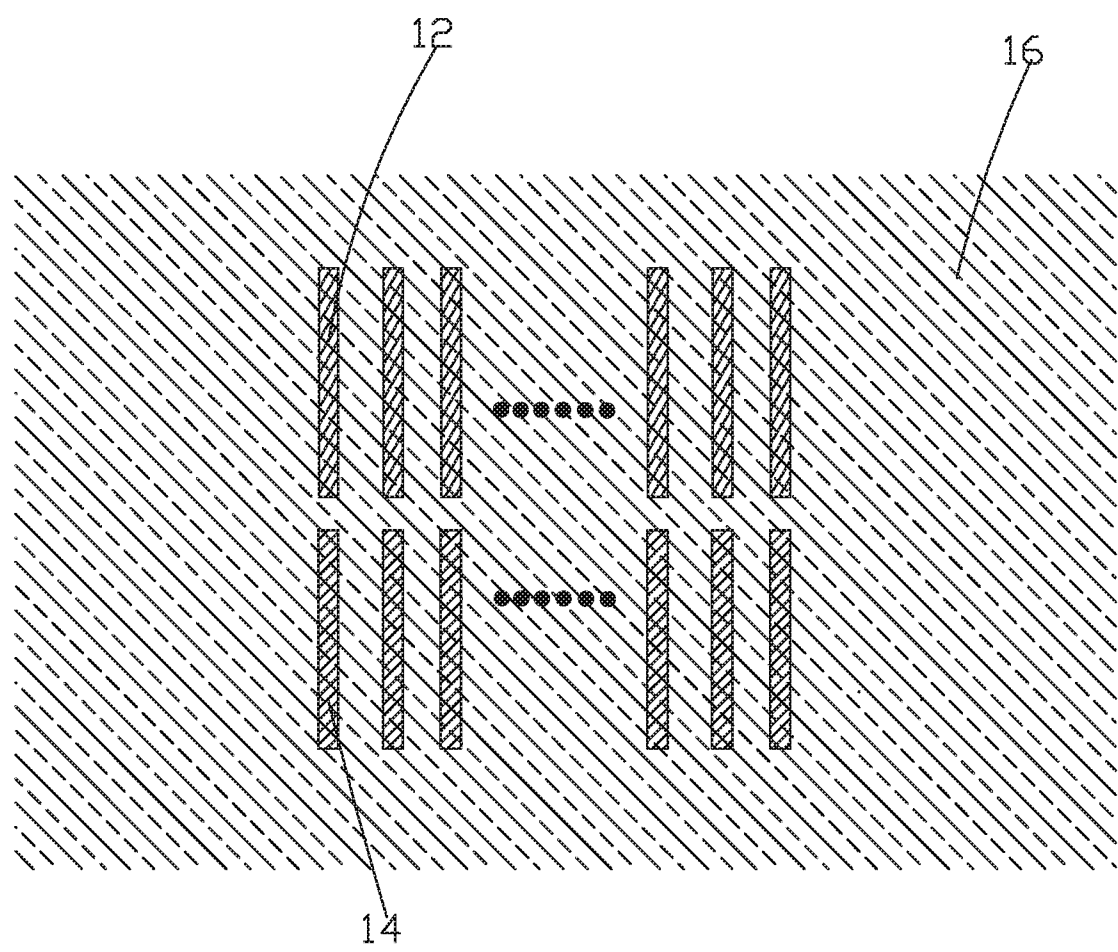


图4

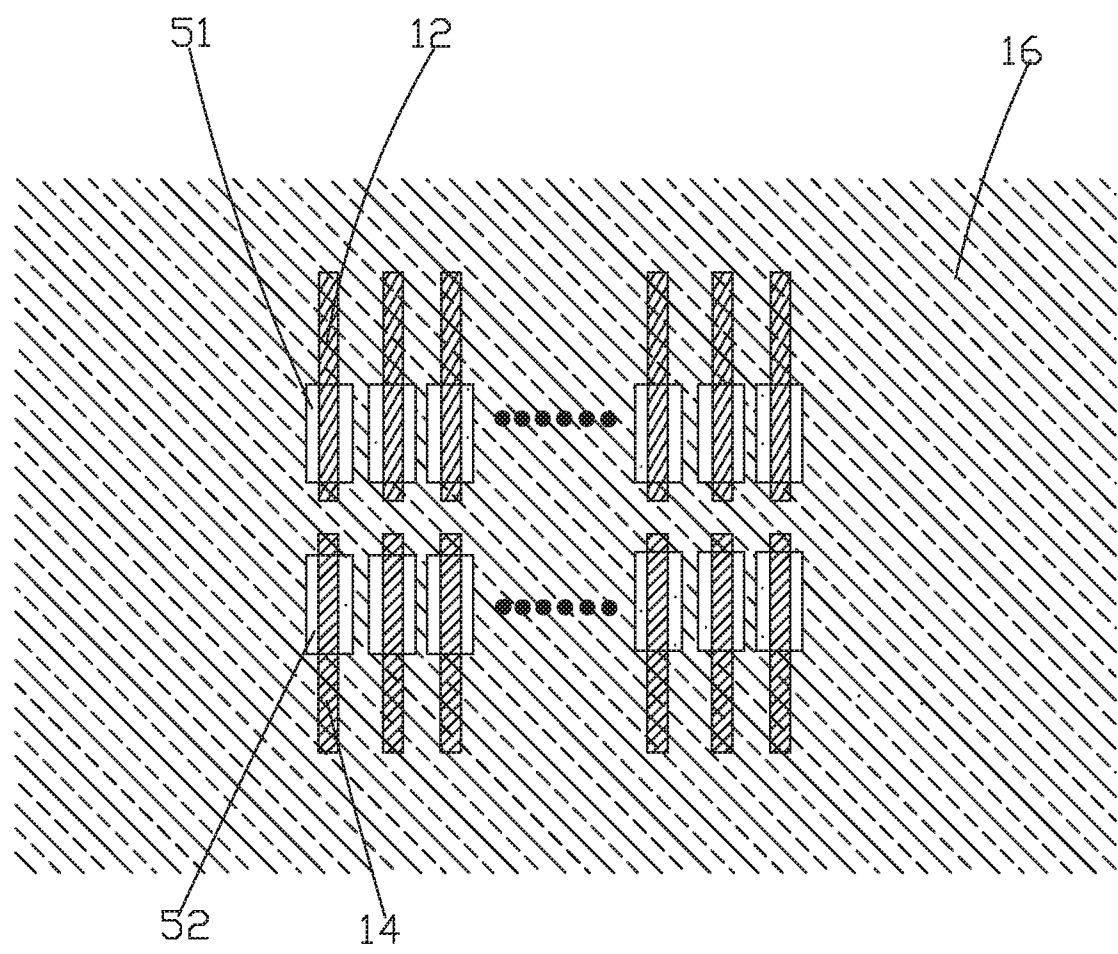


图5

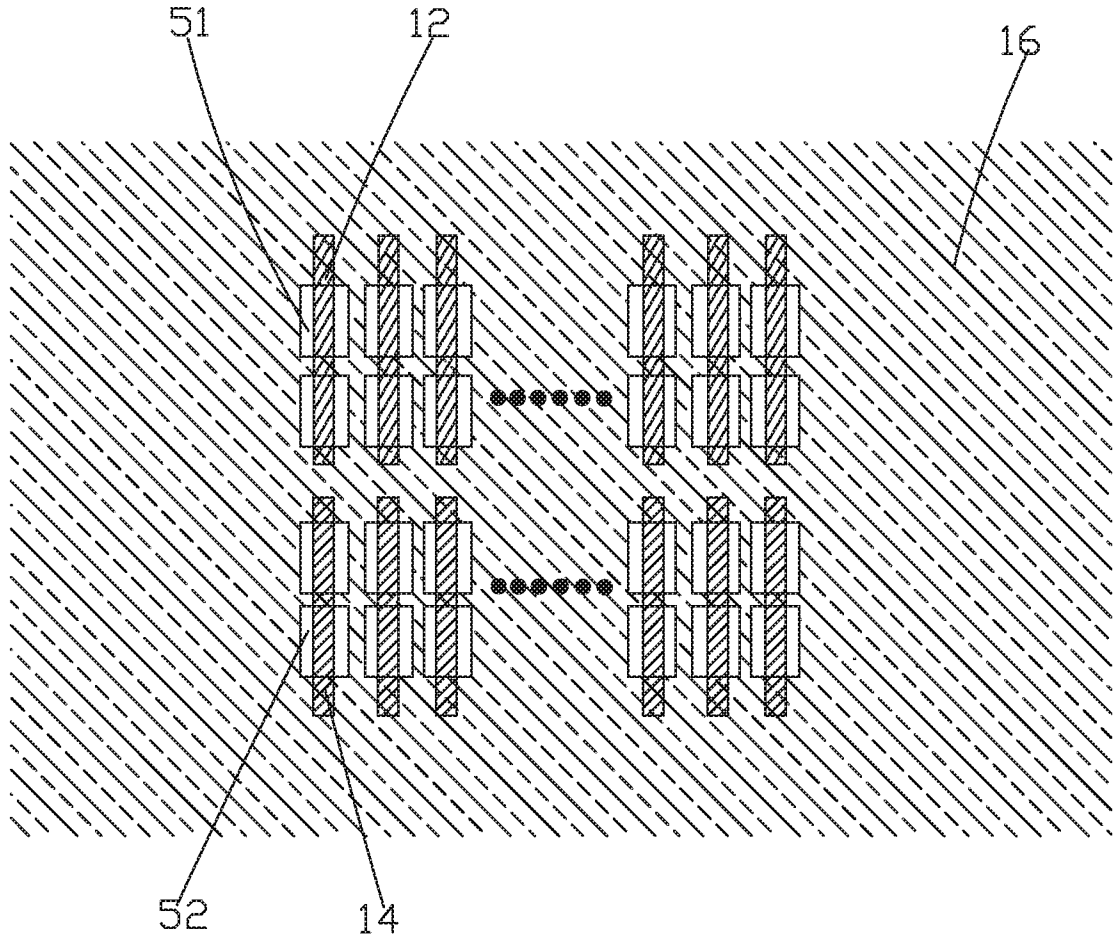


图6

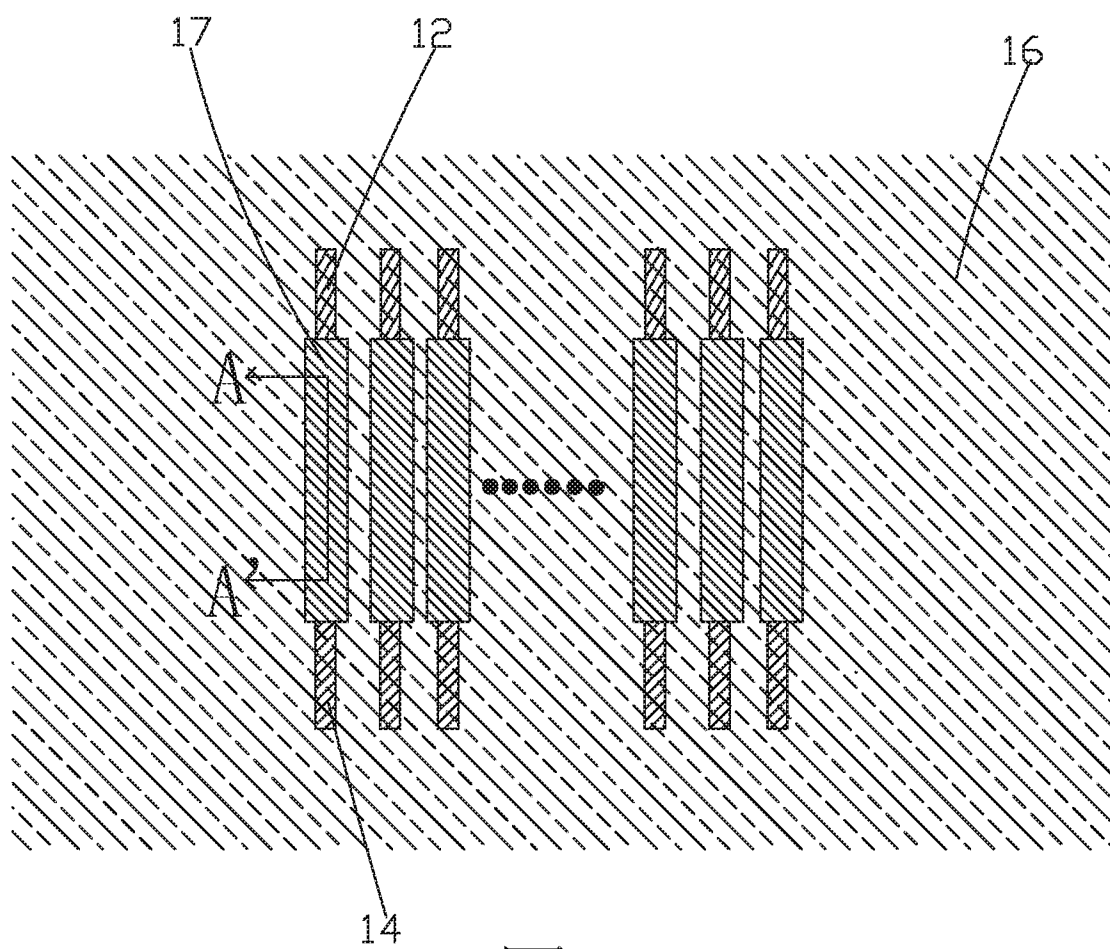


图7

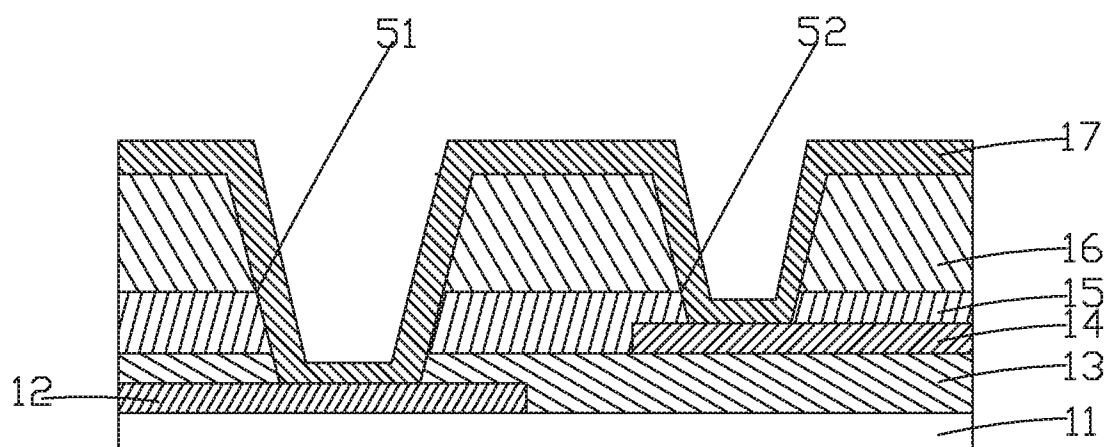


图8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/082674

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1345 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: OLB, out??, lead??, bonding, LCD, TFT LCD, display, short circuit, residual

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103365009 A (LG DISPLAY CO., LTD.) 23 October 2013 (23.10.2013) description, paragraphs [0048]-[0124], and figures 1-8F	1-17
A	CN 102103284 A (SAMSUNG ELECTRONICS CO., LTD.) 22 June 2011 (22.06.2011) the whole document	1-17
A	CN 101145565 A (INFO VISION OPTOELECTRONICS CO., LTD.) 19 March 2008 (19.03.2008) the whole document	1-17
A	TW 565815 B (CHI-MEI OPTOELECTRONICS CO., LTD.) 11 December 2003 (11.12.2003) the whole document	1-17
A	KR 20020088450 A (HYUNDAI DISPLAY TECHNOLOGY INC.) 29 November 2002 (29.11.2002) the whole document	1-17
A	KR 100780573 B1 (INT. DISPLAY SOLUTIONS CO., LTD.) 30 November 2007 (30.11.2007) the whole document	1-17

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 December 2016	Date of mailing of the international search report 30 December 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer YANG, Jia Telephone No. (86-10) 624114011

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/082674

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103365009 A	23 October 2013	KR 101307260 B1	10 September 2013
		US 2013257841 A1	03 October 2013
		JP 5713969 B2	07 May 2015
		US 9098132 B2	04 August 2015
		CN 103365009 B	16 March 2016
		JP 2013205839 A	07 October 2013
CN 102103284 A	22 June 2011	KR 101618157 B1	09 May 2016
		KR 20110071168 A	29 June 2011
		US 8476634 B2	02 July 2013
		CN 102103284 B	12 August 2015
		US 2011147747 A1	23 June 2011
		JP 4976089 B2	18 July 2012
CN 101145565 A	19 March 2008	JP 2008070806 A	27 March 2008
		US 2008088760 A1	17 April 2008
		US 7598525 B2	06 October 2009
		CN 101145565 B	23 June 2010
		US 6819370 B2	16 November 2004
		JP 2004139012 A	13 May 2004
TW 565815 B	11 December 2003	US 2004075800 A1	22 April 2004
		JP 4419166 B2	24 February 2010
KR 20020088450 A	29 November 2002	None	
KR 100780573 B1	30 November 2007	None	

国际检索报告

国际申请号

PCT/CN2016/082674

A. 主题的分类 G02F 1/1345 (2006. 01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																							
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G02F; H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, CNKI, WPI, EPODOC: 外引线接合, 外引线贴合, 外引线键合, OLB, out??, lead??, bonding, 残留, 短路, 显示, 薄膜晶体管, 液晶显示器																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103365009 A (乐金显示有限公司) 2013年 10月 23日 (2013 - 10 - 23) 说明书第0048-0124段, 附图1-8F</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 102103284 A (三星电子株式会社) 2011年 6月 22日 (2011 - 06 - 22) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>CN 101145565 A (龙腾光电控股有限公司) 2008年 3月 19日 (2008 - 03 - 19) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>TW 565815 B (奇美电子股份有限公司) 2003年 12月 11日 (2003 - 12 - 11) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>KR 20020088450 A (HYUNDAI DISPLAY TECHNOLOGY INC.) 2002年 11月 29日 (2002 - 11 - 29) 全文</td> <td>1-17</td> </tr> <tr> <td>A</td> <td>KR 100780573 B1 (INT. DISPLAY SOLUTIONS CO., LTD.) 2007年 11月 30日 (2007 - 11 - 30) 全文</td> <td>1-17</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103365009 A (乐金显示有限公司) 2013年 10月 23日 (2013 - 10 - 23) 说明书第0048-0124段, 附图1-8F	1-17	A	CN 102103284 A (三星电子株式会社) 2011年 6月 22日 (2011 - 06 - 22) 全文	1-17	A	CN 101145565 A (龙腾光电控股有限公司) 2008年 3月 19日 (2008 - 03 - 19) 全文	1-17	A	TW 565815 B (奇美电子股份有限公司) 2003年 12月 11日 (2003 - 12 - 11) 全文	1-17	A	KR 20020088450 A (HYUNDAI DISPLAY TECHNOLOGY INC.) 2002年 11月 29日 (2002 - 11 - 29) 全文	1-17	A	KR 100780573 B1 (INT. DISPLAY SOLUTIONS CO., LTD.) 2007年 11月 30日 (2007 - 11 - 30) 全文	1-17
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 103365009 A (乐金显示有限公司) 2013年 10月 23日 (2013 - 10 - 23) 说明书第0048-0124段, 附图1-8F	1-17																					
A	CN 102103284 A (三星电子株式会社) 2011年 6月 22日 (2011 - 06 - 22) 全文	1-17																					
A	CN 101145565 A (龙腾光电控股有限公司) 2008年 3月 19日 (2008 - 03 - 19) 全文	1-17																					
A	TW 565815 B (奇美电子股份有限公司) 2003年 12月 11日 (2003 - 12 - 11) 全文	1-17																					
A	KR 20020088450 A (HYUNDAI DISPLAY TECHNOLOGY INC.) 2002年 11月 29日 (2002 - 11 - 29) 全文	1-17																					
A	KR 100780573 B1 (INT. DISPLAY SOLUTIONS CO., LTD.) 2007年 11月 30日 (2007 - 11 - 30) 全文	1-17																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2016年 12月 14日		国际检索报告邮寄日期 2016年 12月 30日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		受权官员 杨嘉 电话号码 (86-10) 62414011																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/082674

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103365009	A	2013年 10月 23日	KR	101307260	B1	2013年 9月 10日
				US	2013257841	A1	2013年 10月 3日
				JP	5713969	B2	2015年 5月 7日
				US	9098132	B2	2015年 8月 4日
				CN	103365009	B	2016年 3月 16日
				JP	2013205839	A	2013年 10月 7日
CN	102103284	A	2011年 6月 22日	KR	101618157	B1	2016年 5月 9日
				KR	20110071168	A	2011年 6月 29日
				US	8476634	B2	2013年 7月 2日
				CN	102103284	B	2015年 8月 12日
				US	2011147747	A1	2011年 6月 23日
CN	101145565	A	2008年 3月 19日	JP	4976089	B2	2012年 7月 18日
				JP	2008070806	A	2008年 3月 27日
				US	2008088760	A1	2008年 4月 17日
				US	7598525	B2	2009年 10月 6日
				CN	101145565	B	2010年 6月 23日
TW	565815	B	2003年 12月 11日	US	6819370	B2	2004年 11月 16日
				JP	2004139012	A	2004年 5月 13日
				US	2004075800	A1	2004年 4月 22日
				JP	4419166	B2	2010年 2月 24日
KR	20020088450	A	2002年 11月 29日	无			
KR	100780573	B1	2007年 11月 30日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)