

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年3月15日(2012.3.15)

【公開番号】特開2010-238702(P2010-238702A)

【公開日】平成22年10月21日(2010.10.21)

【年通号数】公開・登録公報2010-042

【出願番号】特願2009-81922(P2009-81922)

【国際特許分類】

H 01 L 23/12 (2006.01)

【F I】

H 01 L 23/12 Q

【手続補正書】

【提出日】平成24年1月30日(2012.1.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

以下の工程を含む半導体パッケージの製造方法：

(a) 電極パッドを有する配線が形成された基板を準備する工程；

(b) 前記電極パッド上にレジスト膜を設ける工程；

(c) 前記(b)工程後に、前記配線および前記レジスト膜を覆うように前記基板上に無機絶縁膜を形成した後、前記レジスト膜を除去することによって、前記レジスト膜上の前記無機絶縁膜を除去し、前記無機絶縁膜から前記電極パッドを露出する工程；

(d) 前記(c)工程後に、前記無機絶縁膜上に、前記電極パッドを露出するソルダレジスト層を形成する工程。

【請求項2】

更に以下の工程を含む請求項1記載の半導体パッケージの製造方法：

(e) 前記(a)工程後、前記(b)工程前に、前記配線に粗化処理を施す工程。

【請求項3】

請求項1または2記載の半導体パッケージの製造方法において、

前記(b)工程では、前記電極パッド上の一帯に前記レジスト膜を設け、

前記(c)工程では、前記電極パッドを露出する第1開口部を前記無機絶縁膜に形成し、

前記(d)工程では、前記電極パッドを出し、前記第1開口部より小さい開口の第2開口部を前記ソルダレジスト層に形成する。

【請求項4】

請求項1または2記載の半導体パッケージの製造方法において、

前記(b)工程では、前記電極パッド上の一帯に前記レジスト膜を設け、

前記(c)工程では、前記電極パッドを露出する第1開口部を前記無機絶縁膜に形成し、

前記(d)工程では、前記電極パッドを出し、前記第1開口部より大きい開口の第2開口部を前記ソルダレジスト層に形成する。

【請求項5】

請求項1～4のいずれか一項に記載の半導体パッケージの製造方法において、

前記(c)工程では、前記無機絶縁膜として、酸化シリコン膜または窒化シリコン膜を

形成する。

【請求項 6】

請求項 1 ~ 5 のいずれか一項に記載の半導体パッケージの製造方法において、前記 (d) 工程では、樹脂からなる前記ソルダレジスト層を形成する。

【請求項 7】

更に以下の工程を含む請求項 1 ~ 6 のいずれか一項に記載の半導体パッケージの製造方法 :

(f) 前記 (d) 工程後に、前記電極パッドと電気的に接続される外部電極を形成する工程。

【請求項 8】

請求項 7 記載の半導体パッケージの製造方法において、前記 (f) 工程では、前記外部電極として、半田バンプを形成する。

【請求項 9】

以下の工程を含む半導体パッケージの製造方法 :

- (a) 電極パッドを有する配線が形成された基板を準備する工程 ;
- (b) 前記配線を覆うように前記基板上に無機絶縁膜を形成する工程 ;
- (c) 前記無機絶縁膜を覆うように前記基板上にソルダレジスト層を形成した後、前記電極パッド上の前記ソルダレジスト層を除去する工程 ;
- (d) 前記ソルダレジスト層をマスクに前記電極パッド上の前記無機絶縁膜を除去し、前記電極パッドを露出する工程。

【請求項 10】

請求項 9 記載の半導体パッケージの製造方法において、前記 (c) 工程では、樹脂からなる前記ソルダレジスト層を形成する。

【請求項 11】

更に以下の工程を含む請求項 9 または 10 記載の半導体パッケージの製造方法 :

(e) 前記 (d) 工程後に、前記電極パッドと電気的に接続される外部電極として、半田バンプを形成する工程。

【請求項 12】

以下の工程を含む半導体パッケージの製造方法 :

- (a) 電極パッドを有する配線が形成された基板を準備する工程 ;
- (b) 前記配線を覆うように前記基板上に無機絶縁膜を形成する工程 ;
- (c) 前記無機絶縁膜を覆うように前記基板上にレジスト膜を形成した後、前記電極パッド上の前記レジスト膜を除去する工程 ;
- (d) 前記レジスト膜をマスクに前記電極パッド上の前記無機絶縁膜を除去し、前記電極パッドを露出する工程 ;
- (e) 前記 (d) 工程後に、前記レジスト膜を除去する工程 ;
- (f) 前記 (e) 工程後に、前記無機絶縁膜上に、前記電極パッドを露出するソルダレジスト層を形成する工程。

【請求項 13】

請求項 12 記載の半導体パッケージの製造方法において、前記 (f) 工程では、樹脂からなる前記ソルダレジスト層を形成する。

【請求項 14】

更に以下の工程を含む請求項 12 または 13 記載の半導体パッケージの製造方法 :

(g) 前記 (f) 工程後に、前記電極パッドと電気的に接続される外部電極として、半田バンプを形成する工程。

【請求項 15】

電極パッドを有する配線が形成された基板と、
前記配線を覆うよう前記基板上に形成され、前記電極パッド上に第 1 開口部を有する無機絶縁膜と、
前記無機絶縁膜を覆うように形成され、前記電極パッド上に第 2 開口部を有するソルダ

レジスト層と、
を備えた半導体パッケージ。

【請求項 1 6】

前記第1開口部より前記第2開口部が小さい請求項15記載の半導体パッケージ。

【請求項 1 7】

前記第1開口部より前記第2開口部が大きい請求項15記載の半導体パッケージ。

【請求項 1 8】

前記ソルダレジスト層が、樹脂からなる請求項15～17のいずれか一項に記載の半導体パッケージ。

【請求項 1 9】

前記第2開口部内に設けられ、前記電極パッドと電気的に接続される外部電極を備えた請求項15～18のいずれか一項に記載の半導体パッケージ。

【請求項 2 0】

前記外部電極が、半田バンプである請求項19記載の半導体パッケージ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明の一実施形態における半導体パッケージの製造方法では、まず、(a)電極パッドを有する配線が形成された基板を準備する。次いで、(b)前記電極パッド上にレジスト膜を設ける。次いで、(c)前記(b)工程後に、前記配線および前記レジスト膜を覆うように前記基板上に無機絶縁膜を形成した後、前記レジスト膜を除去し、前記無機絶縁膜から前記電極パッドを露出する。次いで、(d)前記(c)工程後に、前記無機絶縁膜上に、前記電極パッドを露出するソルダレジスト層を形成する。

【手続補正3】

【補正対象書類名】図面

【補正対象項目名】図7

【補正方法】変更

【補正の内容】

【図7】

