

公告本

申請日期	89.8.02
案 號	89115483
類 別	H01L 23/528

89.11.06 修正A4
補充C4

480697

(以上各欄由本局填註)

發明專利說明書 (89年11月修正)

煩請委員明示，本案修正後是否變更實質內容

一、發明名稱	中 文	積體半導體晶片
	英 文	Integrated Semiconductor-chip
二、發明人	姓 名	1.安德烈斯巴奈斯契(Andreas Baenisch) 2.薩比恩克林格(Sabine Kling)
	國 籍	1.-2.皆屬德國
	住、居所	1.德國慕尼黑 D-81737 安特—寇爾比—安格爾 13 號 2.德國慕尼黑 D-81545 薩比納布拉茲 6 號
三、申請人	姓 名 (名稱)	印芬龍科技股份有限公司 Infineon Technologies AG
	國 籍	德國
	住、居所 (事務所)	德國慕尼黑 D-81541 聖馬丁街 53 號
	代 表 人 姓 名	1.麥可勾威什(Michael Gollwitzer) 2.荷斯特卻佛(Dr. Horst Schäfer)

(由本局填寫)

承辦人代碼：
大 類：
I P C分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號：，☒有 ☐無主張優先權
德
1999 年 8 月 5 日 19936862.7 號

有關微生物已寄存於：，寄存日期：，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

五、發明說明（ 1 ）

本發明係關於積體半導體晶片之金屬導電軌用之接觸區，其在不同之金屬平面中是互相垂直地配置著。

積體半導體晶片在其結構中通常具有許多互相平行之金屬平面。不同之金屬平面分別含有金屬導電軌以便在電性上連接此積體電路之不同之電路組件。二個不同金屬平面之金屬導電軌經由各接觸位置而互相連接，這些接觸位置在金屬導電軌之間形成導電性連接。

積體半導體晶片之佈局(layout)結構在較寬之區域中通常是依據一種垂直之網目(Raster)而對齊。這表示：不同金屬平面之金屬導電軌是互相平行或互相成直角而延伸。積體半導體晶片之佈局設計因此通常是針對一種直角座標系統，在半導體組件之製程中各種不同之製造手段大多在直角座標系統上作調整，其結果是通常可更快速且準確地製成各種結構（其依據垂直之網目而對齊）。例如，對角線結構可只以步級之形式來近似，這需要一種相對應之資料密度且在各別情況中需要一種較長之製造期間。

若二個不同金屬平面之二個互相垂直而延伸之金屬導電軌互相接觸，則由於上述之原因大多數之接觸區都可使用，其各面須配合此種垂直之網目。例如，若某一個接觸區之接觸面較金屬導電軌之一還寬或須經由多個接觸區沿著金屬導電軌而被接觸，則這些待接觸之金屬導電軌在一個區段中須對應於待設置之接觸位置之長度而互相平行地延伸。爲了在各接觸位置上儘可能不會由於

五、發明說明（ 〇 ）

電子遷移(migration)而影響金屬導電軌之材料性質，則另外須使金屬導電軌儘可能不設有直角之方向改變。

直至目前為止一般之接觸概念都是預設一些互相垂直之金屬導電軌，這些金屬導電軌以步級之形式在平行之外形中相接近以達到相接觸之目的，這樣對晶片面積之空間需求較大。其它之接觸概念是：在其它適當之位置上預設一種接觸區，但這在佈局設計過程中大多需要額外之費用。

本發明之目的是提供一種半導體晶片，其二個不同之金屬平面具有至少二個互相垂直而延伸之金屬導電軌，其須互相接觸，使所需之空間需求儘可能小且使電子遷移之影響儘可能小。

此目的是藉由申請專利範圍第 1 項之積體半導體晶片來達成。有利之其它形式敘述在申請專利範圍各附屬項中。

積體半導體晶片具有二個不同金屬平面之至少二個金屬導電軌，其互相平行而配置著。這些金屬導電軌藉由導電性之接觸位置而在電性上互相連接。各金屬導電軌在第一區中延伸，其中這些導電軌不會經由接觸位置而互相接觸，各別方向是互相垂直的。各金屬導電軌在第二區中延伸，其中這些導電軌經由接觸位置而互相接觸，各別方向是互相平行且對第一區之金屬導電軌之方向是成斜角的，即，由於此種傾角式配置以達到可接觸之目的，則不須直角式之方向改變（此種直角式之方向

五、發明說明(3)

改變可使電子遷移之影響增大)。此外，由於此種配置，則本文開頭所述之步級式之靠近方式亦不需要，這樣可使金屬導電軌之配置較省空間。

爲了儘可能均勻地使電子遷移對所有金屬導電軌之影響保持很小，則有利之方式是使各金屬導電軌之各別方向對第一區之金屬導電軌之方向配置成 45° 。

在一般之實施形式中，此接觸位置具有一種平行於金屬平面之矩形面積。若此接觸位置之佈局(layout)相對於目前之接觸概念而言並未改變，則此接觸位置之面是以其邊緣平行於第一區之金屬導電軌而配置著。但這在接觸區中需要使金屬導電軌加寬，這是因爲接觸面之邊緣和金屬導電軌是互相成傾斜角而配置，此接觸位置因此須更寬之金屬導電軌。

爲了不影響金屬導電軌之寬度，則有利之方式是使此接觸位置之面以其邊緣平行於第二區之金屬導電軌而配置著，即，接觸面之邊緣之一部份以及金屬導電軌之邊緣互相平行地在接觸區中延伸。

爲了改良此種接觸作用，則有利之方式是使金屬導電軌在接觸區中經由多個接觸位置而互相連接，這些接觸位置沿著金屬導電軌而配置。利用本發明之接觸位置之配置方式，則所需之空間需求即不會大大地增大。

本發明通常可用於所有之半導體晶片，其具有二個金屬平面之金屬導電軌所用之接觸區。隨著資料處理和資料儲存之進展以及製程所需技術手段之進展，則更可能

五、發明說明 ()

以更快速且更精確之方式來製成積體電路之結構，此種結構不需配合一種預定之垂直式佈局-網目(raster)。

本發明以下將依據圖式來詳述。圖式簡單說明如下：

第 1 圖二個互相垂直之金屬導電軌之接觸區之圖解。

第 2 圖二個金屬導電軌之與第 1 圖不同之另一種接觸區。

第 3 圖本發明中二個互相垂直之金屬導電軌形成接觸時之圖解。

第 4 圖接觸位置之橫切面。

第 5 圖一種接觸位置之二種不同之配置方式。

第 1 圖顯示第一金屬平面之金屬導電軌 1 和第二金屬平面之金屬導電軌 2。這些金屬平面互相平行而延伸(第 4 圖)，這在第 1 圖中之俯視圖是不能看出的。以帶形方式構成之金屬導電軌 1 和 2 在第一區 10 中並未經由接觸位置而互相接觸，它們依據直角座標系統而在 Y-方向或 X-方向中互相垂直而延伸。在第二區 20 中各金屬導電軌 1 和 2 經由接觸位置 3 而在電性上互相接觸。此區 20 或各接觸位置 3 同樣依據直角座標系統而對齊。為了防止直角方向之改變以及與此有關之電子遷移所造成之影響，則各金屬導電軌 1 和 2 須具有對角線形式之區段 4 和 5。金屬導電軌 1 和 2 此種以步級形式接近此接觸區 20 時需要一種較高之空間需求，主要是在 X-方向，但在 Y-方向亦如此。

第 2 圖是金屬導電軌 1 和 2 之與第 1 圖不同之另一種

五、發明說明()

接觸區。在本例子中此接觸區 20 在 X-方向中不需額外之空間需求，但電子遷移之影響會增加，特別是在接觸區 20 之邊緣區域時更是如此。這與金屬導電軌 2 之外形改變成直角方向時所在位置具有較高之電流密度有關。此種較高之電流密度會使金屬之材料特性改變，這樣會使金屬導電軌 2 之可靠性和壽命受到不利之影響。

第 3 圖是本發明金屬導電軌 1 和 2 形成接觸時之圖解。這些導電軌依各別方向互相平行且與此區 10 之金屬導電軌 1 和 2 之方向形成傾斜角而配置在接觸區 20 中，各導電軌 1、2 在接觸區 20 中經由接觸位置 3 而互相接觸。相較於第 1 圖之配置而言，此種接觸所需之額外空間需求主要是在 X-方向中可大大地降低。此外，由於可使金屬導電軌不必作直角之方向改變，則可使電子遷移之影響降低。為了對此二個金屬導電軌 1 和 2 之影響均勻地保持很小，則接觸區 20 配置在一種與此區 10 之金屬導電軌 1 和 2 之方向成 45° 之 $\alpha = \beta$ 角度中是有利的。

第 4 圖是接觸區 20 中接觸位置 3 之橫切面。可辨認第一金屬平面 11 之金屬導電軌 1 以及第二金屬平面 12 之金屬導電軌 2。金屬平面 11 和 12 互相平行而配置著。導電性接觸位置 3 (其具有一個平行於金屬平面 11 和 12 之矩形面) 配置在金屬導電軌 1 和 2 之間。為了在接觸位置 3 定中心時或線性導引時以某種程度來補償一種在製程中可能發生之偏移(offset)，則通常是在接觸位置 3 之最外邊界和金屬導電軌 1 之間設置一種重疊值 a。

五、發明說明 (6)

第 5 圖是接觸位置 3 之二個互相不同之配置方式，只顯示互相平行之金屬導電軌 1 和 2 之一部份。在第 5 圖左邊之部份中此接觸位置 3 之面是以邊緣平行於此區 10 之金屬導電軌之方式而配置著。重疊值 a 是由接觸位置 3 之最外側之邊界開始而在導電軌邊界之方向中測定（介於此接觸位置 3 和導電軌邊緣之間的最短距離）。由此而在接觸區中形成此金屬導電軌所需之寬度 b。第 5 圖之右方中此接觸位置 3 之面是以邊緣平行於此接觸區 20 之金屬導電軌 1 和 2 之方式而配置著。金屬導電軌 1 和 2 所需之寬度 b 在相同之重疊值 a 時在此種配置中是較旁邊所示之配置者還小。金屬導電軌 1 和 2 因此在此接觸中具有較小之空間需求，這在多個相鄰而延伸之金屬導電軌中是有利的。這些導電軌因此可緊密地互相配置著。

符號說明

- 1、2… 金屬導電軌
- 3… 接觸位置
- 4、5… 區段
- 10、20… 接觸區
- 11、12… 金屬平面
- a… 重疊值
- b… 寬度

四、中文發明摘要 (發明之名稱：)

積體半導體晶片

一種積體半導體晶片具有二個不同金屬平面(11,12)之至少二個金屬導電軌(1,2)，此二個平面(11,12)互相平行而配置著。各金屬導電軌(1,2)經由至少一個導電性接觸位置(13)而互相連接。金屬導電軌在第一區(10)中依互相垂直之方向而延伸。在第二區(20) (其中各金屬導電軌(1,2)互相接觸)中各金屬導電軌(12)依互相平行之方向而延伸且對第一區(10)之金屬導電軌(12)之方向形成一種斜角。利用此種配置，則在受電子遷移之影響較小之情況下可達成一種所需之較小之空間需求以便接觸各互相垂直之金屬導電軌。

英文發明摘要 (發明之名稱： Integrated Semiconductor-chip)

An integrated semiconductor-chip has at least two metal-conductor-tracks (1,2) of two different metal-planes (11,12), which are arranged in parallel. The metal-conductor-tracks (1,2) are mutually connected through at least one conductive contact-position (3). The metal-conductor-tracks (1,2) extend in a 1st region (10) in a mutually orthogonal direction. In a 2nd region (20), in which they are mutually contacted, they extend in a mutually parallel direction and inclined with an angle to the directions of the metal-conductor-tracks (1,2) of the 1st region (10). With this arrangement a relative small space requirement can be used in a small influence by the electron-migration to contact the mutually orthogonal metal-conductor-tracks.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

錄

六、申請專利範圍

第 89115483 號「積體半導體晶片」專利案(89 年 11 月修正)

1. 一種積體半導體晶片，其特徵為：

- 具有第一金屬平面(11)之至少一個金屬導電軌(1)及第二金屬平面(1,2)之一個金屬導電軌(2)，
- 金屬平面(11,12)互相平行而配置著，
- 其在金屬導電軌(1,2)之間具有至少一個導電性接觸位置(3)，
- 金屬導電軌(1,2)在第一區(10)(其中此二個金屬導電軌(1,2)未經由此接觸位置(3)而互相接觸)中依互相垂直之方向而配置著，
- 金屬導電軌(1,2)在第二區(20)(其中此二個金屬導電軌(1,2)經由接觸位置(3)而互相接觸)中依互相平行之方向且對第一區(10)之金屬導電軌(1,2)之方向成斜角之形式而配置著。

2. 如申請專利範圍第 1 項之積體半導體晶片，其中各金屬導電軌(1,2)在第二區(20)中是以一種對第一區(10)之金屬導電軌(1,2)之方向成 45° 角之方向而配置著。

3. 如申請專利範圍第 1 或第 2 項之積體半導體晶片，其中此接觸位置(3)具有一種平行於金屬平面(11,12)之面，此面是長方形的。

4. 如申請專利範圍第 3 項之積體半導體晶片，其中接觸位置(3)之面是以邊緣平行於第一區(10)之金屬導電軌(1,2)之形式而配置著。

5. 如申請專利範圍第 3 項之積體半導體晶片，其中接觸位置(3)之面是以邊緣平行於第二區(20)之金屬導電軌

六、申請專利範圍

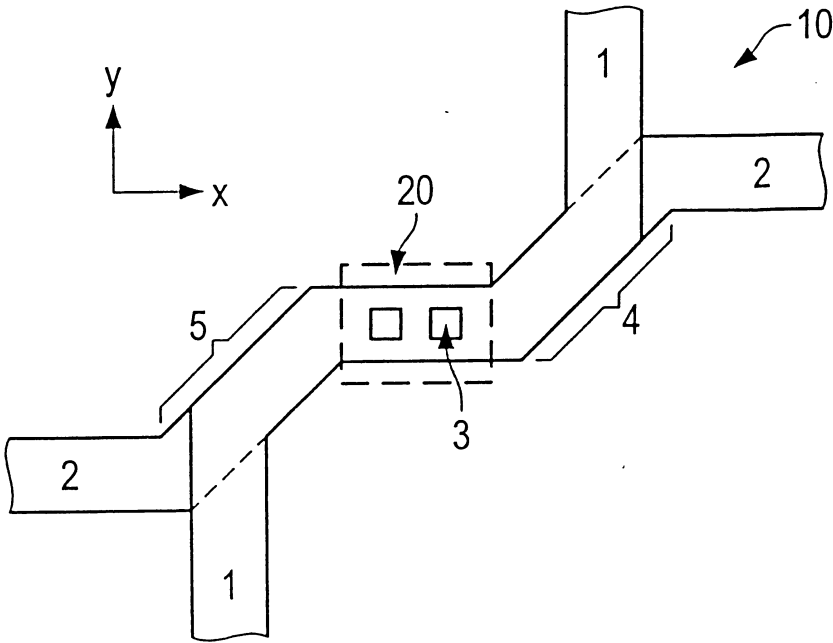
(1,2)之形式而配置著。

- 6.如申請專利範圍第 1 或第 2 項之積體半導體晶片，其中各金屬導電軌(12)在第二區(20)中經由多個接觸位置(3)而互相接觸，這些接觸位置(3)沿著金屬導電軌(1,2)而配置。
- 7.如申請專利範圍第 3 項之積體半導體晶片，其中各金屬導電軌(12)在第二區(20)中經由多個接觸位置(3)而互相接觸，這些接觸位置(3)沿著金屬導電軌(1,2)而配置。
- 8.如申請專利範圍第 4 項之積體半導體晶片，其中各金屬導電軌(12)在第二區(20)中經由多個接觸位置(3)而互相接觸，這些接觸位置(3)沿著金屬導電軌(1,2)而配置。
- 9.如申請專利範圍第 5 項之積體半導體晶片，其中各金屬導電軌(12)在第二區(20)中經由多個接觸位置(3)而互相接觸，這些接觸位置(3)沿著金屬導電軌(1,2)而配置。

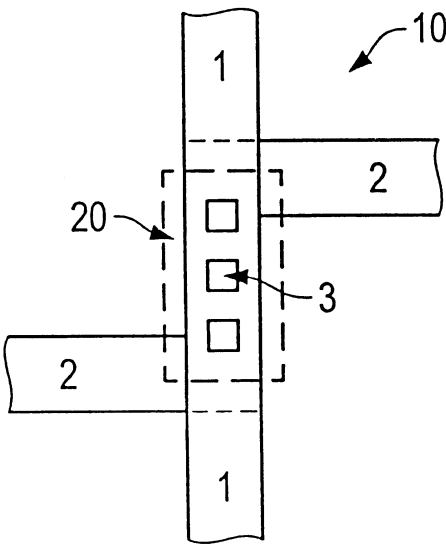
(請先閱讀背面之注意事項再填寫本頁)

訂

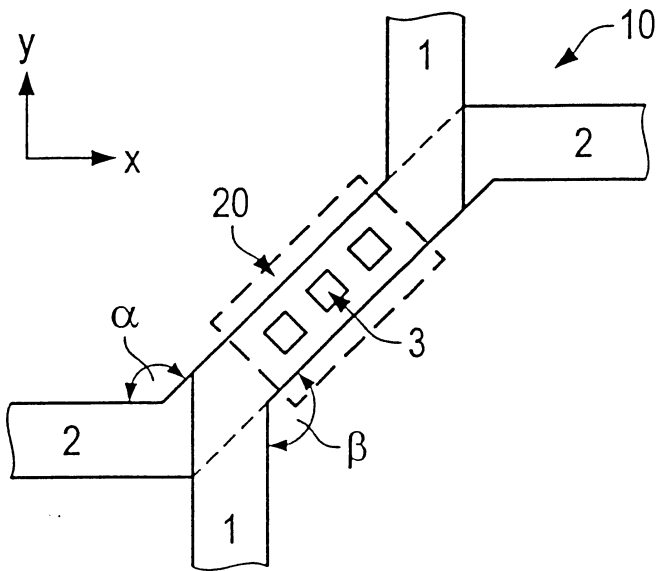
第 1 圖



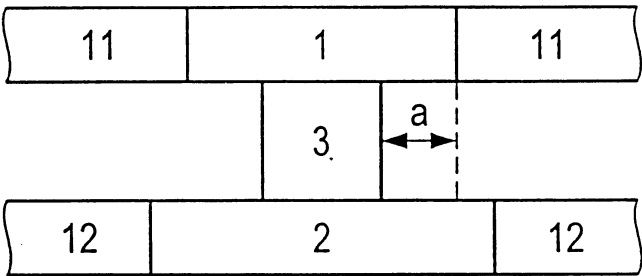
第 2 圖



第 3 圖



第 4 圖



第 5 圖

