

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016년 7월 7일 (07.07.2016)



(10) 국제공개번호
WO 2016/108615 A1

- (51) 국제특허분류:
H05B 37/02 (2006.01) F21V 23/04 (2006.01)
H05B 33/08 (2006.01) F21S 8/10 (2006.01)
- (21) 국제출원번호: PCT/KR2015/014477
- (22) 국제출원일: 2015년 12월 30일 (30.12.2015)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2014-0193792 2014년 12월 30일 (30.12.2014) KR
10-2014-0193793 2014년 12월 30일 (30.12.2014) KR
- (71) 출원인: 주식회사 실리콘웍스 (SILICON WORKS CO., LTD.) [KR/KR]; 34027 대전시 유성구 테크노 2로 222, Daejeon (KR).
- (72) 발명자: 구만원 (QU, Wanyuan); 34027 대전시 유성구 테크노 2로 222, Daejeon (KR). 이세원 (LEE, Se Won); 34048 대전시 유성구 유성대로 1741 세종아파트 111동 1201호, Daejeon (KR). 정병호 (JEONG, Byeong Ho); 34019 대전시 유성구 관동 5길 77-25 202호, Daejeon (KR). 홍주표 (HONG, Ju Pyo); 35350 대전시 서구 도안북로 125번길 13블럭 금성백조에미지아파트 105

동 101호, Daejeon (KR). 이주현 (LEE, Ju Hyun); 34017 대전시 유성구 관동 1길 45 301호, Daejeon (KR). 김성환 (KIM, Sung Hwan); 50633 경상남도 양산시 양주로 97 양산신도시쌍용아파트 107동 2101호, Gyeongsangnam-do (KR). 김해봉 (JIN, Hai Feng); 34052 대전시 유성구 전민로 30번길 28 202호, Daejeon (KR). 하주완 (HA, Joo Wan); 14602 경기도 부천시 원미구 장말로 136 꿈동산아파트 1906동 2104호, Gyeonggi-do (KR). 유순건 (YOO, Sun Geon); 28587 충청북도 청주시 흥덕구 가로수로 1379번길 83 덕성아파트 A동 1210호, Chungcheongbuk-do (KR).

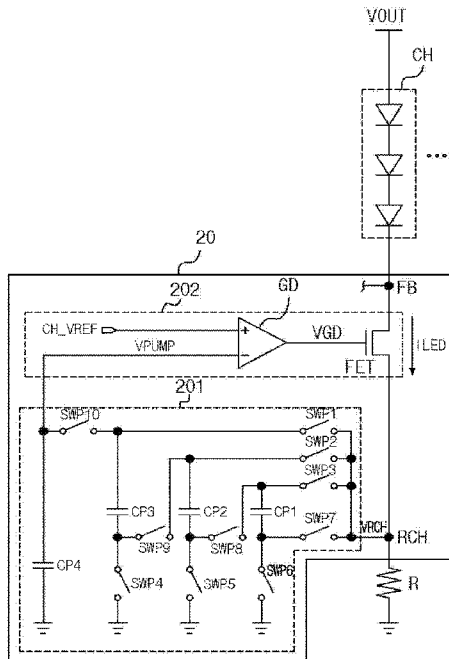
- (74) 대리인: 이철희 (LEE, Cheol Hee); 06167 서울시 강남구 삼성로 100길 8, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE,

[다음 쪽 계속]

(54) Title: LAMP CONTROL DEVICE

(54) 발명의 명칭 : 램프 제어 장치

[5:2]



(57) Abstract: A lamp control device is disclosed. The lamp control device comprises: a lamp having an LED channel; a channel resistor corresponding to the LED channel; and a control unit for raising a channel resistance voltage applied to the channel resistor and controlling to maintain a channel current in the LED channel as a target current using the raised channel resistance voltage.

(57) 요약서: 본 발명은 램프 제어 장치를 개시한다. 상기 램프 제어 장치는, 엘이디 채널을 갖는 램프; 상기 엘이디 채널에 대응하는 채널저항; 및 상기 채널저항에 인가되는 채널저항전압을 승압하고, 승압된 상기 채널저항전압을 이용하여 상기 엘이디 채널의 채널전류가 목표전류로 유지되도록 제어하는 제어부;를 포함한다.

WO 2016/108615 A1



SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

공개:

- 국제조사보고서와 함께 (조약 제 21 조(3))
- 청구범위 보정 기한 만료 전의 공개이며, 보정서를 접수하는 경우 그에 관하여 별도 공개함 (규칙 48.2(h))

명세서

발명의 명칭: 램프 제어 장치

기술분야

- [1] 본 발명은 램프 제어 장치에 관한 것으로, 더 상세하게는 파워 손실 및 EMI(Electro Magnetic Interference)를 줄일 수 있는 램프 제어 장치에 관한 것이다.

배경기술

- [2] 최근, 고휘도 엘이디(LED:Light Emitted Diode)의 급속한 발전으로 엘이디를 채용한 램프가 개발되고 있다. 엘이디를 광원으로 채용한 램프는 디자인이 다변화되고 있고, 사용하는 엘이디 개수도 많아지고 있는 추세이다.
- [3] 엘이디 채널의 개수가 많아짐에 따라 엘이디 채널과 연결되는 채널저항의 수도 증가하고 있다. 이러한 채널저항은 채널전류가 흐를 때 열을 발생시킬 수 있고, 채널저항의 열 발생에 의해 파워 손실도 증가할 수 있다.
- [4] 파워 손실을 줄이기 위해 채널저항을 제거하면 램프 제어 장치에 노이즈가 유입될 수 있고, 채널저항의 값을 줄이면 채널저항에 의해 강해지는 채널저항전압이 낮아져서 목표한 채널전류 구동이 어렵고, 낮은 채널저항은 출력전압 레귤레이션에 영향을 줄 수 있다.
- [5] 따라서, 램프에 복수개의 엘이디 채널을 채용하기 위해서는 채널저항의 열 발생에 의한 파워 손실을 줄이면서 채널전류를 목표전류로 유지시킬 수 있는 기술이 절실히 요구되고 있다.
- [6] 또한, 램프 제어 장치는 각 엘이디 채널 별로 반복적인 스위칭을 통해서 복수개의 엘이디 채널을 구동한다. 그런데, 엘이디 채널을 구동하기 위한 반복적인 스위칭은 급격한 전압 변화를 수반하기 때문에 EMI(Electro Magnetic Interference)를 발생시키는 주요 원인으로 작용할 수 있다. 따라서, 엘이디 채널의 반복적인 스위칭에 의한 EMI를 줄일 수 있는 기술이 절실히 요구되고 있다.

발명의 상세한 설명

기술적 과제

- [7] 본 발명은 엘이디 채널의 채널저항의 열 발생에 의한 파워 손실을 줄일 수 있는 램프 제어 장치를 제공하는데 그 목적이 있다.
- [8] 본 발명은 채널저항의 크기를 줄이면서 채널전류를 목표전류로 유지시킬 수 있는 램프 제어 장치를 제공하는데 그 목적이 있다.
- [9] 본 발명은 엘이디 채널의 채널기준전압의 슬로프(SLOPE)를 조절하여 채널전류의 슬로프를 조절할 수 있는 램프 제어 장치를 제공하는데 그 목적이 있다.
- [10] 본 발명은 채널전류의 슬로프를 조절하여 EMI를 줄일 수 있는 램프 제어 장치를 제공하는데 그 목적이 있다.
- [11] 본 발명은 엘이디 채널의 PWM(Pulse Width Modulation) 디밍 듀티에 따라

채널전류의 슬로프를 가변할 수 있는 램프 제어 장치를 제공하는데 그 목적이 있다.

과제 해결 수단

- [12] 본 발명의 램프 제어 장치는, 엘이디 채널을 갖는 램프; 상기 엘이디 채널에 대응하는 채널저항; 및 상기 채널저항에 인가되는 채널저항전압을 승압하고, 승압된 상기 채널저항전압을 이용하여 상기 엘이디 채널의 채널전류가 목표전류로 유지되도록 제어하는 제어부;를 포함한다.
- [13] 본 발명의 램프 제어 장치는, 엘이디 채널을 갖는 램프; 채널기준전압 및 비교전압을 비교하고, 비교 결과에 대응하여 상기 엘이디 채널의 채널전류를 제어하는 채널 구동 회로; 및 복수개의 펄스폭조정회로를 포함하며, 상기 엘이디 채널에 대응하는 채널저항에 인가되는 채널저항전압을 승압하고, 승압된 상기 채널저항전압을 상기 채널 구동 회로에 제공하는 승압 회로;를 포함한다.
- [14] 본 발명의 램프 제어 장치는, 채널기준전압 및 승압된 채널기준전압을 비교하고, 비교 결과에 대응하는 구동신호를 출력하는 채널 구동부; 상기 엘이디 채널에 대응하는 채널저항; 복수개의 펄스폭조정회로; 상기 복수개의 펄스폭조정회로가 상기 채널저항과 접지 사이에서 병렬 연결되도록 스위칭하는 복수개의 제1스위치; 상기 복수개의 펄스폭조정회로가 상기 채널저항과 상기 채널 구동부 사이에서 직렬 연결되도록 스위칭하는 제2스위치;를 포함하며, 상기 복수개의 펄스폭조정회로는 상기 제1스위치에 의해 병렬 연결되면 상기 채널저항의 채널저항전압으로 충전되며, 상기 제2스위치에 의해 직렬 연결되면 승압된 상기 채널저항전압을 상기 채널 구동부에 제공한다.
- [15] 본 발명의 램프 제어 장치는, 엘이디 채널을 갖는 램프; 상기 엘이디 채널의 인에이블 및 디스에이블 시점에 슬로프(Slope)를 갖는 채널기준전압을 생성하는 채널전류 제어부; 및 상기 채널기준전압에 대응하여 상기 엘이디 채널의 채널전류를 제어하는 채널 구동 회로;를 포함한다.
- [16] 본 발명의 램프 제어 장치는, 엘이디 채널의 인에이블 시점에 상승 슬로프를 가지며 상기 엘이디 채널의 디스에이블 시점에 하강 슬로프를 갖는 램프(RAMP)전압을 생성하는 램프전압 생성부; 상기 램프전압과 기준전압의 비교에 대응하여 로직 상태가 결정되는 선택신호를 제공하는 선택 제어부; 상기 선택신호의 로직 상태에 대응하여 상기 램프전압과 기준전압 중 어느 하나를 채널기준전압으로 선택하는 선택부; 및 상기 채널기준전압에 대응하여 상기 채널전류가 슬로프를 가지고 상승 및 하강하도록 상기 엘이디 채널을 구동하는 채널 구동 회로;를 포함한다.
- [17] 본 발명의 램프 제어 장치는, 엘이디 채널을 갖는 램프; 램프 캐패시터를 포함하며, 상기 엘이디 채널의 인에이블 시점에 상기 램프 캐패시터를 충전하고, 상기 엘이디 채널의 디스에이블 시점에 상기 램프 캐패시터를 방전하며, 상기 램프 캐패시터의 충전방전에 대응하여 상승 및 하강 슬로프를 갖는

램프(RAMP)전압을 생성하는 램프전압 생성부; 상기 램프전압과 기준전압을 비교하고, 비교 결과에 대응하여 로직 상태가 결정되는 선택신호를 제공하는 선택 제어부; 상기 선택신호의 로직 상태에 대응하여 상기 램프전압과 기준전압 중 어느 하나를 채널기준전압으로 선택하는 선택부; 상기 채널기준전압변화 및 채널저항전압을 비교하고, 비교 결과에 대응하는 구동신호를 제공하는 채널 구동부; 및 상기 구동신호에 대응하여 상기 엘이디 채널의 인에이블 및 디스에이블 시점에 채널전류가 슬로프를 가지고 상승 및 하강되도록 상기 엘이디 채널을 구동하는 채널 스위치;를 포함한다.

발명의 효과

- [18] 본 발명은 엘이디 채널의 채널저항의 값을 줄여 채널저항의 열 발생에 의한 파워 손실을 줄일 수 있다.
- [19] 본 발명은 줄어든 채널저항 값에 의해 낮아진 채널저항전압을 증압하여 엘이디 채널을 구동하므로 채널저항을 낮게 설계하여도 채널전류를 목표전류로 유지시킬 수 있다.
- [20] 본 발명은 엘이디 채널의 인에이블 및 디스에이블 시점에 채널전류의 슬로프를 조절하여 채널 스위치의 스위칭에 의해 발생할 수 있는 EMI(Electro Magnetic Interference)를 줄일 수 있다.
- [21] 본 발명은 엘이디 채널의 PWM(Pulse Width Modulation) 디밍 듀티에 따라 채널전류의 슬로프가 가변되므로 현저히 작은 듀티나 큰 듀티에도 채널전류의 플랫(Flat) 구간이 확보되어 정확한 전류 제어가 가능하다.

도면의 간단한 설명

- [22] 도 1은 본 발명의 램프 제어 장치의 실시예를 설명하기 위한 도면이다.
- [23] 도 2는 도 1의 채널저항전압을 펌핑하는 실시예를 설명하기 위한 도면이다.
- [24] 도 3는 도 1의 엘이디 채널을 구동하는 실시예를 설명하기 위한 도면이다.
- [25] 도 4은 도 3의 동작 과정을 설명하기 위한 타이밍도이다.
- [26] 도 5은 도 3의 램프 캐패시터의 실시예를 설명하기 위한 회로도이다.
- [27] 도 6은 도 5의 스위칭 제어신호를 생성하는 실시예를 설명하기 위한 회로도이다.
- [28] 도 7은 엘이디 채널의 듀티에 따라 채널 전류의 슬로프가 가변되는 것을 설명하기 위한 도면이다.
- [29] 도 8은 도 6의 동작을 설명하기 위한 진리표이다.
- [30] 도 9는 도 6의 동작에 의해 가변되는 채널전류의 슬로프를 설명하기 위한 도면이다.

발명의 실시를 위한 최선의 형태

- [31] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명한다. 본 명세서 및 특허청구범위에 사용된 용어는 통상적이거나 사전적 의미로 한정되어 해석되지 아니하며, 본 발명의 기술적 사항에 부합하는 의미와

개념으로 해석되어야 한다.

- [32] 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 바람직한 실시예이며, 본 발명의 기술적 사상을 모두 대변하는 것이 아니므로, 본 출원 시점에서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있다.
- [33] 본 발명은 램프의 발광을 제어하는데 따르는 파워 손실 및 EMI(Electro Magnetic Interference)를 줄일 수 있는 램프 제어 장치를 개시하며, 본 발명은 설명을 위하여 차량용 램프에 대하여 실시된 것을 예시한다.
- [34] 도 1은 본 발명의 램프 제어 장치의 실시예를 설명하기 위한 도면이다.
- [35] 도 1을 참고하면, 본 실시예는 램프(RCL), 컨버터(10), 및 제어부(20)를 포함한다.
- [36] 램프(RCL)는 복수개의 엘이디 채널을 갖는 하나의 엘이디 모듈(50)을 포함한다. 엘이디 모듈(50) 내의 복수개의 엘이디 채널은 병렬로 구성될 수 있다. 도 1의 실시예는 하나의 제어부(20)가 엘이디 모듈(50)의 제1 내지 제8채널(CH1~CH8)의 엘이디를 구동하는 것을 예시하고 있다.
- [37] 차량 제어부(30)는 방향지시신호, 급제동신호, 제동신호, 테일신호 중 적어도 어느 하나에 대응하여 배터리 전압(VB)이 컨버터(10)에 전달되도록 제어하고, 급제동신호 또는 제동신호에 대응하여 딴신호(DIM)를 제어부(20)에 전달한다.
- [38] 컨버터(10)는 차량 제어부(30)로부터 공급되는 배터리 전압(VB)을 이용하여 출력전압(VOUT) 및 내부전압(VIN)을 생성하고, 출력전압(VOUT)을 엘이디 모듈(50)에 공급하며, 내부전압(VIN)을 제어부(20)에 공급한다. 일례로, 컨버터(10)는 백 컨버터가 이용될 수 있다.
- [39] 제어부(20)는 하나의 반도체 칩으로 구성될 수 있으며, 컨버터(10)로부터 내부전압(VIN)이 공급되면 딴신호(DIM)의 로직 상태에 대응하여 미리 설정된 값을 통해서 엘이디 모듈(50)의 제1 내지 제8채널(CH1~CH8)을 점등 또는 점멸시킨다.
- [40] 이러한 제어부(20)는 제1 내지 제8채널(CH1~CH8)이 각각 연결되는 피드백 전압단(FB1~FB8)과 채널저항들(R1~R8)이 각각 연결되는 채널저항단(RCH1~RCH8)을 갖는다. 그리고, 제어부(20)는 내부에 스위칭부를 포함할 수 있으며, 스위칭부는 각 피드백 전압단(FB1~FB8)과 각 채널저항단(RCH1~RCH8) 사이에 전류경로를 형성하거나 차단하도록 구성될 수 있다.
- [41] 도 2를 참조하여 스위칭부에 관련한 구성을 보다 상세히 설명한다. 도 2는 예시적으로 하나의 엘이디 채널(CH)과 채널저항(R)에 대응하는 제어부(20)의 구성을 예시한다. 스위칭부는 채널 스위치(FET)를 포함하고, 채널 스위치(FET)는 채널 구동부(GD)의 구동신호(VGD)에 대응하여 피드백 전압단(FB)과 채널저항단(RCH) 사이에 전류경로를 형성한다.
- [42] 제어부(20)는 채널 구동 회로(202)를 포함하고, 채널 구동 회로(202)는 채널 스위치(FET)와 채널 구동부(GD)를 포함할 수 있다.

- [43] 채널 구동부(GD)는 비교기를 이용하여 구성될 수 있으며 포지티브단(+)에 인가되는 채널기준전압(CH_VREF)과 네가티브단(-)에 인가되는 승압된 채널저항전압(VPUMP)을 비교하고 비교한 결과에 대응하는 구동 신호(VGD)를 채널 스위치(FET)의 게이트에 제공한다. 여기서, 채널기준전압(CH_VREF)은 엘이디 채널마다 각각 다르게 설정될 수 있고, 승압된 채널저항전압(VPUMP)은 채널저항(R)에 인가되는 채널저항전압(VRCH)을 승압하여 제공되는 것이며, 승압은 펌핑에 의해 수행될 수 있다.
- [44] 채널저항(R)은 엘이디 채널마다 구비된다. 이러한 채널저항(R)은 엘이디 채널(CH)의 채널전류(ILED)를 목표전류로 유지시키기 위해서 필요하다. 그러나, 채널저항(R)에 채널전류(ILED)가 흐를 때 열이 발생할 수 있고, 열 발생에 의해 파워가 손실될 수 있다.
- [45] 본 발명은 채널저항(R)의 저항값을 줄여 열에 의한 파워 손실을 줄임과 동시에 엘이디 채널의 채널전류(ILED)를 목표전류로 유지시킬 수 있는 램프 제어 장치를 제공하고자 한다.
- [46] 채널저항(R)의 저항값을 줄임과 동시에 엘이디 채널의 채널전류(ILED)를 목표전류로 유지시키기 위해서는 낮아진 채널저항단(RCH)의 채널저항전압(VRCH)이 보상되어야 한다.
- [47] 이를 위해 본 발명은 채널저항(R)의 저항값을 낮추고, 낮아진 채널저항전압(VRCH)을 펌핑에 의해 승압하여 채널 구동부(GD)에 제공함으로써 엘이디 채널(CH)의 채널전류(ILED)를 목표전류로 유지하고자 한다.
- [48] 채널저항전압(VRCH)의 승압은 도 2에 도시한 바와 같이, 승압 회로(201)를 통해 이루어질 수 있다. 승압 회로(201)는 채널저항단(RCH)의 채널저항전압(VRCH)을 펌핑에 의해 승압하고, 승압된 채널저항전압(VPUMP)을 채널 구동부(GD)에 제공한다.
- [49] 도 2를 참고하면, 승압 회로(201)는 복수개의 펌핑캐패시터(CP1,CP2,CP3), 복수개의 제1스위칭(SWP1~SWP6), 및 복수개의 제2스위칭(SWP7~SWP10)를 포함한다.
- [50] 펌핑캐패시터(CP1,CP2,CP3)는 제1스위칭(SWP1~SWP6)의 스위칭에 의해 채널저항(R)과 병렬로 연결되는 것이 선택될 수 있고, 제2스위칭(SWP7~SWP10)의 스위칭에 의해 채널저항(R)과 직렬로 연결되는 것이 선택될 수 있다. 이러한 펌핑캐패시터(CP1,CP2,CP3)는 제1스위칭(SWP1~SWP6)의 턴온에 의해 병렬 연결되면 채널전류(ILED)에 의하여 각각 충전된다. 이때, 제2 스위칭(SW7~SW10)는 턴오프 상태를 유지한다. 그리고, 펌핑캐패시터(CP1,CP2,CP3)는 제2스위칭(SWP7~SWP10)의 턴온에 의해 직렬 연결되면 승압된 채널저항전압(VPUMP)을 채널 구동부(GD)에 제공한다. 이때, 제1스위칭(SW1~SW6)는 턴오프 상태를 유지한다. 그리고, 각 펌핑캐패시터(CP1~CP3)의 충전 용량이 채널저항전압과 동일한 경우, 승압된

채널저항전압(VPUMP)은 승압 전 채널저항전압(VRCH)의 4배로 승압된 레벨로 제공될 수 있다.

- [51] 상기한 동작을 위하여, 펌핑캐패시터(CP1~CP3)의 일단은 각 스위치(SWP1~SWP3)를 통하여 공통으로 채널저항(R)에 연결되고 타단은 각 스위치(SWP4~SWP6)를 통하여 접지에 연결되도록 구성된다. 그리고, 스위치(SW7)는 채널저항(R)과 펌핑캐패시터(CP1)의 타단 사이에 구성되고, 스위치(SW8)는 펌핑캐패시터(CP2)의 타단과 펌핑캐패시터(CP1)의 일단 사이에 구성되며, 스위치(SW9)는 펌핑캐패시터(CP3)의 타단과 펌핑캐패시터(CP2)의 일단 사이에 구성되고, 스위치(SW10)는 펌핑캐패시터(CP3)의 일단과 채널 구동부(GD)의 네가티브단(-) 사이에 구성된다. 여기서 제1 및 제2스위치(SWP1~SWP10)는 채널 스위치(FET)보다 빠른 주파수로 스위칭되도록 구성될 수 있다.
- [52] 이와 같이 승압 회로(201)는 복수 개의 펌핑캐패시터(CP1,CP2,CP3)를 채널저항(R)과 병렬 연결시켜 충전하고, 복수개의 펌핑캐패시터(CP1,CP2,CP3)를 채널저항(R)과 직렬 연결시켜 충전된 전압들과 채널저항전압(VRCH)의 합을 승압된 채널저항전압(VPUMP)으로서 채널 구동부(GD)에 제공한다.
- [53] 그리고, 승압 회로(201)는 제2스위치(SWP10)에 병렬 연결된 안정화 캐패시터(CP4)를 더 포함한다. 안정화 캐패시터(CP4)는 승압된 채널저항전압(VPUMP)이 안정적으로 채널 구동부(GD)에 제공될 수 있도록 한다.
- [54] 이와 같이 본 발명은 엘이디 채널의 채널저항(R)의 저항 값을 줄일 수 있으므로 채널저항의 열 발생에 의한 파워 손실을 줄일 수 있다.
- [55] 또한, 본 발명은 채널저항의 저항 값을 낮추면서 낮아진 채널저항전압(VCH)을 목표전압까지 펌핑하므로 엘이디 채널의 채널전류를 목표전류로 유지시킬 수 있다.
- [56] 한편, 본 발명은 채널전류의 슬로프를 조절할 필요성이 있으며, 이를 위하여 채널기준전압을 제어하는 실시예가 도 3과 같이 예시될 수 있다. 도 3은 도 1의 엘이디 채널을 구동하는 실시예를 설명하기 위한 도면이다.
- [57] 도 3을 참고하면, 본 실시예는 채널 구동 회로(202) 및 채널전류 제어부(60)를 포함한다. 채널 구동 회로(202)는 채널 스위치(FET)와 채널 구동부(GD)를 포함할 수 있다.
- [58] 채널 스위치(FET)는 구동신호(VGD)에 따라 피드백 전압단(FB)과 채널저항단(RCH) 사이에 전류경로를 형성하거나 차단한다. 전류경로가 형성되면 채널전류(ILED)에 의해 엘이디 채널(CH)은 발광한다. 도 2는 설명의 간략화를 위해 하나의 엘이디 채널(CH)과 하나의 채널 스위치(FET)만 도시하였지만, 엘이디 채널(CH)마다 채널 스위치(FET)가 구비된다.
- [59] 채널 구동부(GD)는 채널기준전압(CH_VREF) 및 채널저항전압(VRCH)을

비교하며, 비교한 결과에 대응하는 구동신호(VGD)를 생성하고, 구동신호(VGD)를 채널 스위치(FET)에 제공한다. 채널저항전압(VRCH)은 채널저항(R)에 인가되는 전압이다.

- [60] 채널기준전압(CH_VREF)과 채널저항전압(VRCH)은 엘이디 채널(CH)의 디밍 제어에 이용되는 전압이다. 그러므로, 채널기준전압(CH_VREF)에 따라 채널전류(ILED)의 크기가 결정될 수 있다.
- [61] 본 발명은 엘이디 채널의 인에이블 및 디스에이블 시점에 채널기준전압(CH_VREF)이 슬로프를 갖고 상승 및 하강하도록 구성하고, 채널기준전압(CH_VREF)의 슬로프를 제어함으로써 채널전류(ILED)의 슬로프를 조절할 수 있다. 그리고, 본 발명은 채널전류(ILED)의 슬로프를 조절함으로써 채널 스위치(FET)의 반복적인 스위칭에 의해 발생할 수 있는 EMI를 줄이고자 한다. 이를 위해 본 발명은 채널인에이블신호(CH_EN)의 라이징시 슬로프를 갖고 상승하고 채널인에이블신호(CH_EN)의 폴링시 슬로프를 갖고 하강하는 채널기준전압(CH_VREF)을 생성하는 채널전류 제어부(60)를 채널(CH)마다 구비한다.
- [62] 채널기준전압(CH_VREF)을 생성하는 채널전류 제어부(60)의 구성은 다음과 같다.
- [63] 도 3을 참고하면, 본 실시예의 채널전류 제어부(60)는 램프전압 생성부(62), 선택부(66), 및 선택 제어부(64)를 포함한다.
- [64] 램프전압 생성부(62)는 채널인에이블신호(CH_EN)의 라이징시 램프 전압(CH_RAMP)을 상승시키고 채널인에이블신호(CH_EN)의 폴링시 램프 전압(CH_RAMP)을 하강시키며, 램프전압(CH_RAMP)을 선택부(66)에 제공한다. 이때 램프 전압(CH_RAMP)은 상승과 하강 시점에 슬로프를 갖는다. 이러한 램프전압 생성부(62)는 램프 캐패시터(CRAMP), 충전전류부(Ich), 및 방전전류부(Idis)를 포함한다.
- [65] 램프 캐패시터(CRAMP)는 하나의 캐패시터로 구성되거나, 엘이디 채널의 인에이블시간(듀티 사이클)에 대응하여 개수가 설정되는 복수개의 캐패시터(CR1, CR2, CR3, 도 5 참고)를 이용하여 구성될 수 있다. 상기와 같은 램프 캐패시터(CRAMP)의 상세 구성은 도 5에서 설명하기로 한다.
- [66] 충전전류부(Ich)는 제1램프제어신호(CH_UP)에 대응하여 램프 캐패시터(CRAMP)를 충전시키며, 램프전압(CH_RAMP)은 램프 캐패시터(CRAMP)의 충전 상태에 대응하는 슬로프를 갖는다. 도 4를 참고하면, 제1램프제어신호(CH_UP)는 채널인에이블신호(CH_EN)의 라이징에 동기되어 활성화되는 신호로 정의될 수 있다.
- [67] 방전전류부(Idis)는 제2램프제어신호(CH_DW)에 대응하여 램프 캐패시터(CRAMP)를 방전시키며, 램프전압(CH_RAMP)은 램프 캐패시터(CRAMP)의 방전 상태에 대응하는 슬로프를 갖는다. 도 4를 참고하면, 제2램프제어신호(CH_DW)는 채널인에이블신호(CH_EN)가 디스에이블될 때

- 활성화되는 신호로 정의될 수 있다.
- [68] 램프전압 생성부(62)는 충전전류부(Ich) 및 방전전류부(Idis)의 전류 크기를 가변하여 램프전압(CH_RAMP)의 슬로프를 조절할 수 있고, 램프 캐패시터의 크기를 가변하여 램프전압(CH_RAMP)의 슬로프를 조절할 수 있다.
- [69] 선택부(66)는 선택신호(CHOLD)에 대응하여 램프전압(CH_RAMP)과 기준전압(VREF) 중 어느 하나를 채널기준전압(CH_VREF)으로서 선택하여 채널 구동부(GD)에 제공한다. 여기서, 램프전압(CH_RAMP)은 램프 캐패시터(CRAMP)의 충전 및 방전 상태에 대응하여 상승 또는 하강하는 슬로프를 가지며, 기준전압(VREF)은 엘이디 채널(CH)의 디밍 제어를 위한 전압으로, 엘이디 채널(CH)마다 각각 다르게 설정될 수 있다. 선택신호(CHOLD)는 램프전압(CH_RAMP)과 기준전압(VREF)의 크기 비교에 따라 로직 상태가 하이 또는 로우로 결정되는 신호이다.
- [70] 선택 제어부(64)는 램프전압(CH_RAMP)과 기준전압(VREF)을 비교하고 비교 결과에 따라 로직 상태가 결정되는 선택신호(CHOLD)를 생성하고, 선택부(66)에 제공한다. 일례로, 선택 제어부(64)는 비교기를 이용할 수 있으며, 도 3에서 선택 제어부(64)는 램프전압(CH_RAMP)이 기준전압(VREF)보다 작으면 선택신호(CHOLD)를 로우로 출력하고, 램프전압(CH_RAMP)이 기준전압(VREF)보다 크면 선택신호(CHOLD)를 하이로 출력하도록 구성하고 있으나, 이에 한정되는 것은 아니다. 그리고, 본 실시예는 옅색 전압이 상쇄된 이상적인 비교기가 선택 제어부(64)에 채용된 것으로 설명하고자 한다.
- [71] 상기와 같이 구성된 채널전류 제어부(60)의 동작을 설명하면 다음과 같다.
- [72] 도 4를 참고하면, 먼저 엘이디 채널(CH)에 대응하는 채널인에이블신호(CH_EN)가 인에이블되면 제1램프제어신호(CH_UP)는 채널인에이블신호(CH_EN)의 라이징에 동기되어 인에이블된다.
- [73] 제1 램프제어신호(CH_UP)가 인에이블되면 램프 캐패시터(CRAMP)는 충전전류부(Ich)에 의해 충전되고, 램프 캐패시터(CRAMP)의 충전에 의해 램프전압(CH_RAMP)은 슬로프를 갖고 상승하기 시작한다.
- [74] 선택 제어부(64)는 슬로프를 갖고 상승하기 시작하는 램프전압(CH_RAMP)과 기준전압(VREF)의 크기를 비교하고, 램프전압(CH_RAMP)이 기준전압(VREF)보다 작으면 로우 로직의 선택신호(CH_HOLD)를 선택부(66)에 제공한다.
- [75] 선택부(66)는 로우 로직의 선택신호(CHOLD)에 대응하여 램프전압(CH_RAMP)을 선택하여 채널기준전압(CH_VREF)으로서 채널 구동부(GD)에 제공한다. 이때 채널기준전압(CH_VREF)은 슬로프를 가지며 상승한다.
- [76] 채널 구동부(GD)는 채널기준전압(CH_VREF) 및 채널저항전압(VRCH)을 비교하고, 비교 결과에 대응하는 구동신호(VGD)를 채널 스위치(FET)에 제공한다. 채널 스위치(FET)는 상승 슬로프를 갖고 상승하는

- 채널기준전압(CH_VREF)에 대응하는 구동신호(VGD)에 응답하여 채널전류(ILED)의 양을 점진적으로 증가시킨다. 즉, 채널전류(ILED)는 슬로프를 갖고 상승하는 채널기준전압(CH_VREF)에 의해 슬로프를 갖고 점진적으로 상승한다.
- [77] 그리고, 램프 캐패시터(CRAMP)의 충전에 의해 램프전압(CH_RAMP)이 기준전압(VREF)까지 상승하면 선택 제어부(64)는 하이 로직의 선택신호(CH_HOLD)를 선택부(66)에 제공한다.
- [78] 선택부(66)는 하이 로직의 선택신호(CH_HOLD)에 대응하여 기준전압(VREF)을 선택하며 선택된 기준전압(VREF)을 채널기준전압(CH_VREF)으로서 채널 구동부(GD)에 제공한다. 그러면 채널전류(ILED)는 기준전압(VREF) 레벨에 대응하는 플랫 구간을 갖는 채널기준전압(CH_VREF)에 의해 플랫 구간을 갖는다. 상기 채널전류(ILED)는 채널인에이블신호(CH_EN)가 인에이블 상태를 유지하는 동안 플랫하게 유지된다.
- [79] 그리고, 채널인에이블신호(CH_EN)가 디스에이블되면 제2램프제어신호(CH_DW)는 채널인에이블신호(CH_EN)의 폴링에 동기되어 인에이블된다.
- [80] 제2 램프제어신호(CH_DW)가 인에이블되면, 램프 캐패시터(CRAMP)는 방전전류부(Idis)에 의해 방전되고, 램프 캐패시터(CRAMP)의 방전에 의해 램프전압(CH_RAMP)은 슬로프를 갖고 하강하기 시작한다.
- [81] 선택 제어부(64)는 슬로프를 갖고 하강하기 시작하는 램프전압(CH_RAMP)과 기준전압(VREF)의 크기를 비교하고, 램프전압(CH_RAMP)이 기준전압(VREF)보다 작아지면 로우 로직의 선택신호(CH_HOLD)를 선택부(66)에 제공한다.
- [82] 선택부(66)는 로우 로직의 선택신호(CH_HOLD)에 대응하여 램프전압(CH_RAMP)을 채널기준전압(CH_VREF)으로 선택하고 채널 구동부(GD)에 제공한다. 이때 채널기준전압(CH_VREF)의 슬로프는 하강하는 램프전압(CH_RAMP)에 의해 결정된다.
- [83] 채널 구동부(GD)는 채널기준전압(CH_VREF) 및 채널저항전압(VRCH)을 비교하고, 비교 결과에 대응하는 구동신호(VGD)를 채널 스위치(FET)에 제공한다. 채널 스위치(FET)는 하강 슬로프를 갖는 채널기준전압(CH_VREF)에 대응하는 구동신호(VGD)에 응답하여 채널전류(ILED)의 양을 점진적으로 감소시킨다. 즉, 채널전류(ILED)는 채널기준전압(CH_VREF)의 하강 슬로프에 대응하는 슬로프를 갖고 점진적으로 하강한다.
- [84] 이와 같이 본 발명은 엘이디 채널(CH)에 대응하는 채널 스위치(FET)가 턴온되거나 턴오프되는 시점에 채널전류(ILED)가 슬로프를 갖고 상승 또는 하강되도록 채널 스위치(FET)를 제어함으로써 반복적인 채널 스위치(FET)의 스위칭에 의해 발생할 수 있는 EMI를 줄일 수 있다.
- [85] 한편, 램프(RCL)의 엘이디 채널(CH)들은 듀티가 각각 다르게 설정될 수 있다.

그리고, 도 1의 제어부(20)는 엘이디 채널(CH)의 피드백전압단(FB)의 전압을 모니터링하여 고장난 엘이디 채널을 판정할 수 있다. 일례로, 특정 엘이디 채널에 쇼트(Short)가 발생한 것으로 판정되면 제어부(20)는 고장난 엘이디 채널의 영향을 최소화하기 위해 해당 엘이디 채널의 듀티를 현저히 작게 설정할 수 있다.

- [86] 상기와 같이 엘이디 채널의 듀티가 현저히 작게 설정되거나 현저히 크게 설정되면, 채널전류의 슬로프를 조절함에 있어 플랫 구간이 확보되지 않아 엘이디 채널의 채널전류 제어를 정확하게 수행하지 못하는 경우가 발생할 수 있다.
- [87] 따라서, 본 발명은 엘이디 채널의 PWM 디밍 듀티에 따라 채널전류(ILED)의 슬로프를 가변함으로써 채널전류(ILED)의 플랫 구간을 확보할 수 있는 램프 제어 장치를 제공하고자 한다. 이를 위해 본 발명은 엘이디 채널의 듀티에 따라 램프 캐패시터(CRAMP)가 가변될 수 있도록 구성한다.
- [88] 도 5는 도 3의 램프 캐패시터(CRAMP)의 실시예를 설명하기 위한 회로도이다.
- [89] 도 5을 참고하면, 램프 캐패시터(CRAMP)는 복수개의 캐패시터(CR1, CR2, CR3)를 포함한다. 램프 캐패시터(CRAMP)는 제1 및 제2스위칭 제어신호(EN_SLCH, SL_FULL)에 따라 캐패시터의 개수가 설정될 수 있다. 제1스위칭 제어신호(EN_SLCH) 및 제2스위칭 제어신호(SL_FULL)는 슬로프를 가지는 램프전압(CH_RAMP)의 슬로프를 가변하기 위한 신호이다.
- [90] 도 6에 도시한 바와 같이, 제2스위칭 제어신호(SL_FULL)는 스위칭신호 생성부(68)에 의해 생성된다. 스위칭신호 생성부(68)는 듀티신호(LHDT)와 제3스위칭 제어신호(SLCH_HALF)에 대응하여 제2스위칭 제어신호(SL_FULL)를 캐패시터(CR3)에 제공한다. 듀티신호(LHDT)는 엘이디 채널의 듀티가 현저히 작거나 커지면 활성화되는 신호로 설정될 수 있다. 일례로, 엘이디 채널의 듀티가 기준범위 이하로 설정되거나 기준범위를 초과하여 설정되면 활성화되도록 설정될 수 있다.
- [91] 도 7은 엘이디 채널의 듀티에 따라 가변되는 슬로프를 설명하기 위한 도면이고, 도 8은 도 6의 동작을 설명하기 위한 진리표이며, 도 9는 도 6의 동작에 의해 가변되는 채널전류의 슬로프를 설명하기 위한 도면이다.
- [92] 도 7 내지 도 9를 참고하면, 제1 및 제2스위칭 제어신호(EN_SLCH, SL_FULL)가 모두 활성화되면 채널전류(ILED)는 모든 캐패시터(CR1, CR2, CR3)의 충전에 의해 완만하게 상승 및 하강하는 슬로프를 가지는 램프전압(CH_RAMP)에 의해 완만하게 상승 및 하강하고, 제1 및 제2스위칭 제어신호(EN_SLCH, SL_FULL)가 모두 비활성화되면 채널전류(ILED)는 캐패시터(CR1)의 충전에 의해 급하게 상승 및 하강하는 슬로프를 가지는 램프전압(CH_RAMP)에 의해 급하게 상승 및 하강한다. 그리고, 제1스위칭 제어신호(EN_SLCH)가 활성화, 제2스위칭 제어신호(SL_FULL)가 비활성화되면, 도 9에 도시한 바와 같이 채널전류(ILED)는 캐패시터(CR1, CR2)의 충전에 의해 중간(Half)의 슬로프를

갖고 상승 및 하강한다. 여기에서 중간(Half)의 슬로프는 캐패시터(CR1,CR2,CR3)의 충전에 의해 결정되는 최대 슬로프와 최소 슬로프의 중간 값으로 정의될 수 있다.

- [93] 그리고, 본 실시예는 충전전류부(Ich) 및 방전전류부(Idis)의 전류 크기를 가변하여 램프전압(CH_RAMP)의 상승과 하강 시점의 슬로프를 조절할 수 있다. 일례로, 엘이디 채널의 듀티가 현저히 작게 설정되면 충전전류부(Ich) 및 방전전류부(Idis)의 전류 크기를 크게하여 램프 캐패시터(CRAMP)의 충전 속도를 높여 램프전압(CH_RAMP)의 슬로프를 조절할 수 있다.
- [94] 이와 같이 본 발명은 충전전류부(Ich) 및 방전전류부(Idis)의 전류 크기를 가변하거나, 램프 캐패시터의 크기를 가변하여 램프전압(CH_RAMP)의 슬로프를 조절함으로써 채널전류(ILED)의 플랫 구간을 확보할 수 있다.
- [95] 상술한 바와 같이, 본 발명은 엘이디 채널의 인에이블 및 디스에이블 시점에 채널기준전압(CH_VREF)의 슬로프(SLOPE)를 조절하여 채널전류(ILED)가 점진적으로 상승 및 하강하도록 제어함으로써 채널 스위치(FET)의 스위칭 시 발생할 수 있는 EMI를 줄일 수 있다.
- [96] 또한, 본 발명은 엘이디 채널의 PWM(Pulse Width Modulation) 디밍 듀티에 따라 채널전류(ILED)의 슬로프를 가변함으로써 채널전류(ILED)의 플랫 구간을 확보하여 정확한 전류 제어가 가능하게 한다.
- [97]

청구범위

- [청구항 1] 엘이디 채널을 갖는 램프;
상기 엘이디 채널에 대응하는 채널저항; 및
상기 채널저항에 인가되는 채널저항전압을 승압하고, 승압된 상기
채널저항전압을 이용하여 상기 엘이디 채널의 채널전류가 목표전류로
유지되도록 제어하는 제어부;
를 포함하는 램프 제어 장치.
- [청구항 2] 제 1 항에 있어서, 상기 제어부는
채널기준전압 및 승압된 상기 채널저항전압을 비교하고, 비교 결과에
따라 상기 엘이디 채널의 상기 채널전류를 제어하는 채널 구동 회로; 및
상기 채널저항에 인가되는 상기 채널저항전압을 승압하고, 승압된 상기
채널저항전압을 상기 채널 구동 회로에 제공하는 승압 회로;
를 포함하는 램프 제어 장치.
- [청구항 3] 제 2 항에 있어서,
상기 승압 회로는 상기 채널저항전압을 펌핑에 의해 승압하는 램프 제어
장치.
- [청구항 4] 제 2 항에 있어서, 상기 승압 회로는
복수개의 펌핑캐패시터;를 포함하고,
상기 복수개의 펌핑캐패시터는 선택적으로 상기 채널저항에 병렬 또는
직렬 연결되고, 병렬 연결 시 상기 채널저항전압으로 충전되며, 직렬 연결
시 승압된 상기 채널저항전압을 상기 채널 구동 회로에 제공하는 램프
제어 장치.
- [청구항 5] 제 2 항에 있어서, 상기 승압 회로는
복수개의 펌핑캐패시터;
상기 복수개의 펌핑캐패시터가 상기 채널저항에 병렬 연결되도록
스위칭하는 복수개의 제1스위치; 및
상기 복수개의 펌핑캐패시터가 상기 채널저항과 상기 채널 구동 회로의
채널구동부 사이에서 직렬 연결되도록 스위칭하는 복수개의 제2스위치;
를 포함하며,
상기 복수개의 제1스위치가 턴온되면 상기 복수개의 제2스위치는
턴오프되고, 상기 복수개의 제2스위치가 턴온되면 상기 복수개의
제1스위치는 턴오프되는 램프 제어 장치.
- [청구항 6] 제 5 항에 있어서, 상기 승압 회로는
상기 복수개의 펌핑캐패시터와 상기 채널 구동 회로의 채널 구동부
사이에 안정화 캐패시터;를 더 포함하는 램프 제어 장치.
- [청구항 7] 엘이디 채널을 갖는 램프;
채널기준전압 및 승압된 채널저항전압을 비교하고, 비교 결과에

대응하는 구동신호를 출력하는 채널 구동부;
 상기 엘이디 채널에 대응하는 채널저항;
 복수개의 펌핑캐패시터;
 상기 복수개의 펌핑캐패시터가 상기 채널저항에 병렬 연결되도록
 스위칭하는 복수개의 제1스위치; 및
 상기 복수개의 펌핑캐패시터가 상기 채널저항과 상기 채널 구동부
 사이에서 직렬 연결되도록 스위칭하는 제2스위치;를 포함하며,
 상기 복수개의 펌핑캐패시터는 상기 제1스위치에 의해 병렬 연결되면
 상기 채널저항의 채널저항전압으로 충전되며, 상기 제2스위치에 의해
 직렬 연결되면 승압된 상기 채널저항전압을 상기 채널 구동부에
 제공하는 램프 제어 장치.

[청구항 8]

제 7 항에 있어서,
 상기 복수개의 펌핑캐패시터는 상기 채널저항의 값에 따라 그 개수가
 설정되는 램프 제어 장치.

[청구항 9]

제 7 항에 있어서,
 상기 구동신호에 대응하여 상기 엘이디 채널의 채널전류를 제어하는
 채널 스위치;를 더 포함하고,
 상기 제1 및 제2스위치의 스위칭 주파수는 상기 채널 스위치의 스위칭
 주파수보다 빠르게 설정된 램프 제어 장치.

[청구항 10]

엘이디 채널을 갖는 램프;
 상기 엘이디 채널의 인에이블 및 디스에이블 시점에 슬로프(Slope)를
 갖고 상승 및 하강하는 채널기준전압을 생성하는 채널전류 제어부; 및
 상기 채널기준전압에 대응하여 상기 엘이디 채널의 채널전류를 제어하는
 채널 구동 회로;
 를 포함하는 램프 제어 장치.

[청구항 11]

제 10 항에 있어서, 상기 채널전류 제어부는
 상기 엘이디 채널의 상기 인에이블 및 디스에이블 시점에 상승 슬로프 및
 하강 슬로프를 갖는 램프(RAMP)전압을 생성하는 램프전압 생성부; 및
 선택신호에 따라 상기 램프전압과 기준전압 중 어느 하나를 상기
 채널기준전압으로 선택하고, 상기 채널 구동 회로에 제공하는 선택부;
 를 포함하는 램프 제어 장치.

[청구항 12]

제 11 항에 있어서,
 상기 램프전압과 상기 기준전압을 비교하고, 비교 결과에 대응하는 상기
 선택신호

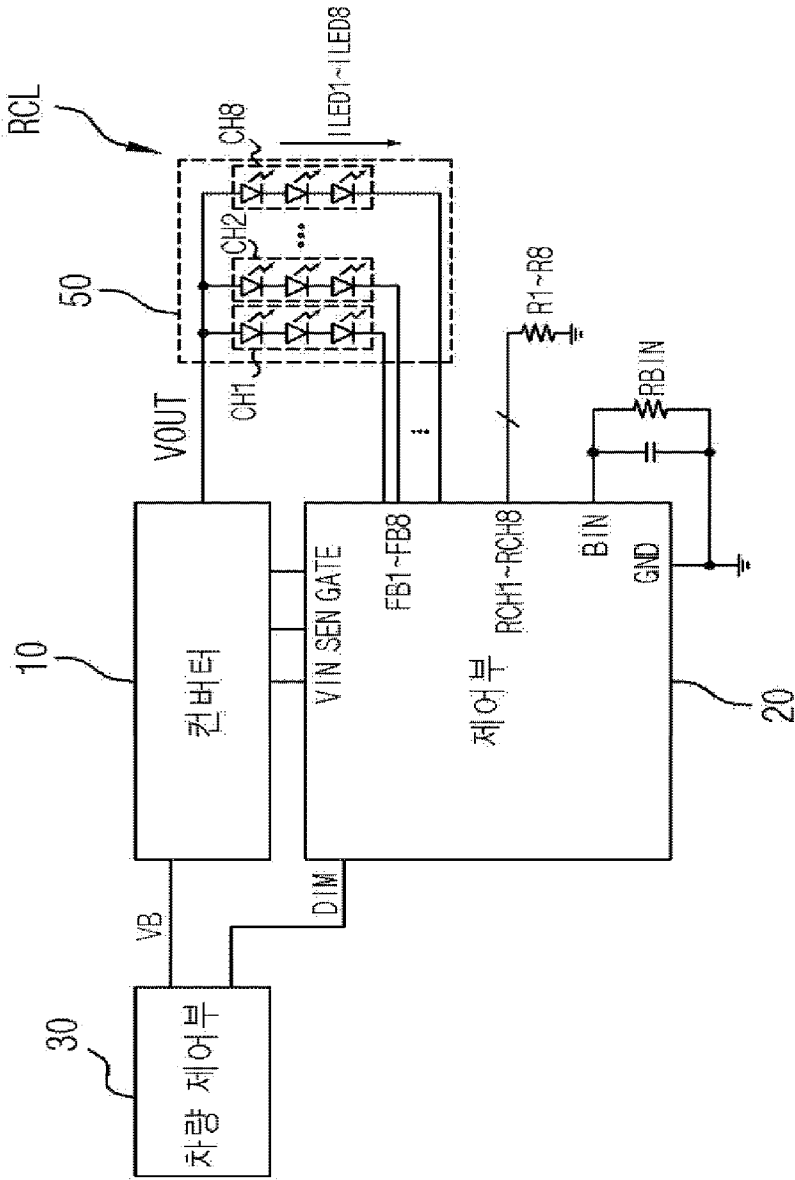
[청구항 13]

제 11 항에 있어서, 상기 램프전압 생성부는
 램프 캐패시터;
 상기 엘이디 채널의 상기 인에이블 시점에 상기 램프전압이 슬로프를
 갖고 상승하도록 상기 램프 캐패시터를 충전시키는 충전전류부; 및

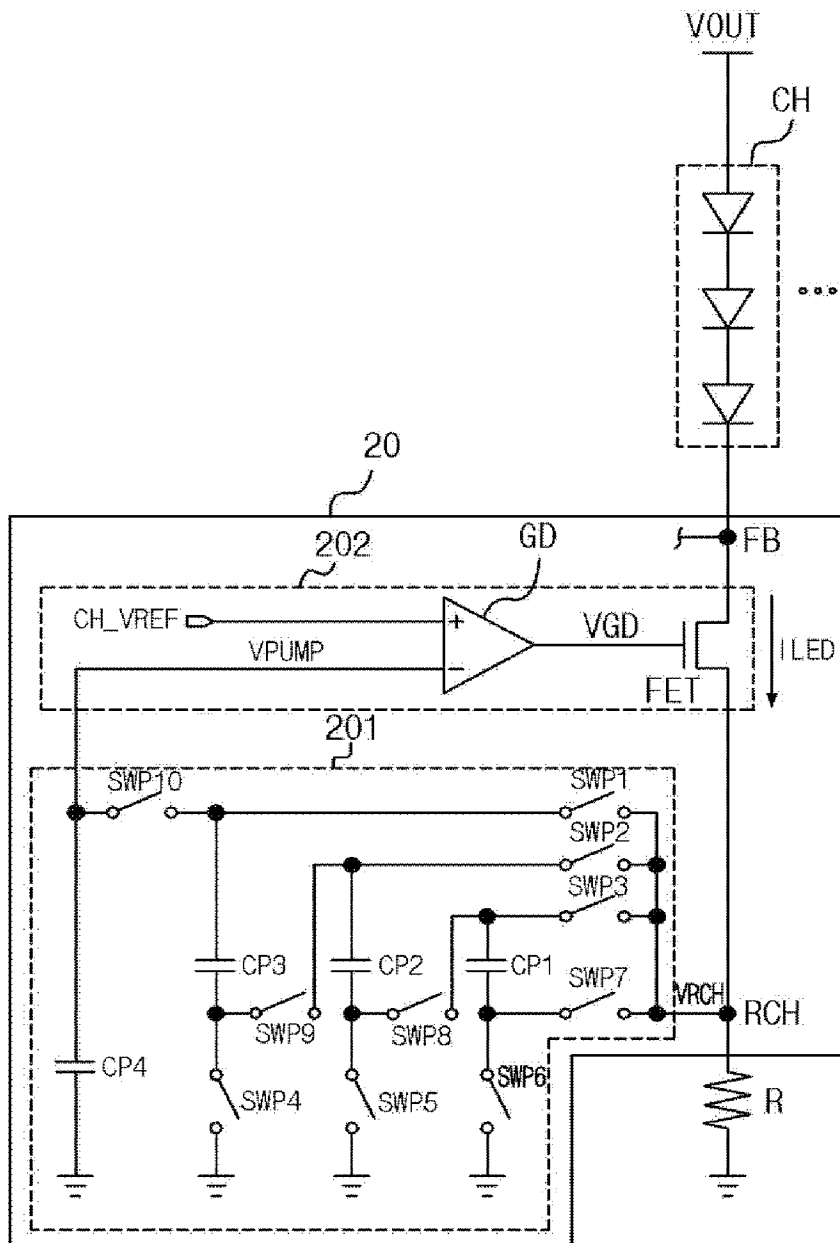
상기 엘이디 채널의 상기 디스에이블 시점에 상기 램프전압이 슬로프를 갖고 하강하도록 상기 램프 캐패시터를 방전시키는 방전전류부;를 포함하는 램프 제어 장치.

- [청구항 14] 제 13 항에 있어서, 상기 램프전압 생성부는 상기 충전전류부 및 상기 방전전류부의 전류의 양을 가변하여 상기 램프전압의 슬로프를 조절하는 램프 제어 장치.
- [청구항 15] 제 13 항에 있어서, 상기 램프 캐패시터는 복수개의 캐패시터;를 포함하고, 상기 복수개의 캐패시터는 상기 엘이디 채널의 인에이블시간의 변화에 대응하여 선택적으로 개수가 설정되는 램프 제어 장치.
- [청구항 16] 제 15 항에 있어서, 상기 복수개의 캐패시터를 상기 엘이디 채널의 인에이블시간의 변화에 대응하여 선택하기 위한 스위칭 제어신호를 생성하는 스위칭신호 생성부;를 더 포함하는 램프 제어 장치.
- [청구항 17] 제 10 항에 있어서, 상기 채널전류 제어부는 상기 엘이디 채널의 인에이블시간과 듀티 사이클 중 적어도 하나의 변화에 대응하여 상기 램프전압의 슬로프를 조절하는 램프 제어 장치.
- [청구항 18] 엘이디 채널을 갖는 램프; 램프 캐패시터를 포함하며, 상기 엘이디 채널의 인에이블 시점에 상기 램프 캐패시터를 충전하고, 상기 엘이디 채널의 디스에이블 시점에 상기 램프 캐패시터를 방전하며, 상기 램프 캐패시터의 충전전에 대응하여 상승 및 하강 슬로프를 갖는 램프(RAMP)전압을 생성하는 램프전압 생성부; 상기 램프전압과 기준전압의 크기에 따라 상기 램프전압과 상기 기준전압 중 어느 하나를 채널기준전압으로 선택하는 선택부; 상기 채널기준전압 및 채널저항전압을 비교하고, 비교 결과에 대응하는 구동신호를 제공하는 채널 구동부; 및 상기 구동신호에 대응하여 상기 엘이디 채널의 인에이블 및 디스에이블 시점에 채널전류가 슬로프를 가지고 상승 및 하강되도록 스위칭하는 채널 스위치;를 포함하는 램프 제어 장치.

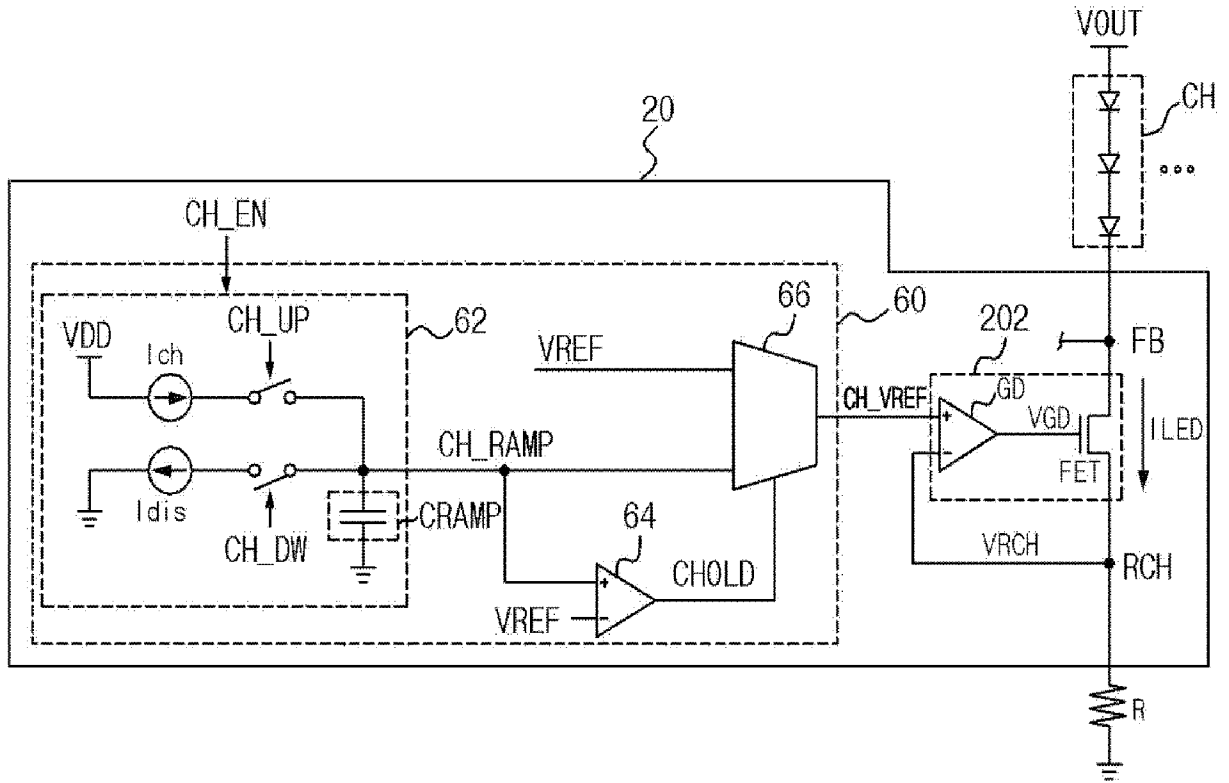
[FIG 1]



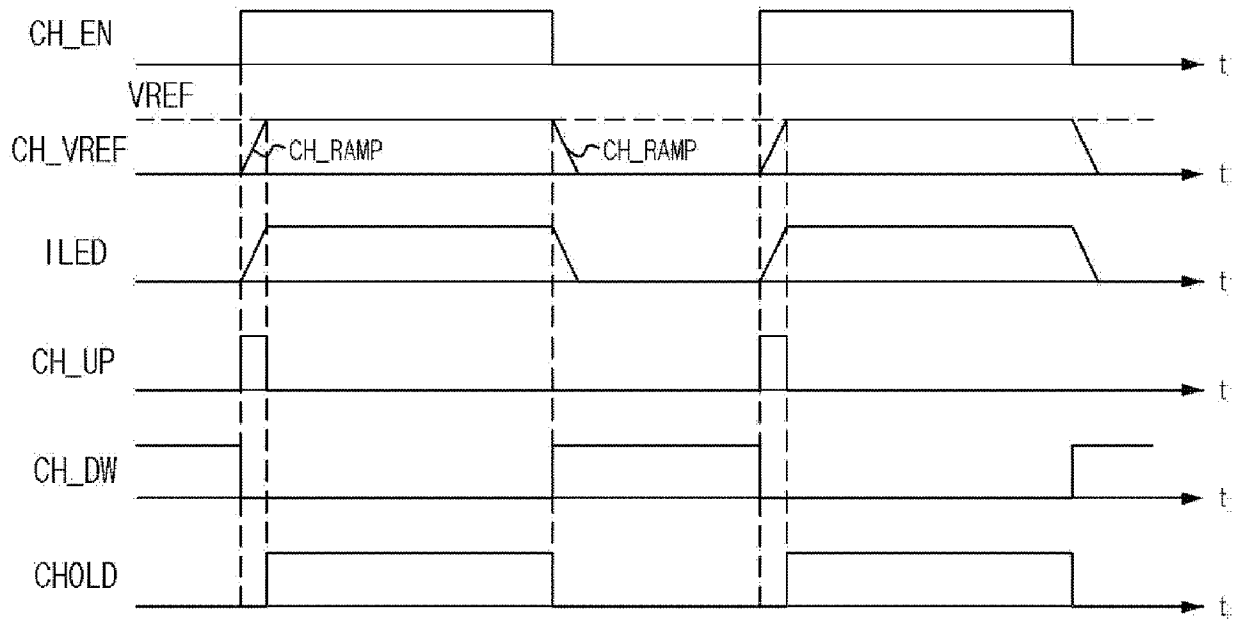
[도2]



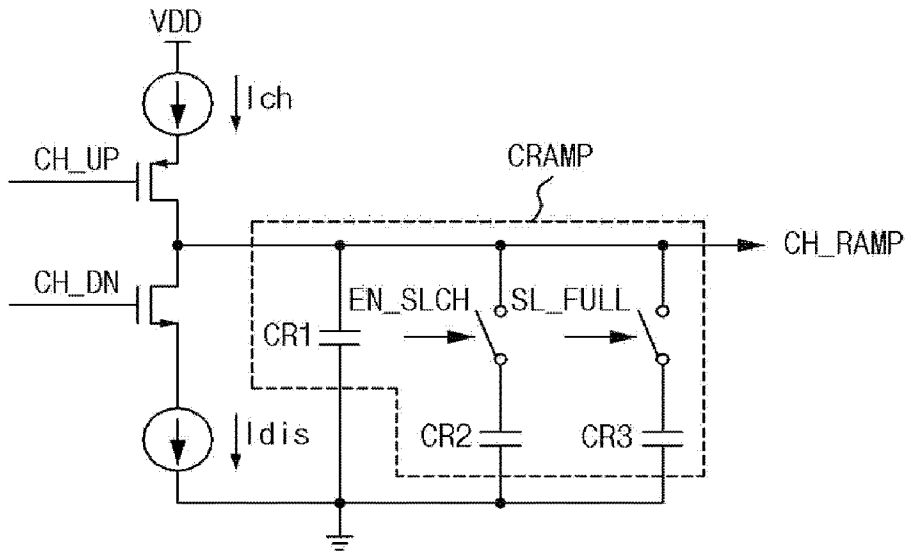
[도3]



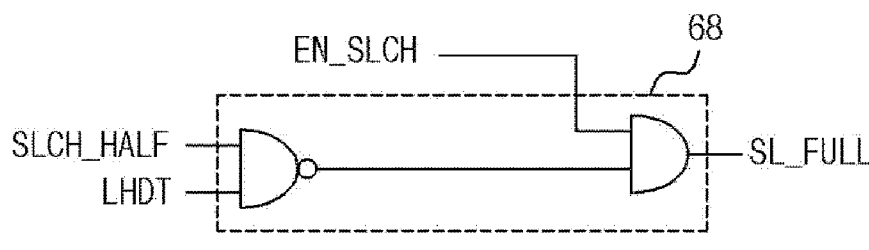
[도4]



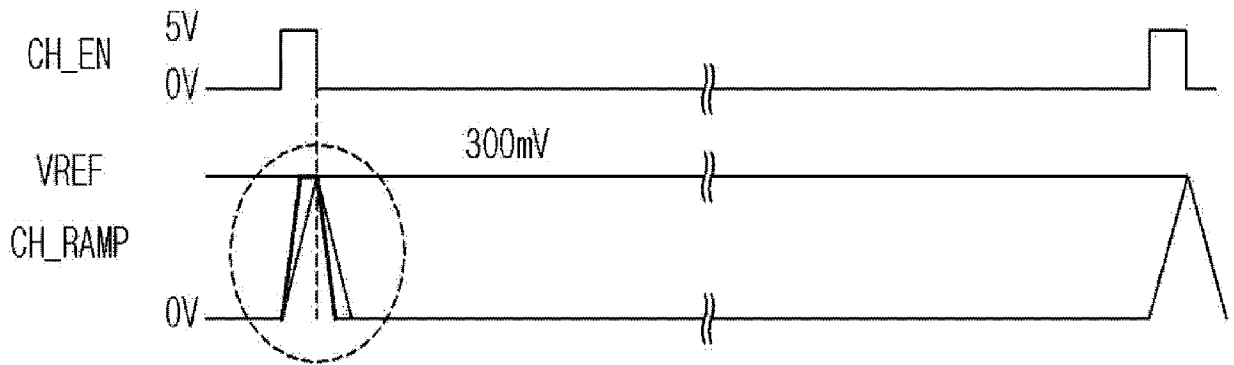
[도5]



[도6]



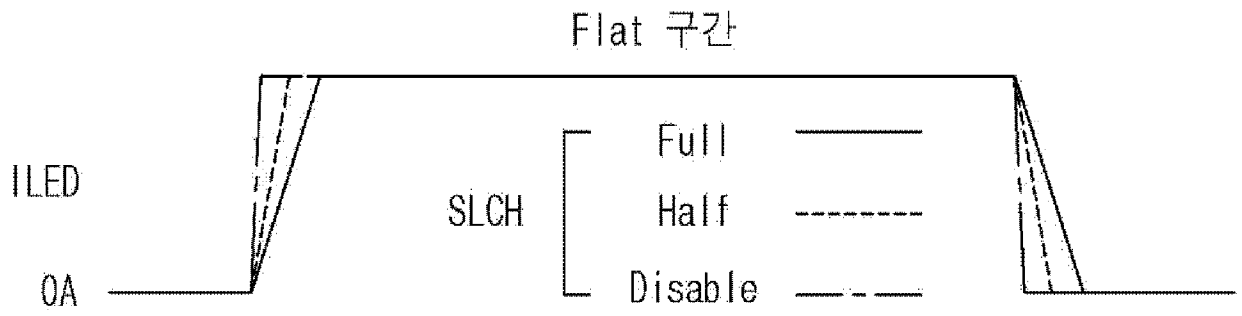
[도7]



[도8]

EN_SLCH	SLCH_HALF	LHDT	EN_SLCH	SL_FULL
1	0	X	1	1
1	1	0	1	1
1	1	1	1	0
0	X	X	0	0

[도9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/014477

A. CLASSIFICATION OF SUBJECT MATTER

H05B 37/02(2006.01)i, H05B 33/08(2006.01)i, F21V 23/04(2006.01)i, F21S 8/10(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B 37/02; H05B 37/00; G09G 3/36; H02M 9/06; H05B 33/08; F21V 23/04; F21S 8/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: LED channel, capacitor, parallel, serial, charge, reference voltage, electric current.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2013-0015609 A (SAMSUNG ELECTRO-MECHANICS CO., LTD. et al.) 14 February 2013 See paragraphs [0037]-[0041], [0043] and [0057]-[0058]; claims 1-2; and figure 1.	1-3
A		4-9
A	KR 10-2013-0069319 A (LG DISPLAY CO., LTD.) 26 June 2013 See paragraphs [0028]-[0039] and figure 2.	1-9
A	US 2013-0002161 A1 (XU, Feng et al.) 03 January 2013 See paragraphs [0024]-[0042] and figure 1.	1-9
A	KR 10-0940042 B1 (DONG WOON ANATECH CO., LTD.) 04 February 2010 See paragraphs [0018]-[0032] and figure 3.	1-9
A	CN 103533721 A (SILERGY SEMICONDUCTOR TECHNOLOGY (HANGZHOU) CO., LTD.) 22 January 2014 See paragraphs [0054]-[0059] and [0070]; and figures 4 and 6.	1-9

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

19 MAY 2016 (19.05.2016)

Date of mailing of the international search report

19 MAY 2016 (19.05.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/014477

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Claims 1-9 pertain to channel current control of an LED channel.

Claims 10-18 pertain to generating a channel reference voltage.

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
Claims 1-9

Remark on Protest

- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/014477

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2013-0015609 A	14/02/2013	US 2013-0033191 A1	07/02/2013
KR 10-2013-0069319 A	26/06/2013	NONE	
US 2013-0002161 A1	03/01/2013	CN 102833908 A	19/12/2012
		CN 102833908 B	13/08/2014
		JP 2013-004206 A	07/01/2013
		JP 5794835 B2	14/10/2015
		KR 10-2012-0138225 A	24/12/2012
		TW 201306660 A	01/02/2013
		US 9137868 B2	15/09/2015
KR 10-0940042 B1	04/02/2010	NONE	
CN 103533721 A	22/01/2014	CN 103533721 B	26/08/2015
		US 2015-0115814 A1	30/04/2015
		US 9215763 B2	15/12/2015

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H05B 37/02(2006.01)i, H05B 33/08(2006.01)i, F21V 23/04(2006.01)i, F21S 8/10(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H05B 37/02; H05B 37/00; G09G 3/36; H02M 9/06; H05B 33/08; F21V 23/04; F21S 8/10 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 엘이디 채널, 캐패시터, 병렬, 직렬, 충전, 기준전압, 전류.		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2013-0015609 A (삼성전기주식회사 등) 2013.02.14 단락 [0037]-[0041], [0043]과 [0057]-[0058]; 청구항 1-2; 및 도면 1 참조.	1-3
A		4-9
A	KR 10-2013-0069319 A (엘지디스플레이 주식회사) 2013.06.26 단락 [0028]-[0039] 및 도면 2 참조.	1-9
A	US 2013-0002161 A1 (FENG XU 등) 2013.01.03 단락 [0024]-[0042] 및 도면 1 참조.	1-9
A	KR 10-0940042 B1 (주식회사 동운아나텍) 2010.02.04 단락 [0018]-[0032] 및 도면 3 참조.	1-9
A	CN 103533721 A (SILERGY SEMICONDUCTOR TECHNOLOGY (HANGZHOU) CO., LTD.) 2014.01.22 단락 [0054]-[0059]와 [0070]; 및 도면 4와 6 참조.	1-9
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2016년 05월 19일 (19.05.2016)	국제조사보고서 발송일 2016년 05월 19일 (19.05.2016)	
ISA/KR의 명칭 및 우편주소  대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 노지명 전화번호 +82-42-481-8528	

제2기재란 일부 청구항을 조사할 수 없는 경우의 의견(첫 번째 용지의 2의 계속)

PCT 제17조(2)(a)의 규정에 따라 다음과 같은 이유로 일부 청구항에 대하여 본 국제조사보고서가 작성되지 아니하였습니다.

- 1. 청구항:
이 청구항은 본 기관이 조사할 필요가 없는 대상에 관련됩니다. 즉,
- 2. 청구항:
이 청구항은 유효한 국제조사를 수행할 수 없을 정도로 소정의 요건을 충족하지 아니하는 국제출원의 부분과 관련됩니다. 구체적으로는,
- 3. 청구항:
이 청구항은 종속청구항이나 PCT규칙 6.4(a)의 두 번째 및 세 번째 문장의 규정에 따라 작성되어 있지 않습니다.

제3기재란 발명의 단일성이 결여된 경우의 의견(첫 번째 용지의 3의 계속)

본 국제조사기관은 본 국제출원에 다음과 같이 다수의 발명이 있다고 봅니다.

청구항 제1항-제9항은 엘이디 채널의 채널전류 제어에 관한 것이고,
청구항 제10항-제18항은 채널기준전압의 생성에 관한 것입니다.

- 1. 출원인이 모든 추가수수료를 기간 내에 납부하였으므로, 본 국제조사보고서는 모든 조사 가능한 청구항을 대상으로 합니다.
- 2. 추가수수료 납부를 요구하지 않고도 모든 조사 가능한 청구항을 조사할 수 있었으므로, 본 기관은 추가수수료 납부를 요구하지 아니하였습니다.
- 3. 출원인이 추가수수료의 일부만을 기간 내에 납부하였으므로, 본 국제조사보고서는 수수료가 납부된 청구항만을 대상으로 합니다. 구체적인 청구항은 아래와 같습니다.
- 4. 출원인이 기간 내에 추가수수료를 납부하지 아니하였습니다. 따라서 본 국제조사보고서는 청구범위에 처음 기재된 발명에 한정되어 있으며, 해당 청구항은 아래와 같습니다. 제1항-제9항

이의신청에
관한 기재

- 출원인의 이의신청 및 이의신청료 납부(해당하는 경우)와 함께 추가수수료가 납부되었습니다.
- 출원인의 이의신청과 함께 추가수수료가 납부되었으나 이의신청료가 보정요구서에 명시된 기간 내에 납부되지 아니하였습니다.
- 이의신청 없이 추가수수료가 납부되었습니다.

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2013-0015609 A	2013/02/14	US 2013-0033191 A1	2013/02/07
KR 10-2013-0069319 A	2013/06/26	없음	
US 2013-0002161 A1	2013/01/03	CN 102833908 A CN 102833908 B JP 2013-004206 A JP 5794835 B2 KR 10-2012-0138225 A TW 201306660 A US 9137868 B2	2012/12/19 2014/08/13 2013/01/07 2015/10/14 2012/12/24 2013/02/01 2015/09/15
KR 10-0940042 B1	2010/02/04	없음	
CN 103533721 A	2014/01/22	CN 103533721 B US 2015-0115814 A1 US 9215763 B2	2015/08/26 2015/04/30 2015/12/15