

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6021438号
(P6021438)

(45) 発行日 平成28年11月9日(2016.11.9)

(24) 登録日 平成28年10月14日(2016.10.14)

(51) Int.Cl.

F 1

H02M 7/48 (2007.01)
H02M 7/538 (2007.01)H02M 7/48
H02M 7/538F
Z

請求項の数 2 (全 7 頁)

(21) 出願番号 特願2012-119741 (P2012-119741)
 (22) 出願日 平成24年5月25日 (2012.5.25)
 (65) 公開番号 特開2013-247767 (P2013-247767A)
 (43) 公開日 平成25年12月9日 (2013.12.9)
 審査請求日 平成27年4月10日 (2015.4.10)

(73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 110000567
 特許業務法人 サトー国際特許事務所
 (72) 発明者 篠原 尚人
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 (72) 発明者 永井 一信
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 審査官 津久井 道夫

最終頁に続く

(54) 【発明の名称】 インバータ装置

(57) 【特許請求の範囲】

【請求項 1】

正及び負側の直流入力ラインと、夫々ダイオードを逆向き並列に備えた一对のスイッチング素子を直列に接続してなる主ブリッジと、

夫々ダイオードを逆向き並列に備えた一对のスイッチング素子を直列に接続してなる補助ブリッジと、

限流リクトルと、

前記主ブリッジを構成する前記各スイッチング素子のオンオフ動作を制御する制御部とを備え、

前記主ブリッジと補助ブリッジとの組を1相分とする複数相分を前記正及び負側の直流入力ライン間に接続し、各相内における主ブリッジの両スイッチング素子の共通接続点と補助ブリッジの両スイッチング素子の共通接続点との間に前記限流リクトルを接続し、

前記制御部は、前記補助ブリッジの正側及び負側のスイッチング素子のオン動作を夫々主ブリッジの正側及び負側のスイッチング素子のオン動作に先行して開始させ、

前記補助ブリッジの正側及び負側のスイッチング素子のオフ動作を夫々主ブリッジの正側及び負側のスイッチング素子のオン動作の直後に開始させる構成であることを特徴とするインバータ装置。

【請求項 2】

前記制御部は、前記各スイッチング素子のオンオフ動作をPWM制御し、前記限流リクトルのインダクタンスを主ブリッジのスイッチング素子のオンオフ周期以下の時定数に

10

20

なる値に選定してなる請求項 1 に記載のインバータ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、スイッチング素子がブリッジ接続された構成を持つインバータ装置に関する。 10

【背景技術】

【0002】

インバータ装置、例えば電圧形三相インバータ装置は、単相ブリッジを 3 相分備えてなり、その単相ブリッジは直列接続された一対のスイッチング素子（一方を正側、他方を負側という）からなる。各ブリッジのスイッチング素子のオンオフを PWM 制御することにより直流電力を交流電力に変換する。この場合のスイッチングパターンは 1 つのブリッジ内では一対のスイッチング素子が同時オンとならないように両者が共にオフ状態となる時間帯間（デットタイム（dead time））が介在されるので、直流電源がブリッジを介して短絡される事態は生じない。 20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 5 - 111263 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、防止すべき短絡電流は上記のような原因によるばかりでなく還流ダイオードを通じた短絡電流の問題もある。すなわち、インバータを構成する一対のスイッチング素子には通常還流ダイオード（free-wheeling diode）が逆向き並列に備えられている。一対の正及び負側スイッチング素子がデットタイムで共にオフしている状態から例えば正側スイッチング素子がオンに転ずるとこのオンしたスイッチング素子を通った電流が負側スイッチングの還流ダイオードを逆向きに通る短絡電流になることが知られている。その原因が還流ダイオードの残留キャリアによるリカバリ電流（recovery current）にあることも知られている。 30

【0005】

リカバリ電流は、鋭い針状波形であるので大きなサージ電圧をもたらして激しいノイズを誘発し、シャーシ電位を変動させ、制御の誤差を拡大させ、スイッチング損失を増大させる等様々な障害をもたらす。これを避けるための三相電圧形インバータにおけるリカバリ電流の低減を図った技術が特許文献 1 に開示されている。その開示された解決手段は、全ての各スイッチング素子と直列に限流リクトルを介在しそのスイッチング素子とリクトルとの直列回路と並列に還流ダイオードを備える構成である。この構成はソフトウエアの手当が不要であるが、定常電流も常に限流リクトルを通ることになり、損失を避けたい用途では不利である。 40

【0006】

本発明の目的は、リカバリ電流を効果的に抑制でき、また、制御面での複雑化を招かず、しかもリカバリ電流エネルギーを負荷エネルギーに利用できるインバータ装置を提供することにある。

【課題を解決するための手段】

【0007】

このインバータ装置は、正及び負側の直流入力ラインと、夫々ダイオードを逆向き並列に備えた一対のスイッチング素子を直列に接続してなる主ブリッジと、夫々ダイオードを逆向き並列に備えた一対のスイッチング素子を直列に接続してなる補助ブリッジと、主ブリッジを構成する各スイッチング素子のオンオフ動作を制御する制御部とを有する。前記主ブリッジと補助ブリッジとの組を 1 相分とする複数相分を前記正及び負側の直流入カラ 50

イン間に接続し、各相内における主ブリッジの両スイッチング素子の共通接続点と補助ブリッジの両スイッチング素子の共通接続点との間に限流リアクトルを接続してなる。

そして、制御部は、補助ブリッジの正側及び負側のスイッチング素子のオン動作を夫々主ブリッジの正側及び負側のスイッチング素子のオン動作に先行して開始させ、補助ブリッジの正側及び負側のスイッチング素子のオフ動作を夫々主ブリッジの正側及び負側のスイッチング素子のオン動作の直後に開始させる。

【図面の簡単な説明】

【0008】

【図1】この実施形態のインバータ装置の回路図

【図2】図1の回路図の一部を抜粋して示す回路図

10

【図3】図1の動作を説明するための信号及び電流波形図

【発明を実施するための形態】

【0009】

この実施形態のインバータ回路1は、バッテリ或いはDC DCコンバータなどの直流電源2に接続された正側直流入力ライン3及び負側直流入力ライン4から直流電力を受け、これを交流電力に変換する回路である。このインバータ回路1は、複数相例えはU、V、Wの3相分の主ブリッジ5U、5V、5Wこれら各主ブリッジとそれぞれ組みをなす補助ブリッジ6U、6V、6Wとからなる。これらブリッジ5U～6Wを前記直流入力ライン3及び4間に接続する。U相の主ブリッジ5Uは2個のスイッチング素子7UPと7UNを直列に接続してなり、同様に主ブリッジ5Vは2個のスイッチング素子7VPと7VNとからなり、主ブリッジ5Wは2個のスイッチング素子7WPと7WNとからなる。各U相の補助ブリッジ6Uは2個のスイッチング素子8UPと8UNを直列に接続してなり、同様に補助ブリッジ6Vは2個のスイッチング素子8VPと8VNとからなり、補助ブリッジ6Wは2個のスイッチング素子8WPと8WNとからなる。

20

【0010】

前記U相の主ブリッジ5Uの両スイッチング素子7UPと7UNとの共通接続点9Uと前記U相の補助ブリッジ6Uの両スイッチング素子8UPと8UNとの共通接続10Uとの間に限流リアクトル11Uを接続する。これと同様に他の各相についても共通接続点9Vと10Vとの間、及び9Wと10Wとの間に夫々限流リアクトル11V及び11Wを接続する。前記主ブリッジ5U、5V、5Wの前記共通接続点9U、9V、9Wはインバータ回路1の出力端子でもあり、これらに負荷としての回転電機例えはブラシレスモータ12の各ステータ巻線12U、12V、12Wを接続する。前記主ブリッジを構成する6個のスイッチング素子7UP～7WN及び補助ブリッジを構成する6個のスイッチング素子8UP～8WNは半導体スイッチング素子例えはFETからなり、夫々に還流ダイオードD1を逆向き並列に備えている。この還流ダイオードD1はFETに寄生する容量成分であってもよい。

30

【0011】

本実施形態のインバータ装置は制御部13を含み、この制御部13は前記12個のスイッチング素子7UP～7WN並びに8UP～8WNをオンオフ制御するスイッチング制御信号を出力する。この制御信号はこの種のインバータ装置で広く知られたPWM信号である。図中14は平滑用コンデンサである。

40

【0012】

次に上記構成の作用を図2及び図3をも参照しながら述べる。インバータ回路1のUVW相の主ブリッジ5U、5V、5Wにおけるスイッチング素子7UP～7WN、並びに補助ブリッジ6U、6V、6Wにおけるスイッチング素子8UP～8WNのオンオフパターンは、制御部13でのPWM制御によって三相正弦波交流に変換する通常のインバータ回路のそれと同じである。これを図3によりU相について述べると、U相主ブリッジ6Uのスイッチング素子7UP及び7UNのオンオフパターンは図3の(b) (d)に示す通りであり、T1がいわゆるデットタイムである。

【0013】

50

本実施形態では、補助ブリッジのスイッチング素子のオンタイミングは、その補助ブリッジと組関係にある主ブリッジのスイッチング素子のオンタイミングに所定時間先行し、オフタイミングも主ブリッジのスイッチング素子のオフタイミングに先行する関係に定めてある。これを図3で説明すると、図3の(a)(b)に示すように主ブリッジ5Uの正側スイッチング素子7UPと補助ブリッジ6Uの正側スイッチング素子8UPの関係は、主ブリッジの素子7UPがオンする場合これより先行して時刻t1で補助ブリッジの素子8UPがオンする。また、(a)(b)を対比して解るように補助ブリッジの素子8UPのオフ動作は主ブリッジの素子7UPのオフ動作に先行する(時刻t2)。

【0014】

このようなタイミング関係は、U相における主ブリッジ5Uの負側スイッチング素子7UNと補助ブリッジ6Uの負側スイッチング素子8UNの関係でも図3(c)(d)に示すように同様である。上記のようなオンオフパターンに基づく電流経路は図2に示すとおりであり、そのオンオフタイミング及び電流パターンは図3に示すとおりであり、直流交流変換の主体をなす主ブリッジ、一例としてU相の主ブリッジ5Uの次のようなスイッチングパターン(イ)(ロ)を柱に電流の流れを説明する。

【0015】

(イ) デットタイムT1内で主ブリッジ5Uの両スイッチング素子7UP、7UNが共にオフしている状態から正側スイッチング素子7UPがオン(時刻t2) 同素子オフ(t4)、(ロ) デットタイムT1内で主ブリッジ5Uの両スイッチング素子7UP、7UNが共にオフしている状態から負側スイッチング素子7UNがオン(時刻t6) 同素子オフ(時刻t8)のパターン。

【0016】

(イ) のパターンでは、先ず先行する時刻t1で補助ブリッジ6Uの正側スイッチング素子8UPがオンする。すると経路L1で示すように、電流Iaが素子8UP及び限流リクトル11Uを通り主ブリッジ5Uのオフ状態にある負側スイッチング素子7UNと逆向き並列な還流ダイオードD1を逆向きに通り負側直流入力ライン4に至る。このように還流ダイオードD1を逆向きに通る電流が発生するのは、前回のスイッチングサイクルでステータ巻線に保存された電気的エネルギーが還流電流として同ダイオードD1を順方向に通って生じた残留キャリアによるもので、いわゆるリカバリ電流である。

10

20

30

【0017】

このリカバリ電流の急激な立ち上がりは限流リクトル11Uによって鈍化され、大きな短絡電流とはならない。この後、時刻t2で主ブリッジ5Uの正側スイッチング素子7UPがオンに転じ、主ブリッジ5Uによる通常のPWMスイッチング制御サイクルに移行する。先行してオンした補助ブリッジ6Uのスイッチング素子8UPは素子7UPのオン直後(時刻t3)にオフする。オンデューティの経過で正側スイッチング素子7UPがオフする(時刻t4)。

【0018】

上記(イ)に続く(ロ)のパターンでは、主ブリッジ5Uの負側スイッチング素子7UNのオンに先行する時刻t5で補助ブリッジ6Uの負側スイッチング素子8UNがオンする。すると経路L2で示すように、電流Ibがオフ状態にある正側スイッチング素子7UPに逆向き並列な還流ダイオードD1を逆向きに通り、限流リクトル11U、先行してオンされた上記スイッチング素子8UNを通り負側直流入力ライン4に至る。

40

【0019】

ここでも、還流ダイオードD1を逆向きに流れる電流は、オフ状態にある正側スイッチング素子7UPと逆向き並列な還流ダイオードD1をステータ巻線からの還流電流が順方向に還流することに起因したリカバリ電流である。この場合もリカバリ電流の増大が限流リクトル11Uによって抑制される。この後、時刻t6で主ブリッジ5Uの負側スイッチング素子7UNがオンに転じ、主ブリッジ5Uによる通常のPWMスイッチング制御サ

50

イクルに移行する。先行してオンした補助ブリッジ 6 U のスイッチング素子 8 UN は素子 7 UN のオン直後（時刻 t 7 ）にオフする。

【 0 0 2 0 】

上記のようなリカバリ電流の通過によって限流リアクトル 11U に補助ブリッジ 6U のスイッチング素子 8UP または 8UN のオフによって電気的エネルギーが保存されるが、これは負荷であるステータ巻線 12U ~ 12W のどれかとこの時点でオンになっている主ブリッジ 5U のスイッチング素子と補助ブリッジ 5U のオフになっているスイッチング素子に逆向き並列な還流ダイオード D1 を通る閉ループ中のステータ巻線内で電力として利用される。なお、図 2 及び図 3において、電流 I_u は U 相のステータ巻線電流、電流 I_UP 及び I_UN は夫タスイッチング素子 7UP 及び 7UN を通過する電流である。

10

[0 0 2 1]

この実施形態において、主及び補助ブリッジのスイッチング素子のオンオフタイミングは、補助ブリッジのそれを主ブリッジのそれに先行させる中で、補助ブリッジのスイッチング素子のオン期間をできるだけ短くすることが PWM 制御の高速化にとって好ましい。その手段として、限流リクトルの時定数を適宜設定することにより、補助ブリッジのスイッチング素子のオン期間を主ブリッジのスイッチング素子の PWM 制御によるオンオフ周期より短くしたり、或いは、更に短くするため補助ブリッジのスイッチング素子のオフ時点を主ブリッジのスイッチング素子のオン時点の直後としたりしてもよい。

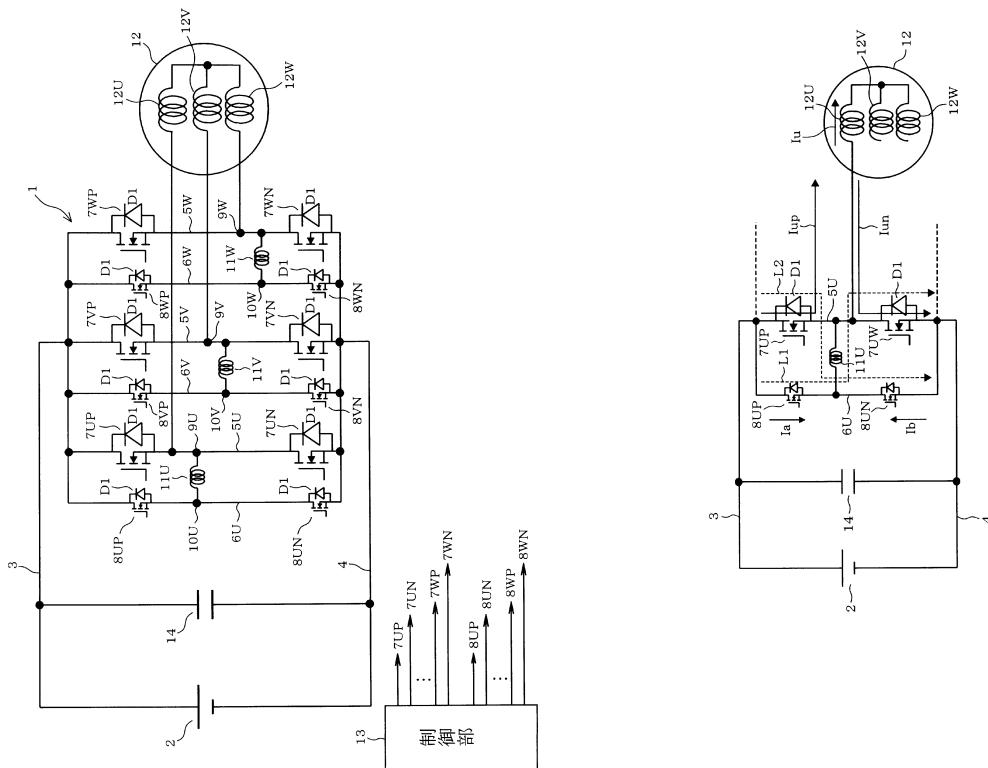
【 0 0 2 2 】

以上のようにこの実施形態によれば、諸々の弊害をもたらすリカバリ電流を効果的に抑制することができると共に、補助ブリッジのオンオフタイミングを主ブリッジのそれに先行させるだけであるから制御の複雑化も招かず、また、限流リクトルにリカバリ電流抑制時に保存された電気的エネルギーを電力として有効に活用できるインバータ装置を提供できる。

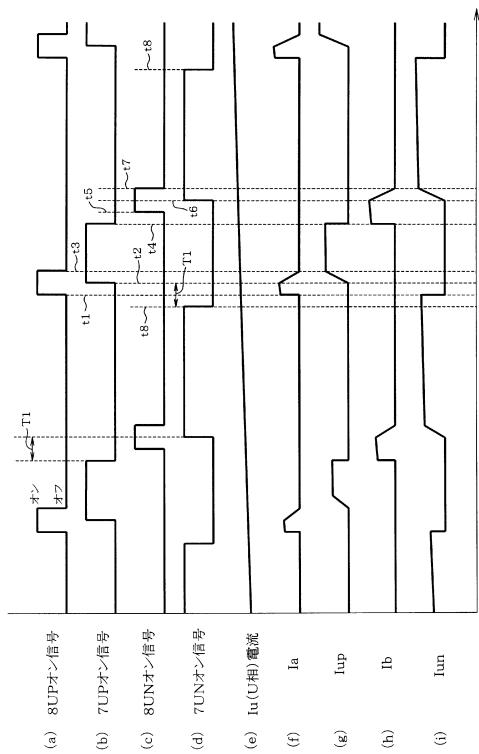
20

【図1】

【図2】



【図3】



フロントページの続き

(56)参考文献 特開2008-067427(JP,A)
特開2003-143874(JP,A)
米国特許出願公開第2011/0299311(US,A1)

(58)調査した分野(Int.Cl., DB名)
H02P 7/42 - 7/98