



(12) 发明专利

(10) 授权公告号 CN 101164121 B

(45) 授权公告日 2011.01.26

(21) 申请号 200680007411.7

003C 25/68 (2006.01)

(22) 申请日 2006.02.27

(56) 对比文件

(30) 优先权数据

11/076,725 2005.03.09 US

CN 1373899 A, 2002.10.09, 全文.

US 6403491 B1, 2002.01.11, 全文.

CN 1412859 A, 2003.04.23, 全文.

(85) PCT申请进入国家阶段日

2007.09.07

CN 1423825 A, 2003.06.11, 全文.

US 2004/0165177 A1, 2004.08.26, 全文.

(86) PCT申请的申请数据

PCT/US2006/007401 2006.02.27

US 2004/0248408 A1, 2004.12.09, 说明书

第 0039-0050 段, 说明书第 0053-0060 段, 附图 1-4, 9.

(87) PCT申请的公布数据

W02006/098888 EN 2006.09.21

审查员 庄惠敏

(73) 专利权人 兰姆研究有限公司

地址 美国加利福尼亚州

(72) 发明人 金允圣 A·贝利三世 尹央锡

A·M·豪瓦德

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 段晓玲 韦欣华

(51) Int. Cl.

H01B 13/00 (2006.01)

C23F 1/00 (2006.01)

C03C 15/00 (2006.01)

C23F 3/00 (2006.01)

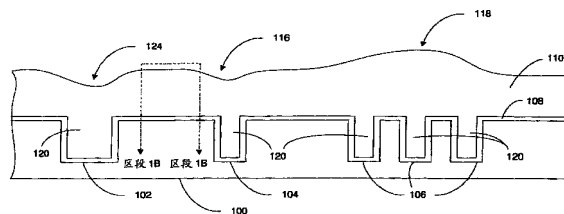
权利要求书 2 页 说明书 8 页 附图 7 页

(54) 发明名称

等离子体氧化及氧化材料的去除

(57) 摘要

一种蚀刻导电层的方法, 包括转化此导电层的至少一部分和蚀刻此导电层以基本去除此导电层的被转化部分并由此暴露保留的表面。保留的表面具有低于大约 10nm 的平均表面粗糙度。也公开了用于蚀刻导电层的系统。



1. 导电层的蚀刻方法,包括:

在等离子体室中,转化在半导体衬底上的至少一部分所述导电层,包括氮化或氧化所述导电层的所述至少一部分以使被转化部分由单一均匀材料组成,所述单一均匀材料没有不同取向的晶粒结构,其中所述导电层暴露在所述等离子体室中;及

蚀刻所述导电层以基本去除所述导电层的被转化部分,从而暴露保留的表面,所述保留表面具有小于 10nm 的平均表面粗糙度,其中所述等离子体室能够支持温度高于 200℃ 的第一等离子体和温度低于 100℃ 的第二等离子体。

2. 根据权利要求 1 的方法,其中所述导电层包括铜层或铜合金层。

3. 根据权利要求 1 的方法,其中所述导电层形成于下层之上,所述下层形成于所述半导体衬底上。

4. 根据权利要求 3 的方法,其中所述下层为阻挡层。

5. 根据权利要求 3 的方法,其中转化所述导电层的所述至少一部分包括基本转化整个导电层和转化所述下层的至少一部分。

6. 根据权利要求 1 的方法,其中转化所述导电层的所述至少一部分和蚀刻所述导电层以基本去除所述导电层的被转化部分基本上同时发生。

7. 根据权利要求 1 的方法,其中转化所述导电层的所述至少一部分和蚀刻所述导电层以基本去除所述导电层的被转化部分在等离子体室中原位进行。

8. 根据权利要求 1 的方法,其中蚀刻所述导电层以基本去除所述导电层的被转化部分包括用 BCl_3 进行蚀刻。

9. 根据权利要求 1 的方法,其中氧化所述导电层的所述至少一部分包括用包括氯和氧的氧化混合物来氧化所述导电层的所述至少一部分。

10. 根据权利要求 1 的方法,其中氧化所述导电层的所述至少一部分包括用包括氯和氧的氧化混合物来氧化所述导电层的所述至少一部分。

11. 根据权利要求 1 的方法,其中转化所述导电层的所述至少一部分包括在高于 200℃ 的温度转化所述导电层的所述至少一部分。

12. 根据权利要求 1 的方法,其中转化所述导电层的所述至少一部分包括在等离子体中转化所述导电层的所述至少一部分。

13. 根据权利要求 1 的方法,其中蚀刻所述导电层以基本去除所述导电层的被转化部分包括在低于 150℃ 的温度蚀刻所述导电层。

14. 根据权利要求 1 的方法,其中蚀刻所述导电层以基本去除所述导电层的被转化部分包括用动态弯液面蚀刻。

15. 根据权利要求 1 的方法,其中蚀刻所述导电层以基本去除所述导电层的被转化部分包括在等离子体中蚀刻所述导电层。

16. 根据权利要求 1 的方法,其中保留表面的平均表面粗糙度低于 0.04 倍的所述导电层的被转化部分的厚度。

17. 根据权利要求 16 的方法,转化所述导电层的所述至少一部分和蚀刻所述导电层以基本去除所述导电层的被转化部分基本上同时进行。

18. 蚀刻铜层的方法,包括:

在等离子体室中在高于 200℃ 的温度用第一等离子体氧化所述铜层的至少一部分,以

使被氧化部分由单一均匀材料组成,所述单一均匀材料没有不同取向的晶粒结构;及

蚀刻所述铜层以基本去除所述铜层的被氧化部分从而暴露保留的表面,所述保留的表面具有小于 10nm 的平均表面粗糙度,其中所述铜层在所述等离子体室中在低于 100℃ 的温度用第二等离子体蚀刻。

19. 蚀刻导电层的系统,包括:

等离子体室,所述等离子体室能够封闭衬底,所述衬底具有暴露的导电材料层,所述等离子体室能够支持温度高于 200℃ 的第一等离子体和温度低于 100℃ 的第二等离子体;

与等离子体室相连的转化物种源;

与等离子体室相连的蚀刻物种源;和

与等离子体室相连的控制器,所述控制器能够控制进入等离子体室的转化物种和蚀刻物种的流量,所述控制器包括方案,所述方案包括氧化或氮化所述导电层的至少一部分,以使被氧化或氮化的部分由单一均匀材料组成,所述单一均匀材料没有不同取向的晶粒结构。

20. 根据权利要求 19 的系统,进一步包括动态弯液面蚀刻过程室。

等离子体氧化及氧化材料的去除

背景技术

[0001] 1. 技术领域

[0002] 本发明一般涉及双镶嵌 (dual damascene) 半导体的制备方法, 和更特别地涉及用于在半导体制备方法中使特征和层平坦化以及控制控制表面粗糙度的方法和系统。

[0003] 2. 相关技术描述

[0004] 双镶嵌制备方法在半导体的制备中变得越来越普遍。在典型的双镶嵌制备方法中, 将一种或多种导电物质沉积在先前在半导体衬底中或者在半导体衬底上形成的膜中形成的图案化的沟槽和通道中衬底, 以形成所期望的电路相互连接。经常形成导电材料过量或者部分过载。导电材料的过载部分是不必要的和不希望的, 而且是必须得去除以产生出镶嵌特征和为随后的处理提供均匀和平整的表面。

[0005] 这些导电材料的过载部分典型地通过化学机械抛光 (CMP) 和电化学抛光 (ECP) (如: 蚀刻) 方法或者这两种方法结合起来进行去除。这些方法的每个都有明显的缺点。举例而言, ECP 一般具有相对低的生产能力、差的均匀性和不能有效地去除非导电材料。

[0006] CMP 要求物理性接触方法, 该方法通常留下导电性的残余物, 或者造成各种物质的腐蚀, 或产生不均匀的去除, 及不能适当地使互连线和层间介电 (interlevel dielectric, ILD) 顶表面实现平坦化。CMP 同样会对剩余的互连接和 ILD 结构造成与应力相关的破坏 (如, 层间的脱层、剥落)。由于近来所用的材料具有非常差的层间粘合特性, 这使 CMP 所造成的应力破坏进一步恶化。为了减少物理应力而降低 CMP 方法的物理作用力则经常导致不可接受的低生产速率及其他不良的过程性能参数。

[0007] 着眼于前述, 需要改善的系统和方法来去除层的至少一部分和提供基本光滑的表面, 同时使剩下的特征的物理应力最小。这种改善系统和方法应该适合用于半导体制备种, 并应该能运用在方法比如双镶嵌方法或其他半导体制备方法中。

发明内容

[0008] 总的说来, 本发明通过提供用于蚀刻导电层的系统和方法来满足这些需求。应该认识到本发明能通过很多方式得到实施, 包括作为方法、设备、系统、计算机可读介质或装置。本发明的一些发明性实施方案在下文得到描述。

[0009] 一个实施方案提供了蚀刻导电层的方法, 包括转换至少一部分的导电层和蚀刻该导电层以基本上去除该导电层的被转换部分并且就此暴露出保留的表面。这保留的表面具有小于大约 10nm 的平均表面粗糙度。

[0010] 导电层能包括铜层或者铜合金层。转换所述至少一部分的导电层可以包括氧化所述至少一部分的导电层。转换所述至少一部分的导电层可以包括氮化所述至少一部分的导电层。

[0011] 导电层能在下层上形成。下层可以在衬底上形成。下层可以是阻挡层。转换所述至少一部分的导电层可以包括基本转换整个导电层和转换至少一部分所述下层。

[0012] 转换所述导电层至少一部分可以与蚀刻此导电层以基本上去除此导电层的被转

换部分基本上同时发生。

[0013] 转换所述导电层至少一部分可以与蚀刻此导电层以基本去除掉所述导电层的被转换部分原位发生。

[0014] 蚀刻导电层以基本去除此导电层的被转换部分可以包括用 BCl_3 进行蚀刻。转换此导电层的至少一部分可以包括用包括氯和氧的氧化混合物氧化导电层的所述至少一部分。

[0015] 转换此导电层的所述至少一部分可以包括用包括氯和氧的氧化混合物氧化此导电层的所述至少一部分。转换此导电层的所述至少一部分可以包括在大于大约 200°C 的温度下转换此导电层的所述至少一部分。转换此导电层的所述至少一部分可以包括在等离子体中转换此导电层的所述至少一部分。

[0016] 蚀刻此导电层以基本去除此导电层的被转换部分可以包括在低于大约 150°C 蚀刻此导电层。蚀刻此导电层以基本去除此导电层的被转换部分可以包括用动态弯液面蚀刻。蚀刻此导电层以基本去除此导电层的被转换部分可以包括在等粒子体中蚀刻此导电层。

[0017] 保留表面的平均表面粗糙度小于大约 0.04 倍的此导电层被转换部分的厚度。转换此导电层的所述至少一部分和蚀刻此导电层以基本上去除此导电层的被转换部分基本上同时发生。

[0018] 另一实施方案提供了蚀刻铜层的方法,包括在高于大约 200°C 的温度在等离子体室中用第一等离子体氧化该铜层的至少一部分。此铜层被蚀刻以基本上去除此铜层的被氧化部分从而暴露保留表面。所述保留表面的平均表面粗糙度小于大约 10nm。在该等离子体室中在低于大约 100°C 的温度用第二等离子体蚀刻此铜层。

[0019] 另一实施方案提供了用于蚀刻导电层的系统。此系统包括等离子体室。此等离子体室可以密封衬底并且此衬底具有暴露的导电物质层。此等离子体室可以支持温度高于大约 200°C 的第一等离子体和温度低于大约 100°C 的第二等离子体。此系统也包括连接到等离子体室的转换物种源和连接到等离子体室的蚀刻物种源。此系统也包括与等离子体室连接的控制器。此控制器可以控制转换物种和蚀刻物种进入等离子体室的流动。此控制器也包括方案 (recipe)。任选地,此系统还可以包括动态弯液面蚀刻过程室。

[0020] 从下面的具体描述并结合附图和对本发明原理的举例说明,本发明的其他方面和优点将变得显而易见。

附图说明

[0021] 本发明将通过下面的详述与附图的结合变得容易理解。

[0022] 图 1A 显示的是根据本发明的一个实施方案在双镶嵌方法中的图案化的半导体衬底。

[0023] 图 1B 是根据本发明的一个实施方案在半导体衬底上的层的剖面图。

[0024] 图 1C 和 1D 显示的是根据本发明的一个实施方案在经过了典型的蚀刻过程后半导体衬底上的层的剖面图。

[0025] 图 2A 和 2B 是根据本发明的一个实施方案可以在半导体衬底上形成的层的剖面图。

[0026] 图 3 是根据本发明的一个实施方案转换和蚀刻铜层一部分的操作方法的流程图。

[0027] 图 4 举例说明了根据本发明的一个实施方案能够支撑动态弯液面的贴近头 (proximity head) 420。

[0028] 图 5 是根据本发明的实施方案用于蚀刻导电层的系统的简略示意图。

[0029] 图 6A-E 显示的是根据本发明的一个实施方案用于图案化电镀过程的转换和蚀刻过程。

[0030] 图 7A-E 显示的是根据本发明的一个实施方案用于图案化过程的转换和蚀刻过程。

[0031] 示例性实施方案详述

[0032] 现在将描述一些用于蚀刻铜层的改善系统和方法的示例性实施方案。在没有一些或全部在本文中提到的特定细节的情况下可以实施本发明,这对于此领域的技术人员来说是明显的。

[0033] 在半导体制备过程中,铜和铜合金正变成广泛运用的导体材料。举例而言,很多导电迹线和通道被用来在半导体中形成的器件之间形成互连接。

[0034] 第一层典型地具有在其中形成的沟槽和通孔。然后,将导电材料填充到所述沟槽和通孔之中和之上。结果,相当部分的导电材料形成过载部分,其不均匀地分布在沟槽和通孔之上。此过载部分必须去除以消除不期望的短路和为随后的半导体过程提供基本平整的表面。

[0035] 典型地,运用 CMP 过程或者相似的机械方法去除此过载部分。不幸的是,如上所述,CMP 会赋予半导体结构过量的应力并因此给互连接结构和下层造成损害。

[0036] 各种蚀刻和无应力平坦化方法包括:接收图案化的半导体衬底,使导电互连接材料填充所述图案中的多个特征,所述导电互连接材料具有不均匀的过载部分;在过载部分上形成附加层;使此附加层和此过载部分平坦化而不施加机械应力给所述多个特征,所述附加层在平坦化过程中基本上全部被去除。在过载部分上形成附加层能包括化学转换此过载部分的上表面和上部分。化学转换此过载部分的上表面和上部分可以包括将此过载部分的顶表面暴露到反应性气体。此反应性气体可以是卤素。此附加层可以是此过载部分的卤化物反应产物。使此附加层和过载部分平坦化可以包括蚀刻此附加层和至少一部分此过载部分。使此附加层和过载部分平坦化可以包括重复过程,此重复过程包括蚀刻此附加层,形成第二附加层和蚀刻第二附加层。此重复过程能在原位进行。此导电互连接材料可以包括铜。

[0037] 蚀刻铜过载层可以用来去除和平坦化此过载铜层。不幸的是,大多数现有铜蚀刻过程导致铜蚀刻表面(即,保留的铜表面)的表面粗糙度过大。所述过大的表面粗糙度可能导致经过多重路径使器械失效的可能性增大。举例而言,过大的表面粗糙度促使空隙的产生、在阻挡层或介电覆盖层界面的电子迁移、变化的电阻系数、在通道底部过大的互连接和接触电阻,以上仅举少数路径来说明。相似的问题同样可能在包括电子抛光和 CMP 的其它回蚀刻(etch-back)方法中产生。

[0038] 图 1A 显示的是根据本发明一个实施方案在双镶嵌过程中的图案化的半导体衬底 100。作为半导体制备过程比如双镶嵌制备过程的一部分,此衬底 100 已经被图案化。可利用掩模来图案化衬底 100。衬底 100 包括大的稍微隔开的特征 102(例如,沟道、通道等)、小的稍微隔开的特征 104 和多个被致密堆集在一起的特征 106。还包括阻挡层 108。此阻

挡层 108 典型的是与衬底 100 或导电互连接材料 120 不同的材料。导电互连接材料 120 可以是铜或者铜合金或者其他合适的导电材料。

[0039] 导电互连接材料 120 的过载部分 110 延伸到了特征 102、104、106 的上方,且包括在过载部分 110 的厚度上相应的局部变化 124、116、118。如显示,同较小的特征 104 相比,较大的特征 102 在过载部分 110 的厚度上具有相应较大的减少,而较小的特征 104 在过载部分 110 的厚度上具有稍微小些的变化。而致密堆积的特征 106 具有稍微增大厚度的过载部分 110。

[0040] 典型的蚀刻过程以相当均匀的速度在全部晶片区域上蚀刻导电互连接材料 120 的过载部分 112,因此,典型的蚀刻过程会在致密堆积的特征 106 附近的阻挡层 110 被暴露前,使靠近大特征 102 的阻挡层 108 暴露。过载部分 112 可以在如上所述的无应力平坦化过程中被大部分地去除和平坦化。

[0041] 图 1B 是根据本发明一个实施方案在半导体衬底 100 上的层 108 和 110 的剖面图。衬底 100 具有第一下层 108(如,阻挡层或衬底)和在其上形成的铜或铜合金层 110(铜层 110)。铜层 110 以多种晶体结构 110A-110D 形成。晶体结构 110A-110D 中的每一个具有不同的晶粒结构,如不同方向的断面线所示。晶体结构 110A-110D 也可以具有形成于每种晶体结构间的晶界。下层 108 和铜层 110 具有组合厚度 h。

[0042] 图 1C 和 1D 显示的是根据本发明的一个实施方案在应用了典型蚀刻过程之后,在半导体衬底 100 上的层 108 和 110 的剖面图。首先,参考图 1C,铜层 110 被蚀刻,蚀刻过程在形成于每种其他晶体结构 110A-110D 之间的晶界中形成了明显的凹谷 112。举例而言,铜层 110 的表面被蚀刻到 d 的深度,而凹谷 112 被蚀刻到大约 d' 的额外深度。蚀刻过程侵蚀性地蚀刻此晶界以形成凹谷 112。结果,铜层 110 的保留表面将过度粗糙。

[0043] 现在参考图 1D,铜层 110 已经被蚀刻。蚀刻过程已经非均匀地蚀刻了不同的晶体结构 110A-110D,这至少部分因为在蚀刻化学和晶体结构 110A-110D 取向之间的不同反应速度。结果,铜层 110 表面已经被蚀刻到深度 d,而此凹谷 114 已经被蚀刻了额外的大约 d'' 的深度。与在蚀刻化学和晶体结构 110B 和 110C 间较慢的第二蚀刻速度相比较,通过在蚀刻化学和晶体结构 110A 间的较快的第一蚀刻速度形成凹谷 114。结果,铜层 110 的保留表面将过度粗糙。

[0044] 铜层 110 的保留表面的过分粗糙也可能是由于蚀刻晶界的蚀刻化学(即如图 1C 所描述)和不均匀的蚀刻不同晶体结构 110A-110D 的蚀刻化学的组合造成的。在经过传统的等粒子体回蚀刻过程后,典型的过度粗糙度在大约 10 到 100nm 之间。所期望的粗糙度小于大约 10nm。

[0045] 对于生成的铜化合物的等离子体转换和去除可以用来基本消除所述的过量表面粗糙度。所述等离子体转换和去除过程是无应力过程,所以消除了与应力相关的问题,比如在传统的 CMP 中所典型遭遇的在阻挡层/介电层界面处的分层或通道拨出。

[0046] 图 2A 和 2B 是根据本发明一个实施方案的可以在半导体衬底 200 上形成的层 108 和 110 的剖面图。图 3 是根据本发明一个实施方案的转化和蚀刻铜层 110 的一部分的操作方法的流程图。如图 2A 和操作 305 中所示,铜层 110 的表面的一部分 202 能被转化成更均匀的材料。铜层 110 的表面的部分 202 能转化为如上所述的卤化物。

[0047] 举例而言,铜层 110 的表面的部分 202 能转化为铜氧化物或铜氮化物和其组合。

因为整个部分 202 基本上由单一的均匀材料组成,所以没有不同取向的不同取向晶粒结构(如上图 1A-1C 所示的不同的晶粒结构 110A-110D)。结果,随后的蚀刻过程能提供更加均匀的蚀刻速度和更加均匀的蚀刻结果。

[0048] 再次参考上面图 1A,如果阻挡层 108 是导电材料,那么阻挡层 108 能在特征 102 和 104 间提供电途径,结果,通常期望去除阻挡层 108。转化过程 305 也可以包括转化下层 108 的至少一部分。举例而言,下层 108 可以是阻挡层。阻挡层 108 也可以被转化为氧化物或氮化物,这样,整个转化的铜层 110 和转化的阻挡层 108 都能在单个后续蚀刻过程中被去除。可替换地,在去除铜层 110 后,可以转化和去除阻挡层 108。

[0049] 又或者,操作 305 的转化过程可以是阻挡层 108 选择性的。举例而言,导电层 110 可以是铜,阻挡层 108 可以是钽 (Ta)、氮化钽 (TaN)、钛 (Ti) 或者氮化钛 (TiN) 或者其他适合的材料或其化合物。操作 305 的转化过程会转化铜层 110 向下直到阻挡层 108,然后停止,这是因为与铜比较,用于转化此铜层的转化化学具有明显更慢的反应速度(如,大约 10 : 1)。

[0050] 转化过程 305 可以包括暴露铜层 110 到氯和氧的混合物中。举例而言,氯和氧的混合物可以包括大约 50%的氯和大约 50%的氧。或者,转化过程 305 可以包括暴露铜层 110 到大约 50%的氟和大约 50%的氧的混合物中。或者,转化过程 305 可以包括暴露铜层 110 于大约 50%的氟气和大约 50%的氮气的混合物。在转化过程 305 中,氟气、氢气 (H_2)、氯气 (Cl_2)、溴 (Br_2) 和氢氯酸 (HCl) 中的一种或多种也可以与氧气混合。再或,转化过程 305 可以包括暴露铜层 110 于一氧化碳 (CO)、二氧化碳 (CO_2) 或氧化亚氮 (N_2O) 的一种或多种中,以转化铜层 110。

[0051] 转化过程 305 可以用等离子体进行。或者,转化过程 305 可以在没有等离子体的情况下进行。转化过程 305 可以在低于大约 $-20^{\circ}C$ 和高于大约 $300^{\circ}C$ 之间的温度进行。转化过程 305 可以在任何合适的工艺室中进行。举例而言,转化过程 305 可以在电容或电感耦合等离子体室中进行,此电容或电感耦合等离子体室以在低于大约 2MHz 和高于大约 27MHz 间的频率运转。转化过程 305 可以在等离子体室中进行,如由 Bailey III 等人在 2003 年 12 月 22 日提交的发明名称为“Small Volume Process Chamber with Hot Inner Surfaces”的美国专利申请号为 No. 10/744,355 的专利中所述,其全部内容在此引用作为参考。

[0052] 转化过程 305 可以在大约 1mTorr 到大约 1Torr 的压力下进行。转化过程 305 可能需要少于大约 20 秒到多于大约 1 分钟。转化过程 305 可以转化介于小于大约 100nm 和大于大约 1500nm 之间的铜层 110 的上表面。

[0053] 如在图 2B 和操作 310 中所示,铜层 110 的表面的转化部分 202 可以在蚀刻过程中被去除。蚀刻过程 310 留下铜层 110 的基本光滑的表面 204(即,表面 204 具有小于大约 10nm 的平均表面粗糙度)。平均表面粗糙度定义为在表面 204 的 $35\mu m \times 35\mu m$ 区域内峰与谷之间的平均差。蚀刻过程 310 可以在低于大约 $-20^{\circ}C$ 和高于大约 $300^{\circ}C$ 之间的温度进行。

[0054] 蚀刻过程 310 可以是湿蚀刻或者等离子体蚀刻。举例而言,蚀刻过程 310 能在其中进行转化过程 305 的相同等离子体室中原位进行。或者,蚀刻过程 310 可以是在本领域公知的蚀刻槽中在湿蚀刻中以湿蚀刻进行。湿蚀刻同样可以通过如下面图 4 中所描述的动态弯液面进行。

[0055] 蚀刻过程 310 可以对导电层的在下面的未转化部分具有选择性。举例而言,如果转化的部分 202 是被转化为铜氧化物并且保留的铜层得以保留,那么选择的蚀刻化学物质可以去除此铜氧化物而基本上不蚀刻保留的铜。包括 BCl_3 的蚀刻化学物质对于氧化铜与元素铜的选择性为 10 : 1。包括 BCl_3 的蚀刻化学物质可以包括氩气和 BCl_3 的混合物。举例而言,包括 BCl_3 的蚀刻化学物质可以以大约 400nm/ 分钟 – 大约 700nm/ 分钟的速度蚀刻铜氧化物,蚀刻元素铜的速度仅大约 60nm/ 分钟。或者,蚀刻化学物质可以对于阻挡层 108 具有选择性。

[0056] 在一个或多个上述实施方案中,保留表面的平均表面粗糙度可以是导电层的被转化部分的厚度的函数。举例而言,如果将被去除的导电层期望的厚度是大约 250nm,那么上述的 Ar/O_2 过程可以导致保留表面的表面粗糙度是大约 10nm。再次说明,在 Ar/O_2 过程中,平均表面粗糙度小于大约 0.04 倍的导电层被转化部分的厚度。

[0057] 转化过程 305 和蚀刻过程 310 可以重复使用以逐渐转化和蚀刻掉铜 110 的连续部分。

[0058] 蚀刻过程 310 可以包括用一种或多种浓度的 BCl_3 来蚀刻被转化的铜。举例而言,在蚀刻过程 310 期间, BCl_3 可以是 BCl_3 / 氩气混合物的大约 10% – 大约 100%。在蚀刻过程 310 期间,衬底 100 也可以被加热到大于大约 250°C 的温度。举例而言,在蚀刻过程 310 期间,夹盘能同时支持和加热衬底 100。蚀刻过程 310 可具有大约 100– 大约 700nm/ 分钟的蚀刻速度。

[0059] 转化过程 305 和蚀刻过程 310 可以基本上同时进行。举例而言,在大约 20°C 暴露铜层 110 于大约 50% 氩气和大约 50% 氧气的混合物中将导致此表面基本上同时被转化和蚀刻掉。或者,氩气和氧气混合物可以包括浓度范围,所述范围包括大约 2% – 大约 100% 的氧气和大约 98% – 大约 0% 的氩气。转化过程 305 可以在低于大约 -20°C – 高于大约 300°C 的温度范围内进行。此基本同时发生的转化和蚀刻过程可以每分钟转化和去除大约 10nm– 大约 200nm。

[0060] 转化过程 305 和蚀刻过程 310 可以在不同温度和压力下原位进行。举例而言,转化过程 305 可以在大于大约 200°C 的温度应用,蚀刻过程 310 可以在低于大约 100°C 的温度下应用。温度的这种变化能显著减少极薄铜层的任何铜团聚,所述极薄铜层比如在过载 110 的主体被去除后保留的铜层。

[0061] 蚀刻过程 310 也可以包括大约 10% – 大约 100% 的 BCl_3 / 氩气混合物,压力在大约 5mT 到大约 100mT 之间,温度低于大约 100°C。可以产生最高功率在大约 500W 到大约 2000W 之间、夹盘偏压 (chuck bias) 在大约 100W 到大约 1000W 之间的等离子体。

[0062] 图 4 举例说明的是根据本发明的一个实施方案能够支持动态弯液面 416 的贴近头 420。在一个实施方案中,贴近头 420 紧密靠近晶片 400 的上表面 430a 移动,以进行清洗、干燥、蚀刻或其他处理操作。应该认识到,贴近头 430 也可以用来处理 (如清洗、干燥、蚀刻等) 晶片 400 的底表面 430b。在一个实施方案中,晶片 400 是旋转的,所以贴近头 400 可以以直线的方式横跨晶片 400 的表面 430a 移动。当贴近头横跨晶片 400 的表面 430a 移动时,动态弯液面 416 也被拖曳跨过此表面 430a。通过这样的方式,动态弯液面 416 可以横跨晶片 400 的表面 430a 移动。由于动态弯液面 416 可以横跨晶片 400 的表面 430a 移动,所以基本上所有的流体、微粒和其他松散物质被从表面 430a 上除掉。以此方式,动态弯液面

416 基本上干燥了表面 430a。

[0063] 动态弯液面 416 形成于在晶片 400 的表面 430a 和贴近头 420 之间的相对狭窄的空间里。动态弯液面 416 由通过源出口 404 的真空 412 和通过源入口 406 的流体 414 (例如, 去离子水、蚀刻化学物质等) 形成。可以通过入口端口 402 加入 IPA (异丙醇) 410, 以辅助此动态弯液面 416 的形成。IPA 410 强化了动态弯液面 416 的边缘。

[0064] 动态弯液面 416 可以支持数个过程中的任何一个或多个。举例而言, 如果蚀刻化学物质 416 被用于形成动态弯液面 416, 那么此动态弯液面可以支持蚀刻过程, 此蚀刻过程可以集中于特定位置和 / 或在整个表面 430a 上进行。相似地, 可利用清洗流体 (如, 去离子水) 来形成动态弯液面 416, 而且在单个工序中冲洗和干燥表面 430a。

[0065] 图 5 是根据本发明实施方案用于蚀刻导电层的系统 500 的简化示意图。系统 500 包括第一过程室 502。第一过程室 502 可以是如上所述的等离子体室。系统 500 也包括连接到过程室 502 并能够控制此过程室 502 的控制器 510。控制器 510 包括方案 512。方案 512 包括第一过程室 502 的所有操作参数 (如, 温度、压力、流速、过程气体、定时、时序等), 这可能是操作过程室所需的。举例而言, 方案 512 可以定义来自一个或者多个与第一过程室 502 连接的转化物种源 504 的转化物种 (或者物种的组合) 的流速和压力。更进一步, 方案 512 可以定义来自一个或多个与第一过程室 502 连接的蚀刻物种源 506 的蚀刻物种 (或者物种组合) 的流速和压力。

[0066] 系统 500 也可以包括第二过程室 520。第二过程室 520 可以是蚀刻室, 如湿蚀刻过程室或用于动态弯液面的过程室。第二过程室 520 也可以是用于如上所述进行等离子体蚀刻的分离等离子体室。

[0067] 上面关于转化和蚀刻一层或多层导电层 (如铜层和 / 或下面阻挡层) 的实施方案已经在铜回蚀刻过程的示例性上下文中加以描述。应该理解的是, 基本相似的过程也可以用于图案化电镀过程和图案化过程。

[0068] 图 6A-E 显示的是根据本发明一个实施方案用于图案化电镀过程的转化和蚀刻过程。首先参考图 6A, 在衬底 602 上形成第一层 604。种晶层 606 形成于第一层 604 上。种晶层可以是相对薄的材料层 (如铜), 此材料层将形成于如图 6B 中所示的图案中。通过图案化技术形成图案 608。图案 608 可以在光刻胶材料中形成。

[0069] 现在参考图 6B, 铜层 610 沉积于图案 608 中。种晶层辅助铜层 610 的粘结。如图 6C 所示, 图案 608 已经被去除。通过任何合适的方法可以去除图案 608。举例而言, 形成图案 608 的光刻胶材料能够通过暴露此光刻胶材料于合适的波长光下并随后在冲洗 / 清洁过程中去除掉来去除。去除图案 608 将在铜层 610 的区段间留下空间图案 608A。因为已经去除掉光刻胶材料 608, 所以下面的种晶层 606 的部分再次被暴露。

[0070] 现在参考图 6D, 在上面图 2A-3 中描述的转化过程可以用来转化 (如氧化或氮化) 铜层 610 的较薄的顶层 610A。通过如上面图 2A-3 所述的转化过程同样可以转化 (如氧化或氮化) 种晶层 606 的暴露部分 606A。种晶层 606 的暴露部分 606A 可以基本和铜 610 的较薄顶层 610A 的转化同时进行。

[0071] 现在参考图 6E, 蚀刻过程已经去除了被转化的较薄顶层 610A 和种晶层 606 的转化部分 606A。结果, 在铜层 610 区段间的空间图案 608B 延伸到第一层 604。去除种晶层 606 的转化部分 606A 将去除在铜层 610 区段间的不期望的导电互连接。

[0072] 图 7A-E 显示的是根据本发明一个实施方案的用于图案化过程的转化和蚀刻过程。现在参考图 7A, 衬底 702 具有形成在其上的第一层 704。种晶层 706 形成于第一层 704 上。导电层 708 形成于种晶层 706 上。种晶层 706 可以是较薄层的导电层 708 的材料 (如铜)。种晶层 706 可以是任何其他合适的材料。种晶层 706 可以支持铜层 708 的粘结。通过图案化技术形成图案 710。图案 710 可以是硬掩模。

[0073] 现在参考图 7B, 导电层 708 的没有被图案 710 覆盖的部分 708A 被按照上面图 2A-3 所述那样转化 (例如, 氧化或者氮化)。如图 7C 显示, 去除图案 710。图案 710 可以通过任何合适的方法去除。举例而言, 形成图案 710 硬掩模材料可以通过化学机械抛光 (CMP) 去除。

[0074] 现在参考图 7D, 在上图 2A-3 中描述的蚀刻过程可以用来去除导电层 708 的被转化 (如被氧化或氮化) 部分 708A。去除导电层 708 的被转化部分 708A 可以暴露部分种晶层 706。

[0075] 现参考图 7E, 种晶层 706 的暴露部分 706A 也可以通过上图 2A-3 中所示的转化过程进行转化 (例如, 氧化或者氮化)。种晶层 706 的暴露部分 706A 可以基本在导电层 708 的转化部分 708A 被转化的同时被转化。种晶层 706 的被转化部分 706A 可以如同上面图 6E 中所述被去除。去除种晶层 706 的被转化部分 706A 将去除铜层 708A 区段间的不期望的导电互连接。

[0076] 本文描述的形成本发明一部分的任何操作是有用的机器操作。本发明也涉及用于执行这些操作的设备或者装置。装置可以针对所需目的进行特别构造, 或者它可以是通用型计算机, 通过在该计算机中存储的计算机程序选择性地激活或配置。特别地, 各种通用型机器可以和根据本发明教导编写地计算机程序一起使用, 或者可以更方便地构造更专用性的装置以执行所需操作。

[0077] 本发明也可以以计算机可读介质上的计算机可读代码形式实施。计算机可读介质是任何可以储存数据并且所述数据随后可被计算机系统读取的数据储存设备。计算机可读介质的实例包括硬盘、网络附加存储 (NAS)、只读存储器、随机存取存储器、CD-ROM、CD-R、CD-RW、磁带、和其他光学和非光学数据储存设备。计算机可读介质也可以分布于网络连接的计算机系统中, 从而以分布方式存储和执行计算机可读代码。

[0078] 应该进一步认识到在上面图中的这些操作代表的命令不是被要求以举例说明的顺序执行, 而且这些操作代表的所有处理可能对实施本发明不是必要的。更进一步, 在上面任何图 7 中所描述的过程也可以在存储于 RAM、ROM、或硬盘驱动器中的任何一个或者组合中的软件中被执行。

[0079] 虽然已将前述的发明为了清楚理解而进行了一定的详细描述, 但是显而易见的是, 一些变化和改进可以在所附权利要求的范围内实施。相应地, 这些实施方案被理解为说明性的而不是限制性的, 而且本发明不是局限于在此所给的细节, 而是可以在这些所附权利要求的范围和同等物中进行改变。

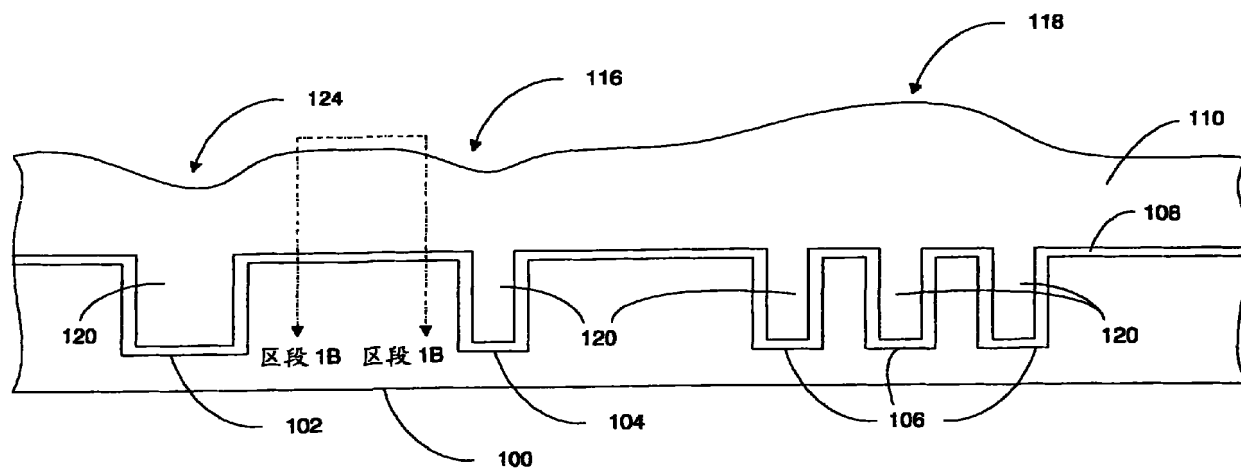


图 1A

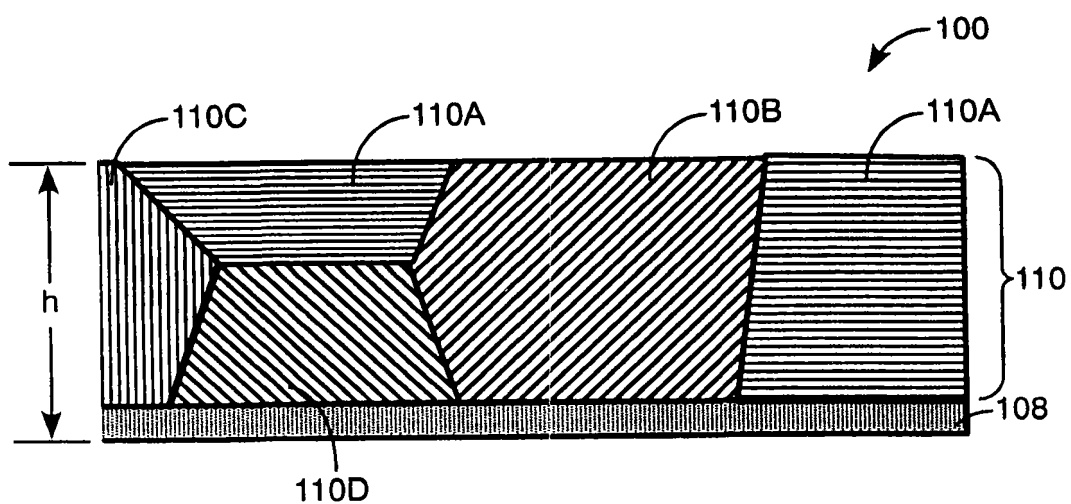


图 1B

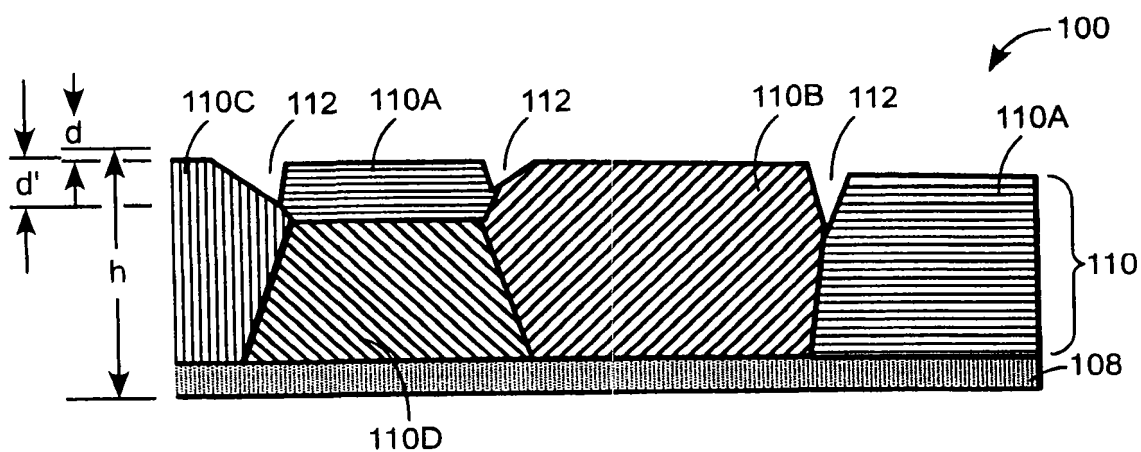


图 1C

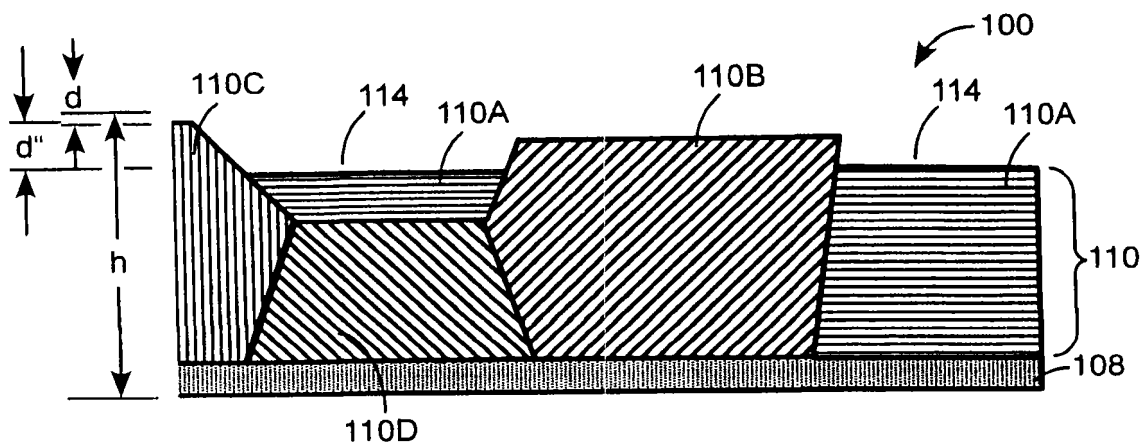


图 1D

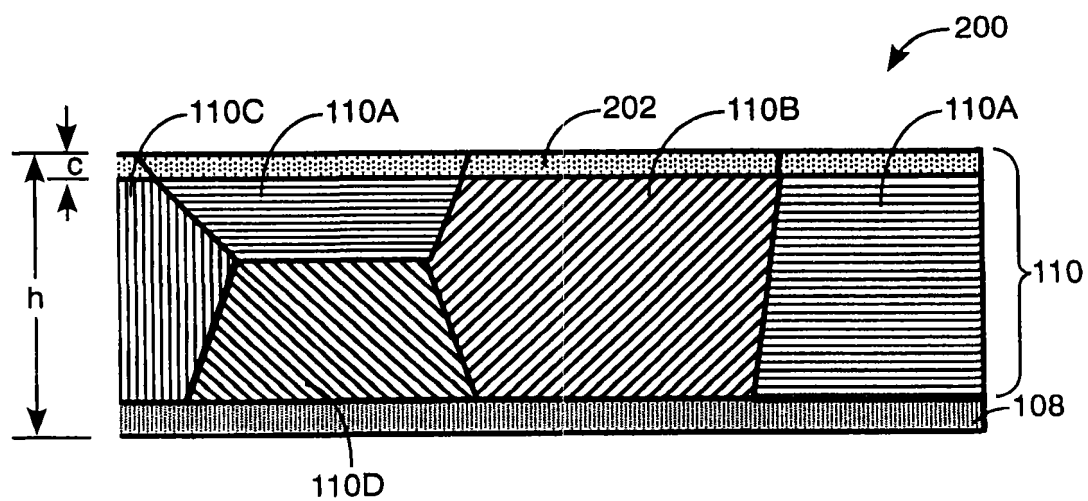


图 2A

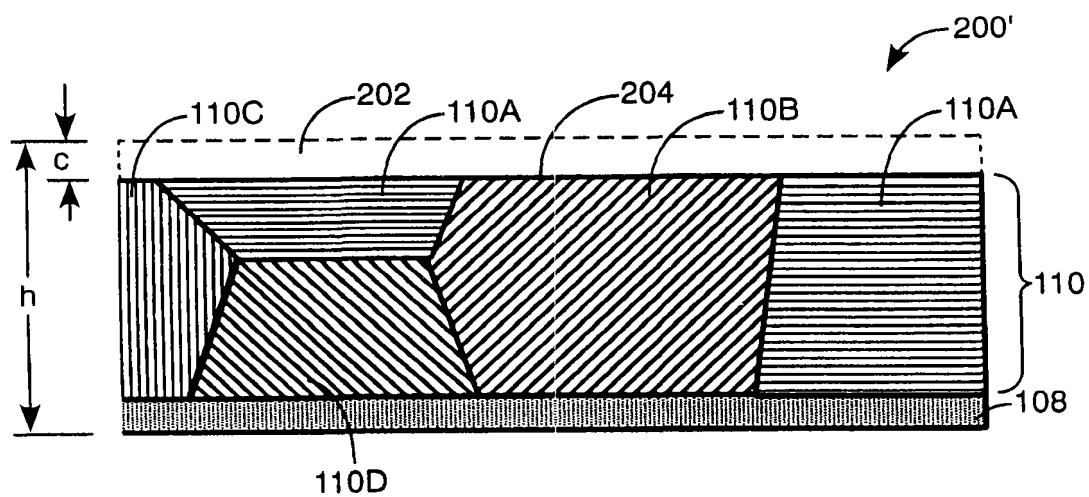


图 2B

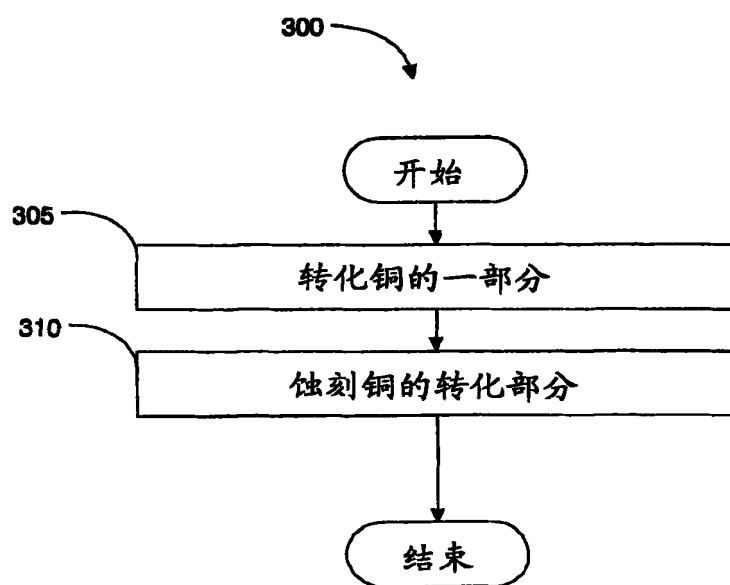


图 3

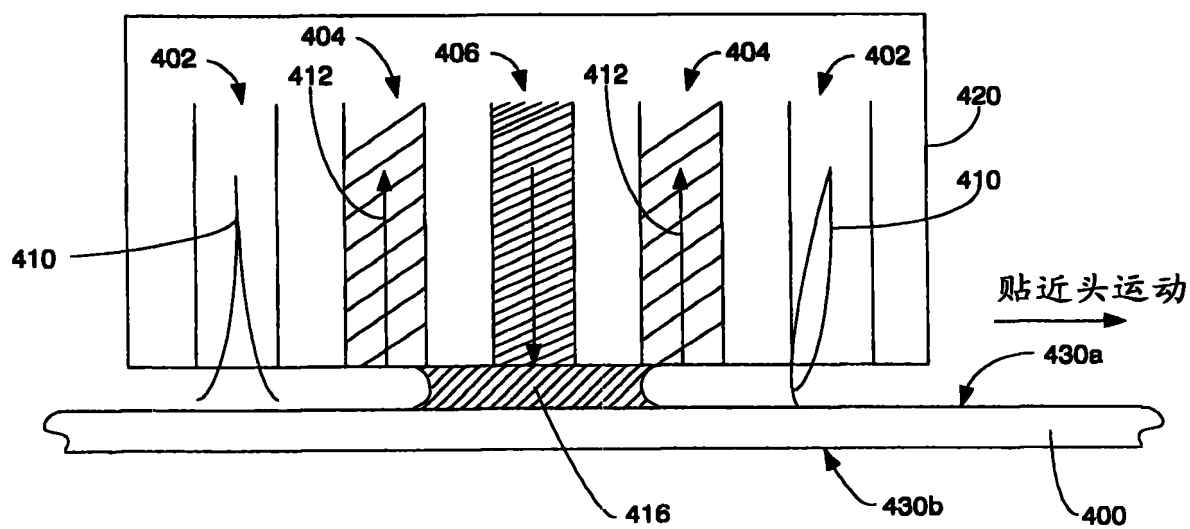


图 4

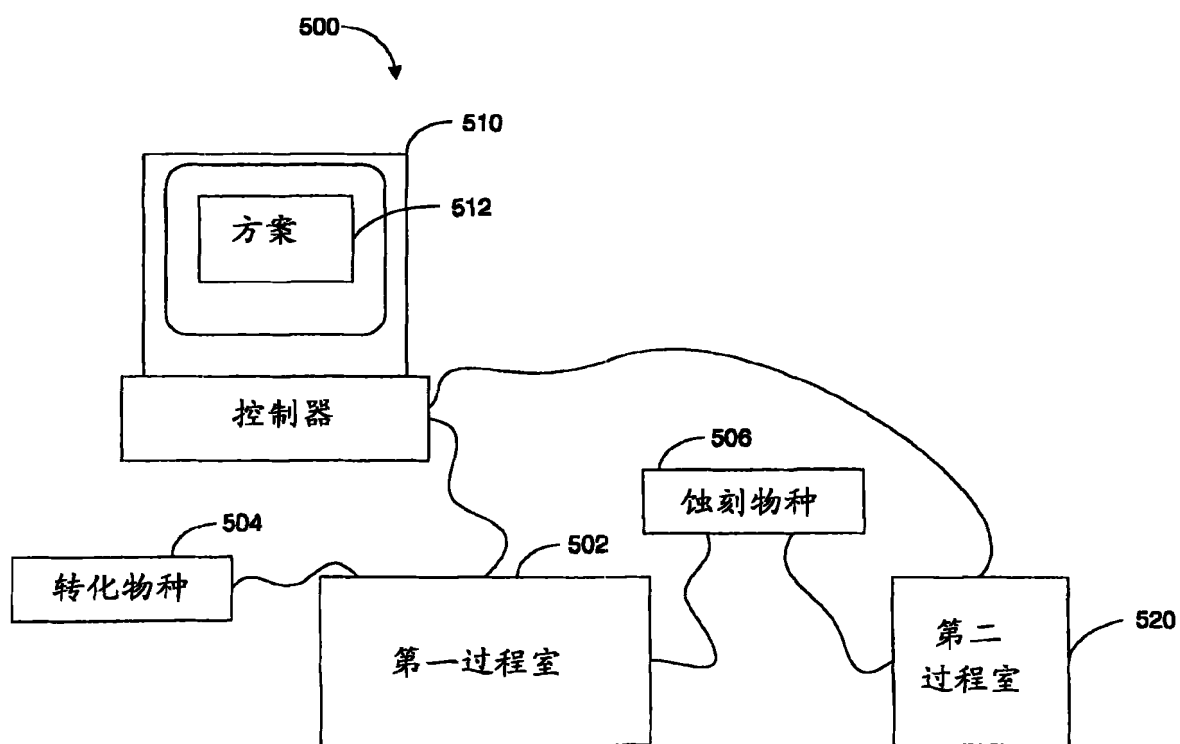


图 5

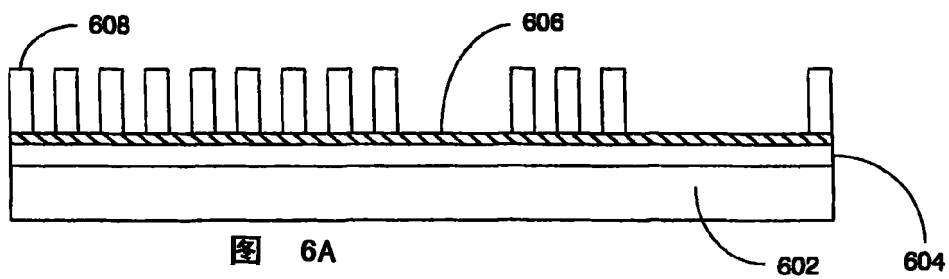


图 6A

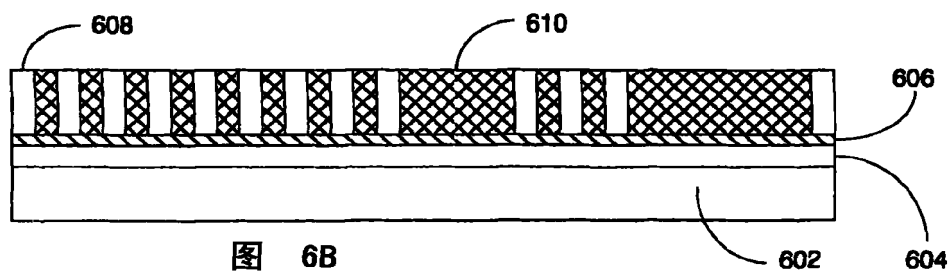


图 6B

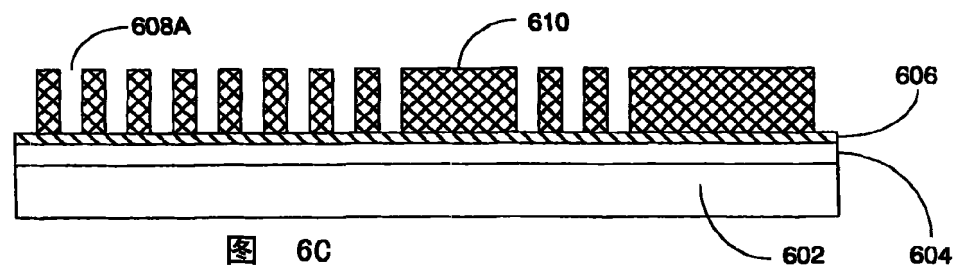


图 6C

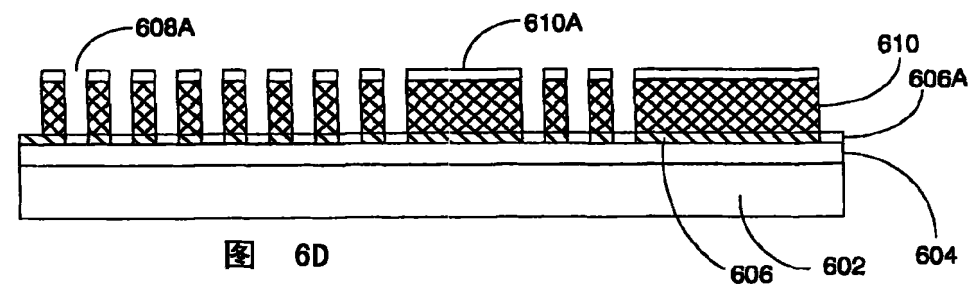


图 6D

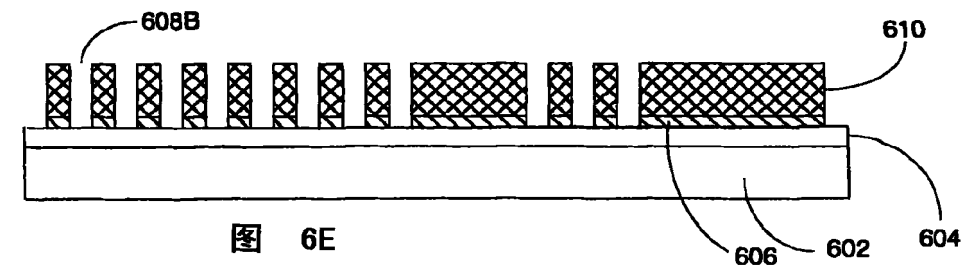


图 6E

