



[12] 发 明 专 利 说 明 书

专利号 ZL 02144482. X

[45] 授权公告日 2005 年 10 月 19 日

[11] 授权公告号 CN 1224174C

[22] 申请日 2002. 9. 30 [21] 申请号 02144482. X

[30] 优先权

[32] 2001. 10. 5 [33] CH [31] 1842/01

[71] 专利权人 阿苏拉布股份有限公司

地址 瑞士马林

[72] 发明人 A·卡萨格兰德

审查员 黄 渊

[74] 专利代理机构 中国专利代理(香港)有限公司

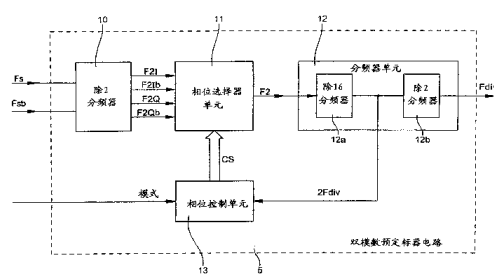
代理人 王 岳 张志醒

权利要求书 2 页 说明书 12 页 附图 7 页

[54] 发明名称 具有减小功耗装置的相位变换双模数预定标器电路

[57] 摘要

双模数预定标器电路包括：几个串联异步二分频器；插在两个二分频器(11, 12a)之间的相位选择器单元(11)；和作为选择模式的功能给选择器单元提供控制信号(S0, S1, S2, C1, C2)的控制单元。所述控制单元从第一主从分频器接收四个相位互差90°的信号并且提供一个从四个移相信号中选择的信号。该选择器单元包括：第一放大支路(21)；第二放大支路(22)；以及连接各个支路的选择元件(23)。将第一控制信号(S0, S1, S2)提供给第一和第二支路以及选择元件，用于在确定的分频周期，在一个输出端，选择四个移相信号中的一个信号(F2)。选择器单元(11)包括切换装置(24, 26)，用于当一个支路被选择在选择器单元的输出端提供四个移相信号之一时，断开另一支路的电源。



1. 一种专门用于频率合成器(1)的双模数预定标器电路, 所述电路至少将一个高频信号(F_s)的频率在第一选择模式中用因数 N 来分频, 而在第二模式中用因数 $N+M$ 来分频, 所述电路包括:

几个串联连接的异步型二分频器(10, 12), 这些分频器中的一个是从型的(10), 用于接收两个反相的输入信号(F_s , F_{sb})并且提供相位互差 90° 的四个信号(F_{2I} , F_{2Ib} , F_{2Q} , F_{2Qb}),

- 一个相位选择器单元(11), 插在两个二分频器之间(10, 12a), 用于接收来自第一主从分频器的四个移相信号并且给第二分频器提供所选四个移相信号中的一个信号, 所述选择器单元包括: 第一选择支路(21), 用于接收两个第一移相信号(F_{2I} , F_{2Ib}); 第二选择支路(22), 用于接收两个第二移相信号(F_{2Q} , F_{2Qb}); 以及一个连接到各个支路的选择元件(23), 第一控制信号(S_0 , S_1 , S_2)被提供给第一和第二支路以及选择元件, 从而所述选择器单元在作为所选择模式的功能所确定的分频周期里提供在一个输出端选择的四个移相信号中的一个,

一个控制单元, 用于给选择器单元提供第一控制信号, 所述控制单元接收来自一个二分频器的输出信号($2F_{div}$), 来同步控制单元的运行, 还接收一个用于模式选择的信号,

- 该电路的特征在于, 选择器单元包括由控制单元提供的第二控制信号(C_1 , C_2)进行控制的切换装置(24, 26), 以便当选择了选择支路中的一个支路在选择器单元的输出端提供四个移相信号中的一个信号时, 断开另一个支路的电源。

2. 如权利要求 1 所述的预定标器电路, 特征在于每个支路是由差动放大器(21, 22)构成的, 用于放大接收的移相信号, 每个放大器由第一个对应控制信号(S_1 , S_2)中的一个进行控制, 以便在它们的输出端提供两个移相信号中的一个。

3. 如权利要求 1 所述的预定标器电路, 特征在于将相位选择器单元插在第一和第二二分频器之间, 用来接收来自主从型第一二分频器(10)的四个信号。

4. 如前面任何一项权利要求所述的预定标器电路, 特征在于它包括六个异步型二分频器(10, 12), 用于在第一模式中获得因数 N 等于 64 的

分频, 其中, 在每个确定的分频周期, 第一控制信号 (C1, C2, S0, S1, S2) 不改变状态, 因此, 在每个分频周期, 在选择器单元里, 只选择四个移相信号中的一个信号, 还用于在第二模式中获得因数等于 64.5 的分频, 其中, 对于每个确定的分频周期, 某些第一控制信号改变状态, 以进行第一移相信号和相位比第一移相信号滞后 90° 的第二移相信号之间的相位变换, 由此, 该选择器单元在每个分频周期结束时, 在一个输出端提供四个移相信号中的一个不同的移相信号。

5 5. 如权利要求 2 所述的预定标器电路, 特征在于切换装置包括第一开关 (24) 和第二开关 (26), 其中, 第一开关由第二控制信号中的一个信号 (C1) 进行控制, 用于连接和断开第一放大支路的差动放大器 (21) 的电源, 第二开关由第二控制信号中的另一个信号 (C2) 进行控制, 用于连接和断开第二放大支路的差动放大器 (22) 的电源。

15 6. 如权利要求 5 所述的预定标器电路, 特征在于使第二控制信号 (C1, C2) 接通一个没有使用的支路的开关, 以便在选择元件 (23) 选择所述放大器的一个移相信号之前一段时间给对应的放大器供电。

7. 如权利要求 1 所述的预定标器电路, 特征在于控制单元包括一系列触发器 (31; 34; 38) 和一组逻辑门, 其中, 由倒数第二个二分频器的输出信号 (2Fdiv) 以同步方式给触发器提供时钟, 逻辑门用于给选择器单元提供控制信号。

20 8. 如权利要求 1 所述的预定标器电路, 特征在于控制单元包括一个非易失存储器, 其中, 在确定的单元 (m1, m8) 中存储几个二进制字, 每个二进制字代表每个确定的半分频周期中第一和第二控制信号的状态, 还包括一个计数器, 倒数第二个二分频器的输出信号给该计数器提供时钟, 从而在第二选择模式中, 每当该计数器转换时寻址顺序的存储器单元, 或者在 25 在第一选择模式中, 保持确定的存储器单元。

9. 如权利要求 1 所述的预定标器电路, 特征在于第一支路接收两个反相的移相信号 (F2I, F2Ib), 第二支路接收另外两个反相的移相信号 (F2Q, F2Qb), 控制信号被安排为使得在选择器单元的选择元件中所选择的第一和第二移相信号之间的相位变换期间, 在选择单元中进行相位变换之前的一段时间, 选择相应的支路之一中的第二移相信号。

30

具有减小功耗装置的相位变换双模数预定标器电路

5 发明领域

本发明涉及具有减小功耗装置的相位变换双模数预定标器电路。该双模数预定标器或分频器计数器电路构成了频率合成器的一部分。所述电路在第一选择模式中用因数 N 以及在第二选择模式中用因数 $N+M$ 至少对高频信号进行分频。它包括几个串联连接的异步型二分频器。这些二分频器中的一个
10 的一个是主从型的，用于接收两个相位相反的输入信号并且提供四个彼此之间相位互差 90° 的信号。该电路还包括一个插在两个二分频器之间的相位选择器单元，用于接收第一主从分频器的四个移相信号以及提供在第二分频器选择的四个移相信号中一个信号。选择器单元的两个选择支路各接收四个移相信号中的两个信号。选择器单元的选择元件连接到各个支路，
15 在所述单元的输出端提供作为所选择模式的功能确定的分频周期中选择的四个移相信号中的一个信号。为了选择移相信号，控制单元给这两个支路以及选择元件提供第一控制信号。

背景技术

20 频率合成器具体用在无线通信系统中，更一般来说，用在电信系统中，以提供高频信号。该高频信号可用于对例如所接收的 RF 信号进行解调。

图 1 示出了具有双模数预定标器电路的常规频率合成器的实施例。该合成器首先包括参考振荡器，该振荡器没有示出。这个振荡器给相位检测器 2 提供一个频率稳定的参考信号 F_{ref} 。该检测器还接收来自双模数预定标器电路 5 的分频信号 F_{div} ，以便将参考信号与分频信号进行比较。
25 作为信号 F_{ref} 和 F_{div} 的相位以及频率差的函数，该检测器给连接到压控振荡器 (VCO) 4 的低通滤波器 3 提供比较信号。这个压控振荡器接收从低通滤波器发出的电压控制信号，由此，该振荡器依据信号 F_{ref} 和 F_{div} 之间的比较，至少生成一个高频信号。

30 压控振荡器可以是不同类型的振荡器，以便给锁相环中的预定标器电路 5 提供两个相位相反的高频信号 F_s 和 F_{sb} 。因此，可以将高频信号 F_s 或 F_{sb} 中的至少一个用于例如在射频接收器中进行解调操作。

双模数预定标器电路 5 具有根据选择模式，利用分频因数进行分频的功能。为了做到这一点，通常使用具有两个计数器 A 和 B 的逻辑电路给预定标器电路提供模式选择。这个逻辑电路 6 为本技术领域所熟知的，由微处理器和被分频的信号 Fdiv 进行控制。理论上，这两个计数器 A 和 B 由同一个时钟信号进行时钟同步，但是，在零复位之前，各个计数器计数的数量是不同的。由此，可以使逻辑电路 6 给预定标器电路提供模式信号，以便在确定的周期中改变分频模式。

已经提出了几种双模数型预定标器电路的实施例，但是由于这些电路必须高速运行，因此它们比简单的固定分频比分频器更难设计。困难之一是为了得到按照第一和第二分频因数的分频，电路的逻辑部分使整个电路慢下来。

常规的必须高速运行的双模数预定标器电路包括用于分频因数选择的第一同步分频部分以及第二异步部分。通常，只有第一同步分频部分是运行在最高频率的部分。由于第一分频部分的几个触发器被同一个高频信号同步，其中包括很高的电流消耗，因此这应该是一个缺点。

美国专利 No. 6067339 披露了这样一种双模数预定标器电路。该电路能够根据作为选择模式的功能的两个分频因数进行分频。例如，根据所选择的模式，该因数可以等于 64 或 65，也可以等于 128 或 130。该电路包括几种串联连接的二分频器，其中，一个分频器单元是同步的，进行 4 或 5 分频，而其它分频器是异步型的。

同步分频器单元安装有一定数量的逻辑电路部分，以使电路能够按照所选择的一个或两个分频因数对高频信号进行分频。该单元包括两个由同一个时钟信号进行同步的 D 型触发器，该时钟信号是第一二分频器的输出信号。但是，该单元的一个触发器只用于用 65 或 130 获得分频因数。

通常，这种类型的同步分频器单元用来直接接收高频信号。因此，几个触发器高频运行，如果希望减小这种预定标器电路的功率消耗的话，这是一个缺点。美国专利 No. 6037339 的披露的电路中，通过在同步分频器单元之前安装一个异步型第一二分频器，部分地解决了这个问题。但是，第一分频器只对高频信号进行二分频，这意味着该单元仍然必须以很高的频率运行。

这种电路设计的另一个缺点是，假如第一二分频器具体用于减小高频信号的频率的话，不能根据两个分频因数对分频进行精确调节。因此，不

可能提供相互更接近的分频。

为了避免使用同步分频器单元，在 1996 年 7 月 7 日出版的 IEEE 集成电路杂志，卷 31 中，在 Messrs. Jan Craninckx 和 Michiel S. J. Steyaert 撰写的论文中提出了双模数预定标器电路的实施例。这个双模数预定标器电路只包括串联连接的异步型二分频器。因此，该双模数电路包括由七个插入了相位选择器单元的异步二分频器组成的链，能够进行 128 或 129 分频。只有第一二分频器运行在最高频率，即至少运行在所接收的高频信号 F_{in} 的频率。

主从型第二二分频器与第一二分频器连接。这个第二主从分频器用来根据由第一分频器提供的两个反相信号，给相位选择器单元提供四个相位互差 90° 的信号。相对于由主从分频器提供的四个信号中的第一个信号，其他信号被移相 90° 、 180° 和 270° 。该选择器单元包括两个用于对四个移相信号进行放大和选择的差动放大器和用于在输出端提供从四个信号中选择的一个信号的选择装置。

选择器单元由逻辑控制单元作为选择模式的功能进行控制。在第一选择模式中，所述电路必须用等于 128 的分频因数对高频信号进行分频。在这种情况下，在所有的分频周期中，选择器单元只选择四个信号中的一个信号。在第二选择模式中，所述电路必须用等于 129 的分频因数对高频信号进行分频。为了获得这个因数，在选择器单元中作为由控制单元产生的控制信号的功能，在四个移相信号中的两个信号之间进行相位变换。在每个分频周期中，在由第二分频器提供的第一个信号和相对于第一个信号相位滞后 90° 的第二个信号之间这样进行相位变换。为此，控制单元由最后的二分频器的输出信号同步，从而在每个分频周期给相位选择器单元提供用于相位变换的控制信号。

为了按照选择模式改变控制单元的状态，一方面，NAND (与非) 型逻辑门接收模式信号和来自最后的二分频器的输出信号。当模式信号的值为 0 时，该输出信号的变化对控制单元不起作用。相反，当模式信号的值为 1 时，NAND 门使输出信号翻转，以便给控制单元提供时钟并且使选择器单元能够进行信号相位变换。

这样安排逻辑门和 NAND 门的一个缺点在于，选择器单元的控制部分不再是完全同步型的。因此，出现逻辑信号切换延迟，即使在信号相位变换期间，在选择器单元的输出端，这种延迟可以防止电势降落，这也是不

想要的。

- Messrs. Craninckx 和 Steyaert 在论文中披露的解决措施的另一个缺点在于，选择器单元的放大器消耗大量的电流，才能放大频率相对很高的信号。因此，相对于常规双模数预定标器电路来说，在分频器链的两个二分频器之间插入选择器单元的根本目的不是减小电路的功耗。

发明概述

因此，本发明的主要目的是通过提供具有减小所述电路功耗的装置的高速双模数预定标器电路来克服现有技术的缺点。

- 因此本发明与前述类型的双模数预定标器电路有关，其中，在选择器单元中包括由控制单元提供的第二控制信号控制的切换装置，以便在选择一个选择支路在选择器单元的输出端提供四个移相信号中的一个信号期间，断开另一个选择支路的电源。

- 根据本发明，提供了一种专门用于频率合成器(1)的双模数预定标器电路，所述电路至少将一个高频信号(F_s)的频率在第一选择模式中用因数 N 来分频，而在第二模式中用因数 $N+M$ 来分频，所述电路包括：

几个串联连接的异步型二分频器(10, 12)，这些分频器中的一个主从型的(10)，用于接收两个反相的输入信号(F_s , F_{sb})并且提供相位互差 90° 的四个信号(F_{2I} , F_{2Ib} , F_{2Q} , F_{2Qb})，

- 一个相位选择器单元(11)，插在两个二分频器之间(10, 12a)，用于接收来自第一主从分频器的四个移相信号并且给第二分频器提供所选四个移相信号中的一个信号，所述选择器单元包括：第一选择支路(21)，用于接收两个第一移相信号(F_{2I} , F_{2Ib})；第二选择支路(22)，用于接收两个第二移相信号(F_{2Q} , F_{2Qb})；以及一个连接到各个支路的选择元件(23)，第一控制信号(S_0 , S_1 , S_2)被提供给第一和第二支路以及选择元件，从而所述选择器单元在作为所选择模式的功能所确定的分频周期里提供在一个输出端选择的四个移相信号中的一个，

- 一个控制单元，用于给选择器单元提供第一控制信号，所述控制单元接收来自一个二分频器的输出信号($2F_{div}$)，来同步控制单元的运行，还接收一个用于模式选择的信号，

该电路的特征在于，选择器单元包括由控制单元提供的第二控制信号(C_1 , C_2)进行控制的切换装置(24, 26)，以便当选择了选择支路中的一个

支路在选择器单元的输出端提供四个移相信号中的一个信号时，断开另一个支路的电源。

按照本发明的双模数预定标器电路的一个优点在于，在不影响电路速度和切换期间信号稳定性的情况下，可以大大减小选择器单元的电流。在
5 第一选择模式中，电流消耗可以减小 50%，在第二选择模式中，可以减小 20%到 30%。

例如，在第一选择模式中，用等于 64 的因数 N 对高频信号的频率进行分频。在第二选择模式中，用等于 64.5 的因数 $N+M$ 对高频信号的频率进行分频。因此，在第一选择模式中，在每个分频周期，对选择器单元的一个放大支路供电，而将另一个支路从电源断开。相反，在第二选择模式
10 中，在每个分频周期，相反或者交替地给放大支路供电和从电源断开。在支路之间进行切换之前，必须给被断开的电路供电一段时间，这就是为什么功耗只节约 20%到 30%。

按照本发明的双模数预定标器电路的另一个优点在于，可以使分频因数充分接近，因此，在频率合成器的锁相环中，能够精确地调节高频信号的频率。
15

按照本发明的双模数预定标器电路的另一个优点在于，用对应于分频器链后面的或者倒数第二个二分频器的输出信号的时钟信号对控制单元进行同步计时。因此在控制单元中，该时钟信号从不中断对运行进行同步。
20 此外，由所述控制单元产生的控制信号避免了任何干扰和/或任何延迟。对于各个支路的放大器来说，在通过选择器单元的选择元件所选择的信号

每次改变之前，每个控制信号都是稳定的。

应该注意，在分频器链中使用二分频器，尤其是异步型的，将使得制造所述高速双模数预定标器电路更容易。

5 附图简述

在后面对由附图示出的实施例的描述中，该双模数预定标器电路的目的、优点和特性将看的更加清楚，其中：

图 1，已经引用过，示出具有双模数预定标器电路的常规频率合成器，

图 2 示出了构成按照本发明的双模数预定标器电路的不同元件，

10 图 3 示出了按照本发明的双模数预定标器电路的相位选择器单元的部件，

图 4a 示出了用于按照本发明的双模数预定标器电路的由几个触发器和逻辑门构成的控制单元的第一实施例，

15 图 4b 示出了用于按照本发明的双模数预定标器电路的，由非易失存储器 and 用于为存储器的单元寻址的计数器构成的控制单元的第二实施例，

图 5a 示出了在选择器单元中按照控制信号的转换功能进行移相信号之间的相位变换的曲线，以及由切换移相信号引起的来自选择器单元的输出信号，以及

20 图 5b 示出了由按照本发明的双模数预定标器电路的相位控制单元产生的第一和第二控制信号的曲线。

发明详述

在以下的描述中，将不对本技术领域的技术人员熟知的双模数预定标器电路的所有部件进行详细说明，而是更详细地介绍能够使功耗减小的装置并且说明这种电路在切换信号期间能够防止的所有问题。

如前文参照图 1 所描述的，双模数预定标器电路用在频率合成器的控制环中。这个合成器可以用在用于例如小型便携装置的短程无线通信的射频发射器和/或接收器中。用于短程通信的射频信号的频率接近 0.5GHz，例如，434MHz。通常，这种合成器用于提供对射频信号进行解调处理的高频信号。可以提供该合成器来用于例如包括小型电池或蓄电池的手表。因此，在该合成器工作期间，双模数预定标器电路必须只消耗少量电流。

构成本发明主题的双模数预定标器电路部分根据 Messrs. Jan

Craninckx 和 Michiel S. J. Steyaert 在 1996 年 7 月 7 日出版的 IEEE 集成电路杂志, 卷 31 中撰写的论文中提出的电路。因此, 读者可以参照所述论文, 得到双模数预定标器电路的等效元件的更多设计细节, 构成本发明的主题。

5 图 2 示出了双模数预定标器电路 5 的各种元件。该电路用来在第一选择模式中进行因数 N 的分频和在第二选择模式中进行因数 $N+M$ 的分频。最好, 因数 N 等于 64, 它是 2 的乘方, 而因数 $N+M$ 等于 64.5。当然, 也可以选择其它分频因数值。例如, 如果在第二和第三个二分频器之间插入选择器单元, 则分频因数将等于 64 或 65。

10 双模数预定标器电路 5 包括: 一个异步二分频器 10、12 链; 一个插在两个二分频器之间的相位选择器单元 11; 以及一个连接到选择器单元的相位控制单元 13, 用于给选择器单元提供基于选择模式的控制信号 CS。

第一二分频器 10 是一个主从分频器。该分频器给相位选择器单元 11 提供作为两个反相高频信号 F_s 和 F_{sb} 的函数的四个相位互差 90° 的信号 F_{2I} 、 F_{2Ib} 、 F_{2Q} 和 F_{2Qb} 。这两个高频信号是由合成器的差动压控振荡器 (VCO) 提供的。应该注意, 只有第一主从分频器是工作在最高频率的元件。

后文将参照图 3 对其进行详细描述。相位选择器单元 11 插在第一主从分频器 10 和分频器单元 12 的第一二分频器之间。在第一选择模式中, 在相位选择器单元 11 中不出现相位变换。因此, 该选择器单元只选择四个移相信号中的一个信号, 以提供与所选择的移相信号频率相同的输出信号 F_2 。在每个分频周期中, 同一个移相信号构成了选择器单元的输出信号 F_2 。这个分频周期是根据在预定标器电路的输出端的经过分频的信号 F_{div} 的频率定义的。因此, 在这个第一模式中, 由控制单元提供的控制信号 CS 由此不随时间变化。

25 在第二选择模式中, 在每个分频周期结束时, 在选择器单元中出现相位变换。在选择器单元中的相位变换对应着在选择器单元输入端接收的第一信号和相位滞后 90° 的第二信号之间的转换。因此, 选择器单元 11 接收控制信号 CS, 该信号肯定在每个周期 $1/F_{div}$ 改变状态, 用于相位变换。由于每个移相信号之间的相位差是 90° 并且在选择器单元之前只有一个二分频器, 因此分频因数可以等于 64.5。在本发明中, 与相位选择器单元有关的六个二分频器用于获得这个因数。后文将具体参照图 5a 说明相位变换, 即, 在每个分频周期中, 四个移相信号中的两个信号之间的转换。

从相位选择器单元 11 产生的输出信号 F_2 的频率在分频器单元 12 的十六分频器 12a 中被分频。这个十六分频器是四个简单串联连接的异步型二分频器。这个十六分频器的输出信号 $2F_{div}$ 将被用作相位控制单元 13 的时钟信号，以便对控制单元处理的操作进行同步。最后，分频器单元 12 的最后一个二分频器 12b 为在频率合成器的相位和频率检测器中进行的比较提供所需要的经过分频的信号 F_{div} 。

以下将参照图 3 说明相位选择器单元，它是该电路专门用于减小功耗的主要元件。这个选择器单元 11 由两个选择支路构成。这些放大支路各包括一个差动放大器 21 和 22。每个放大器 21 或 22 接收从第一主从分频器产生的四个移相信号中的两个信号。由于这些分频器的信号幅值相对较低，因此必须使用这两个支路放大器对所述信号进行放大。

例如，放大器 21 接收正和负相位信号 F_{2I} 和 F_{2Ib} ，即，两个第一反相信号，而放大器 22 接收正和负正交的信号 F_{2Q} 和 F_{2Qb} ，即，两个第二反相信号。在每个支路中，利用第一控制信号 S_1 、 S_2 从两个信号中选择一个信号。控制信号 S_1 使得能够选择信号 F_{2I} 或者信号 F_{2Ib} 。当控制信号 S_1 的值为 0 时，放大器 21 放大并选择信号 F_{2I} ，而当控制信号 S_1 的值为 1 时，放大器 21 放大并选择反相信号 F_{2Ib} 。同样，控制信号 S_2 使得能够选择信号 F_{2Q} 或者信号 F_{2Qb} 。当控制信号 S_2 的值为 0 时，放大器 22 放大并选择信号 F_{2Q} ，而当控制信号 S_2 的值为 1 时，放大器 22 放大并选择反相信号 F_{2Qb} 。很明显，可以改变为每个放大器选择的移相信号，但是对本发明来说，最好为每个放大器选择上述的信号。

放大器分别由电流源 25 和 27 供电，其电流值 I_p 必须足够大，以保证双模数预定标器电路的快速运行。为了减小预定标器电路的功耗，建议切断电源，即，在分频周期中，将不使用的支路的放大器的电流源断开。为此，在第一支路中，在电流源 25 的端子和放大器 21 的端子之间串联连接了用于其电源的第一开关 24。在第二支路中，在电流源 27 的端子和放大器 22 的端子之间串联连接了用于其电源的第一开关 26。

由相位控制单元产生的第二控制信号对开关 24、26 进行控制，以便分别连接或者断开电流源 25、27。在第一支路中，当控制信号 C_1 为 1 时，开关 24 接通，使电流源 25 给放大器 21 供电，而当信号 C_1 为 0 时，开关 24 断开，切断放大器 21 的电源。在第二支路中，当控制信号 C_2 为 1 时，开关 26 接通并且允许电流源 27 给放大器 22 供电，而当信号 C_2 为 0 时，

开关 26 断开，切断放大器 22 的电源。

如前所述，将每个不使用的支路至少在一个分频周期中从电源断开。在第一选择模式中，在每个分频周期，两个开关 24 或 26 中的一个断开，另一个接通。这使得在所述选择器单元中消耗的电流大约节省 50%。在第二选择模式中，在理论上，两个开关 24 和 26 相反地或交替地接通和断开，从而在每个分频周期之后将每个不使用的支路从电源断开。但是，当在随后的分频周期中选择断开支路的一个移相信号时，在选择所述支路的信号之前必须将断开支路的开关接通一段时间。这段时间可以是分频周期的一半。这是在相位变换期间使信号稳定以便防止出现故障所必须的。

在选择器单元中使用的开关 24、26 可以是 MOS 型晶体管，例如 NMOS。当每个晶体管的栅极为 1 时，该晶体管导通，给对应的放大器供电。当每个晶体管的栅极为 0 时，对应的放大器断电。当然，也可以使用其它类型的开关。同样，除了用电流源给各个放大器供电以外，也可以使用电压源。在这种情况下，必须将各个开关放在，例如，电压源的正端和对应放大器的电源端之间。

相位选择器单元 11 还包括一个元件 23，用于选择要在所述单元的输出端提供的一个移相信号。例如，该选择元件可以是多路复用器。该选择元件接收来自各支路的信号 FI 和 FQ，以及构成第一控制信号一部分的控制信号 S0。这个信号 S0 使得选择元件 23 能够选择要在输出端提供的一个或另一个信号 FI 和 FQ。

图 5b 示出了当预定标器电路或者分频器计数器电路处在第二选择模式时，第一和第二控制信号的状态。在该图中应该注意，在每次选择必须提供从移相信号中选择一个信号的支路之前，两个信号 C1 和 C2 分别为状态 1。当控制信号 S0 从 0 状态转变为 1 状态以选择第二支路的一个信号时，必须由在状态 1 的信号 C2 预先用，例如，分频周期一半的时间恢复对该支路的供电。当控制信号 S0 从 1 状态转变为 0 状态，选择第一支路的一个信号时，也必须由在状态 1 的信号 C1 预先用分频周期一半的时间恢复对该支路的供电。因此没有使用的支路仅从电源断开了半个分频周期。因此，在这个第二选择模式中，对电流的节约大约在 20%到 30%之间。

以下将结合图 4a 和图 4b 描述相位控制单元的两个实施例。

如图 4a 所示，可以将相位控制单元 13 配置为根据模式信号的状态，为选择器单元提供控制信号 S0、S1、S2、C1 和 C2。在这个第一实施例中，

控制单元 13 包括顺序逻辑部分和组合逻辑部分。顺序逻辑部分包括三个触发器 31、34 和 38，组合逻辑部分包括一组逻辑门 32、33、35、36、37、39-43。注意，由单独的时钟信号 2Fdiv 对顺序逻辑部分进行时钟同步。这个时钟信号是分频器链的倒数第二个二分频器的输出信号。

- 5 当模式信号为 1 状态时，每来一个由信号 2Fdiv 产生的时钟脉冲，所有 D 型触发器将输入信号的状态传送到它们的输出端 Q。相反，当模式信号为 0 状态时，每来一个由信号 2Fdiv 产生的时钟脉冲，各个触发器的输出状态不改变。

- 10 反相器 32 连接在第一触发器 31 的输出端 Q 和输入端 D 之间，从而由所述反相器将输出信号 R 反相，给出信号 Rinv。因此，每过一个时钟脉冲，信号 R 改变状态。当信号 Rinv 为高电平时，它从低电平转变为高电平，而当信号 Rinv 为低电平时，它从高电平转变为低电平。

- 15 XOR(异或)逻辑门 33 在输入端接收信号 R 和来自第二触发器 34 的输出信号 Q，并且给第二触发器的输入端提供信号 R1。AND(与)逻辑门 35 在输入端接收信号 R 和来自第二触发器的输出信号 Q，并且提供信号 RS0。XOR 逻辑门 36 接收来自逻辑门 35 的信号 RS0 和来自第三触发器 38 的输出信号 Q，并且给第三触发器的输入端提供信号 R2。

- 20 控制信号 S0 对应于第二触发器 34 的输出信号 Q。通过在输入端接收信号 S0 和第三触发器 38 的输出信号 Q 的 XOR 逻辑门 37 获得控制信号 S1。最后，控制信号 S2 对应于第三触发器 38 的输出信号 Q。

- 根据控制信号 S0 和第一触发器 31 的输出信号 R 得到第二控制信号 C1 和 C2。OR(或)逻辑门 41 将信号 R 与信号 S0b 相加，提供信号 PWR-I，其中，信号 S0b 是由反相器 40 将控制信号 S0 反相而产生的。OR 逻辑门 39 将信号 R 与信号 S0 相加，提供信号 PWR-Q。

- 25 多路复用器 43 接收信号 S0b 和信号 PWR-I。如果模式为 1，所述多路复用器 43 提供信号 PWR-I 作为控制信号 C1。如果模式为 0，该多路复用器提供信号 S0b 作为控制信号 C1。

- 30 多路复用器 42 接收信号 S0 和信号 PWR-Q。如果模式为 1，所述多路复用器 42 提供信号 PWR-Q 作为控制信号 C2。如果模式为 0，该多路复用器提供信号 S0 作为控制信号 C2。

在图 5a 中示出了前文描述的在第二选择模式中，即当模式信号为状态 1 时的各个控制信号的状态。

尽管这个控制单元相对复杂，并且用于提供控制信号的触发器和逻辑门相对较多，但是还相当节省功率。该控制单元利用其频率比加在各个支路的放大器的输入端的移相信号的频率低 16 倍多的信号来运行。与相位选择器单元 11 相比，这个单元 13 的触发器和逻辑门的低电流消耗只很轻微地影响该双模数预定标器电路的功耗。

如图 4b 所示，可以将相位控制单元 13 配置为根据模式信号的状态，为相位选择器单元提供第一和第二控制信号 C1、C2、S0、S1 和 S2。在这个第二实施例，控制单元 13 包括一个未示出的计数器，以及一个 ROM 型非易失存储器。

ROM 存储器包括一定数量的存储器单元，其中存储有表示在给定瞬间各个控制信号状态的 5 位二进制字。在第二选择模式中，可以由计数器连续对所有存储器单元进行循环寻址。因此，每过一个时钟脉冲，该计数器从存储器单元 m1 到 m8 的前一个地址转到后面的地址。该时钟信号由分频器链的倒数第二个二分频器的输出信号 2Fdiv 产生。因此，每过一个时钟脉冲，某些控制信号改变状态，从前面的存储器单元转到后面的存储器单元。在第一选择模式中，当一个激活的支路提供所选择的信号时，只选择一个存储器单元，此时，另一个支路是断开的。例如，当模式为 0 时，可以选择在地址 m1 的存储器单元。

由于这个具有存储器的控制单元是本技术领域技术人员的一般知识的一部分，因此将不对其进行更详细的描述。

以下参照图 5a 说明在相位选择器单元中按照控制信号的功能对移相信号进行的切换。该图详细地示出了选择器单元的信号的各种曲线。示出了在每个分频周期，在选择器单元中发生的四个相位变换 p1 到 p4。

在曲线中，信号 Fs、F2I、F2Ib、F2Q 和 F2Qb 近似为正弦形。应该注意，第一主从分频器以高频运行，这就是为什么使信号为正弦形的比矩形脉冲信号更有利。这避免了在矩形脉冲的情况下，信号具有太宽的频谱，并且能够减小第一分频器的功耗。

高频信号 Fs 具有约为 434MHz 的频率。在第一个二分频器之后，移相信号 F2I、F2Ib、F2Q 和 F2Qb 都具有将信号 Fs 的频率二分频的频率。相对于信号 F2I，信号 F2Q 相位滞后 90°，信号 F2Ib 相位滞后 180°，信号 F2Qb 相位滞后 270°。由此将每个信号 F2I、F2Ib、F2Q 和 F2Qb 相互移相信号 Fs 的半个周期 T0。

当信号 S2 是 0 状态并且信号 S0 和 S1 从 0 状态转变为 1 状态时，在选择器单元中发生在信号 F2I 和 F2Q 之间的第一相位变换 p1。因此，由于相位变换，在每个分频周期结束时，必须代表一个所选择的移相信号的输出信号 F2 具有半个周期 T0 长的脉冲。

- 5 当信号 S1 在 1 状态，信号 S0 从 1 状态转变为 0 状态并且信号 S2 从 0 状态转变为 1 状态时，在选择器单元中发生在信号 F2Q 和 F2Ib 之间的第二相位变换 p2。同样，由于相位变换，在每个分频周期结束时，输出信号 F2 具有信号 Fs 的半个周期长的脉冲。

- 10 当信号 S2 在 1 状态，信号 S0 从 0 状态转变为 1 状态并且信号 S1 从 1 状态转变为 0 状态时，在选择器单元中发生在信号 F2Ib 和 F2Qb 之间的第三相位变换 p3。同样，由于相位变换，在每个分频周期结束时，输出信号 F2 具有信号 Fs 的半个周期长的脉冲。

- 15 最后，当信号 S1 在 0 状态并且信号 S0 和 S2 从 1 状态转变为 0 状态时，在选择器单元中发生在信号 F2Qb 和 F2I 之间的第四相位变换 p4。同样，由于相位变换，在每个分频周期结束时，输出信号 F2 具有信号 Fs 的半个周期长的脉冲。

由此可以明白，通过在每个分频脉冲结束时，使信号 F2 的脉冲增加信号 Fs 的半个周期，该预定标器电路对 Fs 的频率进行 64.5 分频。

- 20 还应该注意到，该双模数预定标器电路能够对频率高于 2GHz 的高频信号的频率进行分频。但是，当所述信号的频率相对较低时，在进行相位变换期间会出现某些电压降落问题。

根据已经给出的描述，本领域技术人员可以在不脱离由权利要求所规定的本发明的范围的情况下，对该预定标器电路进行多种不同的设想。

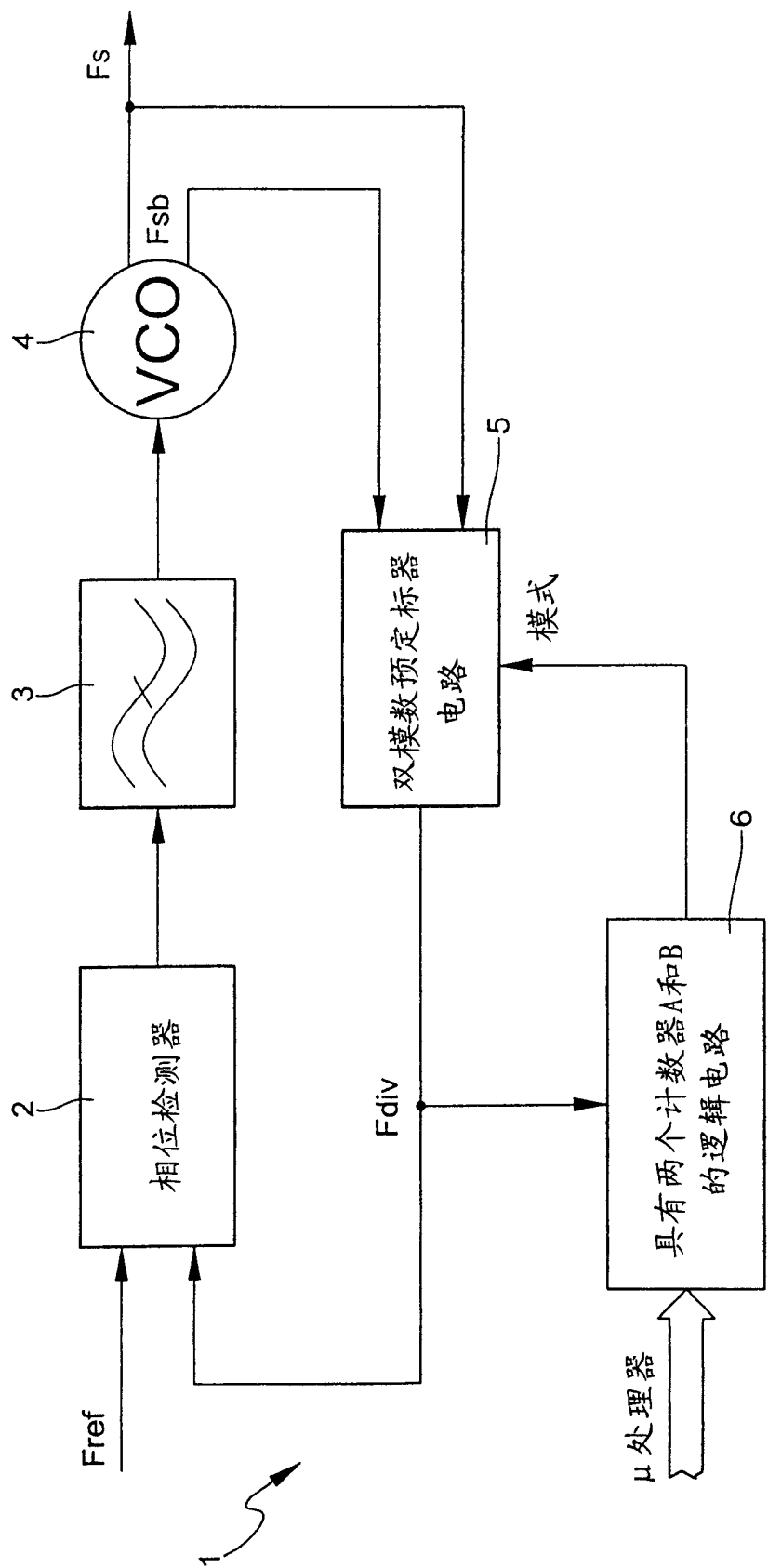


图 1

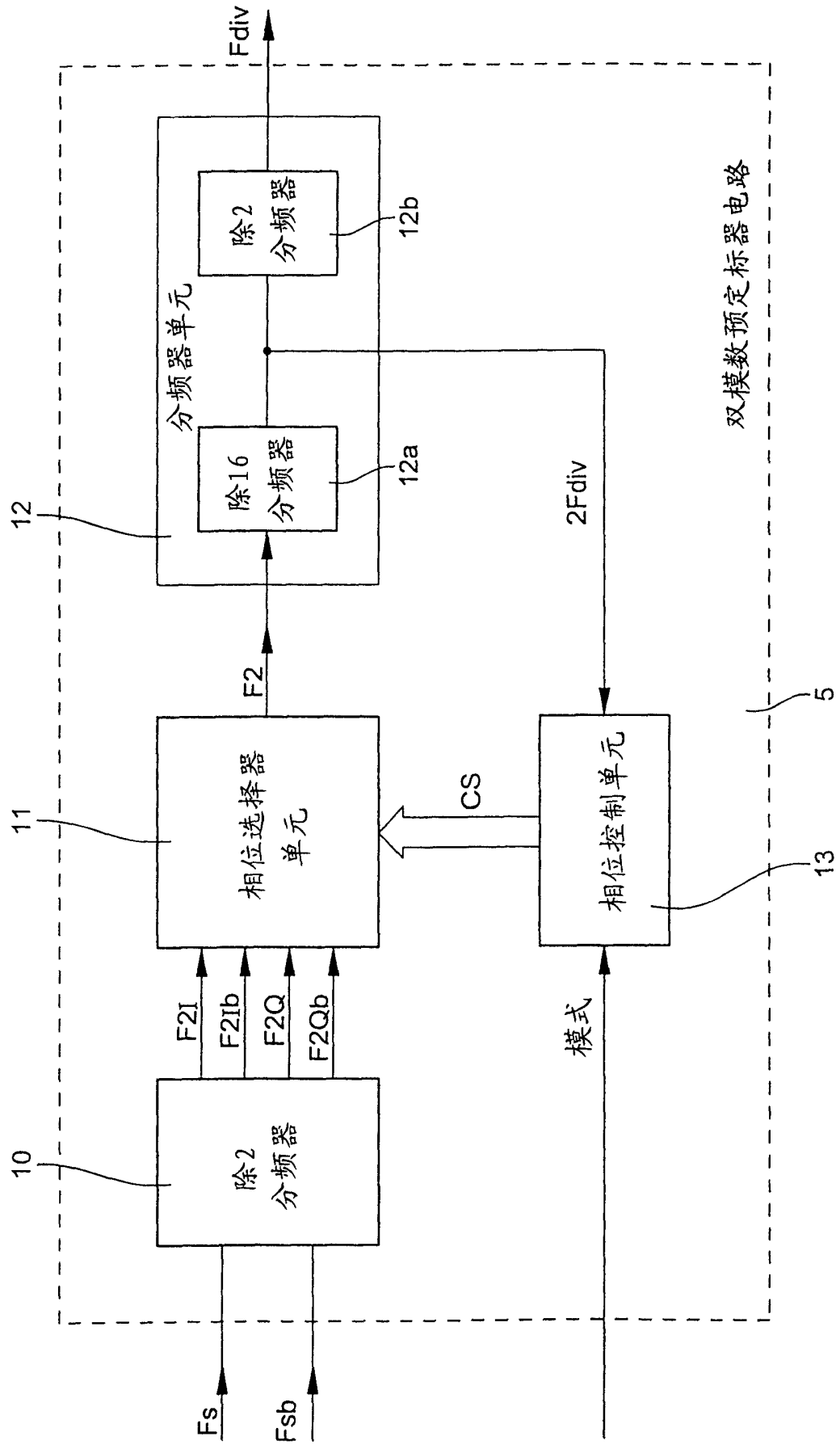


图 2

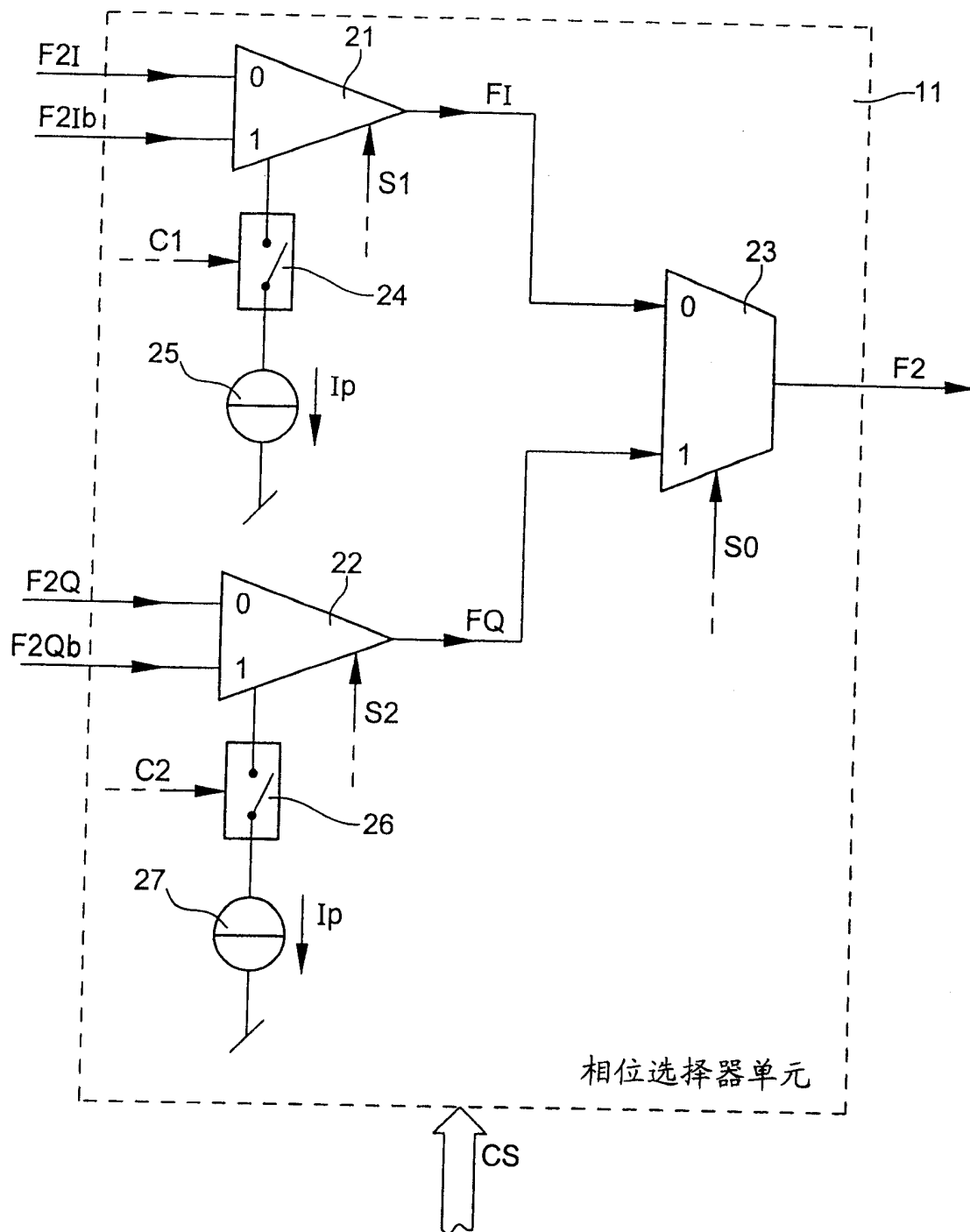


图 3

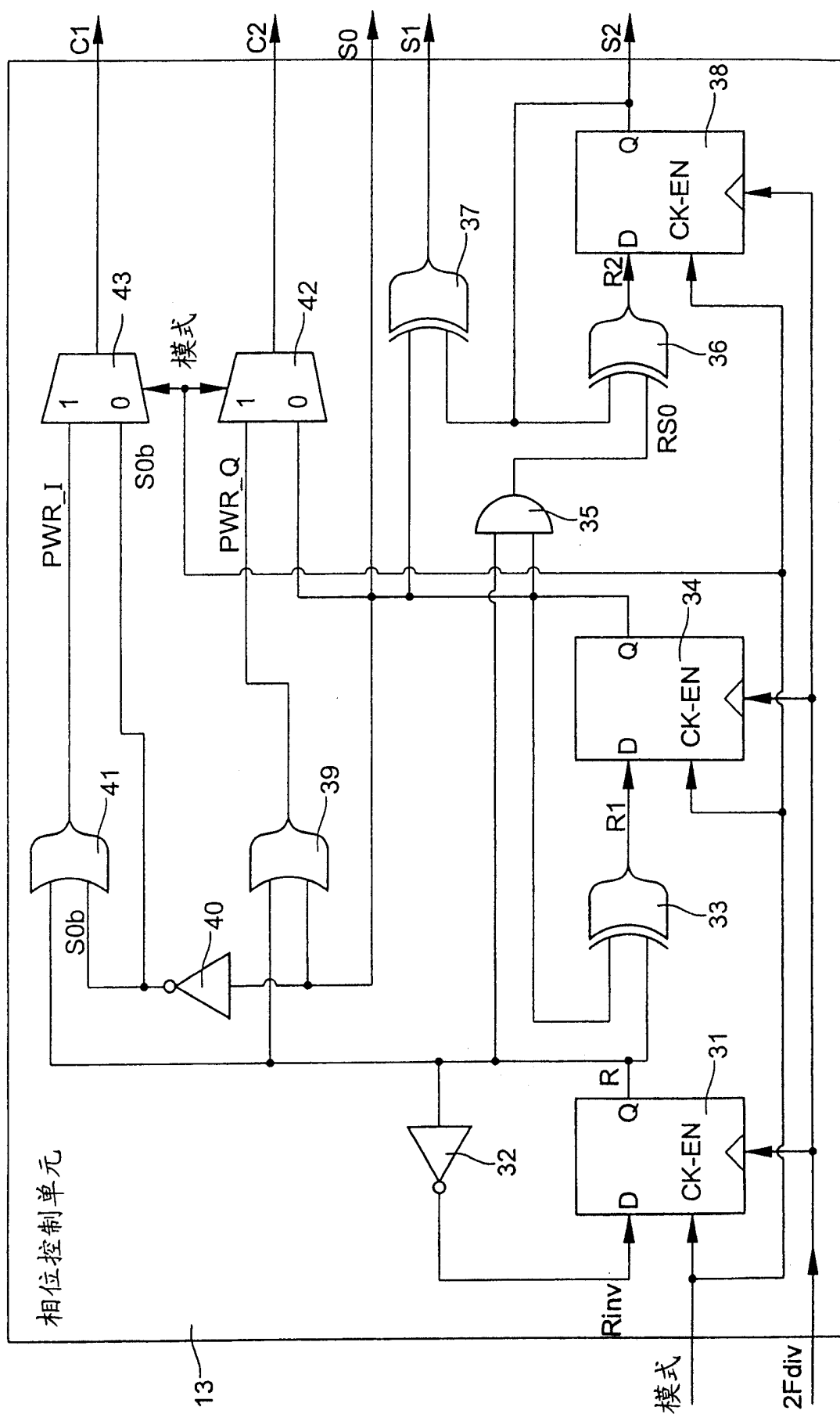


图 4A

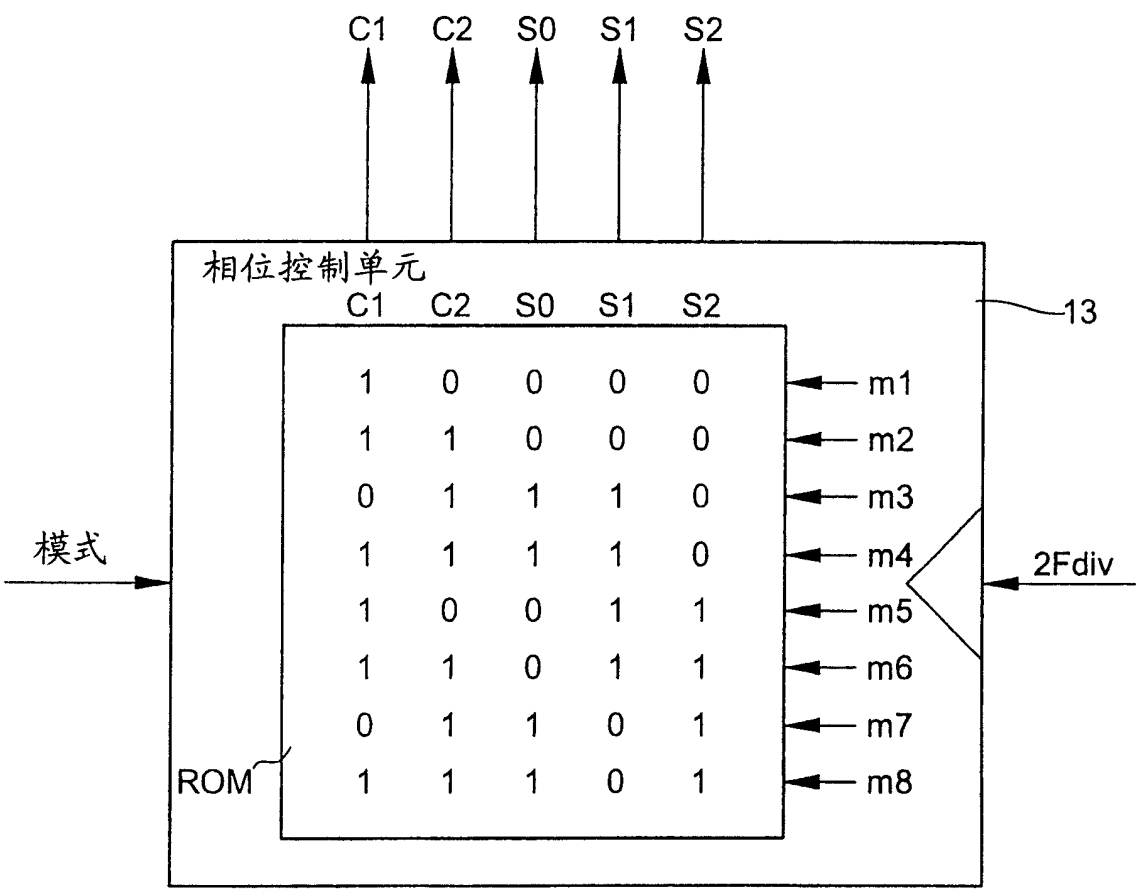


图 4B

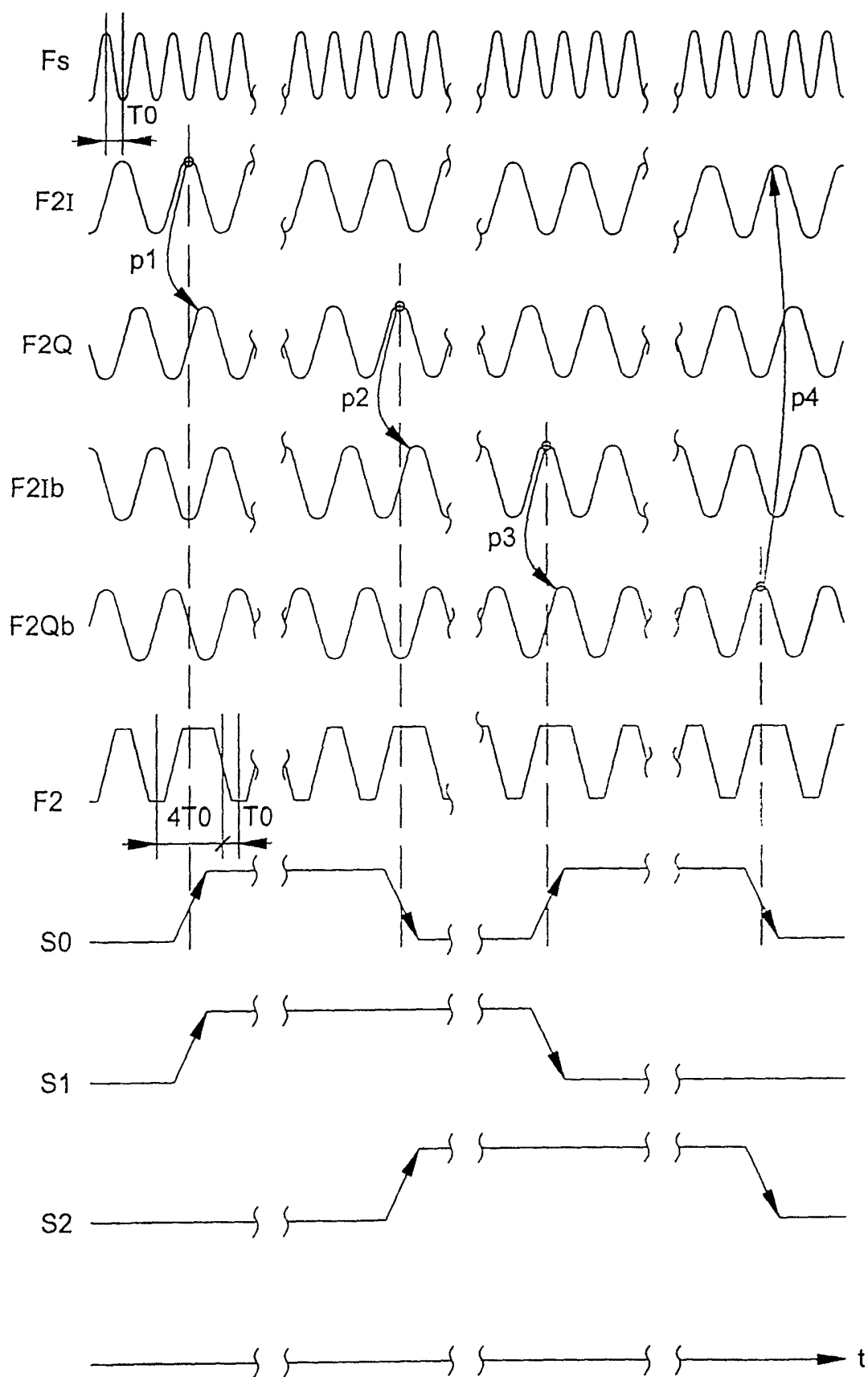


图 5A

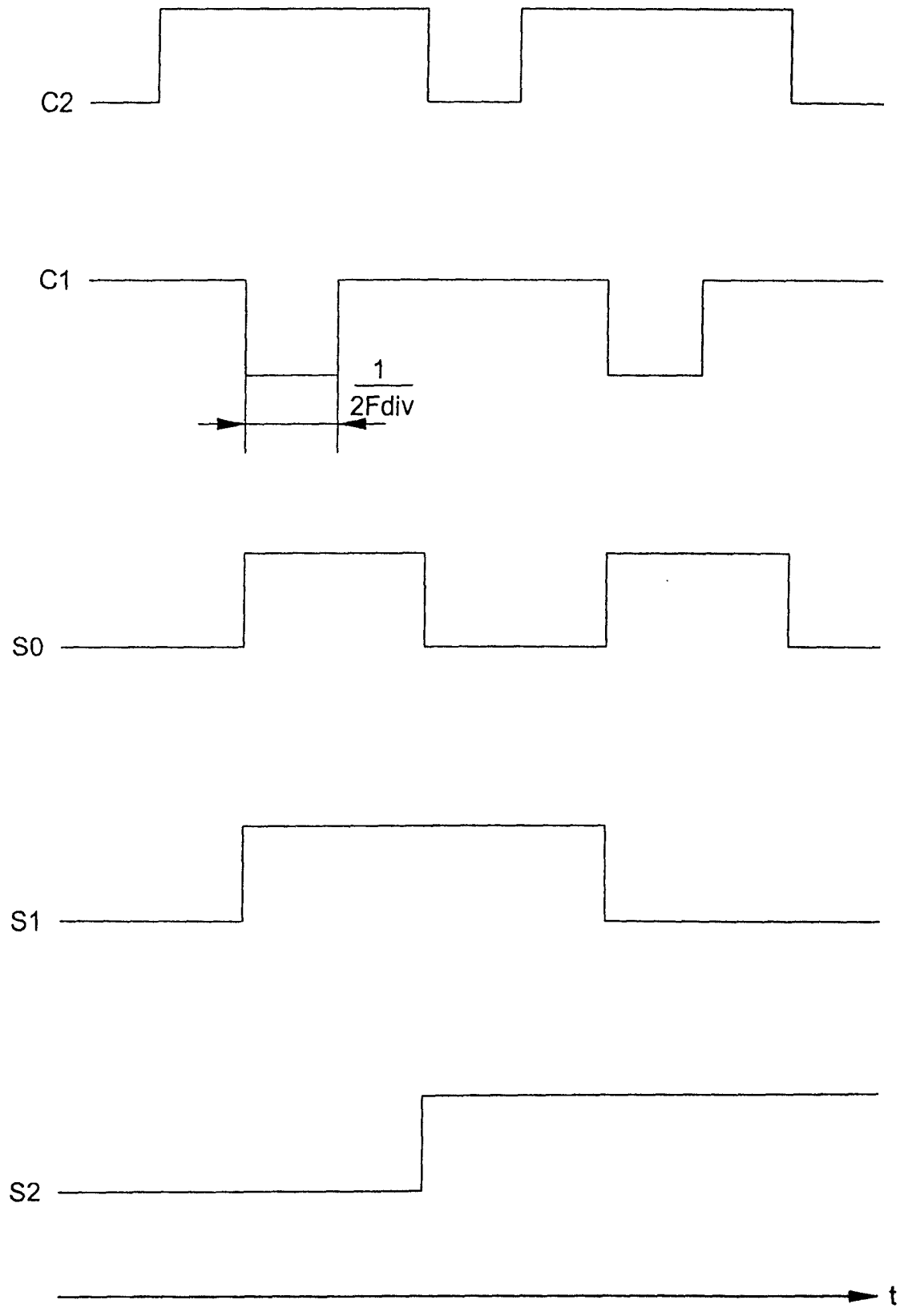


图 5B