



(12) 发明专利申请

(10) 申请公布号 CN 117063437 A

(43) 申请公布日 2023. 11. 14

(21) 申请号 202180096250.8

(51) Int.Cl.

(22) 申请日 2021.04.08

H04L 7/00 (2006.01)

(85) PCT国际申请进入国家阶段日

2023.09.22

(86) PCT国际申请的申请数据

PCT/CN2021/085937 2021.04.08

(87) PCT国际申请的公布数据

W02022/213319 ZH 2022.10.13

(71) 申请人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 刘国恩 于克雄 王李安 王桂杰

(74) 专利代理机构 深圳市深佳知识产权代理事务所(普通合伙) 44285

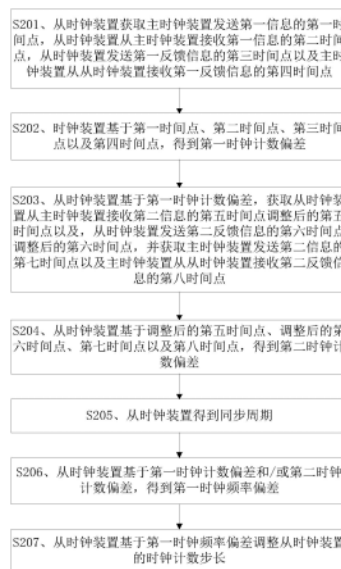
专利代理师 王仲凯

(54) 发明名称

一种时钟同步方法、相关装置以及设备

(57) 摘要

一种时钟同步方法、相关装置以及设备,适用于无线通信领域,用于调整时钟计数步长,从而提升时钟同步的准确度。该方法包括:从时钟装置获取主时钟装置发送第一信息的第一时间点,从时钟装置从主时钟装置接收第一信息的第二时间点,从时钟装置发送第一反馈信息的第三时间点以及主时钟装置从从时钟装置接收第一反馈信息的第四时间点(S201),然后基于第一时间点、第二时间点、第三时间点以及第四时间点,得到第一时钟计数偏差(S202),再基于第一时钟计数偏差,得到第一时钟频率偏差(S206),最后基于第一时钟频率偏差调整从时钟装置的时钟计数步长(S207),时钟计数步长为相邻时钟计数值之间的时间长度。



(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2022年10月13日 (13.10.2022)

(10) 国际公布号
WO 2022/213319 A1

- (51) 国际专利分类号:
H04L 7/00 (2006.01) *H04J 3/06* (2006.01)
- (21) 国际申请号: PCT/CN2021/085937
- (22) 国际申请日: 2021年4月8日 (08.04.2021)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (72) 发明人: 刘国恩 (LIU, Guoen); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。于克雄 (YU, Kexiong); 中国广东省深圳市龙岗区坂田华为总部办公楼,

Guangdong 518129 (CN)。王季安 (WANG, Li'an); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。王桂杰 (WANG, Guijie); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

- (74) 代理人: 深圳市深佳知识产权代理事务所 (普通合伙) (SHENPAT INTELLECTUAL PROPERTY AGENCY); 中国广东省深圳市罗湖区南湖街道春风路庐山大厦B座18C2、18D、18E、18E2, Guangdong 518001 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT,

(54) Title: CLOCK SYNCHRONIZATION METHOD, AND RELATED APPARATUS AND DEVICE

(54) 发明名称: 一种时钟同步方法、相关装置以及设备

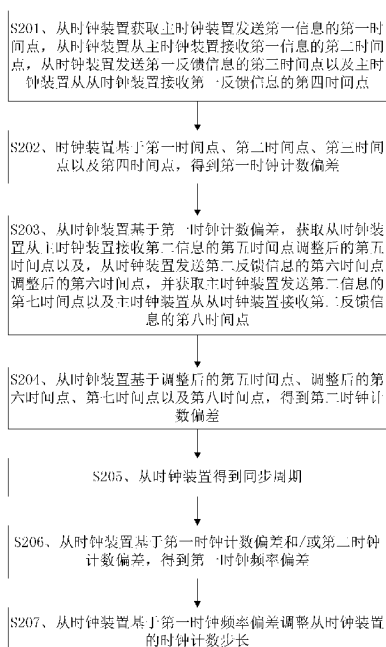


图 2

- S201 A slave clock apparatus acquires a first time point at which a master clock apparatus sends first information, a second time point at which the slave clock apparatus receives the first information from the master clock apparatus, a third time point at which the slave clock apparatus sends first feedback information, and a fourth time point at which the master clock apparatus receives the first feedback information from the slave clock apparatus
- S202 The clock apparatus obtains a first clock count deviation on the basis of the first time point, the second time point, the third time point, and the fourth time point
- S203 The slave clock apparatus acquires, on the basis of the first clock count deviation, an adjusted fifth time point of a fifth time point at which the slave clock apparatus receives second information from the master clock apparatus, and an adjusted sixth time point of a sixth time point at which the slave clock apparatus sends second feedback information, and acquires a seventh time point at which the master clock apparatus sends the second information, and an eighth time point at which the master clock apparatus receives the second feedback information from the slave clock apparatus
- S204 The clock apparatus obtains a second clock count deviation on the basis of the adjusted fifth time point, the adjusted sixth time point, the seventh time point, and the eighth time point
- S205 The clock apparatus obtains a synchronization period
- S206 The slave clock apparatus obtains a first clock frequency deviation on the basis of the first clock count deviation and/or the second clock count deviation
- S207 The slave clock apparatus adjusts a clock count step of the slave clock apparatus on the basis of the first clock frequency deviation

(57) Abstract: A clock synchronization method, and a related apparatus and a device, which are suitable in the field of wireless communications and are used for adjusting the clock count step, thereby improving the accuracy of clock synchronization. The method comprises: a slave clock apparatus acquiring a first time point at which a master clock apparatus sends first information, a second time point at which the slave clock apparatus receives the first information from the master clock apparatus, a third time point at which the slave clock apparatus sends first feedback information, and a fourth time point at which the master clock apparatus receives the first



WO 2022/213319 A1

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

feedback information from the slave clock apparatus (S201); acquiring a first clock count deviation on the basis of the first time point, the second time point, the third time point, and the fourth time point (S202); then, obtaining a first clock frequency deviation on the basis of the first clock count deviation (S206); and finally, adjusting a clock count step of the slave clock apparatus on the basis of the first clock frequency deviation (S207), wherein the clock count step is a time length between adjacent clock count values.

(57) 摘要: 一种时钟同步方法、相关装置以及设备, 适用于无线通信领域, 用于调整时钟计数步长, 从而提升时钟同步的准确度。该方法包括: 从时钟装置获取主时钟装置发送第一信息的第一时间点, 从时钟装置从主时钟装置接收第一信息的第二时间点, 从时钟装置发送第一反馈信息的第三时间点以及主时钟装置从从时钟装置接收第一反馈信息的第四时间点 (S201), 然后基于第一时间点、第二时间点、第三时间点以及第四时间点, 得到第一时钟计数偏差 (S202), 再基于第一时钟计数偏差, 得到第一时钟频率偏差 (S206), 最后基于第一时钟频率偏差调整从时钟装置的时钟计数步长 (S207), 时钟计数步长为相邻时钟计数值之间的时间长度。

一种时钟同步方法、相关装置以及设备

技术领域

本申请实施例涉及通信领域，尤其涉及一种时钟同步方法、相关装置以及设备。

5

背景技术

在现有的无线通信中，收发两端普遍是工作模式不对称的，即两侧的工作时钟不同步，需要进行同步操作，才能进行正确的通信。而收发设备两端的采样时钟精准同步是保证双方的通信质量高效可靠的前提条件，因此在工作模式不对称的场景中，主从时钟之间的同步是一个亟需解决的问题。

10

目前，能够通过记录跟随报文的起始时刻，完成主从时钟之间的同步。具体地，记录主时钟装置发送信息的第一时刻，从时钟装置接收到主时钟装置发送信息的第二时刻，从时钟装置接收到信息后回传反馈信息给主时钟装置的第三时刻，以及主时钟装置接收到从时钟装置回传的反馈信息的第四时刻，通过第二时刻与第一时刻之差以及第四时刻与第三时刻之差来修正从时钟装置的时钟计数值，从而调整从时钟装置的定时，达到主从时钟之间的同步的目的。然而，目前的时钟同步方案仅为粗同步，时钟同步精度不够，因此亟需一种精准度较高的时钟同步方法。

15

发明内容

本申请实施例提供了一种时钟同步方法、相关装置以及设备，通过时钟计数步长调整时钟计数步长，而时钟计数步长为相邻时钟计数值之间的时间长度，从而提升时钟同步的准确度。

20

第一方面，本申请提供了一种时钟同步方法。该方法可以由时钟同步装置执行，或者也可以由配置于时钟同步装置中的芯片执行，本申请对此不作限定。该方法包括：从时钟装置获取主时钟装置发送第一信息的第一时间点，从时钟装置从主时钟装置接收第一信息的第二时间点，从时钟装置发送第一反馈信息的第三时间点以及主时钟装置从从时钟装置接收第一反馈信息的第四时间点，该第一反馈信息是基于第一信息生成的。然后从时钟装置基于第一时间点、第二时间点、第三时间点以及第四时间点，得到第一时钟计数偏差，该第一时钟计数偏差用于指示从时钟装置的时钟计数值与主时钟装置的时钟计数值的差值。从时钟装置再基于第一时钟计数偏差，得到第一时钟频率偏差，该第一时钟频率偏差为从时钟装置的时钟计数频率与主时钟装置的时钟计数频率的差值。最后，从时钟装置基于第一时钟频率偏差调整从时钟装置的时钟计数步长，该时钟计数步长为相邻时钟计数值之间的时间长度。

25

30

在该实施方式中，通过所获取的主时钟装置以及从时钟装置发送以及接收信息以及反馈信息的时间点，得到能够指示从时钟装置的时钟计数值与主时钟装置的时钟计数值的差值得第一时钟计数偏差，且基于第一时钟计数偏差得到第一时钟频率偏差，由于第一时钟频率偏差为从时钟装置的时钟计数频率与主时钟装置的时钟计数频率的差值，即第一时钟频率偏差能够反映从时钟装置与主时钟装置之间相邻时钟计数值的偏差，因此通过第一时

35

钟频率偏差可以用来调整时钟计数步长，由于第一时钟频率偏差能够调整时钟计数步长，且时钟计数步长为相邻时钟计数值之间的时间长度，即能够调整相邻时钟计数值之间的时间长度，使得从时钟装置与主时钟装置之间记录相邻时钟计数值之间的时间长度的偏差较小，从而提升时钟同步的准确度。

5 在本申请的一种可选实施方式中，从时钟装置还可以基于第一时钟计数偏差，获取从时钟装置从主时钟装置接收第二信息的调整后的第五时间点以及从时钟装置发送第二反馈信息的调整后的第六时间点，该第二信息与第一信息相邻，且第二反馈信息是基于第二信息生成的。

10 在该实施方式中，从时钟装置不但能够调整相邻时钟计数值之间的时间长度，还能够通过时钟计数偏差调整从时钟装置接收信息以及发送反馈信息的时间点。基于此，由于时钟同步为衡量通信质量的一个重要因素，因此通信质量较高时说明时钟同步准确度较高，而时钟计数值以及时钟计数步长产生偏差时会影响到通信质量，由此可知时钟计数值以及时钟计数步长均能影响时钟同步准确度，该时钟计数值为收发信息的时间点，而该时钟计数步长为相邻时钟计数值之间的时间长度，因此在提升时钟计数步长的准确度的基础上，
15 还能够提升时钟计数值的准确度，从而进一步地提升时钟同步的准确度。示例性的，从时钟装置每间隔 60 毫秒 (ms) 记录一个时钟计数值，此时从时钟装置的的时钟计数步长为 60ms，从时钟装置接收相邻两个信息间隔了 N 个时钟计数值，表明从时钟装置接收该相邻两个信息间隔的时间长度为 $N*60ms$ 。

20 在本申请的一种可选实施方式中，从时钟装置还能够获取主时钟装置发送第二信息的第七时间点以及主时钟装置从从时钟装置接收第二反馈信息的第八时间点。基于此，从时钟装置能够基于调整后的第五时间点、调整后的第六时间点、第七时间点以及第八时间点，得到第二时钟计数偏差，从时钟装置基于第一时钟计数偏差和/或第二时钟计数偏差，得到第一时钟频率偏差。即从时钟装置能够基于第一时钟计数偏差得到第一时钟频率偏差，或，基于第二时钟计数偏差得到第一时钟频率偏差，或，基于第一时钟计数偏差和第二时钟计数偏差得到第一时钟频率偏差。
25

在该实施方式中，从时钟装置能够通过两次相邻的时钟计数偏差计算得到时钟频率偏差，或者通过一次时钟计数偏差计算得到时钟频率偏差，使得时钟频率偏差的计算取值能够根据具体场景灵活实际情况确定，由此提升本方案的可行性以及灵活性。

30 在本申请的一种可选实施方式中，从时钟装置能够基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，得到同步周期，其中，同步周期用于调整从时钟装置的时钟计数步长。或者，从时钟装置基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。或者，从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反
35 馈信息的时间点之间的时间间隔，得到同步周期。

在该实施方式中，由于从时钟装置需要与主时钟装置进行时钟同步，因此从时钟装置基于主时钟装置发送相邻信息的时间间隔和/或接收相邻反馈信息的时间间隔指示确定同步周期，也就是将主时钟装置执行相邻的同一步骤的时间间隔作为同步周期，能够进一步

地在同步周期上与主时钟装置同步，从而进一步地提升时钟同步的准确度。

在本申请的一种可选实施方式中，第一时钟频率偏差为第一时钟计数偏差与同步周期的比值，或，第一时钟频率偏差为第二时钟计数偏差与同步周期的比值，或，第一时钟频率偏差为第一时钟计数偏差与第二时钟计数偏差之和与同步周期的比值。

5 在该实施方式中，具体通过第一时钟计数偏差和/或与前述同步周期的比值得到第一时钟频率偏差，因此第一时钟频率偏差能够通过多种不同的方式进行计算，由此提升第一时钟频率偏差的灵活性，由此提升本方案的可行性以及灵活性。

在本申请的一种可选实施方式中，时钟计数步长的调整次数等于同步次数阈值时，从时钟装置将调整后的时钟计数步长确定为目标时钟计数步长，然后基于目标时钟计数步长进行计数，并停止调整时钟计数步长。或者，在另一种情况下，时钟频率偏差小于时钟频率最小偏差阈值时，从时钟装置将时钟频率偏差小于时钟频率最小偏差阈值的时钟计数步长确定为目标时钟计数步长，然后基于目标时钟计数步长进行计数，并停止调整时钟计数步长。或者，在又一种情况下，当时钟频率偏差大于时钟频率最大偏差阈值时，则从时钟装置重新进行时钟同步。

15 在该实施方式中，在时钟计数步长的调整次数等于同步次数阈值的情况下，即通过实验和/或基于大量数据的统计所确定的同步次数阈值指示在达到该次数时，调整后的时钟计数步长应能够达到从时钟装置所能接受的偏差范围，因此能够停止调整时钟计数步长，并以满足条件时的时钟计数步长作为后续计数的计数步长，由此降低多次调整时钟计数步长的消耗。其次，在时钟频率偏差小于时钟频率最小偏差阈值的情况下，说明此时时钟频率偏差已达到时钟同步可以接受的偏差范围，此时也停止调整时钟计数步长，并以满足条件时的时钟计数步长作为后续计数的计数步长，也能够降低多次调整时钟计数步长的消耗。再次，在时钟频率偏差大于时钟频率最大偏差阈值的情况下，说明此时时钟频率偏差过大，因此需要重新进行时钟同步，避免继续采用偏差过大的时钟频率进行后续计算，使得调整得到的时钟计数步长不准确，避免多次不准确调整时钟计数步长的消耗，也保证了时钟同步的准确度。

25 第二方面，本申请提供了一种时钟同步装置，该时钟同步装置包括：

通信模块，用于获取主时钟装置发送第一信息的第一时间点，从时钟装置从主时钟装置接收第一信息的第二时间点，从时钟装置发送第一反馈信息的第三时间点以及主时钟装置从从时钟装置接收第一反馈信息的第四时间点，其中，第一反馈信息是基于第一信息生成的；

30 处理模块，用于基于第一时间点、第二时间点、第三时间点以及第四时间点，得到第一时钟计数偏差，其中，第一时钟计数偏差用于指示从时钟装置的时钟计数值与主时钟装置的时钟计数值的差值；

处理模块，还用于基于第一时钟计数偏差，得到第一时钟频率偏差，其中，第一时钟频率偏差为从时钟装置的时钟计数频率与主时钟装置的时钟计数频率的差值；

35 处理模块，还用于基于第一时钟频率偏差调整从时钟装置的时钟计数步长，其中，时钟计数步长为相邻时钟计数值之间的时间长度。

在本申请的一种可选实施方式中，通信模块，还用于获取基于所述第一时钟计数偏差，

从时钟装置从主时钟装置接收第二信息的调整后的第五时间点以及从时钟装置发送第二反馈信息的调整后的第六时间点，其中，第二信息与第一信息相邻，第二反馈信息是基于第二信息生成的。

在本申请的一种可选实施方式中，通信模块，还用于获取主时钟装置发送第二信息的第七时间点以及主时钟装置从从时钟装置接收第二反馈信息的第八时间点；

处理模块，具体用于基于调整后的第五时间点、调整后的第六时间点、第七时间点以及第八时间点，得到第二时钟计数偏差；

基于第一时钟计数偏差和/或第二时钟计数偏差，得到第一时钟频率偏差。

在本申请的一种可选实施方式中，处理模块，还用于基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，得到同步周期，其中，同步周期用于调整从时钟装置的时钟计数步长；

或，

处理模块，还用于基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期；

或，

处理模块，还用于基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。

在本申请的一种可选实施方式中，第一时钟频率偏差为第一时钟计数偏差与同步周期的比值，或，第一时钟频率偏差为第二时钟计数偏差与同步周期的比值，或，第一时钟频率偏差为第一时钟计数偏差与第二时钟计数偏差之和与同步周期的比值。

在本申请的一种可选实施方式中，处理模块，还用于当时钟计数步长的调整次数等于同步次数阈值时，则将调整后的时钟计数步长确定为目标时钟计数步长；

处理模块，还用于基于目标时钟计数步长进行计数，并停止调整时钟计数步长；

或，

处理模块，还用于当时钟频率偏差小于时钟频率最小偏差阈值时，则将时钟频率偏差小于时钟频率最小偏差阈值的时钟计数步长确定为目标时钟计数步长；

处理模块，还用于基于目标时钟计数步长进行计数，并停止调整时钟计数步长，

或，

处理模块，还用于当时钟频率偏差大于时钟频率最大偏差阈值时，则重新进行时钟同步。

第三方面，本申请提供了一种时钟同步的设备，包括处理器。该处理器与存储器耦合，可用于执行存储器中的指令，以实现上述第一方面中任一种可能实现方式中的方法。可选地，该终端设备还包括存储器。可选地，该终端设备还包括通信接口，处理器与通信接口耦合，所述通信接口用于输入和/或输出信息，所述信息包括指令和数据中的至少一项。应理解，通信接口可以通过同一个硬件逻辑来实现，也可以由不同的硬件逻辑实现，例如，一个硬件接口可以只具有输入或输出功能，或者一个硬件接口可以同时具有输入和输出功能。

在另一种实现方式中，该终端设备为配置于时钟同步的设备中的芯片或芯片系统。当该终端设备为配置于时钟同步的设备中的芯片或芯片系统时，所述通信接口可以是输入/输出接口、接口电路、输出电路、输入电路、管脚或相关电路等。所述处理器也可以体现为处理电路或逻辑电路。

5 在具体实现过程中，存储器可以为非瞬时性（non-transitory）存储器，例如只读存储器（read only memory, ROM），其可以与处理器集成在同一块芯片上，也可以分别设置在不同的芯片上，本申请实施例对存储器的类型以及存储器与处理器的设置方式不做限定。

应理解，相关的信息交互过程，例如发送消息可以为从处理器输出消息的过程，接收消息可以为向处理器输入接收到的消息的过程。具体地，处理输出的信息可以输出给发射器，处理器接收的输入信息可以来自接收器。其中，发射器和接收器可以统称为收发器。

10 第四方面，本申请提供了一种处理器，包括：输入电路、输出电路和处理电路。所述处理电路用于通过所述输入电路接收信号，并通过所述输出电路发射信号，使得所述处理器执行上述第一方面中任一种可能实现方式中的方法。

在具体实现过程中，上述处理器可以为芯片，输入电路可以为输入管脚，输出电路可以为输出管脚，处理电路可以为晶体管、门电路、触发器和各种逻辑电路等。输入电路所接收的输入的信号可以由例如但不限于接收器接收并输入的，输出电路所输出的信号可以是例如但不限于输出给发射器并由发射器发射的，且输入电路和输出电路可以是同一电路，该电路在不同的时刻分别用作输入电路和输出电路。本申请实施例对处理器及各种电路的具体实现方式不做限定。

20 第五方面，本申请提供了一种计算机程序产品，所述计算机程序产品包括：计算机程序（也可以称为代码，或指令），当所述计算机程序被运行时，使得计算机执行上述第一方面中任一种可能实现方式中的方法，或，执行上述第二方面中任一种可能实现方式中的方法。

第六方面，本申请提供了一种计算机可读存储介质，所述计算机可读存储介质存储有计算机程序（也可以称为代码，或指令）当其在计算机上运行时，使得计算机执行上述第一方面中任一种可能实现方式中的方法。

第七方面，本申请提供了一种非易失性计算机可读存储介质，所述非易失性计算机可读存储介质存储有计算机程序（也可以称为代码，或指令）当其在计算机上运行时，使得计算机执行上述第一方面中任一种可能实现方式中的方法。

30 第八方面，本申请提供了一种芯片系统，该芯片系统包括处理器和接口，所述接口用于得到程序或指令，所述处理器用于调用所述程序或指令以实现或者支持时钟同步的设备实现第一方面所涉及的功能。

在一种可能的设计中，所述芯片系统还包括存储器，所述存储器，用于保存时钟同步的设备必要的程序指令和数据。该芯片系统，可以由芯片构成，也可以包括芯片和其他分立器件。

需要说明的是，本申请第二方面至第八方面的实施方式所带来的有益效果可以参照第一方面的实施方式进行理解，因此没有重复赘述。

附图说明

- 图 1 为本申请实施例中系统框架的一个示意图；
图 2 为本申请实施例中时钟同步方法的一个实施例示意图；
图 3 为本申请实施例中时间点的一个实施例示意图；
5 图 4 为本申请实施例中时间点以及相邻信息的一个实施例示意图；
图 5 为本申请实施例中同步周期的一个实施例示意图；
图 6 为本申请实施例中同步周期的另一实施例示意图；
图 7 为本申请实施例中同步周期的另一实施例示意图；
图 8 为本申请实施例中确定目标时钟计数步长的一个流程示意图；
10 图 9 为本申请实施例中时钟同步方法的另一实施例示意图；
图 10 为本申请实施例中收发信息以及反馈信息的一个交互示意图；
图 11 为本申请实施例中时钟同步方法的另一实施例示意图；
图 12 为本申请实施例中时钟同步方法的另一实施例示意图；
图 13 为本申请实施例中时钟同步方法的另一实施例示意图；
15 图 14 为本申请实施例中时钟同步方法的另一实施例示意图；
图 15 为本申请实施例中时钟同步方法的另一实施例示意图；
图 16 为本申请实施例中时钟同步方法的另一实施例示意图；
图 17 为本申请实施例中时钟同步方法的另一实施例示意图；
图 18 为本申请实施例中时钟同步方法的另一实施例示意图；
20 图 19 为本申请实施例中时钟同步装置的一个结构示意图；
图 20 为本申请实施例中时钟同步的设备的一个结构示意图。

具体实施方式

25 下面将结合附图，对本申请中的技术方案进行描述。

本申请实施例的技术方案可以应用于各种通信系统，例如：长期演进（long term evolution, LTE）系统、LTE 频分双工（frequency division duplex, FDD）系统、LTE 时分双工（time division duplex, TDD）、通用移动通信系统（universal mobile telecommunication system, UMTS）。随着通信系统的不断发展，本申请的技术方案可应用于第五代（5th generation, 5G）系统或新无线（new radio, NR），还可应用于未来网络，如 6G 系统甚至未来系统；或者还可用于设备到设备（device to device, D2D）系统，机器到机器（machine to machine, M2M）系统等等。

为了进一步理解本申请实施例，再作出以下几点说明。

第一，在本申请中，为便于描述，在涉及编号时，可以从 0 开始连续编号。

35 应理解，上文所述均为便于描述本申请实施例提供的技术方案而进行的设置，而非用于限制本申请的范围。

第二，在下文示出的实施例中，对于一种技术特征，通过“第一”、“第二”、“第三”等区分该种技术特征中的技术特征，该“第一”、“第二”、“第三”描述的技术特

征间无先后顺序或者大小顺序。

第三，“至少一个”是指一个或者多个，“多个”是指两个或两个以上。“和/或”，描述关联对象的关联关系，表示可以存在三种关系，例如，A 和/或 B，可以表示：单独存在 A，同时存在 A 和 B，单独存在 B 的情况，其中 A，B 可以是单数或者复数。字符“/”一般表示前后关联对象是一种“或”的关系。“以下至少一项(个)”或其类似表达，是指的这些项中的任意组合，包括单项(个)或复数项(个)的任意组合。例如，a、b 和 c 中的至少一项(个)，可以表示：a，或，b，或，c，或，a 和 b，或，a 和 c，或，b 和 c，或，a、b 和 c。a、b 或 c 中的至少一项(个)，可以表示：a，或，b，或，c，或，a 和 b，或，a 和 c，或，b 和 c，或，a、b 和 c。其中 a、b 和 c 分别可以是单个，也可以是多个。

第四，本申请公开的实施例将围绕包括多个设备、组件、模块等的系统来呈现本申请的各个方面、实施例或特征。应当理解和明白的是，各个系统可以包括另外的设备、组件、模块等，并且/或者可以并不包括结合附图讨论的所有设备、组件、模块等。此外，还可以使用这些方案的组合。

第五，本申请公开的实施例中，“的(of)”，“相应的(relevant)”和“对应的(corresponding)”有时可以混用，应当指出的是，在不强调其区别时，其所要表达的含义是一致的。

在现有的无线通信中，收发两端普遍是工作模式不对称的，即两侧的工作时钟不同步，需要进行同步操作，才能进行正确的通信。而收发设备两端的采样时钟精准同步是保证双方的通信质量高效可靠的前提条件，因此在工作模式不对称的场景中，主从时钟之间的同步是一个亟需解决的问题。目前，能够通过记录跟随报文的起始时刻，完成主从时钟之间的同步。具体地，记录主时钟装置发送信息的第一时刻，从时钟装置接收到主时钟装置发送信息的第二时刻，从时钟装置接收到信息后回传反馈信息给主时钟装置的第三时刻，以及主时钟装置接收到从时钟装置回传的反馈信息的第四时刻，通过第二时刻与第一时刻之差以及第四时刻与第三时刻之差来修正从时钟装置的时钟计数值，从而调整从时钟装置的定时，达到主从时钟之间的同步的目的。然而，目前的时钟同步方案仅为粗同步，时钟同步精度不够，因此亟需一种精准度较高的时钟同步方法。

为了解决上述问题，本申请实施例提供了一种时钟同步方法、相关装置以及设备，能够通过时钟计数步长调整时钟计数步长，从而提升时钟同步的准确度。为了便于理解，首先对本申请实施例所使用的通信系统的系统架构进行描述。本申请可以通过至少两个通信节点组成一个通信系统，一个通信节点的时钟作为主参考时钟，其他的通信节点与具有主参考时钟的通信节点进行时钟同步。应理解，本申请的通信系统中的通信节点可以理解为上述介绍的网络设备或者终端设备，在此不做限定。

基于此，图 1 为本申请实施例中系统框架的一个示意图，如图 1 所示，通信节点 A，通信节点 B，通信节点 C 至通信节点 N 组成一个通信系统，将通信节点 A 的时钟作为主参考时钟，即通信节点 A 为主时钟通信节点，那么通信节点 B，通信节点 C 至通信节点 N 需要与通信节点 A 进行时钟同步。以通信节点 B 作为示例进行说明，首先由通信节点 A 发起同步测量，每次测量完成后通信节点 B 可以得到通信节点 A 发送信息的时间点，以及接收

反馈信息（通信节点 B 根据前述信息得到的）的时间点，且通信节点 B 也能记录收到通信节点 A 发送信息的时间点，以及发送反馈信息的时间点，由此能够得到时钟计数偏差，该时钟计数偏差用于指示通信节点 B 与通信节点 A 的时钟计数值之间的差值，根据该时钟计数偏差能够对通信节点 B 下一次测量得到的时间点进行调整。其次，基于时钟计数偏差，还能够得到时钟频率偏差，该时钟频率偏差为通信节点 B 与通信节点 A 的时钟计数频率与通信节点 A 的时钟计数频率之间的差值，此时通信节点 B 能够基于得到的时钟频率偏差调整通信节点 B 的时钟计数步长，该时钟计数步长为相邻时钟计数值之间的时间长度。例如，若通信节点 A 记录时钟计数值 1，并且在 60 毫秒（ms）后记录与时钟计数值 1 相邻的时钟计数值 2，此时通信节点 A 的时钟计数步长为 60ms。其次，若通信节点 B 记录时钟计数值 1，并且在 59ms 后记录与时钟计数值 1 相邻的时钟计数值 2，此时通信节点 B 的时钟计数步长为 59ms。即通信节点 A 与通信节点 B 在相邻时钟计数值之间的时间长度出现了偏差，此时通信节点 B 通过所得到的时钟频率偏差调整通信节点 B 的时钟计数步长（59ms），由此完成对时钟计数值以及时钟计数步长的同步，从而提升时钟同步的准确度。

在一种示例性的实施例中，通信节点 B 使用软件完成时钟计数偏差和/或时钟频率偏差的计算，即计算时钟计数偏差通过软件实现。基于此，软件将计算所得到的时钟计数偏差和/或时钟频率偏差配置到硬件上，具体使用寄存器转换级（register transfer level, RTL）电路实现对时钟计数值和/或时钟计数步长的调整，即时钟计数值和/或时钟计数步长的调整通过硬件实现。在一种可选的情况下，本实施例中进行时钟同步的过程使用的是专用处理器处理。

其次，本申请所提供的时钟同步方法不仅仅局限于物理层（Physical Layer, PHY）中模拟数字转换（Analog/Digital, A/D）接口的晶振时钟的同步，也适用于无线通信领域的其他通信层中的时钟同步。且本申请所提供的时钟同步方法是通过进行时钟同步的通信节点共同完成的，时钟计数偏差和/或时钟频率偏差的计算依赖软件实现，硬件仅需要基于计算得到的结果对时钟计数值和/或时钟计数步长进行调整，仅需要很少的硬件逻辑资源，适配当前现有标准。进而能够在硬件逻辑资源受限条件下通过低复杂度的计算，得到高精度的同步结果，以达到通信网络时间同步的目的。

应理解，该通信系统中的通信节点可以为网络设备或终端设备，其中，网络设备可以是任意一种具有无线收发功能的设备或可设置于该设备的芯片，该设备包括但不限于：演进型节点 B（evolved Node B, eNB）、无线网络控制器（Radio Network Controller, RNC）、节点 B（Node B, NB）、基站（Base Station）基站控制器（Base Station Controller, BSC）、基站收发台（Base Transceiver Station, BTS）、家庭基站（例如，Home evolved NodeB, 或 Home Node B, HNB）、基带单元（BaseBand Unit, BBU），无线保真（Wireless Fidelity, WIFI）系统中的接入点（Access Point, AP）、无线中继节点、无线回传节点、传输点（transmission point, TP）或者发送接收点（TRP）等。具体地，前述基站即公用移动通信基站，是移动设备接入互联网的接口设备，也是无线电台站的一种形式，是指在一定的无线电覆盖区中，通过移动通信交换中心，与移动电话终端之间进行信息传递的无线电收发信电台。

其次，网络设备还可以为 5G、6G 甚至未来系统中使用的设备，如 NR，系统中的 gNB，

或, 传输点 (TRP 或 TP), 5G 系统中的基站的一个或一组 (包括多个天线面板) 天线面板, 或者, 还可以为构成 gNB 或传输点的网络节点, 如基带单元 (BBU), 或, 分布式单元 (distributed unit, DU), 或微微基站 (Picocell), 或毫微微基站 (Femtocell), 或, 车联网 (vehicle to everything, V2X) 或者智能驾驶场景中的路侧单元 (road side unit, 5 RSU) 等。

在一些部署中, gNB 可以包括集中式单元 (centralized unit, CU) 和 DU。gNB 还可以包括射频单元 (radio unit, RU)。CU 实现 gNB 的部分功能, DU 实现 gNB 的部分功能, 比如, CU 实现无线资源控制 (radio resource control, RRC) 层, 分组数据汇聚层协议 (packet data convergence protocol, PDCP) 层的功能, DU 实现无线链路控制 (radio link control, RLC) 层、媒体接入控制 (media access control, MAC) 层和物理层 (physical layer, PHY) 的功能。由于 RRC 层的信息最终会变成 PHY 层的信息, 或者, 由 PHY 层的信息转变而来, 因而, 在这种架构下, 高层信令, 如 RRC 层信令或 PHCP 层信令, 也可以认为是由 DU 发送的, 或者, 由 DU+RU 发送的。可以理解的是, 网络设备可以为 CU 节点、或 DU 节点、或包括 CU 节点和 DU 节点的设备。此外, CU 可以划分为接入网 RAN 中的网络设备, 15 也可以将 CU 划分为核心网 CN 中的网络设备, 在此不做限制。

再次, 本申请公开的实施例中, 服务小区和邻小区可以是 5G NR 基站对应的小区, 小区可以属于宏基站, 也可以属于小小区 (small cell) 对应的基站, 这里的小小区可以包括: 城市小区 (Metro cell)、微小区 (Micro cell)、微微小区 (Pico cell)、毫微微小区 (Femto cell) 等, 在此不做限制。

20 本申请公开的实施例中, 用于实现网络设备的功能的装置可以是网络设备; 也可以是能够支持网络设备实现该功能的装置, 例如芯片系统, 该装置可以被安装在网络设备中。

还应理解, 终端设备也可以称为用户设备 (user equipment, UE)、接入终端、用户单元、用户站、移动站、移动台、远方站、远程终端、移动设备、用户终端、终端、无线通信设备、用户代理或用户装置。本申请的实施例中的终端设备可以是手机 (mobile 25 phone)、平板电脑 (Pad)、带无线收发功能的电脑、虚拟现实 (Virtual Reality, VR) 终端设备、增强现实 (Augmented Reality, AR) 终端设备、工业控制 (industrial control) 中的无线终端、无人驾驶 (self driving) 中的无线终端、远程医疗 (remote medical) 中的无线终端、智能电网 (smart grid) 中的无线终端、运输安全 (transportation safety) 中的无线终端、智慧城市 (smart city) 中的无线终端、智慧家庭 (smart home) 中的无线终端、前述的 V2X 车联网中的无线终端或无线终端类型的 RSU 等等。本申请的实施例对 30 应用场景不做限定。

上述主要对本申请实施例的通信系统进行了介绍, 下面将以方法的角度对本申请实施例提供的方案进行详细介绍, 本实施例中的主时钟装置即为上述介绍中描述的作为主参考时钟的通信节点, 而从时钟装置即为上述介绍中描述的作为与具有主参考时钟的通信节点进行时钟同步的通信节点。请参阅图 2, 图 2 为本申请实施例中时钟同步方法的一个实施例示意图, 如图 2 所示, 时钟同步方法的具体步骤如下:

步骤 S201、从时钟装置获取主时钟装置发送第一信息的第一时间点, 从时钟装置从主时钟装置接收第一信息的第二时间点, 从时钟装置发送第一反馈信息的第三时间点以及主

时钟装置从从时钟装置接收第一反馈信息的第四时间点。

本实施例中，从时钟装置通过测量得到主时钟装置发送第一信息的第一时间点，并且记录从时钟装置从主时钟装置接收第一信息的第二时间点。然后从时钟装置基于第一信息生成第一反馈信息，向主时钟装置发送第一反馈信息，并且记录从时钟装置发送第一反
5 馈信息的第三时间点，以及通过测量得到主时钟装置从从时钟装置接收第一反馈信息的第四时间点。

为了便于理解，请参阅图 3，图 3 为本申请实施例中时间点的一个实施例示意图，如图 3 所示，A1 指示主时钟装置发送第一信息的第一时间点，A2 指示时钟装置从主时钟装置接收第一信息的第二时间点，A3 指示从时钟装置发送第一反馈信息的第三时间点，A4 指示
10 主时钟装置从从时钟装置接收第一反馈信息的第四时间点。应理解，图 3 示例仅用于理解本方案，具体时间点需要根据实际情况灵活确定。

步骤 S202、从时钟装置基于第一时间点、第二时间点、第三时间点以及第四时间点，得到第一时钟计数偏差。

本实施例中，从时钟装置基于步骤 S202 所获取的第一时间点、第二时间点、第三时间
15 点以及第四时间点，计算得到第一时钟计数偏差，该第一时钟计数偏差用于此次发送第一信息以及接收第一反馈信息时，从时钟装置的时钟计数值与主时钟装置的时钟计数值的差值。从时钟装置具体通过计算第二时间点与第一时间点之间的时间间隔，再计算第三时间点以及第四时间点之间的时间间隔，取前述两个时间间隔之间的差值的一半，得到第一时钟计数偏差。为了便于理解，下面通过公式 (1) 对得到第一时钟计数偏差进行介绍：

$$\text{clk_offset}_{N-1} = \frac{(T_{2-N-1} - T_{1-N-1}) - (T_{4-N-1} - T_{3-N-1})}{2}; \quad (1)$$

其中， clk_offset_{N-1} 为第一时钟计数偏差， T_{1-N-1} 为第一时间点， T_{2-N-1} 为第二时间点， T_{3-N-1} 为第三时间点， T_{4-N-1} 为第四时间点，前述 $N \geq 2$ 。

步骤 S203、从时钟装置基于第一时钟计数偏差，获取从时钟装置从主时钟装置接收第二信息的调整后的第五时间点以及从时钟装置发送第二反馈信息的调整后的第六时间点，
25 并获取主时钟装置发送第二信息的第七时间点以及主时钟装置从从时钟装置接收第二反馈信息的第八时间点。

本实施例中，步骤 S202 中的第一时钟计数偏差用于调整从时钟装置接收与第一信息相邻的下一个信息的时间点，以及调整从时钟装置发送与第一反馈信息相邻的下一个反馈信息的时间点。即从时钟装置会根据第一时钟计数偏差调整从时钟装置的时钟计数值，为了
30 便于理解，下面通过公式 (2) 介绍对调整从时钟装置的时钟计数值进行介绍：

$$FTM'_{N-1} = FTM_{N-1} - \text{clk_offset}_{N-1}; \quad (2)$$

其中， clk_offset_{N-1} 为第一时钟计数偏差， FTM_{N-1} 为基于第一时钟计数偏差调整前的从时钟装置的时钟计数值， FTM'_{N-1} 为基于第一时钟计数偏差调整后的时钟计数值。

基于此，步骤 S202 中所获取的第二时间点以及第三时间点均是基于 FTM_{N-1} 进行记录的，而从时钟装置基于第一时钟计数偏差对时钟计数值进行了调整，能够得到调整后的时钟计数值 ()，因此从时钟装置将基于 FTM'_{N-1} 记录从时钟装置从主时钟装置接收第二信息的调整后的第 FTM'_{N-1} 五时间点，该第二信息是与第一信息相邻的后一个信息。然后从时钟
35

装置基于第二信息生成第二反馈信息，向主时钟装置发送第二反馈信息，再基于 FTM'_{N-1} 记录从时钟装置发送第二反馈信息的调整后的第六时间点。其次，基于步骤 S201 介绍的类似方式，从时钟装置也能够通过测量得到主时钟装置发送第二信息的第七时间点以及主时钟装置从从时钟装置接收第二反馈信息的第八时间点。

5 为了便于理解，基于图 3 的示例进行进一步的介绍，请参阅图 4，图 4 为本申请实施例中时间点以及相邻信息的一个实施例示意图，如图 4 所示，主时钟装置在向从时钟装置发送第一信息后，继续向从时钟装置发送与第一信息相邻的第二信息，且此时从时钟装置基于第一时钟计数偏差对时钟计数值进行了调整。基于此，B1 指示主时钟装置发送第二信息的第七时间点，B2 指示时钟装置从主时钟装置接收第二信息的调整后的第五时间点，
10 B3 指示从时钟装置发送第二反馈信息的调整后的第六时间点，B4 指示主时钟装置从从时钟装置接收第二反馈信息的第八时间点。应理解，图 4 示例仅用于理解本方案，具体时间点需要根据实际情况灵活确定。

步骤 204、从时钟装置基于调整后的第五时间点、调整后的第六时间点、第七时间点以及第八时间点，得到第二时钟计数偏差。

15 本实施例中，从时钟装置基于步骤 S203 所获取的调整后的第五时间点、调整后的第六时间点、第七时间点以及第八时间点，计算得到第二时钟计数偏差，该第二时钟计数偏差用于此次发送第二信息以及接收第二反馈信息时，从时钟装置的时钟计数值与主时钟装置的时钟计数值的差值。具体地，从时钟装置计算调整后的第五时间点与第七时间点之间的时间间隔，再计算调整后的第六时间点以及第八时间点之间的时间间隔，取前述两个时间
20 间隔之间的差值的一半，得到第二时钟计数偏差。该第二时钟计数偏差用于调整从时钟装置接收与第二信息相邻的下一个信息的时间点，以及调整从时钟装置发送与第二反馈信息相邻的下一个反馈信息的时间点。

为了便于理解，下面通过公式 (3) 对得到第二时钟计数偏差进行介绍：

$$\text{clk_offset}_N = \frac{(T_{2-N} - T_{1-N}) - (T_{4-N} - T_{3-N})}{2}; \quad (3)$$

25 其中， clk_offset_N 为第二时钟计数偏差， T_{1-N} 为第七时间点， T_{2-N} 为调整后的第五时间点， T_{3-N} 为调整后的第六时间点， T_{4-N} 为第八时间点，前述 $N \geq 2$ 。

步骤 S205、从时钟装置得到同步周期。

本实施例中，从时钟装置得到同步周期，该同步周期用于调整从时钟装置的时钟计数步长。具体地，从时钟装置能够基于主时钟装置发送第二信息的时间点与主时钟装置发送
30 第一信息的时间点之间的时间间隔，得到同步周期。或，基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。或，基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。

35 为了便于理解，在从时钟装置能够基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，得到同步周期的情况下，通过公式 (4) 对得到同步周期进行介绍：

$$T_{N-1} = T_{1-N} - T_{1-N-1}; \quad (4)$$

其中, T 为同步周期, T_{1_N} 为主时钟装置发送第二信息的时间点, T_{1_N-1} 为主时钟装置发送第一信息的时间点, 前述 $N \geq 2$ 。

5 为了进一步理解本方案, 基于图 3 以及图 4 的示例进行进一步地的介绍, 请参阅图 5, 图 5 为本申请实施例中同步周期的一个实施例示意图, 如图 5 所示, C1 指示主时钟装置发送第一信息的第一时间点, C2 指示主时钟装置发送第二信息的第七时间点, 此时通过公式 (4) 即可以得到第一时间点 C1 与第七时间点 C2 之间的时间间隔为同步周期。

其次, 在从时钟装置能够基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔, 得到同步周期情况下, 通过公式 (5) 对得到同步周期进行介绍:

$$10 \quad T_{N-1} = T_{4_N} - T_{4_N-1}; \quad (5)$$

其中, T 为同步周期, T_{4_N} 为主时钟装置接收第二反馈信息的时间点, T_{4_N-1} 为主时钟装置接收第一反馈信息的时间点, 前述 $N \geq 2$ 。

15 为了进一步理解本方案, 基于图 3 以及图 4 的示例进行进一步地的介绍, 请参阅图 6, 图 6 为本申请实施例中同步周期的另一实施例示意图, 如图 5 所示, D1 指示主时钟装置接收第一反馈信息的第四时间点, D2 指示主时钟装置接收第二反馈信息的第八时间点, 此时通过公式 (5) 即可以得到第四时间点 D1 与第八时间点之间的时间间隔为同步周期。

再次, 在从时钟装置能够基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔, 与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔, 得到同步周期的情况下, 通过公式 (6) 对得到同步周期进行介绍:

$$20 \quad T_{N-1} = \frac{(T_{1_N} - T_{1_N-1}) + (T_{4_N} - T_{4_N-1})}{2}; \quad (6)$$

其中, T 为同步周期, T_{1_N} 为主时钟装置发送第二信息的时间点, T_{1_N-1} 为主时钟装置发送第一信息的时间点, T_{4_N} 为主时钟装置接收第二反馈信息的时间点, T_{4_N-1} 为主时钟装置接收第一反馈信息的时间点, 前述 $N \geq 2$ 。

25 为了进一步理解本方案, 基于图 3 以及图 4 的示例进行进一步地的介绍, 请参阅图 7, 图 7 为本申请实施例中同步周期的另一实施例示意图, 如图 7 所示, E1 指示主时钟装置发送第一信息的第一时间点, E2 指示主时钟装置接收第一反馈信息的第四时间点, E3 指示主时钟装置发送第二信息的第七时间点, E4 指示主时钟装置接收第二反馈信息的第八时间点, 此时能够得到第七时间点 E3 与第一时间点 E1 之间的时间间隔 E5, 以及第八时间点与 E4 第四时间点 E2 之间的时间间隔 E6, 然后通过公式 (6) 即可以得到同步周期。

步骤 S206、从时钟装置基于第一时钟计数偏差和/或第二时钟计数偏差, 得到第一时钟频率偏差。

35 本实施例中, 从时钟装置基于第一时钟计数偏差和/或第二时钟计数偏差与同步周期的比值, 得到第一时钟频率偏差, 该第一时钟频率偏差为从时钟装置的时钟计数频率与主时钟装置的时钟计数频率的差值。此时从时钟装置的时钟计数频率为从时钟接收第二信息以及发送第二反馈信息时的时钟计数频率, 而主时钟装置的时钟计数频率为主时钟发送第二信息以及以及第二反馈信息时的时钟计数频率。

具体地, 从时钟装置基于第一时钟计数偏差与同步周期的比值, 得到第一时钟频率偏

差。下面通过公式 (7) 对得到第一时钟频率偏差的一种情况进行介绍:

$$\text{delta}_{N-1} = \frac{\text{clkoffset}_{N-1}}{T}; \quad (7)$$

其中, delta_{N-1} 为第一时钟频率偏差, clkoffset_{N-1} 为第一时钟计数偏差, T 为同步周期, 前述 $N \geq 2$ 。

5 或者, 从时钟装置基于第二时钟计数偏差与同步周期的比值, 得到第一时钟频率偏差。下面通过公式 (8) 对得到第一时钟频率偏差的另一种情况进行介绍:

$$\text{delta}_{N-1} = \frac{\text{clkoffset}_N}{T}; \quad (8)$$

其中, delta_N 为第一时钟频率偏差, clkoffset_N 为第二时钟计数偏差, T 为同步周期, 前述 $N \geq 2$ 。

10 或者, 从时钟装置基于第一时钟计数偏差与第二时钟计数偏差之和与同步周期的比值, 得到第一时钟频率偏差。下面通过公式 (9) 对得到第一时钟频率偏差的又一种情况进行介绍:

$$\text{delta}_{N-1} = \frac{\text{clkoffset}_{N-1} + \text{clkoffset}_N}{T}; \quad (9)$$

15 其中, delta_N 为第一时钟频率偏差, clkoffset_{N-1} 为第一时钟计数偏差, clkoffset_N 为第二时钟计数偏差, T 为同步周期, 前述 $N \geq 2$ 。

步骤 S207、从时钟装置基于第一时钟频率偏差调整从时钟装置的时钟计数步长。

本实施例中, 从时钟装置通过步骤 S207 所介绍的方式能够得到第一时钟频率偏差, 因此, 从时钟装置能够基于第一时钟频率偏差调整从时钟装置的时钟计数步长, 该时钟计数步长为相邻时钟计数值之间的时间长度。

20 具体地, 下面通过公式 (10) 对调整从时钟装置的时钟计数步长的情况进行介绍:

$$FTM_step_N = FTM_step_{N-1} * (1 - \text{delta}_{N-1}); \quad (10)$$

25 其中, delta_N 为第一时钟频率偏差, FTM_step_{N-1} 为调整前的从时钟装置的时钟计数步长 (即上一次调整得到的时钟计数步长), FTM_step_N 为调整后的从时钟装置的时钟计数步长, 前述 $N \geq 2$ 。应理解, 当 N 等于 2 时, 即 FTM_step_1 为预设步长, 预设步长是根据从时钟装置与主时钟装置之间的时间长度, 通过实验和/或基于大量数据的统计所确定的, 此处不对预设步长进行具体限定。

30 进一步地, 从时钟装置并非持续对时钟计数步长进行调整, 在满足一定条件的情况下将停止调整时钟计数步长, 并且以所确定的目标时钟计数步长进行计数。具体地, 请参阅图 8, 图 8 为本申请实施例中确定目标时钟计数步长的一个流程示意图, 如图 8 所示。

步骤 S801、从时钟装置执行时钟同步流程。

本实施例中, 从时钟装置需要先配置寄存器, 对时钟计数步长进行校准, 并且在完成时钟计数步长的校准后, 重配寄存器, 初始化测量主时钟装置收发信息以及反馈信息的次数, 然后开始执行时钟同步流程。

35 步骤 S802、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

本实施例中, 从时钟装置通过图 2 中步骤 S202 以及步骤 S203 中介绍的类似方式得到

第一次的时钟计数偏差以及第一次调整后的时钟计数值，具体此处不再赘述。

步骤 S803、从时钟装置判断时钟计数步长的调整次数是否等于同步次数阈值。

本实施例中，从时钟装置对时钟计数步长的调整次数是否等于同步次数阈值进行判断。若是，则执行步骤 S804，这种情况下同步次数阈值被设置为 0，此时还未对时钟计数步长
5 进行调整，因此时钟计数步长的调整次数为 0，即时钟计数步长的调整次数等于同步次数阈值。若否，则执行步骤 S805，这种情况下同步次数阈值大于 0。应理解，同步次数阈值是通过实验和/或基于大量数据的统计所确定的，此处不对同步次数阈值进行具体限定。

步骤 S804、从时钟装置结束时钟同步流程。

本实施例中，由于调整次数等于同步次数阈值，虽然从时钟装置并未对时钟计数步长
10 进行调整，但此时结束时钟同步流程。

步骤 S805、从时钟装置得到第 N 次的时钟计数偏差，第 N 次调整后的时钟计数值，第 (N-1) 次的时钟频率偏差以及第 (N-1) 调整次调整后的时钟计数步长， $N \geq 2$ 。

本实施例中，从时钟装置通过图 2 中步骤 S203 至步骤 S207 中介绍的类似方式得到第
15 N 次的时钟计数偏差，第 N 次调整后的时钟计数值，第 (N-1) 次的时钟频率偏差以及第 (N-1) 调整次调整后的时钟计数步长，且 N 大于等于 2，具体此处不再赘述。

步骤 S806、从时钟装置再次判断时钟计数步长的调整次数是否等于同步次数阈值。

本实施例中，从时钟装置对时钟计数步长的调整次数是否等于同步次数阈值进行再次判断。若是，则执行步骤 S807。若否，则执行步骤 S808。

步骤 S807、从时钟装置将第 (N-1) 次调整后的时钟计数步长确定为目标时钟计数步
20 长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，由于在得到第 (N-1) 调整次调整后的时钟计数步长后，时钟计数步长的调整次数等于同步次数阈值，即同步次数阈值为 (N-1)，此时将停止对时钟计数步长进行继续调整。并且将第 (N-1) 次调整后的时钟计数步长确定为目标时钟计数步长，在后续的时钟计数时，根据目标时钟计数步长进行计数。

25 步骤 S808、从时钟装置判断时钟频率偏差是否大于或等于时钟频率最大偏差阈值；

本实施例中，从时钟装置对时钟频率偏差是否大于或等于时钟频率最大偏差阈值进行判断。若是，说明此时时钟频率偏差过大，因此执行步骤 S802，重新开始新的时钟同步流程。若否，则执行步骤 S809。应理解，时钟频率最大偏差阈值是根据从时钟装置与主时钟装置之间得到时钟频率偏差，通过实验和/或基于大量数据的统计所确定的，此处不对时钟
30 频率最大偏差阈值进行具体限定。

步骤 S809、从时钟装置判断时钟频率偏差是否大于或等于时钟频率最小偏差阈值；

本实施例中，从时钟装置进一步地对时钟频率偏差是否大于或等于时钟频率最小偏差
35 阈值进行判断。若是，说明此时时钟频率偏差未达到时钟同步可以接受的偏差范围，需要再次进行调整，因此执行步骤 S805。若否，说明此时时钟频率偏差已达到时钟同步可以接受的偏差范围，因此能够执行步骤 S810。应理解，时钟频率最小偏差阈值是根据从时钟装置与主时钟装置之间得到时钟频率偏差，通过实验和/或基于大量数据的统计所确定的，此处不对时钟频率最小偏差阈值进行具体限定。

步骤 S810、从时钟装置将时钟频率偏差小于时钟频率最小偏差阈值的时钟计数步长确

定为目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，由于在得到第(N-1)调整次调整后的时钟计数步长后，能够得到该时钟计数步长的时钟频率偏差小于时钟频率最小偏差阈值，即此时的时钟频率偏差是从时钟装置能够接受的偏差，此时从时钟装置将停止对时钟计数步长进行继续调整，并且将第(N-1)调整次调整后的时钟计数步长确定为目标时钟计数步长，在后续时钟计数时，根据目标时钟计数步长进行计数。

通过图 2 以及图 8 所示出的实施例可知，同步周期的具体取值可以通过三种不同的方式确定，而第一时钟频率偏差也可以通过三种不同的方式确定，为了进一步地理解本方案，下面分别对多种方式分别进行介绍。

(1) 从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，得到同步周期。且基于第一时钟计数偏差与同步周期的比值，得到第一时钟频率偏差。

以主时钟装置和从时钟装置偏差为 50 百万分之一 (parts per million, ppm)，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY 160Mhz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 (即预设时间步长)。请参阅图 9，图 9 为本申请实施例中时钟同步方法的另一实施例示意图，如图 9 所示，时钟同步方法的具体步骤如下：

步骤 S901、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

本实施例中，从时钟装置通过图 2 中步骤 S202 以及步骤 S203 中介绍的类似方式得到第一次的时钟计数偏差，以及第一次调整后的时钟计数值。

示例性地，从时钟装置能够记录接收到主时钟装置发送的第一个信息的时间点，以及基于第一个信息生成第一个反馈信息，并向主时钟装置发送第一个反馈信息，此时从时钟装置还能够记录发送第一个反馈信息的时间点。然后通过测量得到主时钟装置发送第一个信息的时间点以及主时钟装置接收第一个反馈信息的时间点。

因此，基于前述公式 (1) 可以得到：

$$clk_offset_1 = \frac{(T_{2_1} - T_{1_1}) - (T_{4_1} - T_{3_1})}{2};$$

其中， clk_offset_1 为第一次的时钟计数偏差， T_{1_1} 为主时钟装置发送第一个信息的时间点， T_{2_1} 为主时钟装置发送的第一个信息的时间点， T_{3_1} 为从时钟装置发送第一个反馈信息的时间点， T_{4_1} 为主时钟装置接收第一个反馈信息的时间点。

进一步地，基于前述公式 (2) 可以得到：

$$FTM'_1 = FTM_1 - clk_offset_1;$$

其中， clk_offset_1 为第一次的时钟计数偏差， FTM_1 为未调整的时钟计数值， FTM'_1 为第一次调整后的时钟计数值。

步骤 S902、从时钟装置得到第二次同步的时钟计数偏差。

本实施例中，从时钟装置通过图 2 中步骤 S203 以及步骤 S204 中介绍的类似方式得到

第二次同步的时钟计数偏差。

示例性地，从时钟装置能够记录接收到主时钟装置发送的第二个信息的时间点，以及基于第二个信息生成第二个反馈信息，并向主时钟装置发送第二个反馈信息，此时从时钟装置还能够记录发送第二个反馈信息的时间点。然后通过测量得到主时钟装置发送第二个信息的时间点以及主时钟装置接收第二个反馈信息的时间点。

因此，基于前述公式（3）可以得到：

$$\text{clk_offset}_2 = \frac{(T_{2_2} - T_{1_2}) - (T_{4_2} - T_{3_2})}{2};$$

其中， clk_offset_2 为第二次同步的时钟计数偏差， T_{1_2} 为主时钟装置发送第二个信息的时间点， T_{2_2} 为主时钟装置发送的第二个信息的时间点， T_{3_2} 为从时钟装置发送第二个反馈信息的时间点， T_{4_2} 为主时钟装置接收第二个反馈信息的时间点。

步骤 S903、从时钟装置基于主时钟装置发送第二个信息的时间点与主时钟装置发送第一个信息的时间点之间的时间间隔，得到第一个同步周期。

本实施例中，从时钟装置通过图 2 中步骤 S205 中介绍的类似方式，基于主时钟装置发送第二个信息的时间点与主时钟装置发送第一个信息的时间点之间的时间间隔，得到第一个同步周期。

示例性地，基于步骤 S901 与步骤 S902 的示例进行介绍，基于公式（4）可以得到：

$$T_1 = T_{1_2} - T_{1_1};$$

其中， T_1 为第一个同步周期， T_{1_2} 为主时钟装置发送第二个信息的时间点， T_{1_1} 为主时钟装置发送第一个信息的时间点。

步骤 S904、从时钟装置基于第一次的时钟计数偏差与第一个同步周期的比值，得到第一个时钟频率偏差。

本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第一次的时钟计数偏差与步骤 S903 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S901 至步骤 S903 的示例进行介绍，基于公式（7）可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_1}{T};$$

其中， delta_1 为第一个时钟频率偏差， clkoffset_1 为第一次的时钟计数偏差， T 为第一个同步周期。

步骤 S905、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

本实施例中，从时钟装置通过图 2 中步骤 S207 中介绍的类似方式，基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长，从而得到第一个调整后的时钟计数步长。

示例性地，基于步骤 S901 至步骤 S904 的示例进行介绍，基于公式（10）可以得到：

$$FTM_step_1 = FTM_step_0 * (1 - \text{delta}_1); \quad (10)$$

其中， delta_1 为第一个时钟频率偏差， FTM_step_0 为预设时钟计数步长， FTM_step_1 为第一个调整后的时钟计数步长。

步骤 S906、从时钟装置得到第 N 次同步的时钟计数偏差，N 大于 2。

本实施例中，从时钟装置得到第 N 次同步的时钟计数偏差的方式与步骤 S203 以及步骤 S204 以及步骤 S902 中介绍的方式类似，在此不再赘述，其中 N 大于 2。

步骤 S907、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期，N 大于 2。

本实施例中，从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期的方式与步骤 S205 以及步骤 5 S903 中介绍的方式类似，在此不再赘述，其中 N 大于 2。

步骤 S908、从时钟装置基于第 (N-1) 次同步的时钟计数偏差与第 (N-1) 个同步周期的比值，得到第 (N-1) 个时钟频率偏差。

本实施例中，从时钟装置基于第 (N-1) 次同步的时钟计数偏差与第 (N-1) 个同步周期的比值，得到第 (N-1) 个时钟频率偏差的方式与步骤 S206 以及步骤 S904 中介绍的方式 10 类似，在此不再赘述，其中 N 大于 2。

步骤 S909、从时钟装置基于第 (N-1) 个时钟频率偏差调整从时钟装置的第 (N-2) 个调整后的时钟计数步长。

本实施例中，从时钟装置基于第 (N-1) 个时钟频率偏差调整从时钟装置的第 (N-2) 个调整后的时钟计数步长的方式与步骤 S207 以及步骤 S905 中介绍的方式类似，在此不再 15 赘述，其中 N 大于 2。

步骤 S910、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长的方式与步骤 S807 以及步骤 S809 中介绍的类似，在此不再赘述。

20 为了进一步地理解在图 9 所示出的情况下的时钟同步方法以及提升时钟同步的准确度效果，下面假设主时钟装置的实际晶振频率（即主时钟装置的时钟计数频率）为 160 兆赫 (mega hertz, MHz)，从时钟装置的实际晶振频率（即从时钟装置的时钟计数频率）为 $160 * (1 - 20e-6) = 159.9968\text{MHz}$ ，在未进行时钟同步前的初始时刻，主时钟装置的内部计数器时间（主时钟装置的时钟计数值）为 $AP_FTM = (0:100:0:0:0:0)$ ，从时钟装置的内部计数器 25 时间（从时钟装置的时钟计数值）为 $STA_FTM = (0:500:0:0:0:0)$ ，时间单位 (s:ms:us:ns:ps:(2^{-16} ps))。基于此，在进行时钟同步后，主时钟装置将会按照 $AP_STEP = (0:0:0:6:250:0)$ ，以及从时钟装置将会按照 $STA_STEP = (0:0:0:6:250:0)$ 的计数步长更新各自内部的计数器时间。基于此前述假设，请参阅图 10，图 10 为本申请实施例中收发信息以及反馈信息的一个交互示意图，主时钟装置与从时钟装置之间具体收发信息 30 以及反馈信息如图 10 所示。

在第一次时钟同步过程中，假设第一次时钟同步测量时，在绝对时刻 100ms 时主时钟装置发送第一个信息，并记录主时钟装置发送第一个信息的计数器时间 T_{1_1} ；在 101ms 处从时钟装置接收到第一个信息，并记录从时钟装置接收到第一个信息的计数器时间 T_{2_1} ；在 110ms 处从时钟装置向主时钟装置发送基于第一个信息生成第一个反馈信息，并记录从时钟装置发送第一个反馈信息的计数器时间 T_{3_1} ；在 111ms 处主时钟装置接收到第一个反馈信息，并记录主时钟装置接收到第一个反馈信息的计数器时间 T_{4_1} 。

基于此，下面先介绍如何得到 T_{1_1} 以及 T_{4_1} 。从未进行时钟同步前的初始时刻到 T_{1_1} 之间的 100ms 时间内，主时钟装置的晶振走过的周期数为：

$100\text{ms} \times 160\text{MHz} = 1.6 \times 10^7$ 。

由此可知，每个周期主时钟装置的计数器会加 $\text{AP_STEP} = (0:0:0:6:250:0)$ ，因此在 T_{1_1} 时，主时钟装置的时钟计数值为：

$\text{AP_FTM} = (0:100:0:0:0:0) + (0:0:0:6:250:0) \times 1.6 \times 10^7 = (0:200:0:0:0:0)$ 。

5 即可知 $T_{1_1} = \text{AP_FTM} = (0:200:0:0:0:0)$ 。

其次，从 T_{1_1} 到 T_{4_1} 之间的 11ms 时间内，主时钟装置晶振走过周期数为：

$11\text{ms} \times 160\text{MHz} = 1760000$ 。

由此可知，每个周期主时钟装置的计数器会加 $\text{AP_STEP} = (0:0:0:6:250:0)$ ，因此在 T_{4_1} 时，主时钟装置的时钟计数值为：

10 $\text{AP_FTM} = (0:200:0:0:0:0) + (0:0:0:6:250:0) \times 1760000 = (0:211:0:0:0:0)$ 。

即可知 $T_{4_1} = \text{AP_FTM} = (0:211:0:0:0:0)$ 。

进一步地，下面再介绍如何得到 T_{2_1} 以及 T_{3_1} 。从未进行时钟同步前的初始时刻到 T_{2_1} 之间的 101ms 时间内，从时钟装置晶振走过周期数为：

$\text{ceil}(101\text{ms} \times 159.9968\text{MHz}) = 16159677$ 。

15 由此可知，每个周期从时钟装置的计数器会加 $\text{STA_STEP} = (0:0:0:6:250:0)$ ，因此在 T_{2_1} 时，从时钟装置的时钟计数值为：

$\text{STA_FTM} = (0:500:0:0:0:0) + (0:0:0:6:250:0) \times 16159677 = (0:600:997:981:250:0)$ 。

即可知 $T_{2_1} = \text{STA_FTM} = (0:600:997:981:250:0)$ 。

其次，从 T_{2_1} 到 T_{3_1} 之间的 9ms 时间内，从时钟装置晶振走过周期数为：

20 $\text{ceil}(9\text{ms} \times 159.9968\text{MHz}) = 1439972$ 。

由此可知，每个周期从时钟装置的计数器会加 $\text{STA_STEP} = (0:0:0:6:250:0)$ ，因此在 T_{3_1} 时，从时钟装置的时钟计数值为：

$\text{STA_FTM} = (0:600:997:981:250:0) + (0:0:0:6:250:0) \times 1439972 = (0:609:997:806:250:0)$ 。

25 即可知 $T_{3_1} = \text{STA_FTM} = (0:609:997:806:250:0)$ 。

基于图 9 的实施例可知，第一次时钟同步之后，从时钟装置能够获取到主时钟装置以及从时钟装置收发第一个信息以及第一个反馈信息的时间点，并且根据得到的 T_{1_1} ， T_{2_1} ， T_{3_1} 以及 T_{4_1} 计算主时钟装置与从时钟装置的时钟计数偏差。

基于公式 1 可知：

$$30 \quad \text{clk_offset}_1 = \frac{(T_{2_1} - T_{1_1}) - (T_{4_1} - T_{3_1})}{2}$$

$= (0:400:997:981:250:0) - (- (0:398:997:806:250:0)) / 2 = (0:399:997:893:750:0)$

由此可知，在第一次完成时钟同步之后，在 T_{4_1} 处更新从时钟装置的时钟计数偏差（实际更新会比 T_{4_1} 晚一些），在 T_{4_1} （即 11ms 时），从 T_{3_1} 到 t_4 之间的 1ms 内从时钟装置晶振走过周期数为：

35 $\text{ceil}(1\text{ms} \times 159.9968\text{MHz}) = 159997$ 。

并且每个周期从时钟装置的计数器会加 $\text{STA_STEP} = (0:0:0:6:250:0)$ ，因此在 T_{4_1} 时，从时钟装置的时钟计数值为：

$\text{STA_FTM} = (0:609:997:806:250:0) + (0:0:0:6:250:0) \times 159997 = (0:610:997:787:500:0)$ 。

根据所得到的 clk_offset_1 调整从时钟装置的时钟计数值:

$$\text{STA_FTM}=(0:610:997:787:500:0)-(0:399:997:893:750:0)=(0:210:999:893:750:0)。$$

经过第一次时钟计数偏差对从时钟装置的时钟计数值进行调整, 从调整后的时钟计数值可以得到看到, 主时钟装置的时钟计数值和从时钟装置的时钟计数值之间的偏差已较小。

5 下面介绍在第二次时钟同步过程中, 假设在绝对时刻 300ms 时主时钟装置发第二个信息, 并记录主时钟装置发送第二个信息的计数器时间 T_{1_2} ; 在 301ms 处从时钟装置接收到第二个信息, 并记录从时钟装置接收到第二个信息的计数器时间 T_{2_2} ; 在 310ms 处从时钟装置向主时钟装置发送基于第二个信息生成第二个反馈信息, 并记录从时钟装置发送第二个反馈信息的计数器时间 T_{3_2} ; 在 311ms 处主时钟装置接收到第二个反馈信息, 并记录主时钟装置接收到第二个反馈信息的计数器时间 T_{4_2} 。

基于此, 下面先介绍如何得到 T_{1_2} 以及 T_{4_2} 。从第一次测量的 T_{4_1} 到第二次的 T_{1_2} 之间的 189ms 时间内, 主时钟装置晶振走过周期数为:

$$189\text{ms} \times 160\text{MHz} = 3.024 \times 10^7。$$

15 由此可知, 每个周期主时钟装置的计数器会加 $\text{AP_STEP}=(0:0:0:6:250:0)$, 因此在 T_{1_2} 时, 主时钟装置的时钟计数值为:

$$\text{AP_FTM}=(0:211:0:0:0:0)+(0:0:0:6:250:0) \times 3.024 \times 10^7=(0:400:0:0:0:0)。$$

$$\text{即可知 } T_{1_2} = \text{AP_FTM}=(0:400:0:0:0:0)。$$

从第二次的 T_{1_2} 到第二次的 T_{4_2} 之间的 11ms 时间内, 主时钟装置晶振走过周期数为:

$$11\text{ms} \times 160\text{MHz} = 1760000。$$

20 由此可知, 每个周期主时钟装置的计数器会加 $\text{AP_STEP}=(0:0:0:6:250:0)$, 因此在 T_{4_2} 时, 主时钟装置的时钟计数值为:

$$\text{AP_FTM}=(0:400:0:0:0:0)+(0:0:0:6:250:0) \times 1760000=(0:411:0:0:0:0)$$

$$\text{即可知 } T_{4_2} = \text{AP_FTM}=(0:411:0:0:0:0)。$$

25 进一步地, 下面再介绍如何得到 T_{2_2} 以及 T_{3_2} 。从第一次测量的 T_{4_1} 到第二次的 T_{2_2} 之间的 190ms 时间内, 从时钟装置晶振走过周期数为:

$$\text{ceil}(190\text{ms} \times 159.9968\text{MHz}) = 30399392。$$

由此可知, 每个周期从时钟装置的计数器会加 $\text{STA_STEP}=(0:0:0:6:250:0)$, 因此在 T_{2_2} 时, 从时钟装置的时钟计数值为:

$$\text{STA_FTM}=(0:210:999:893:750:0)+(0:0:0:6:250:0) \times 30399392=(0:400:996:093:750:0)。$$

$$\text{即可知 } T_{2_2} = \text{STA_FTM}=(0:400:996:093:750:0)。$$

从第二次 T_{2_2} 到 T_{3_2} 之间的 9ms 时间内, 从时钟装置晶振走过周期数为:

$$\text{ceil}(9\text{ms} \times 159.9968\text{MHz}) = 1439972。$$

35 由此可知, 每个周期从时钟装置的计数器会加 $\text{STA_STEP}=(0:0:0:6:250:0)$, 因此在 T_{3_2} 时, 从时钟装置的时钟计数值为:

$$\text{STA_FTM}=(0:400:996:093:750:0)+(0:0:0:6:250:0) \times 1439972=(0:409:995:918:750:0)。$$

$$\text{即可知 } T_{3_2} = \text{STA_FTM}=(0:409:995:918:750:0)。$$

基于图 9 的实施例可知, 第二次时钟同步之后, 从时钟装置能够获取到主时钟装置以

及从时钟装置收发第二个信息以及第二个反馈信息的时间点，并且根据得到的 T_{1_2} ， T_{2_2} ， T_{3_2} 以及 T_{4_2} 计算主时钟装置与从时钟装置的时钟计数偏差。

基于公式 3 可知：

$$\text{clk_offset}_2 = \frac{(T_{2_2} - T_{1_2}) - (T_{4_2} - T_{3_2})}{2}$$

$$= (0:0:996:093:750:0) - (0:1:4:81:250:0) / 2 = -(0:0:3:993:750:0)$$

此时将第一次测量和第二次测量的时间间隔确定为同步周期，即基于主时钟装置发送第二个信息的时间点与主时钟装置发送第一个信息的时间点之间的时间间隔得到同步周期，基于公式 (4) 可以得到：

$$T_1 = T_{1_2} - T_{1_1}$$

$$= (0:400:0:0:0:0) - (0:200:0:0:0:0) = (0:200:0:0:0:0)$$

再基于第一次测量得到时钟计数偏差与同步周期确定时钟频率偏差（晶振偏差），基于公式 (7) 可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_1}{T}$$

$$= -0.00001996875$$

在第二次完成时钟同步，在 T_{4_2} 处更新从时钟装置的时钟计数偏差（实际更新会比 T_{4_2} 晚一些），在 T_{4_2} （即 311ms 时），从 T_{3_2} 到 T_{4_2} 之间的 1ms 内从时钟装置晶振走过周期数为：
 $\text{ceil}(1\text{ms} * 159.9968\text{MHz}) = 159997$ 。

由此可知，每个周期从时钟装置的计数器会加 $\text{STA_STEP} = (0:0:0:6:250:0)$ ，因此在 T_{4_2} 时，从时钟装置的时钟计数值为：

$$\text{STA_FTM} = (0:409:995:918:750:0) + (0:0:0:6:250:0) * 159997 = (0:410:995:900:0:0)。$$

然后根据 clk_offset_2 调整从时钟装置的时钟计数值：

$$\text{STA_FTM} = (0:410:995:900:0:0) - (-(0:0:3:993:750:0)) = (0:410:999:893:750:0)。$$

根据时钟频率偏差 delta_1 调整从时钟装置的时钟计数步长，基于公式 (10) 可以得到：

$$\text{FTM_step}_1 = \text{FTM_step}_0 * (1 - \text{delta}_1)$$

$$= (0:0:0:6:250:0) * 1.00001996875 = (0:0:0:6:250:8179)。$$

在后续多次时钟同步过程中，均可以采用上述方式进行测量，从上述方式可知，在对从时钟装的时钟计数值进行调整后，主时钟装置的时钟计数值和从时钟装置的时钟计数值之间的偏差已较小。其次，对从时钟装的时钟计数步长进行调整后，主时钟装置的时钟计数步长和从时钟装置的时钟计数步长之间的偏差也减小，由此可知，通过本申请实施例提供的时钟同步方法能够提升时钟同步的准确度。

(2) 从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，得到同步周期。且基于第二时钟计数偏差与同步周期的比值，得到第一时钟频率偏差。

以主时钟装置和从时钟装置偏差为 50ppm，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY

160Mhz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 （即预设时间步长）。请参阅图 11，图 11 为本申请实施例中时钟同步方法的另一实施例示意图，如图 11 所示，时钟同步方法的具体步骤如下：

步骤 S1101、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

5 步骤 S1102、从时钟装置得到第二次同步的时钟计数偏差。

步骤 S1103、从时钟装置基于主时钟装置发送第二个信息的时间点与主时钟装置发送第一个信息的时间点之间的时间间隔，得到第一个同步周期。

本实施例中，步骤 S1101 至步骤 S1103 与步骤 S901 至步骤 S903 类似，此处不再赘述。

10 步骤 S1104、从时钟装置基于第二次同步的时钟计数偏差与第一个同步周期的比值，得到第一个时钟频率偏差。

本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第二次同步的时钟计数偏差与与步骤 S1103 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S1101 至步骤 S1103 的示例进行介绍，基于公式 (8) 可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_2}{T};$$

15 其中， delta_1 为第一个时钟频率偏差， clkoffset_2 为第二次同步的时钟计数偏差， T 为第一个同步周期。

步骤 S1105、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

步骤 S1106、从时钟装置得到第 N 次同步的时钟计数偏差， N 大于 2。

20 步骤 S1107、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期， N 大于 2。

步骤 S1108、从时钟装置基于第 $(N-1)$ 次同步的时钟计数偏差与第 $(N-1)$ 个同步周期的比值，得到第 $(N-1)$ 个时钟频率偏差。

25 步骤 S1109、从时钟装置基于第 $(N-1)$ 个时钟频率偏差调整从时钟装置的第 $(N-2)$ 个调整后的时钟计数步长。

步骤 S1110、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，步骤 S1105 至步骤 S1110 与步骤 S905 至步骤 S910 类似，此处不再赘述。

30 (3) 从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，得到同步周期。且基于第一时钟频率偏差为第一时钟计数偏差与第二时钟计数偏差之和与同步周期的比值，得到第一时钟频率偏差。

35 以主时钟装置和从时钟装置偏差为 50ppm，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY 160Mhz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 （即预设时间步长）。请参阅图 12，图 12 为本申请实施例中时钟同步方法的另一实施例示意图，如图 12 所示，时钟同步方法的具体步骤如下：

步骤 S1201、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

步骤 S1202、从时钟装置得到第二次同步的时钟计数偏差。

步骤 S1203、从时钟装置基于主时钟装置发送第二个信息的时间点与主时钟装置发送第一个信息的时间点之间的时间间隔，得到第一个同步周期。

5 本实施例中，步骤 S1201 至步骤 S1203 与步骤 S901 至步骤 S903 类似，此处不再赘述。

步骤 S1204、从时钟装置基于第一次的时钟计数偏差与第二次同步的时钟计数偏差之和与第一个同步周期的比值，得到第一个时钟频率偏差。

10 本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第一次的时钟计数偏差与第二次同步的时钟计数偏差之和，与步骤 S1203 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S1201 至步骤 S1203 的示例进行介绍，基于公式 (9) 可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_1 + \text{clkoffset}_2}{T};$$

其中，其中， delta_1 为第一个时钟频率偏差， clkoffset_1 为第一次的时钟计数偏差， clkoffset_2 为第二次同步的时钟计数偏差， T 为第一个同步周期。

15 步骤 S1205、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

步骤 S1206、从时钟装置得到第 N 次同步的时钟计数偏差，N 大于 2。

步骤 S1207、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期，N 大于 2。

20 步骤 S1208、从时钟装置基于第 (N-1) 次同步的时钟计数偏差与第 (N-1) 个同步周期的比值，得到第 (N-1) 个时钟频率偏差。

步骤 S1209、从时钟装置基于第 (N-1) 个时钟频率偏差调整从时钟装置的第 (N-2) 个调整后的时钟计数步长。

25 步骤 S1210、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，步骤 S1205 至步骤 S1210 与步骤 S905 至步骤 S910 类似，此处不再赘述。

30 (4) 从时钟装置基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。且基于第一时钟计数偏差与同步周期的比值，得到第一时钟频率偏差。

35 以主时钟装置和从时钟装置偏差为 50ppm，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY 160MHz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 （即预设时间步长）。请参阅图 13，图 13 为本申请实施例中时钟同步方法的另一实施例示意图，如图 13 所示，时钟同步方法的具体步骤如下：

步骤 S1301、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

步骤 S1302、从时钟装置得到第二次同步的时钟计数偏差。

本实施例中，步骤 S1201 以及步骤 S1202 与步骤 S901 以及步骤 S902 类似，此处不再赘述。

步骤 S1303、从时钟装置基于主时钟装置接收第二个反馈信息的时间点与主时钟装置接收第一个反馈信息的时间点之间的时间间隔，得到第一个同步周期。

5 本实施例中，从时钟装置通过图 2 中步骤 S205 中介绍的类似方式，基于主时钟装置接收第二个反馈信息的时间点与主时钟装置接收第一个反馈信息的时间点之间的时间间隔，得到第一个同步周期。

示例性地，基于步骤 S901 与步骤 S902 的示例进行介绍，基于公式 (5) 可以得到：

$$T_1 = T_{4_2} - T_{4_1};$$

10 其中， T_1 为第一个同步周期， T_{4_2} 为主时钟装置接收第二个反馈信息的时间点， T_{4_1} 为主时钟装置接收第一个反馈信息的时间点。

步骤 S1304、从时钟装置基于第一次的时钟计数偏差与第一个同步周期的比值，得到第一个时钟频率偏差。

15 本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第一次的时钟计数偏差与与步骤 S1303 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S901 至步骤 S903 的示例进行介绍，基于公式 (7) 可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_1}{T};$$

其中， delta_1 为第一个时钟频率偏差， clkoffset_1 为第一次的时钟计数偏差， T 为第一个同步周期。

20 步骤 S1305、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

步骤 S1306、从时钟装置得到第 N 次同步的时钟计数偏差， N 大于 2。

步骤 S1307、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期， N 大于 2。

25 步骤 S1308、从时钟装置基于第 $(N-1)$ 次同步的时钟计数偏差与第 $(N-1)$ 个同步周期的比值，得到第 $(N-1)$ 个时钟频率偏差。

步骤 S1309、从时钟装置基于第 $(N-1)$ 个时钟频率偏差调整从时钟装置的第 $(N-2)$ 个调整后的时钟计数步长。

30 步骤 S1310、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，步骤 S1305 至步骤 S1310 与步骤 S905 至步骤 S910 类似，此处不再赘述。

35 (5) 从时钟装置基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到第一个同步周期。且基于第二时钟计数偏差与同步周期的比值，得到第一时钟频率偏差。

以主时钟装置和从时钟装置偏差为 50ppm，且以 PHY 工作时钟为 160MHz 作为示例进行说明。 T_1 ， T_2 ， T_3 ， T_4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY

160Mhz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 （即预设时间步长）。请参阅图 14，图 14 为本申请实施例中时钟同步方法的另一实施例示意图，如图 14 所示，时钟同步方法的具体步骤如下：

步骤 S1401、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

5 步骤 S1402、从时钟装置得到第二次同步的时钟计数偏差。

步骤 S1403、从时钟装置基于主时钟装置接收第二个反馈信息的时间点与主时钟装置接收第一个反馈信息的时间点之间的时间间隔，得到第一个同步周期。

本实施例中，步骤 S1401 至步骤 S1403 与步骤 S1301 至步骤 S1303 类似，此处不再赘述。

10 步骤 S1404、从时钟装置基于第二次同步的时钟计数偏差与第一个同步周期的比值，得到第一个时钟频率偏差。

本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第二次同步的时钟计数偏差与与步骤 S1403 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S1401 至步骤 S1403 的示例进行介绍，基于公式（8）可以得到：

$$15 \quad \text{delta}_1 = \frac{\text{clkoffset}_2}{T};$$

其中， delta_1 为第一个时钟频率偏差， clkoffset_2 为第二次同步的时钟计数偏差， T 为第一个同步周期。

步骤 S1405、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

20 步骤 S1406、从时钟装置得到第 N 次同步的时钟计数偏差， N 大于 2。

步骤 S1407、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期， N 大于 2。

步骤 S1408、从时钟装置基于第 $(N-1)$ 次同步的时钟计数偏差与第 $(N-1)$ 个同步周期的比值，得到第 $(N-1)$ 个时钟频率偏差。

25 步骤 S1409、从时钟装置基于第 $(N-1)$ 个时钟频率偏差调整从时钟装置的第 $(N-2)$ 个调整后的时钟计数步长。

步骤 S1410、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，步骤 S1405 至步骤 S1410 与步骤 S905 至步骤 S910 类似，此处不再赘述。

30

(6) 从时钟装置基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到第一个同步周期。且基于第一时钟频率偏差为第一时钟计数偏差与第二时钟计数偏差之和与同步周期的比值，得到第一时钟频率偏差。

35 以主时钟装置和从时钟装置偏差为 50ppm，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY 160Mhz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 （即预设时间步长）。请参阅图 15，图 15 为本申请实施例中时钟同步方法的另一实施例示意图，如图 15 所示，时钟

同步方法的具体步骤如下：

步骤 S1501、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

步骤 S1502、从时钟装置得到第二次同步的时钟计数偏差。

5 步骤 S1503、从时钟装置基于主时钟装置接收第二个反馈信息的时间点与主时钟装置接收第一个反馈信息的时间点之间的时间间隔，得到第一个同步周期。

本实施例中，步骤 S1501 至步骤 S1503 与步骤 S1301 至步骤 S1303 类似，此处不再赘述。

步骤 S1504、从时钟装置基于第一次的时钟计数偏差与第二次同步的时钟计数偏差之和与第一个同步周期的比值，得到第一个时钟频率偏差。

10 本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第一次的时钟计数偏差与第二次同步的时钟计数偏差之和，与步骤 S1503 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S1501 至步骤 S1503 的示例进行介绍，基于公式 (9) 可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_1 + \text{clkoffset}_2}{T};$$

15 其中，其中， delta_1 为第一个时钟频率偏差， clkoffset_1 为第一次的时钟计数偏差， clkoffset_2 为第二次同步的时钟计数偏差， T 为第一个同步周期。

步骤 S1505、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

步骤 S1506、从时钟装置得到第 N 次同步的时钟计数偏差，N 大于 2。

20 步骤 S1507、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期，N 大于 2。

步骤 S1508、从时钟装置基于第 (N-1) 次同步的时钟计数偏差与第 (N-1) 个同步周期的比值，得到第 (N-1) 个时钟频率偏差。

25 步骤 S1509、从时钟装置基于第 (N-1) 个时钟频率偏差调整从时钟装置的第 (N-2) 个调整后的时钟计数步长。

步骤 S1510、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，步骤 S1505 至步骤 S1510 与步骤 S905 至步骤 S910 类似，此处不再赘述。

30 (7) 从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。且基于第一时钟计数偏差与同步周期的比值，得到第一时钟频率偏差。

35 以主时钟装置和从时钟装置偏差为 50 的百万分之一 (parts per million, ppm)，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY 160Mhz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 (即预设时间步长)。请参阅图 16，图 16 为本申请实施例中时钟同步方法的

另一实施例示意图,如图 16 所示,时钟同步方法的具体步骤如下:

步骤 S1601、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

步骤 S1602、从时钟装置得到第二次同步的时钟计数偏差。

本实施例中,步骤 S1201 以及步骤 S1202 与步骤 S901 以及步骤 S902 类似,此处不再赘述。

步骤 S1603、从时钟装置基于主时钟装置发送第二个信息的时间点与主时钟装置发送第一个信息的时间点之间的时间间隔,与主时钟装置接收第二个反馈信息的时间点与主时钟装置接收第一个反馈信息的时间点之间的时间间隔,得到同步周期。

本实施例中,从时钟装置通过图 2 中步骤 S205 中介绍的类似方式,基于基于主时钟装置发送第二个信息的时间点与主时钟装置发送第一个信息的时间点之间的时间间隔,与主时钟装置接收第二个反馈信息的时间点与主时钟装置接收第一个反馈信息的时间点之间的时间间隔,得到同步周期。

示例性地,基于步骤 S901 与步骤 S902 的示例进行介绍,基于公式(6)可以得到:

$$T_1 = \frac{(T_{1_2} - T_{1_1}) + (T_{4_2} - T_{4_1})}{2};$$

其中, T_1 为同步周期, T_{1_2} 为主时钟装置发送第二个信息的时间点, T_{1_1} 为主时钟装置发送第一个信息的时间点, T_{4_2} 为主时钟装置接收第二个反馈信息的时间点, T_{4_1} 为主时钟装置接收第一个反馈信息的时间点。

步骤 S1604、从时钟装置基于第一次的时钟计数偏差与第一个同步周期的比值,得到第一个时钟频率偏差。

本实施例中,从时钟装置通过图 2 中步骤 S206 中介绍的类似方式,基于第一次的时钟计数偏差与与步骤 S1603 得到的第一个同步周期的比值,得到第一个时钟频率偏差。

示例性地,基于步骤 S901 至步骤 S903 的示例进行介绍,基于公式(7)可以得到:

$$\text{delta}_1 = \frac{\text{clkoffset}_1}{T};$$

其中, delta_1 为第一个时钟频率偏差, clkoffset_1 为第一次的时钟计数偏差, T 为第一个同步周期。

步骤 S1605、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

步骤 S1606、从时钟装置得到第 N 次同步的时钟计数偏差, N 大于 2。

步骤 S1607、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔,得到第 N 个同步周期, N 大于 2。

步骤 S1608、从时钟装置基于第 (N-1) 次同步的时钟计数偏差与第 (N-1) 个同步周期的比值,得到第 (N-1) 个时钟频率偏差。

步骤 S1609、从时钟装置基于第 (N-1) 个时钟频率偏差调整从时钟装置的第 (N-2) 个调整后的时钟计数步长。

步骤 S1610、从时钟装置确定目标时钟计数步长,基于目标时钟计数步长进行计数,并停止调整时钟计数步长。

本实施例中,步骤 S1605 至步骤 S1610 与步骤 S905 至步骤 S910 类似,此处不再赘述。

(8) 从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。且基于第二时钟计数偏差与同步周期的比值，得到第一时钟频率偏差。

以主时钟装置和从时钟装置偏差为 50ppm，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY 160MHz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 （即预设时间步长）。请参阅图 17，图 17 为本申请实施例中时钟同步方法的另一实施例示意图，如图 17 所示，时钟同步方法的具体步骤如下：

步骤 S1701、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

步骤 S1702、从时钟装置得到第二次同步的时钟计数偏差。

步骤 S1703、从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。

本实施例中，步骤 S1701 至步骤 S1703 与步骤 S1601 至步骤 S1603 类似，此处不再赘述。

步骤 S1704、从时钟装置基于第二次同步的时钟计数偏差与第一个同步周期的比值，得到第一个时钟频率偏差。

本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第二次同步的时钟计数偏差与与步骤 S1703 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S1701 至步骤 S1703 的示例进行介绍，基于公式 (8) 可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_2}{T};$$

其中， delta_1 为第一个时钟频率偏差， clkoffset_2 为第二次同步的时钟计数偏差， T 为第一个同步周期。

步骤 S1705、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

步骤 S1706、从时钟装置得到第 N 次同步的时钟计数偏差，N 大于 2。

步骤 S1707、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期，N 大于 2。

步骤 S1708、从时钟装置基于第 (N-1) 次同步的时钟计数偏差与第 (N-1) 个同步周期的比值，得到第 (N-1) 个时钟频率偏差。

步骤 S1709、从时钟装置基于第 (N-1) 个时钟频率偏差调整从时钟装置的第 (N-2) 个调整后的时钟计数步长。

步骤 S1710、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，步骤 S1705 至步骤 S1710 与步骤 S905 至步骤 S910 类似，此处不再赘述。

(9) 从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。且基于第一时钟频率偏差为第一时钟计数偏差与第二时钟计数偏差之和与同步周期的比值，得到第一时钟频率偏差。

以主时钟装置和从时钟装置偏差为 50ppm，且以 PHY 工作时钟为 160MHz 作为示例进行说明。T1, T2, T3, T4 分别指示主时钟装置发送信息的时间点，从时钟装置接收信息的时间点，从时钟装置发送反馈信息的时间点以及主时钟装置接收反馈信息的时间点，且在 PHY 160MHz 时钟中，每个相邻时钟计数值的时间长度为 FTM_step_0 （即预设时间步长）。请参阅图 18，图 18 为本申请实施例中时钟同步方法的另一实施例示意图，如图 18 所示，时钟同步方法的具体步骤如下：

步骤 S1801、从时钟装置得到第一次的时钟计数偏差以及第一次调整后的时钟计数值。

步骤 S1802、从时钟装置得到第二次同步的时钟计数偏差。

步骤 S1803、从时钟装置基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。

本实施例中，步骤 S1801 至步骤 S1803 与步骤 S1601 至步骤 S1603 类似，此处不再赘述。

步骤 S1804、从时钟装置基于第一次的时钟计数偏差与第二次同步的时钟计数偏差之和与第一个同步周期的比值，得到第一个时钟频率偏差。

本实施例中，从时钟装置通过图 2 中步骤 S206 中介绍的类似方式，基于第一次的时钟计数偏差与第二次同步的时钟计数偏差之和，与步骤 S1803 得到的第一个同步周期的比值，得到第一个时钟频率偏差。

示例性地，基于步骤 S1801 至步骤 S1803 的示例进行介绍，基于公式 (9) 可以得到：

$$\text{delta}_1 = \frac{\text{clkoffset}_1 + \text{clkoffset}_2}{T};$$

其中，其中， delta_1 为第一个时钟频率偏差， clkoffset_1 为第一次的时钟计数偏差， clkoffset_2 为第二次同步的时钟计数偏差， T 为第一个同步周期。

步骤 S1805、从时钟装置基于第一个时钟频率偏差调整从时钟装置的预设时钟计数步长。

步骤 S1806、从时钟装置得到第 N 次同步的时钟计数偏差，N 大于 2。

步骤 S1807、从时钟装置基于主时钟装置发送第 N 个信息的时间点与主时钟装置发送第 N 个信息的时间点之间的时间间隔，得到第 N 个同步周期，N 大于 2。

步骤 S1808、从时钟装置基于第 (N-1) 次同步的时钟计数偏差与第 (N-1) 个同步周期的比值，得到第 (N-1) 个时钟频率偏差。

步骤 S1809、从时钟装置基于第 (N-1) 个时钟频率偏差调整从时钟装置的第 (N-2) 个调整后的时钟计数步长。

步骤 S1810、从时钟装置确定目标时钟计数步长，基于目标时钟计数步长进行计数，并停止调整时钟计数步长。

本实施例中，步骤 S1805 至步骤 S1810 与步骤 S905 至步骤 S910 类似，此处不再赘述。

上述主要从方法的角度对本申请实施例提供的方案进行了介绍。可以理解的是，时钟同步装置为了实现上述功能，其包含了执行各个功能相应的硬件结构和/或软件模块。本领域技术人员应该很容易意识到，结合本文中所公开的实施例描述的各示例的模块及算法步骤，本申请能够以硬件或硬件和计算机软件的结合形式来实现。某个功能究竟以硬件还是计算机软件驱动硬件的方式来执行，取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能，但是这种实现不应认为超出本申请的范围。

本申请实施例可以基于上述方法示例对时钟同步装置进行功能模块的划分，例如，可以对对应各个功能划分各个功能模块，也可以将两个或两个以上的功能集成在一个处理模块中。上述集成的模块既可以采用硬件的形式实现，也可以采用软件功能模块的形式实现。需要说明的是，本申请实施例中对模块的划分是示意性的，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式。

由此，下面对本申请中的时钟同步装置进行详细描述，请参阅图 19，图 19 为本申请实施例中时钟同步装置一个结构示意图，如图所示，时钟同步装置 1900 包括：

通信模块 1901，用于获取主时钟装置发送第一信息的第一时间点，从时钟装置从主时钟装置接收第一信息的第二时间点，从时钟装置发送第一反馈信息的第三时间点以及主时钟装置从从时钟装置接收第一反馈信息的第四时间点，其中，第一反馈信息是基于第一信息生成的；

处理模块 1902，用于基于第一时间点、第二时间点、第三时间点以及第四时间点，得到第一时钟计数偏差，其中，第一时钟计数偏差用于指示从时钟装置的时钟计数值与主时钟装置的时钟计数值的差值；

处理模块 1902，还用于基于第一时钟计数偏差，得到第一时钟频率偏差，其中，第一时钟频率偏差为从时钟装置的时钟计数频率与主时钟装置的时钟计数频率的差值；

处理模块 1902，还用于基于第一时钟频率偏差调整从时钟装置的时钟计数步长，其中，时钟计数步长为相邻时钟计数值之间的时间长度。

在一种可选的实现方式中，在上述图 19 所对应的实施例基础上，本申请实施例提供的时钟同步装置 1900 的另一实施例中，通信模块 1901，还用于获取基于所述第一时钟计数偏差，从时钟装置从主时钟装置接收第二信息的调整后的第五时间点以及从时钟装置发送第二反馈信息的调整后的第六时间点，其中，第二信息与第一信息相邻，第二反馈信息是基于第二信息生成的。

在一种可选的实现方式中，在上述图 19 所对应的实施例基础上，本申请实施例提供的时钟同步装置 1900 的另一实施例中，通信模块 1901，还用于获取主时钟装置发送第二信息的第七时间点以及主时钟装置从从时钟装置接收第二反馈信息的第八时间点；

处理模块 1902，具体用于基于调整后的第五时间点、调整后的第六时间点、第七时间点以及第八时间点，得到第二时钟计数偏差；

基于第一时钟计数偏差和/或第二时钟计数偏差，得到第一时钟频率偏差。

在一种可选的实现方式中，在上述图 19 所对应的实施例基础上，本申请实施例提供的时钟同步装置 1900 的另一实施例中，处理模块 1902，还用于基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，得到同步周期，其中，同步周期用于调整从时钟装置的时钟计数步长；

5 或，

处理模块 1902，还用于基于主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期；

或，

10 处理模块 1902，还用于基于主时钟装置发送第二信息的时间点与主时钟装置发送第一信息的时间点之间的时间间隔，与主时钟装置接收第二反馈信息的时间点与主时钟装置接收第一反馈信息的时间点之间的时间间隔，得到同步周期。

在一种可选的实现方式中，在上述图 19 所对应的实施例基础上，本申请实施例提供的时钟同步装置 1900 的另一实施例中，第一时钟频率偏差为第一时钟计数偏差与同步周期的比值，或，第一时钟频率偏差为第二时钟计数偏差与同步周期的比值，或，第一时钟频率
15 偏差为第一时钟计数偏差与第二时钟计数偏差之和与同步周期的比值。

在一种可选的实现方式中，在上述图 19 所对应的实施例基础上，本申请实施例提供的时钟同步装置 1900 的另一实施例中，处理模块 1902，还用于当时钟计数步长的调整次数等于同步次数阈值时，则将调整后的时钟计数步长确定为目标时钟计数步长；

处理模块 1902，还用于基于目标时钟计数步长进行计数，并停止调整时钟计数步长；

20 或，

处理模块 1902，还用于当时钟频率偏差小于时钟频率最小偏差阈值时，则将时钟频率偏差小于时钟频率最小偏差阈值的时钟计数步长确定为目标时钟计数步长；

处理模块 1902，还用于基于目标时钟计数步长进行计数，并停止调整时钟计数步长；

或，

25 处理模块 1902，还用于当时钟频率偏差大于时钟频率最大偏差阈值时，则重新进行时钟同步。

请参阅图 20，为本申请的实施例提供的上述实施例中所涉及的时钟同步的设备 2000 的一种具体的逻辑结构示意图，该时钟同步的设备 2000 可以为从时钟装置的处理芯片，该处理芯片例如可以为实现通信的 WiFi 芯片。

30 该时钟同步的设备 2000 包括：至少一个 CPU，存储器，存储器的类型例如可以包括 SRAM 和 ROM，微控制器（Microcontroller Unit, MCU）、总线、通信接口等。虽然图 20 中未示出，该时钟同步的设备 2000 还可以包括应用处理器（Application Processor, AP），NPU 等其他专用处理器，以及时钟管理子系统等其它子系统。

时钟同步的设备 2000 的上述各个部分通过连接器相耦合，示例性的，连接器包括各类
35 接口、传输线或总线等，这些接口通常是电性通信接口，但是也可能是机械接口或其它形式的接口，本实施例对此不做限定。

可选的，CPU 可以是一个单核（single-CPU）处理器或多核（multi-CPU）处理器；可选的，CPU 可以是多个处理器构成的处理器组，多个处理器之间通过一个或多个总线彼此

耦合。在一种可选的情况下，CPU 通过调用片上存储器或者片外存储器中存储的程序指令实现如前述方法实施例中的任一种时钟同步的方法。在一种可选的情况下，CPU 和 MCU 共同实现如前述方法实施例中的任一种时钟同步的方法，例如 CPU 完成时钟同步的方法中的部分步骤，而 MCU 完成时钟同步的方法中的其他步骤。在一种可选的情况下，AP 或者其他
5 专用处理器通过调用片上存储器或者片外存储器中存储的程序指令实现如前述方法实施例中的任一种时钟同步的方法。

该通信接口可以为处理器芯片的接收和发送数据的接口，该通信接口通常包括多种接口，在一种可选的情况下，该通信接口可以包括内部整合电路(Inter-Integrated Circuit, I2C)接口、串行外设接口(Serial Peripheral Interface, SPI)、通用异步收发机(Universal asynchronous receiver-transmitter, UART)接口、通用输入输出(General-purpose input/output, GPIO)接口等。应当理解，这些接口可以通过复用相同的物理接口来实现不同的功能。
10

在一种可选的情况下，通信接口还可以包括高清晰度多媒体接口(High Definition Multimedia Interface, HDMI)、V-By-One 接口、嵌入式显示端口(Embedded Display Port, eDP)、移动产业处理器接口(Mobile Industry Processor Interface, MIPI)或 Display Port (DP)等。
15

在一种可选的情况下，上述各部分集成在同一个芯片上；在另一种可选的情况下，存储器可以是独立存在的芯片。

在本申请实施例中涉及的芯片是以集成电路工艺制造在同一个半导体衬底上的系统，也叫半导体芯片，其可以是利用集成电路工艺制作在衬底(通常是例如硅一类的半导体材料)上形成的集成电路的集合，其外层通常被半导体封装材料封装。所述集成电路可以包括各类功能器件，每一类功能器件包括逻辑门电路、金属氧化物半导体(Metal-Oxide-Semiconductor, MOS)晶体管、双极晶体管或二极管等晶体管，也可包括电容、电阻或电感等其他部件。每个功能器件可以独立工作或者在必要的驱动软件的作用下工作，可以实现通信、运算、或存储等各类功能。
20
25

本申请实施例提供一种时钟同步的设备，包括至少一个处理器，所述至少一个处理器用于执行存储器中存储的计算机程序，以使得所述时钟同步的设备执行上述任一方法实施例中从时钟装置所执行的方法。

本申请实施例提供一种计算机程序产品，所述计算机程序产品包括：计算机程序(也可以称为代码，或指令)，当所述计算机程序被运行时，使得计算机执行上述任一方法实施例中从时钟装置所执行的方法。
30

本申请还提供了一种时钟同步装置，包括至少一个处理器，所述至少一个处理器用于执行存储器中存储的计算机程序，以使得所述时钟同步装置执行上述任一方法实施例中从时钟装置所执行的方法。

应理解，上述时钟同步装置可以是一个或多个芯片。例如，该时钟同步装置可以是现场可编程门阵列(field programmable gate array, FPGA)，可以是专用集成芯片(application specific integrated circuit, ASIC)，还可以是系统芯片(system on chip, SoC)，还可以是中央处理器(central processor unit, CPU)，还可以是网络处理器(network
35

processor, NP), 还可以是数字信号处理电路 (digital signal processor, DSP), 还可以是微控制器 (micro controller unit, MCU), 还可以是可编程控制器 (programmable logic device, PLD) 或其他集成芯片。

5 本申请实施例还提供了一种时钟同步装置, 包括处理器和通信接口。所述通信接口与所述处理器耦合。所述通信接口用于输入和/或输出信息。所述信息包括指令和数据中的至少一项。所述处理器用于执行计算机程序, 以使得所述时钟同步装置执行上述任一方法实施例中从时钟装置所执行的方法。应理解, 通信接口可以通过同一个硬件逻辑来实现, 也可以由不同的硬件逻辑实现, 例如, 一个硬件接口可以只具有输入或输出功能, 或者一个硬件接口可以同时具有输入和输出功能。

10 本申请实施例还提供了一种时钟同步装置, 包括处理器和存储器。所述存储器用于存储计算机程序, 所述处理器用于从所述存储器调用并运行所述计算机程序, 以使得所述时钟同步装置执行上述任一方法实施例中从时钟装置所执行的方法。

15 在实现过程中, 上述方法的各步骤可以通过处理器中的硬件的集成逻辑电路或者软件形式的指令完成。结合本申请实施例所公开的方法的步骤可以直接体现为硬件处理器执行完成, 或者用处理器中的硬件及软件模块组合执行完成。软件模块可以位于随机存储器, 闪存、只读存储器, 可编程只读存储器或者电可擦写可编程存储器、寄存器等本领域成熟的存储介质中。该存储介质位于存储器, 处理器读取存储器中的信息, 结合其硬件完成上述方法的步骤。为避免重复, 这里不再详细描述。

20 应注意, 本申请实施例中的处理器可以是一种集成电路芯片, 具有信号的处理能力。在实现过程中, 上述方法实施例的各步骤可以通过处理器中的硬件的集成逻辑电路或者软件形式的指令完成。上述的处理器可以是通用处理器、数字信号处理器 (DSP)、专用集成电路 (ASIC)、现场可编程门阵列 (FPGA) 或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件。可以实现或者执行本申请实施例中的公开的各方法、步骤及逻辑框图。通用处理器可以是微处理器或者该处理器也可以是任何常规的处理器等。结合本
25 申请实施例所公开的方法的步骤可以直接体现为硬件译码处理器执行完成, 或者用译码处理器中的硬件及软件模块组合执行完成。软件模块可以位于随机存储器, 闪存、只读存储器, 可编程只读存储器或者电可擦写可编程存储器、寄存器等本领域成熟的存储介质中。该存储介质位于存储器, 处理器读取存储器中的信息, 结合其硬件完成上述方法的步骤。

30 可以理解, 本申请实施例中的存储器可以是易失性存储器或非易失性存储器, 或可包括易失性和非易失性存储器两者。其中, 非易失性存储器可以是只读存储器 (read-only memory, ROM)、可编程只读存储器 (programmable ROM, PROM)、可擦除可编程只读存储器 (erasable PROM, EPROM)、电可擦除可编程只读存储器 (electrically EPROM, EEPROM) 或闪存。易失性存储器可以是随机存取存储器 (random access memory, RAM), 其用作外部高速缓存。通过示例性但不是限制性说明, 许多形式的 RAM 可用, 例如静态随机存取存储器 (static RAM, SRAM)、动态随机存取存储器 (dynamic RAM, DRAM)、同步动态随机存取存储器 (synchronous DRAM, SDRAM)、双倍数据速率同步动态随机存取存储器 (double data rate SDRAM, DDR SDRAM)、增强型同步动态随机存取存储器 (enhanced SDRAM, ESDRAM)、同步连接动态随机存取存储器 (synchlink DRAM, SLDRAM) 和直接内存总线随机存取存储

器 (direct rambus RAM, DRRAM)。应注意, 本文描述的系统和方法的存储器旨在包括但不限于这些和任意其它适合类型的存储器。

根据本申请实施例提供的方法, 本申请还提供一种计算机程序产品, 该计算机程序产品包括: 计算机程序代码, 当该计算机程序代码在计算机上运行时, 使得该计算机执行图 2, 图 8, 图 9, 图 11 至图 18 所示实施例中的各个单元执行的方法。

根据本申请实施例提供的方法, 本申请还提供一种计算机可读存储介质, 该计算机可读存储介质存储有程序代码, 当该程序代码在计算机上运行时, 使得该计算机执行图 2, 图 8, 图 9, 图 11 至图 18 所示实施例中的各个单元执行的方法。

上述各个装置实施例中模块和方法实施例中各个单元完全对应, 由相应的模块或单元执行相应的步骤, 例如通信单元 (收发器) 执行方法实施例中接收或发送的步骤, 除发送、接收外的其它步骤可以由处理单元 (处理器) 执行。具体单元的功能可以参考相应的方法实施例。其中, 处理器可以为一个或多个。

在本说明书中使用的术语“部件”、“模块”、“系统”等用于表示计算机相关的实体、硬件、固件、硬件和软件的组合、软件、或执行中的软件。例如, 部件可以是但不限于, 在处理器上运行的进程、处理器、对象、可执行文件、执行线程、程序和/或计算机。通过图示, 在计算设备上运行的应用和计算设备都可以是部件。一个或多个部件可驻留在进程和/或执行线程中, 部件可位于一个计算机上和/或分布在 2 个或更多个计算机之间。此外, 这些部件可从在上面存储有各种数据结构的各种计算机可读介质执行。部件可例如根据具有一个或多个数据分组 (例如来自与本地系统、分布式系统和/或网络间的另一部件交互的二个部件的数据, 例如通过信号与其它系统交互的互联网) 的信号通过本地和/或远程进程来通信。

本领域普通技术人员可以意识到, 结合本文中所公开的实施例描述的各示例的单元及算法步骤, 能够以电子硬件、或者计算机软件和电子硬件的结合来实现。这些功能究竟以硬件还是软件方式来执行, 取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能, 但是这种实现不应认为超出本申请的范围。

所属领域的技术人员可以清楚地了解到, 为描述的方便和简洁, 上述描述的系统、装置和单元的具体工作过程, 可以参考前述方法实施例中的对应过程, 在此不再赘述。

在本申请所提供的几个实施例中, 应该理解到, 所揭露的系统、装置和方法, 可以通过其它的方式实现。例如, 以上所描述的装置实施例仅仅是示意性的, 例如, 所述单元的划分, 仅仅为一种逻辑功能划分, 实际实现时可以有另外的划分方式, 例如多个单元或组件可以结合或者可以集成到另一个系统, 或一些特征可以忽略, 或不执行。另一点, 所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口, 装置或单元的间接耦合或通信连接, 可以是电性, 机械或其它的形式。

所述作为分离部件说明的单元可以是或者也可以不是物理上分开的, 作为单元显示的部件可以是或者也可以不是物理单元, 即可以位于一个地方, 或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

另外, 在本申请各个实施例中的各功能单元可以集成在一个处理单元中, 也可以是各

个单元单独物理存在，也可以两个或两个以上单元集成在一个单元中。

5 所述功能如果以软件功能单元的形式实现并作为独立的产品销售或使用，可以存储在一个计算机可读取存储介质中。基于这样的理解，本申请的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备）执行本申请各个实施例所述方法的全部或部分步骤。而前述的存储介质包括：U盘、移动硬盘、只读存储器（Read-Only Memory, ROM）、随机存取存储器（Random Access Memory, RAM）、磁碟或者光盘等各种可以存储程序代码的介质。

10 以上所述，仅为本申请的具体实施方式，但本申请的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本申请揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本申请的保护范围之内。因此，本申请的保护范围应以所述权利要求的保护范围为准。

权 利 要 求

1. 一种时钟同步方法，其特征在于，包括：

从时钟装置获取主时钟装置发送第一信息的第一时间点，所述从时钟装置从所述主时钟装置接收所述第一信息的第二时间点，所述从时钟装置发送第一反馈信息的第三时间点以及所述主时钟装置从所述从时钟装置接收所述第一反馈信息的第四时间点，其中，所述
5 第一反馈信息是基于所述第一信息生成的；

所述从时钟装置基于所述第一时间点、所述第二时间点、所述第三时间点以及所述第四时间点，得到第一时钟计数偏差，其中，所述第一时钟计数偏差用于指示所述从时钟装置的时钟计数值与所述主时钟装置的时钟计数值的差值；

10 所述从时钟装置基于所述第一时钟计数偏差，得到第一时钟频率偏差，其中，所述第一时钟频率偏差为所述从时钟装置的时钟计数频率与所述主时钟装置的时钟计数频率的差值；

所述从时钟装置基于所述第一时钟频率偏差调整所述从时钟装置的时钟计数步长，其中，所述时钟计数步长为相邻时钟计数值之间的时间长度。

15 2. 根据权利要求 1 所述方法，其特征在于，所述方法还包括：

所述从时钟装置基于所述第一时钟计数偏差，获取所述从时钟装置从所述主时钟装置接收第二信息的调整后的第五时间点以及所述从时钟装置发送第二反馈信息的调整后的第六时间点，其中，所述第二信息与所述第一信息相邻，所述第二反馈信息是基于所述第二信息生成的。

20 3. 根据权利要求 2 所述方法，其特征在于，所述方法还包括：

所述从时钟装置获取所述主时钟装置发送所述第二信息的第七时间点以及所述主时钟装置从所述从时钟装置接收所述第二反馈信息的第八时间点；

所述从时钟装置基于所述第一时钟计数偏差，得到第一时钟频率偏差，具体包括：

25 所述从时钟装置基于所述调整后的第五时间点、所述调整后的第六时间点、所述第七时间点以及所述第八时间点，得到第二时钟计数偏差；

所述从时钟装置基于所述第一时钟计数偏差和/或所述第二时钟计数偏差，得到所述第一时钟频率偏差。

4. 根据权利要求 3 所述方法，其特征在于，所述方法还包括：

30 所述从时钟装置基于所述主时钟装置发送所述第二信息的时间点与所述主时钟装置发送所述第一信息的时间点之间的时间间隔，得到同步周期，其中，所述同步周期用于调整所述从时钟装置的时钟计数步长；

或，

所述从时钟装置基于所述主时钟装置接收所述第二反馈信息的时间点与所述主时钟装置接收所述第一反馈信息的时间点之间的时间间隔，得到所述同步周期；

35 或，

所述从时钟装置基于所述主时钟装置发送所述第二信息的时间点与所述主时钟装置发送所述第一信息的时间点之间的时间间隔，与所述主时钟装置接收所述第二反馈信息的时间点与所述主时钟装置接收所述第一反馈信息的时间点之间的时间间隔，得到所述同步周

期。

5. 根据权利要求 4 所述方法，其特征在于，所述第一时钟频率偏差为所述第一时钟计数偏差与所述同步周期的比值，或，所述第一时钟频率偏差为所述第二时钟计数偏差与所述同步周期的比值，或，所述第一时钟频率偏差为所述第一时钟计数偏差与所述第二时钟计数偏差之和与所述同步周期的比值。

6. 根据权利要求 5 所述方法，其特征在于，当所述时钟计数步长的调整次数等于同步次数阈值时，则所述从时钟装置将调整后的时钟计数步长确定为目标时钟计数步长；

所述从时钟装置基于所述目标时钟计数步长进行计数，并停止调整时钟计数步长；

或，

当所述时钟频率偏差小于时钟频率最小偏差阈值时，则所述从时钟装置将时钟频率偏差小于所述时钟频率最小偏差阈值的时钟计数步长确定为目标时钟计数步长；

所述从时钟装置基于所述目标时钟计数步长进行计数，并停止调整时钟计数步长；

或，

当所述时钟频率偏差大于时钟频率最大偏差阈值时，则所述从时钟装置重新进行时钟同步。

7. 一种时钟同步装置，其特征在于，包括：

通信模块，用于获取主时钟装置发送第一信息的第一时间点，从时钟装置从所述主时钟装置接收所述第一信息的第二时间点，所述从时钟装置发送第一反馈信息的第三时间点以及所述主时钟装置从所述从时钟装置接收所述第一反馈信息的第四时间点，其中，所述第一反馈信息是基于所述第一信息生成的；

处理模块，用于基于所述第一时间点、所述第二时间点、所述第三时间点以及所述第四时间点，得到第一时钟计数偏差，其中，所述第一时钟计数偏差用于指示所述从时钟装置的时钟计数值与所述主时钟装置的时钟计数值的差值；

所述处理模块，还用于基于所述第一时钟计数偏差，得到第一时钟频率偏差，其中，所述第一时钟频率偏差为所述从时钟装置的时钟计数频率与所述主时钟装置的时钟计数频率的差值；

所述处理模块，还用于基于所述第一时钟频率偏差调整所述从时钟装置的时钟计数步长，其中，所述时钟计数步长为相邻时钟计数值之间的时间长度。

8. 根据权利要求 7 所述装置，其特征在于，所述通信模块，还用于基于所述第一时钟计数偏差，获取所述从时钟装置从所述主时钟装置接收第二信息的调整后的第五时间点以及所述从时钟装置发送第二反馈信息的调整后的第六时间点，其中，所述第二信息与所述第一信息相邻，所述第二反馈信息是基于所述第二信息生成的。

9. 根据权利要求 8 所述装置，其特征在于，所述通信模块，还用于获取所述主时钟装置发送所述第二信息的第七时间点以及所述主时钟装置从所述从时钟装置接收所述第二反馈信息的第八时间点；

所述处理模块，具体用于基于所述调整后的第五时间点、所述调整后的第六时间点、所述第七时间点以及所述第八时间点，得到第二时钟计数偏差；

基于所述第一时钟计数偏差和/或所述第二时钟计数偏差，得到所述第一时钟频率偏

差。

10. 根据权利要求 9 所述装置，其特征在于，所述处理模块，还用于基于所述主时钟装置发送所述第二信息的时间点与所述主时钟装置发送所述第一信息的时间点之间的时间间隔，得到同步周期，其中，所述同步周期用于调整所述从时钟装置的时钟计数步长；

5 或，

所述处理模块，还用于基于所述主时钟装置接收所述第二反馈信息的时间点与所述主时钟装置接收所述第一反馈信息的时间点之间的时间间隔，得到所述同步周期；

或，

10 所述处理模块，还用于基于所述主时钟装置发送所述第二信息的时间点与所述主时钟装置发送所述第一信息的时间点之间的时间间隔，与所述主时钟装置接收所述第二反馈信息的时间点与所述主时钟装置接收所述第一反馈信息的时间点之间的时间间隔，得到所述同步周期。

11. 根据权利要求 10 所述装置，其特征在于，所述第一时钟频率偏差为所述第一时钟计数偏差与所述同步周期的比值，或，所述第一时钟频率偏差为所述第二时钟计数偏差与所述同步周期的比值，或，所述第一时钟频率偏差为所述第一时钟计数偏差与所述第二时钟计数偏差之和与所述同步周期的比值。

12. 根据权利要求 11 所述装置，其特征在于，所述处理模块，还用于当所述时钟计数步长的调整次数等于同步次数阈值时，则将调整后的时钟计数步长确定为目标时钟计数步长；

20 所述处理模块，还用于基于所述目标时钟计数步长进行计数，并停止调整时钟计数步长；

或，

所述处理模块，还用于当所述时钟频率偏差小于时钟频率最小偏差阈值时，则将时钟频率偏差小于所述时钟频率最小偏差阈值的时钟计数步长确定为目标时钟计数步长；

25 所述处理模块，还用于基于所述目标时钟计数步长进行计数，并停止调整时钟计数步长；

或，

所述处理模块，还用于当所述时钟频率偏差大于时钟频率最大偏差阈值时，则重新进行时钟同步。

30 13. 一种时钟同步的设备，其特征在于，包括：

至少一个处理器和输入输出接口通信接口；

所述处理器与所述通信接口耦合；

所述处理器通过运行存储在存储器中的代码执行如权利要求 1 至 6 中任一项所述的方法。

35 14. 一种计算机可读存储介质，其特征在于，所述计算机可读存储介质中存储有指令，当所述指令在计算机或处理器上运行时，使得所述计算机或所述处理器执行如权利要求 1 至 6 中任一项所述的方法。

15. 一种计算机程序产品，其特征在于，所述计算机程序产品包括指令，当所述指令在

计算机或处理器上运行时，使得所述计算机或所述处理器执行如权利要求 1 至 6 中任一项所述的方法。

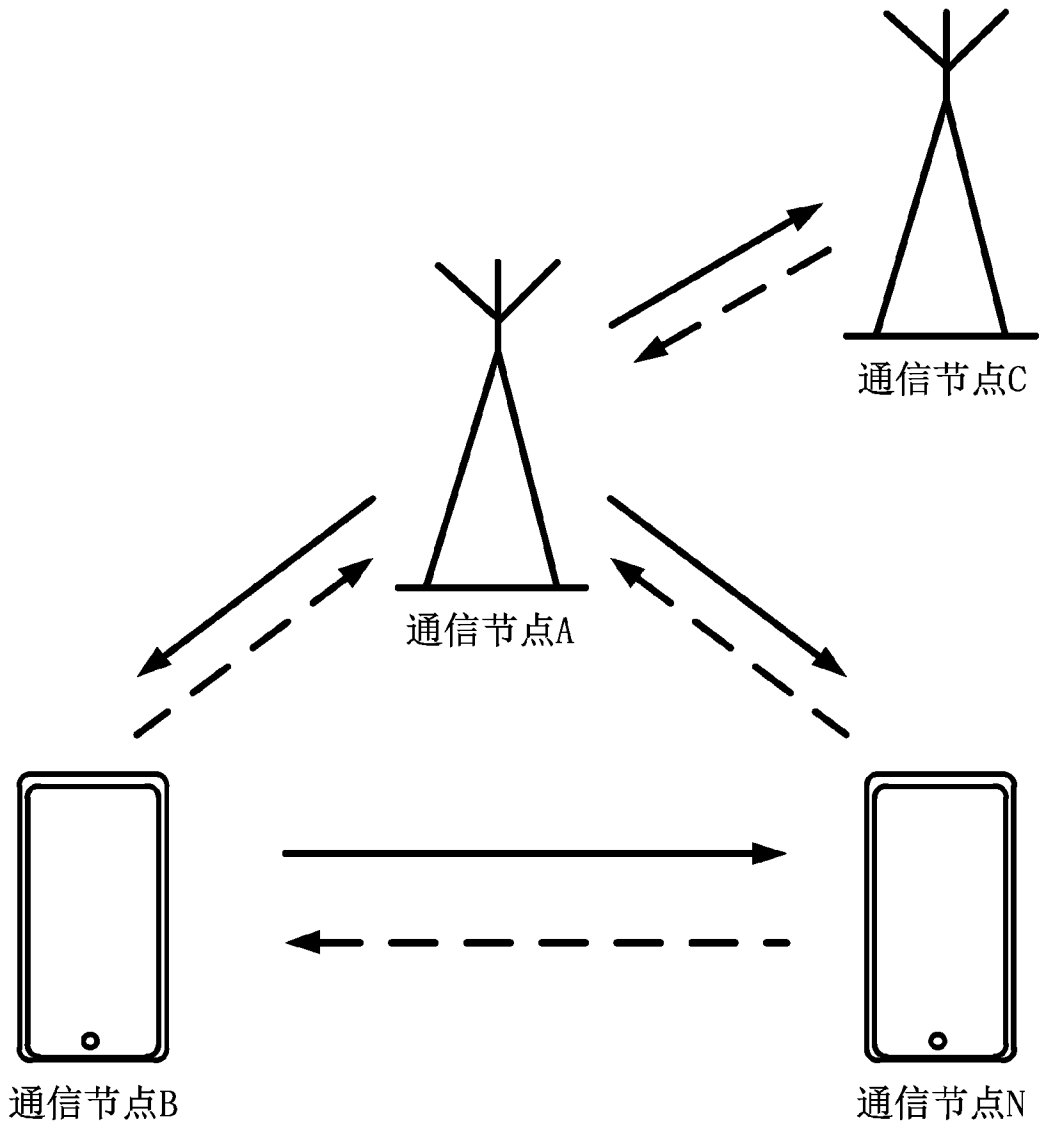


图 1

-2/18-

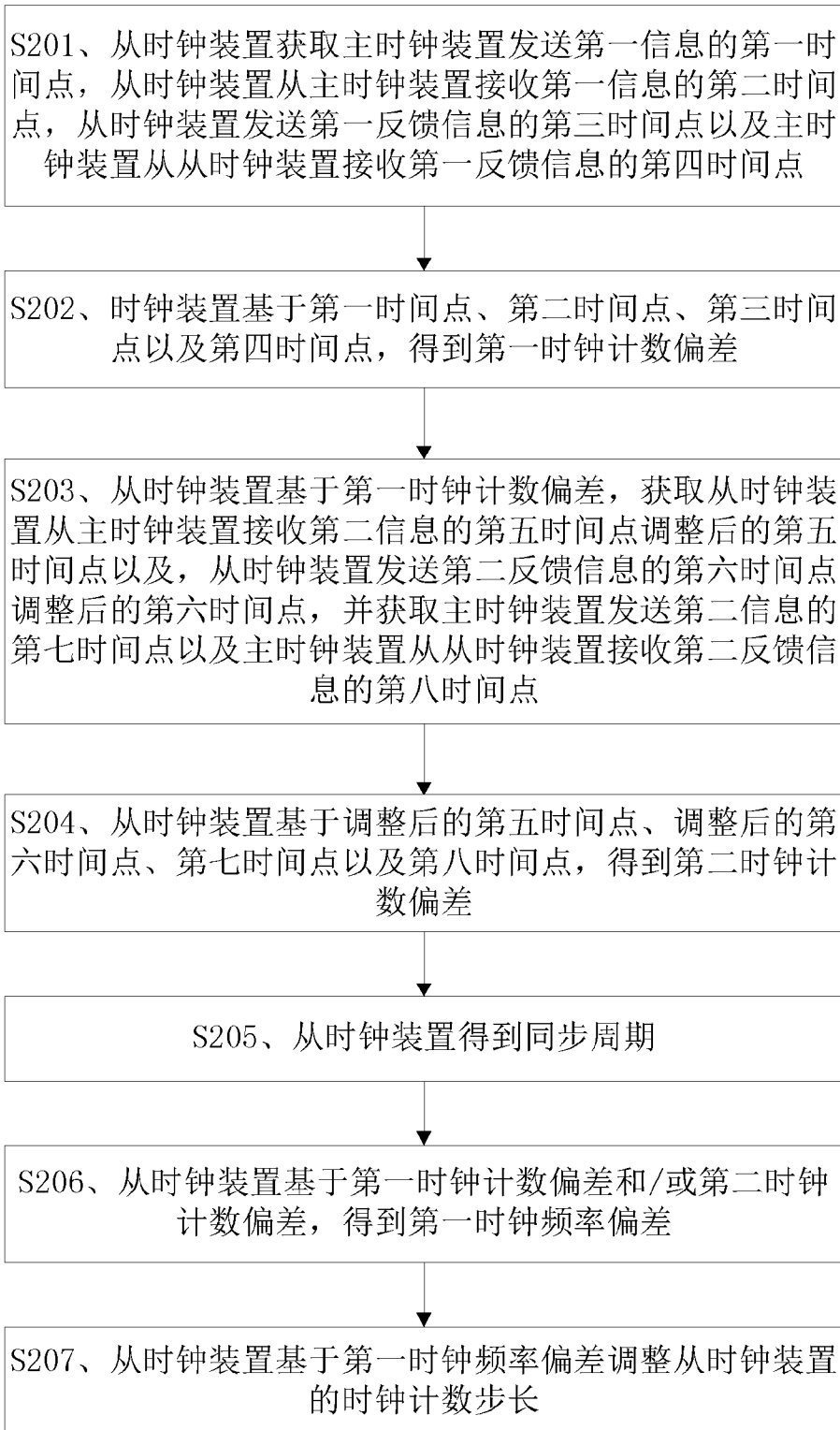


图 2

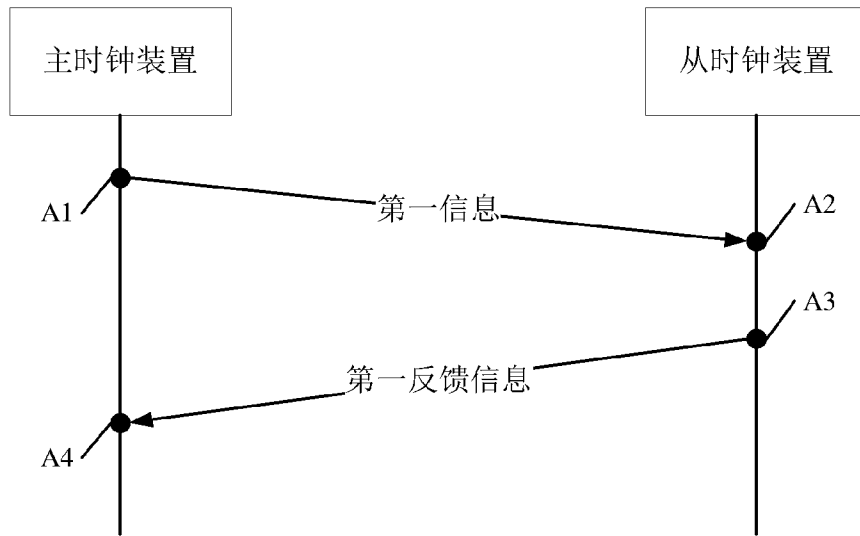


图 3

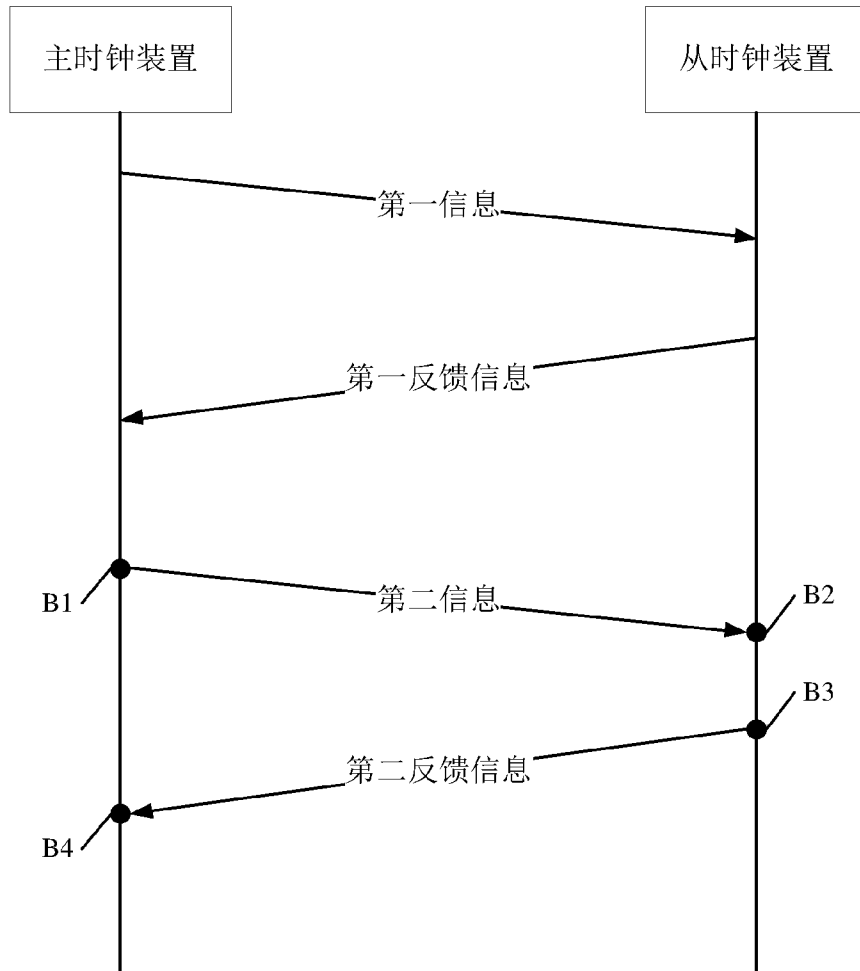


图 4

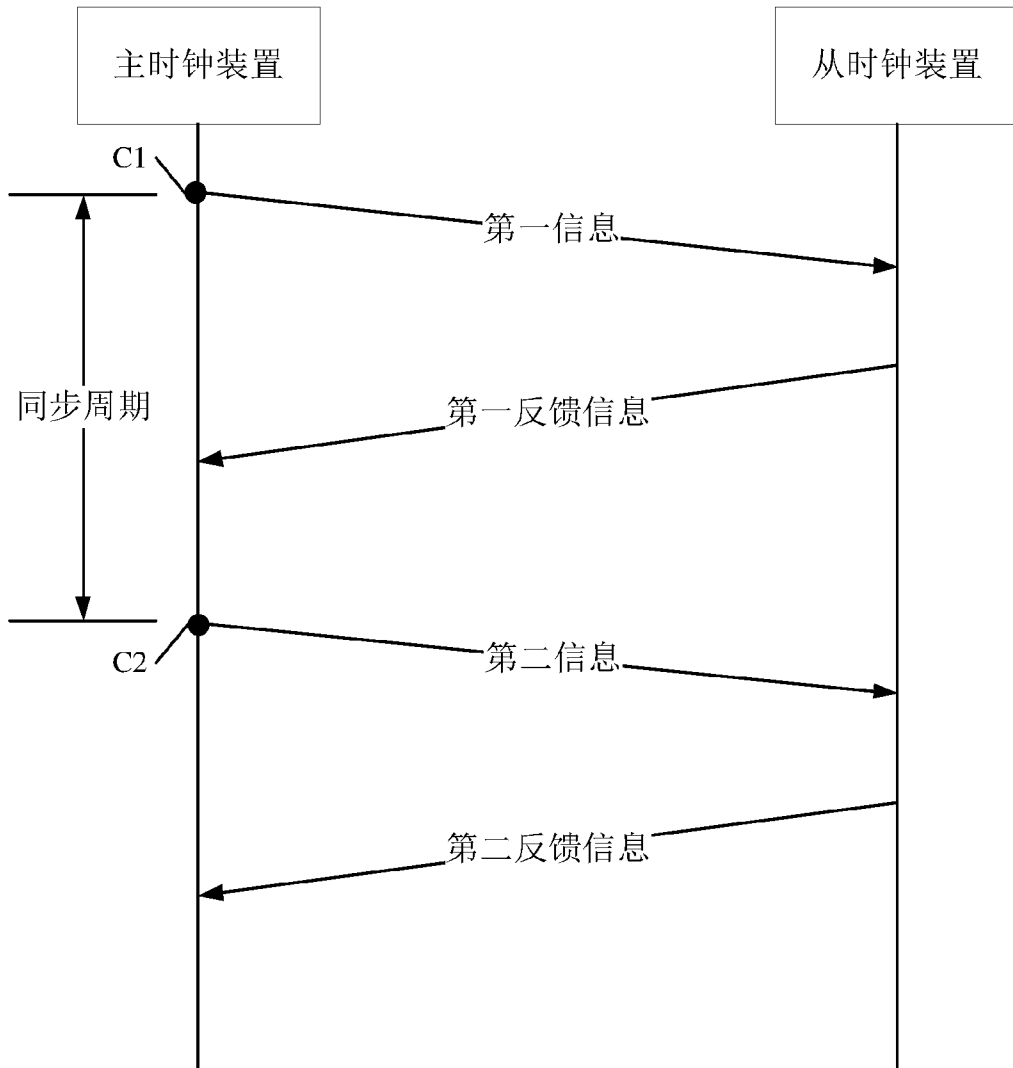


图 5

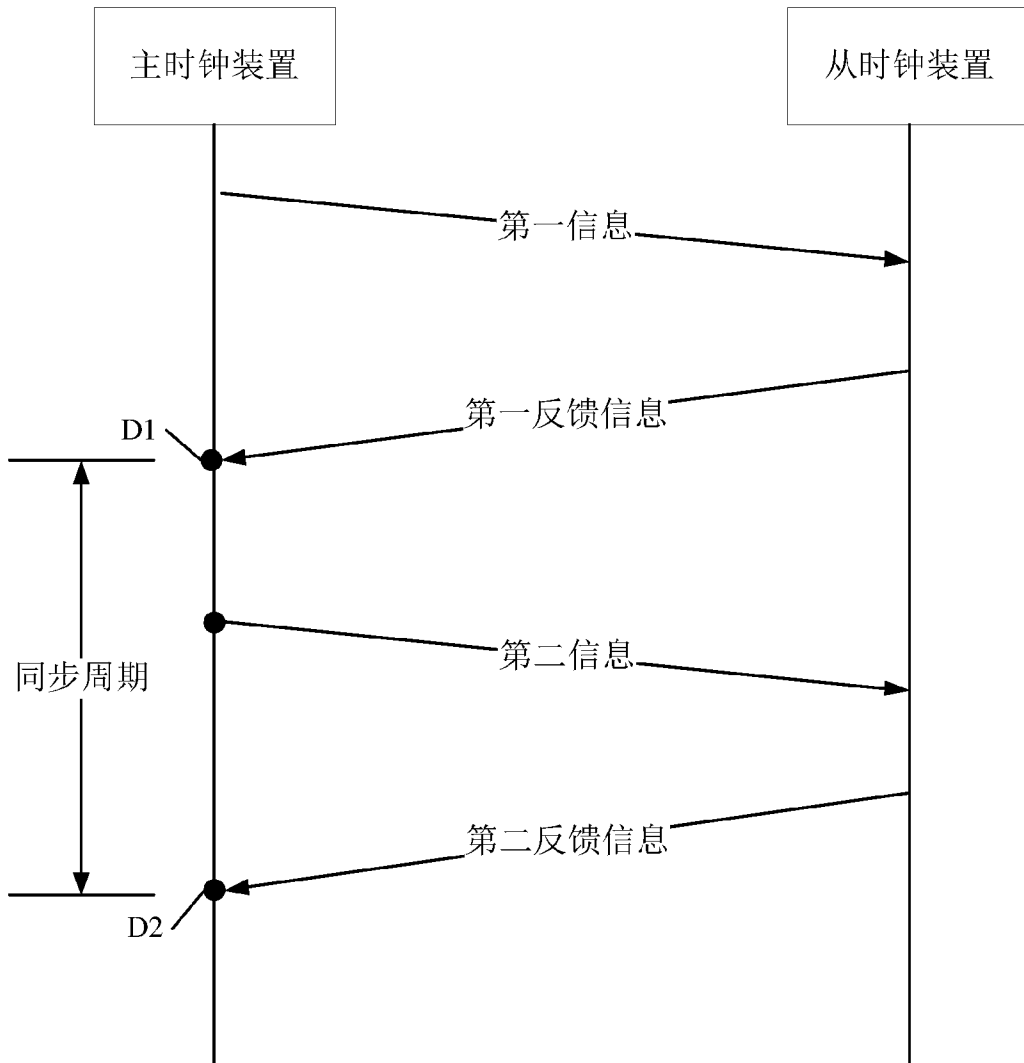


图 6

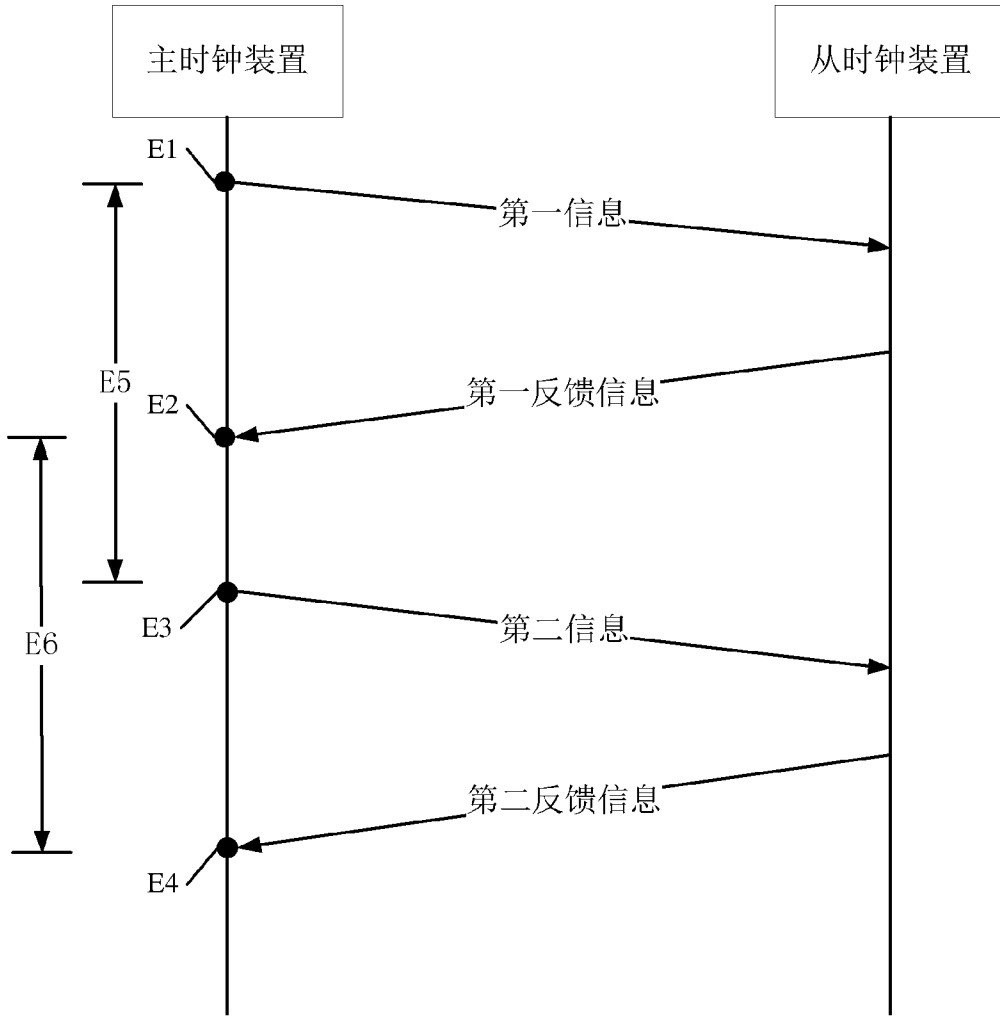


图 7

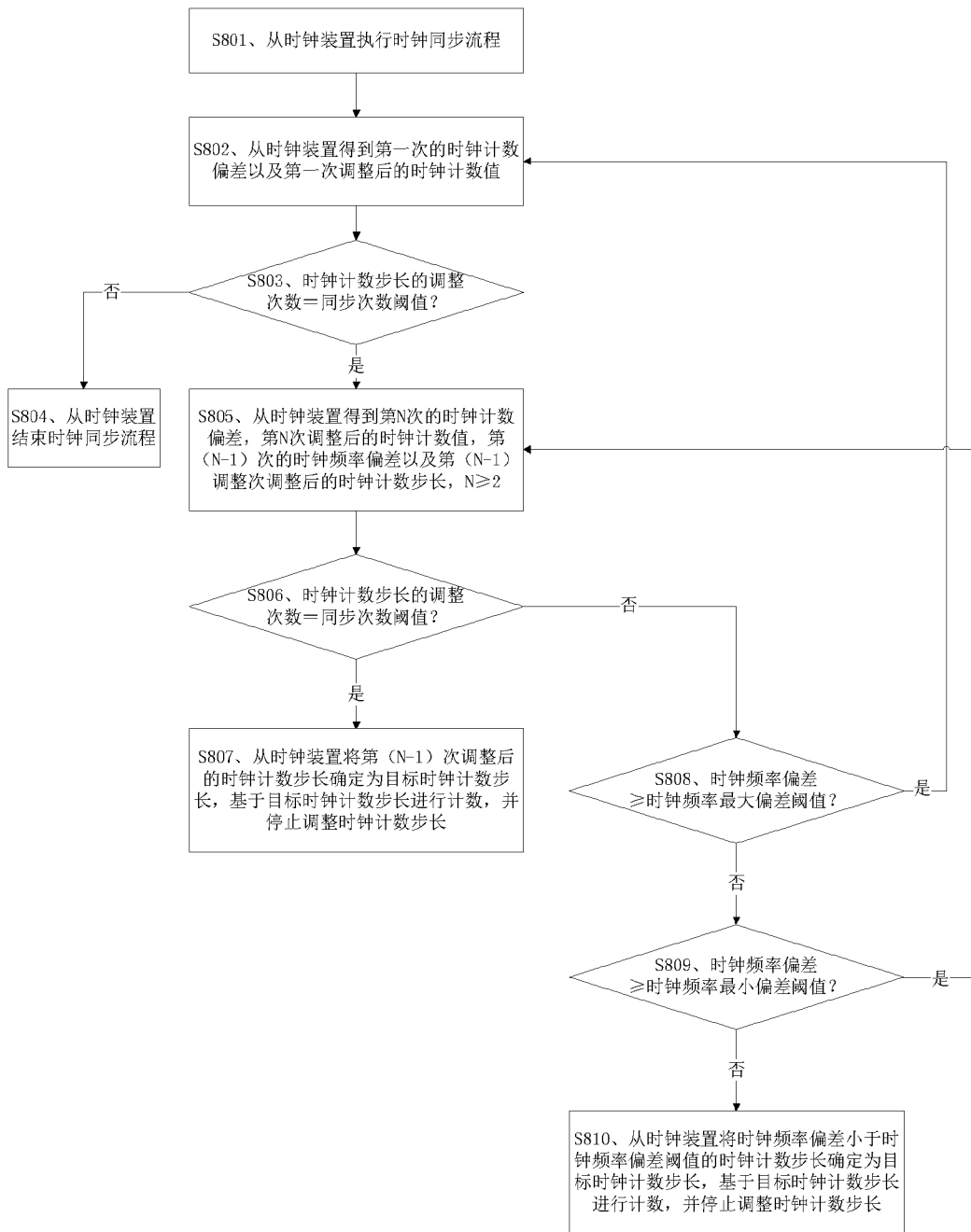


图 8

-8/18-

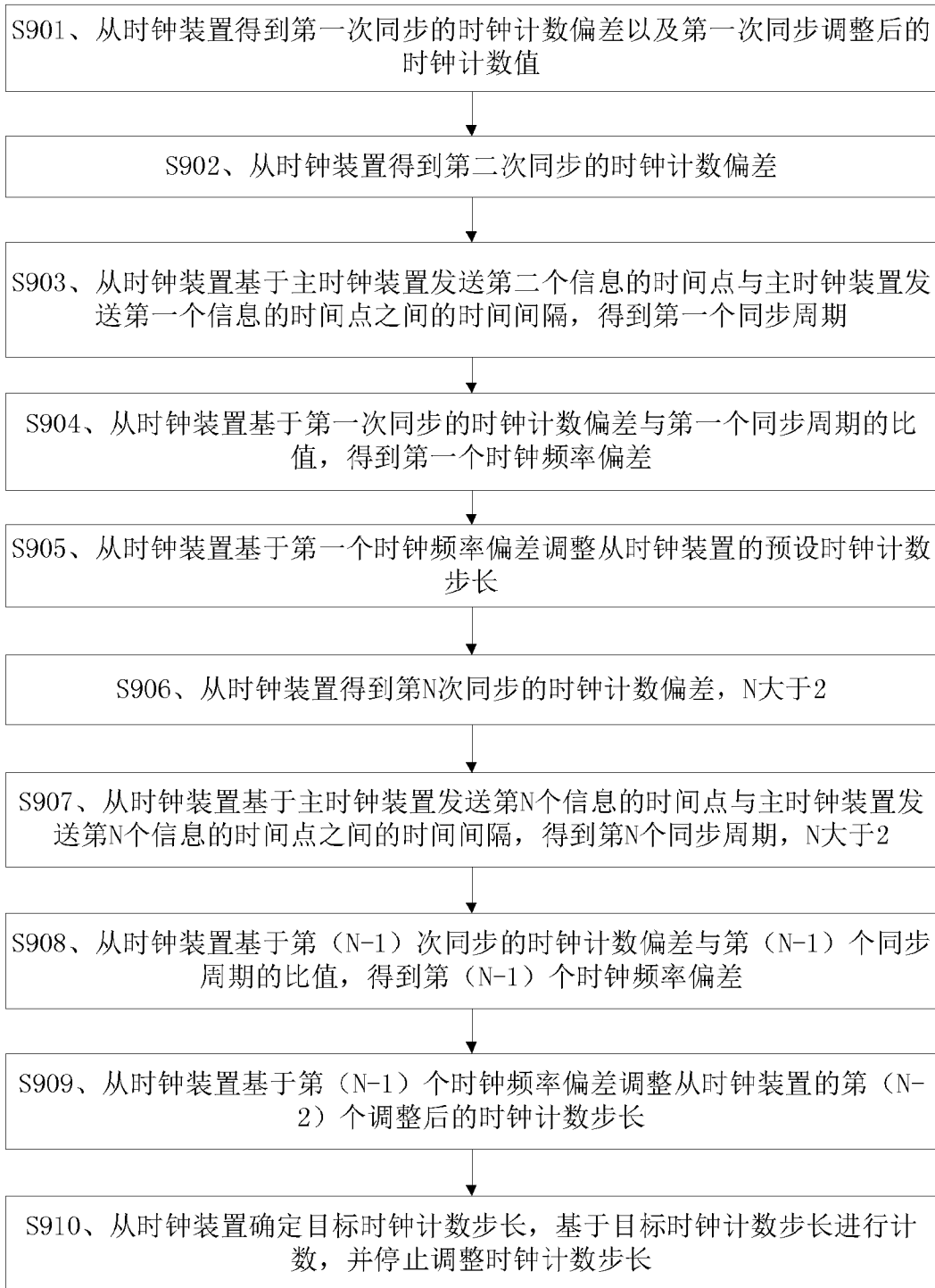


图9

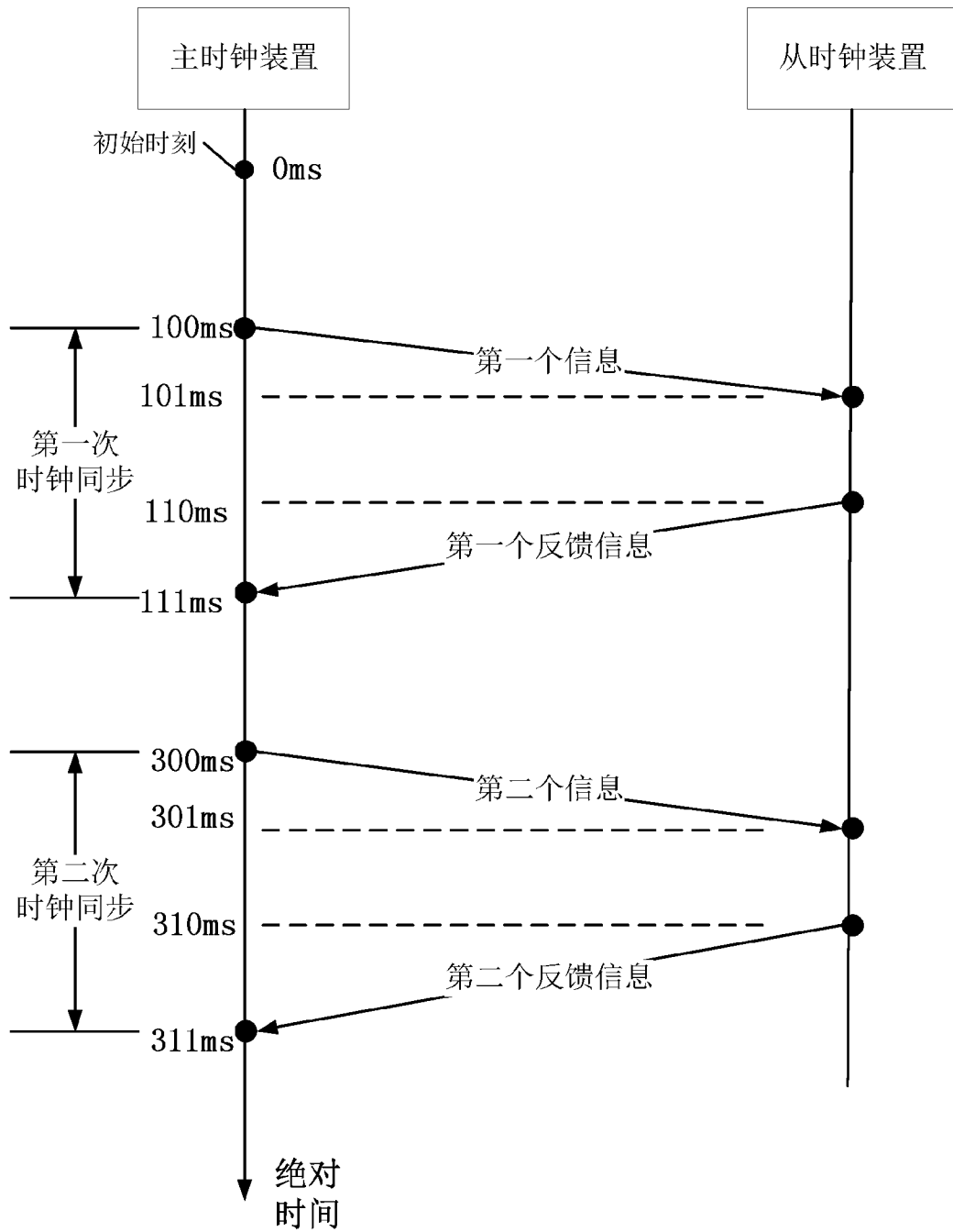


图 10

- 10/18 -

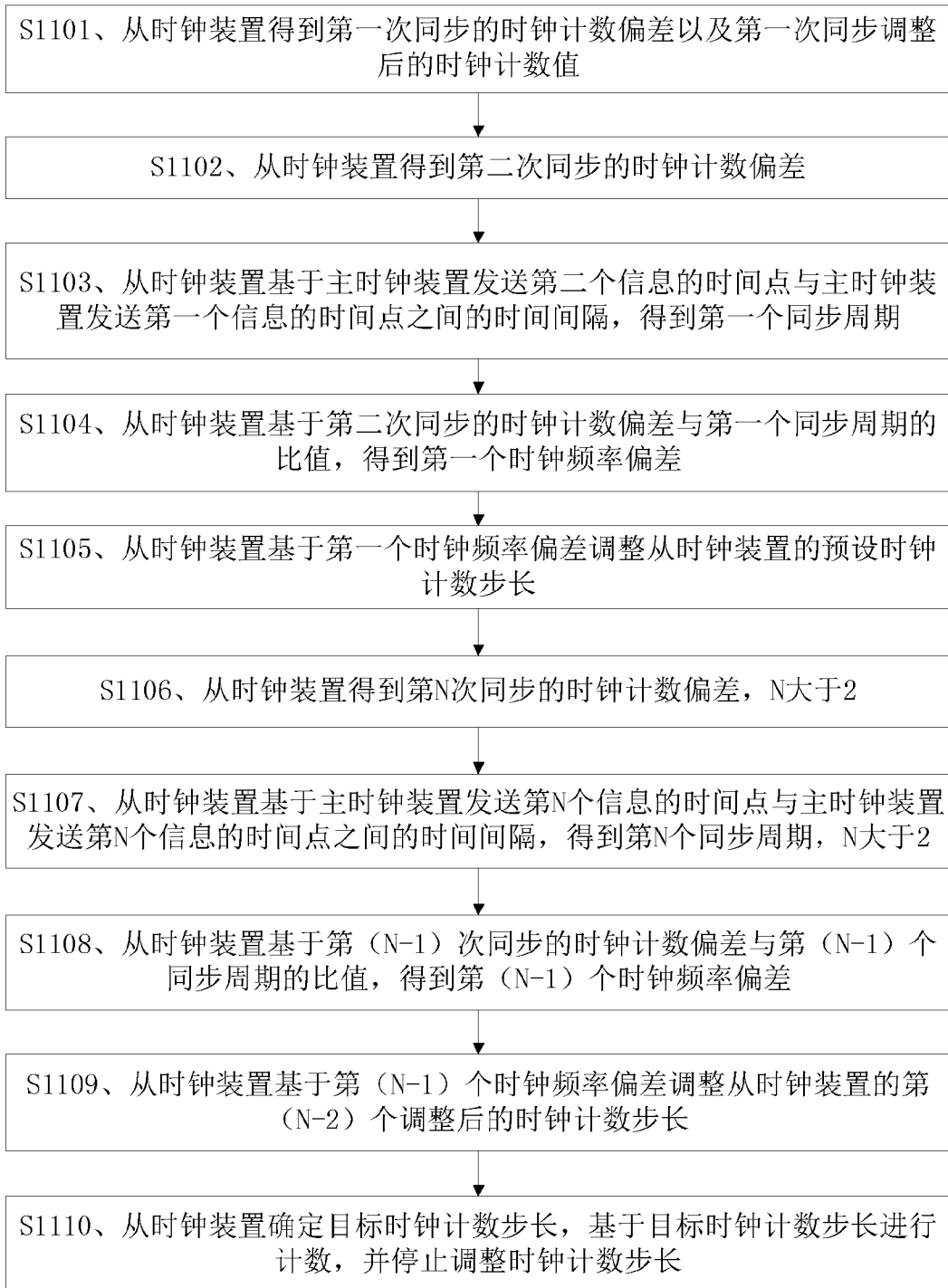


图 11

- 11/18 -

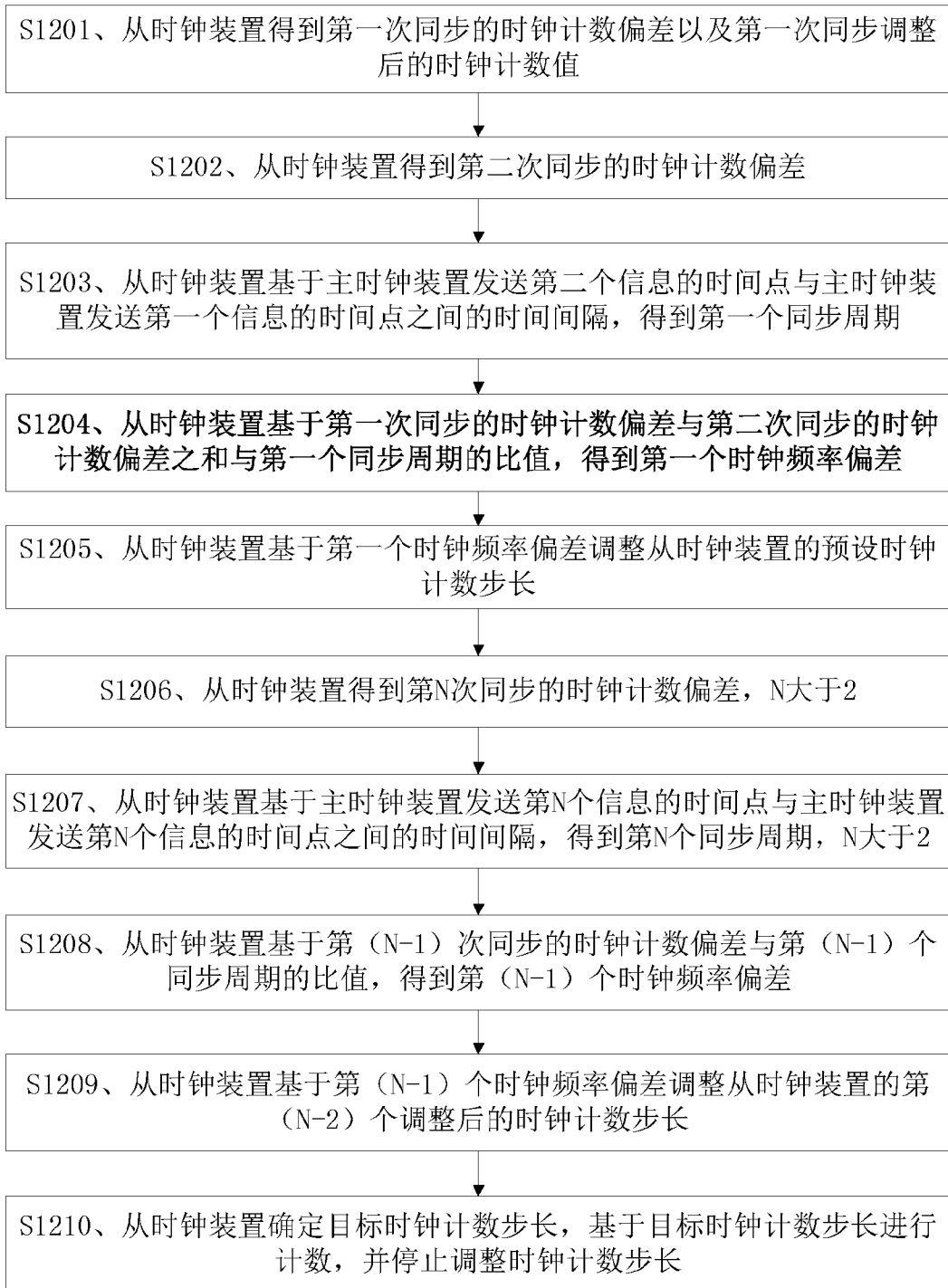


图 12

- 12/18 -

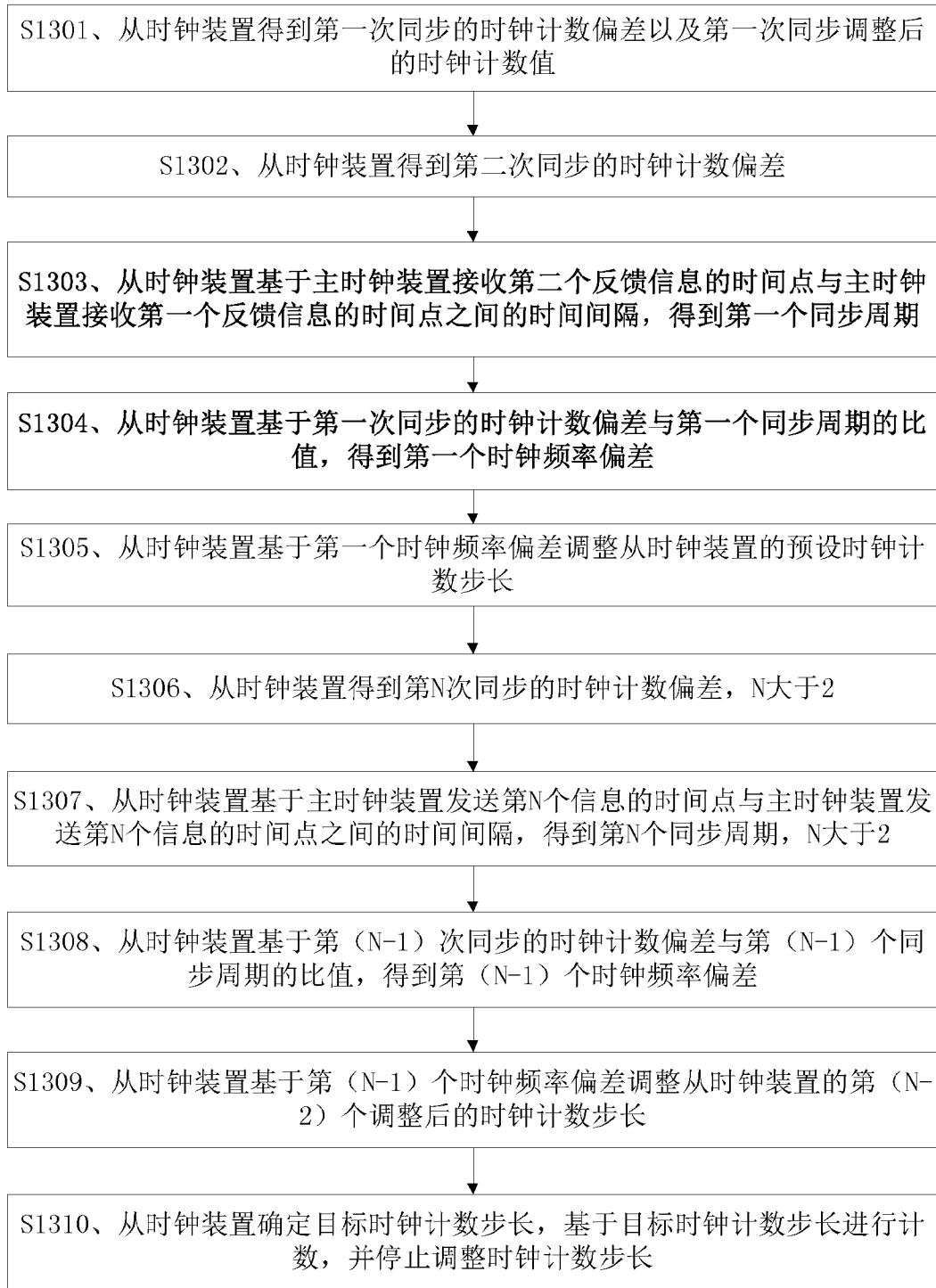


图 13

- 13/18 -

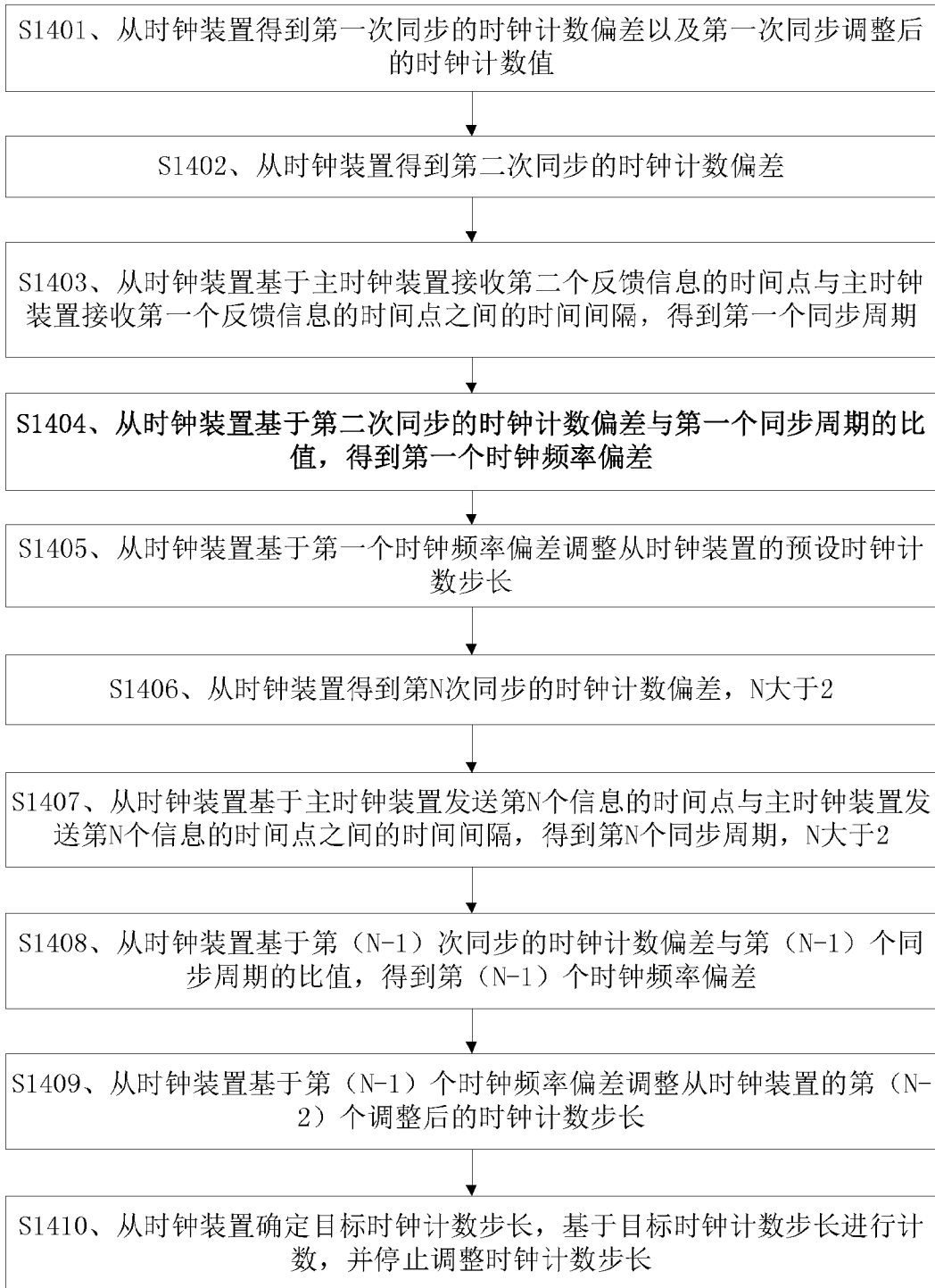


图 14

- 14/18 -

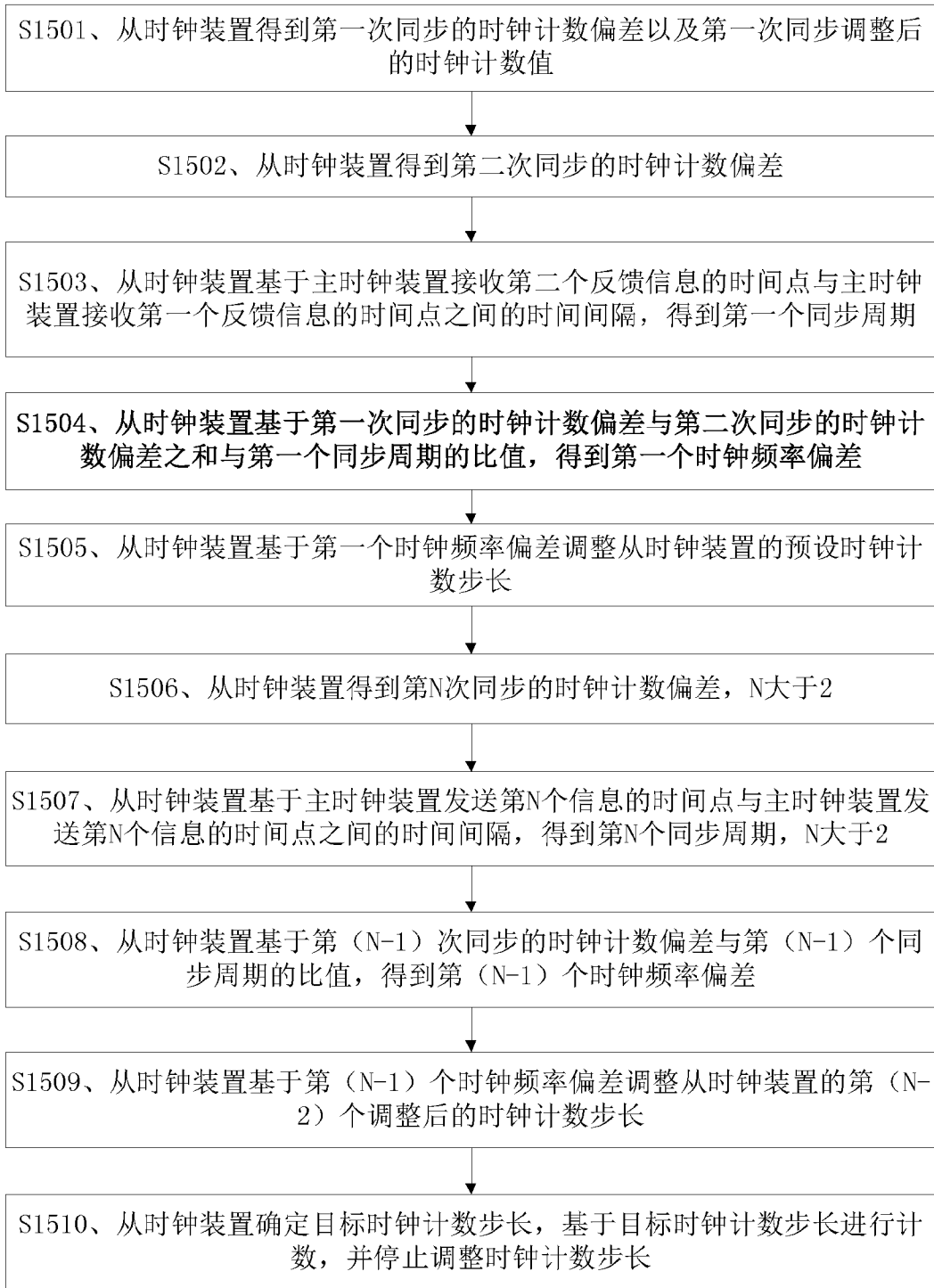


图 15

- 15/18 -

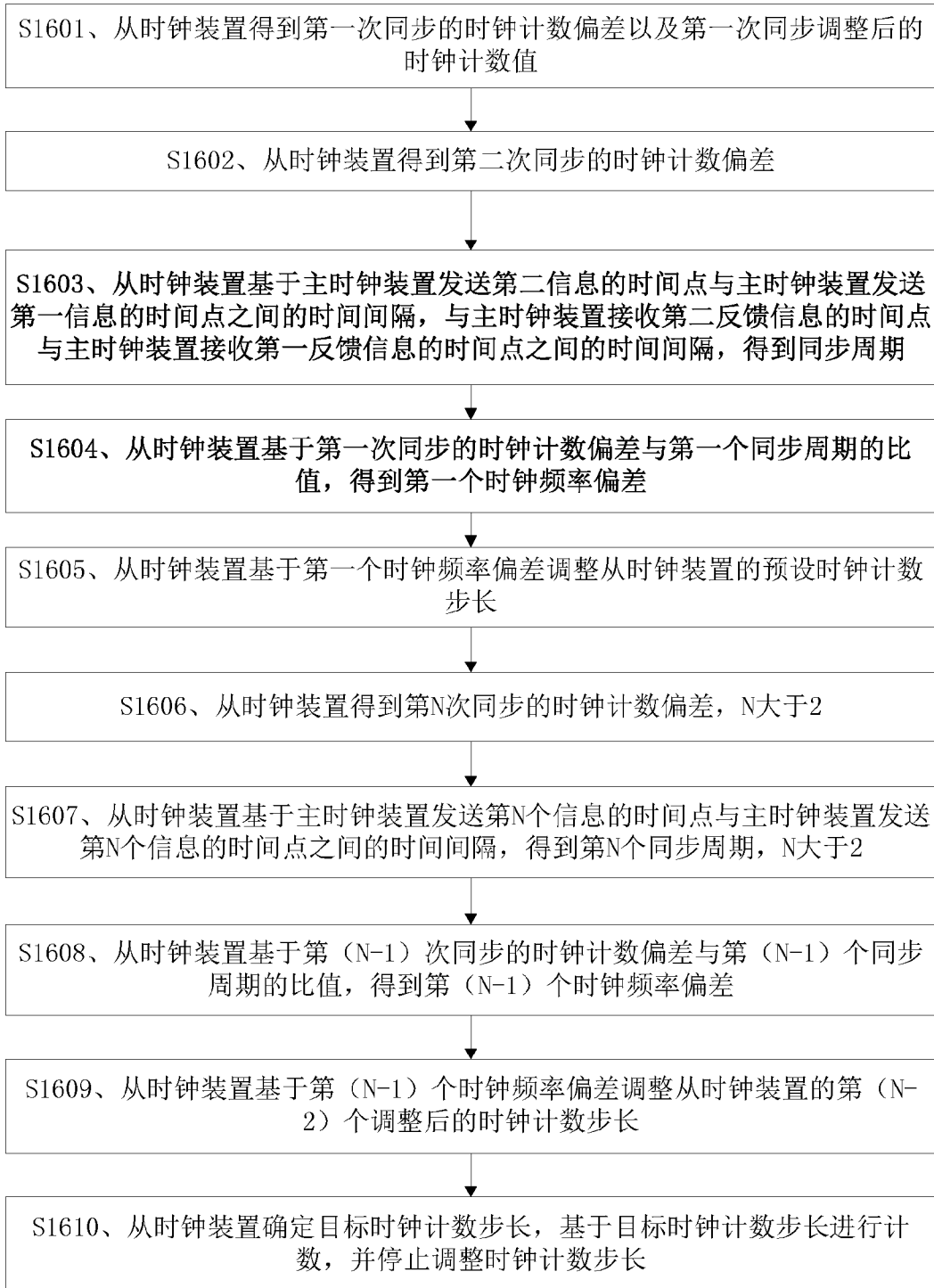


图 16

- 16/18 -

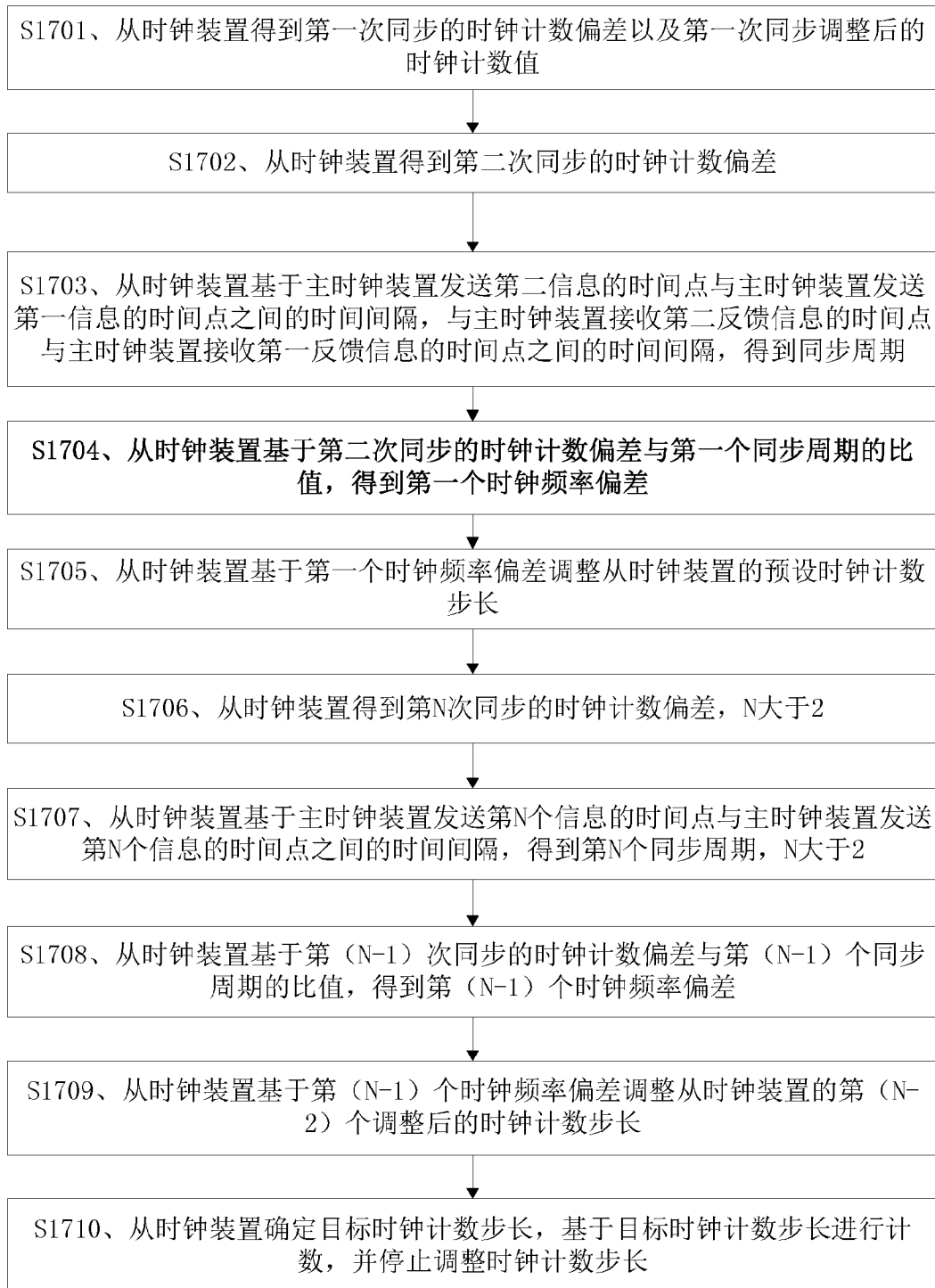


图 17

- 17/18 -

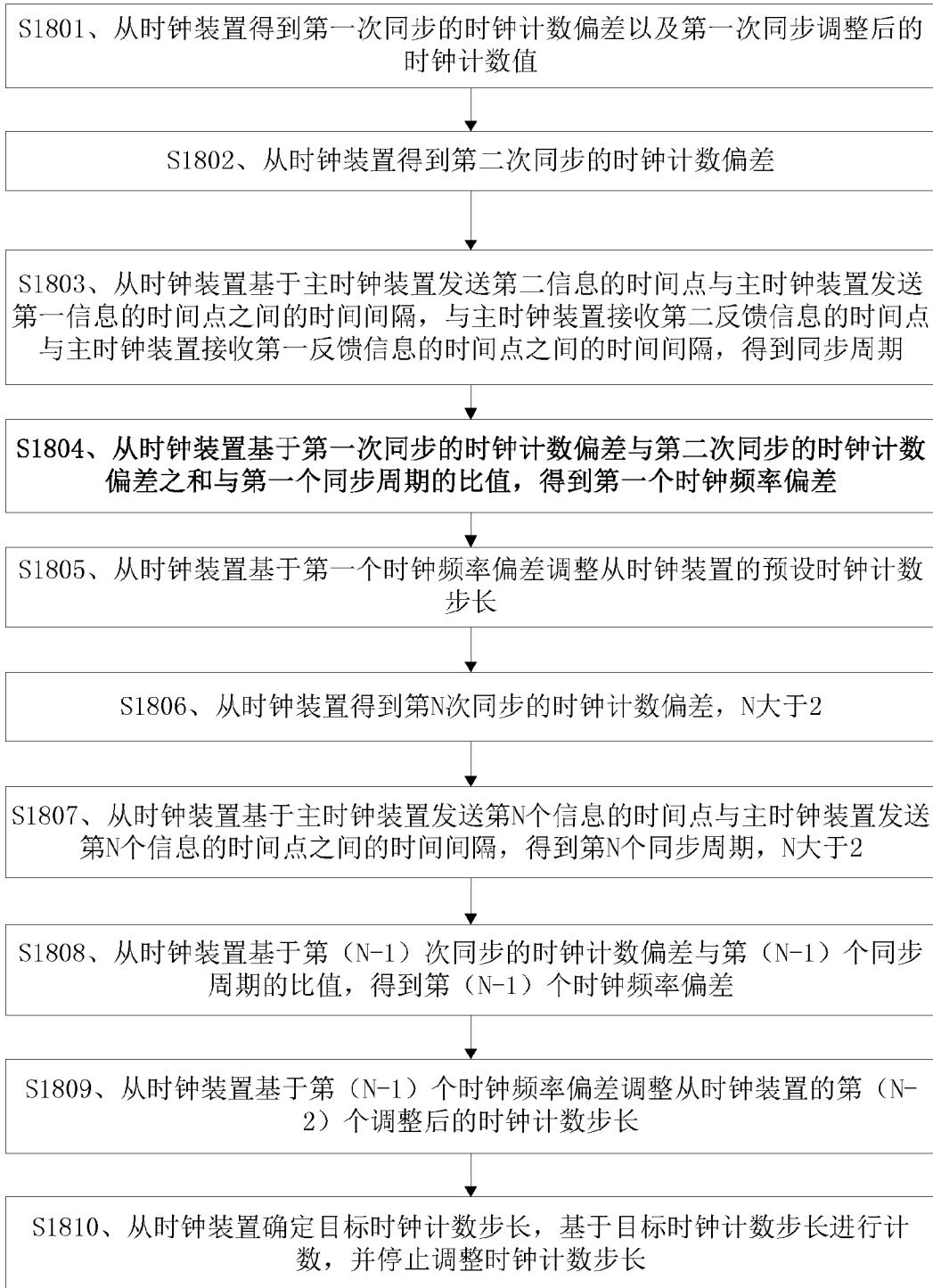


图 18

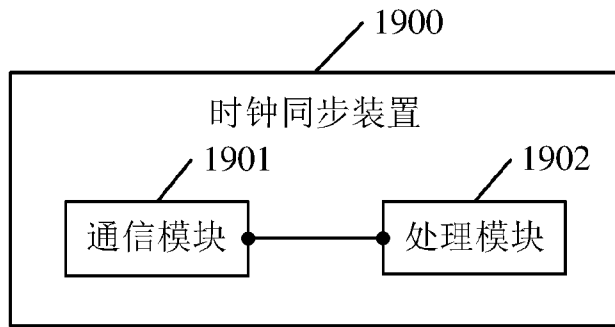


图 19

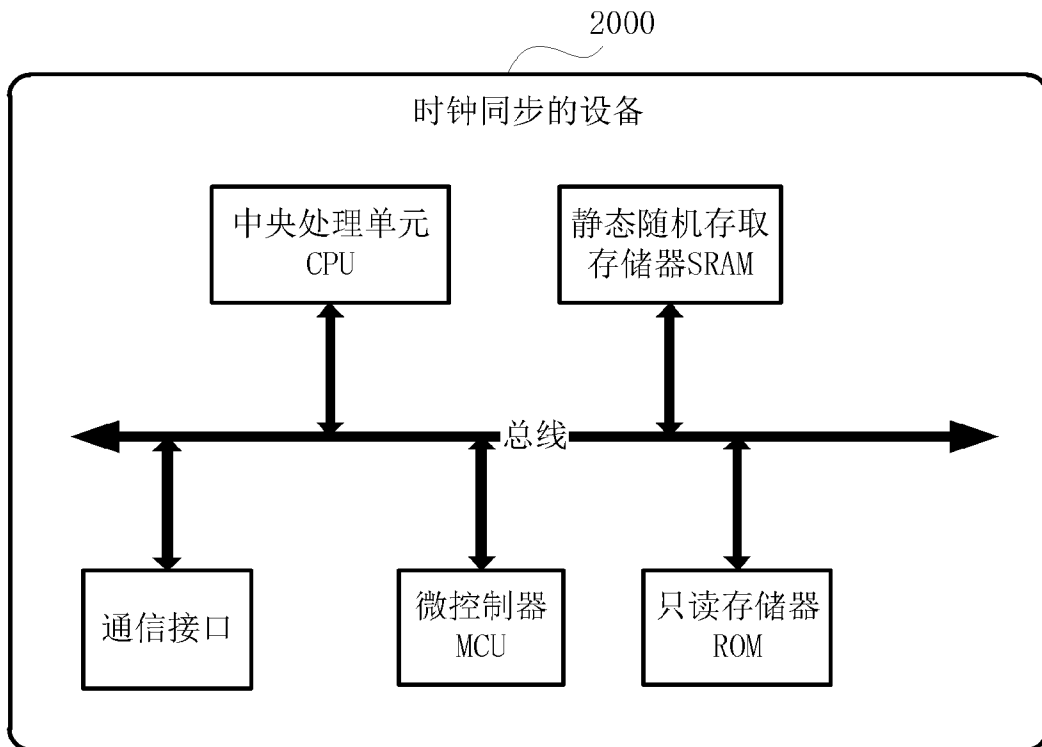


图 20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/085937

A. CLASSIFICATION OF SUBJECT MATTER		
H04L 7/00(2006.01)i; H04J 3/06(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
H04L; H04J		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
WPI, EPODOC, CNPAT, CNKI, IEEE: 时钟, 同步, 计数, 频率, 偏差, 频偏, 发送, 接收, clock, synchronization, count, frequency, deviation, send, receive		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103684728 A (631ST RESEARCH INSTITUTE OF AVIC) 26 March 2014 (2014-03-26) description, paragraphs [0041]-[0059]	1-15
A	CN 102833061 A (KYLAND TECHNOLOGY CO., LTD.) 19 December 2012 (2012-12-19) entire document	1-15
A	CN 203313199 U (LIU QINGYI) 27 November 2013 (2013-11-27) entire document	1-15
A	CN 107623556 A (BEIJING SMARTLINK MICROCHIP CO., LTD.) 23 January 2018 (2018-01-23) entire document	1-15
A	CN 102480350 A (BEIJING INTERVISION SOFTWARE CO., LTD) 30 May 2012 (2012-05-30) entire document	1-15
A	US 2004141526 A1 (BALASUBRAMANIAN, S. et al.) 22 July 2004 (2004-07-22) entire document	1-15
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
28 December 2021		06 January 2022
Name and mailing address of the ISA/CN		Authorized officer
China National Intellectual Property Administration (ISA/CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China		
Facsimile No. (86-10)62019451		Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/085937

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103684728	A	26 March 2014	None			
CN	102833061	A	19 December 2012	WO	2014032350	A1	06 March 2014
CN	203313199	U	27 November 2013	None			
CN	107623556	A	23 January 2018	None			
CN	102480350	A	30 May 2012	None			
US	2004141526	A1	22 July 2004	None			

国际检索报告

国际申请号

PCT/CN2021/085937

<p>A. 主题的分类</p> <p>H04L 7/00(2006.01)i; H04J 3/06(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																																			
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H04L; H04J</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>WPI, EPDOC, CNPAT, CNKI, IEEE: 时钟, 同步, 计数, 频率, 偏差, 频偏, 发送, 接收, clock, synchronization, count, frequency, deviation, send, receive</p>																																			
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103684728 A (中国航空工业集团公司第六三一研究所) 2014年3月26日 (2014 - 03 - 26) 说明书第[0041]-[0059]段</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 102833061 A (北京东土科技股份有限公司) 2012年12月19日 (2012 - 12 - 19) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 203313199 U (刘庆依) 2013年11月27日 (2013 - 11 - 27) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 107623556 A (北京捷联微芯科技有限公司) 2018年1月23日 (2018 - 01 - 23) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 102480350 A (北京中和威软件有限公司) 2012年5月30日 (2012 - 05 - 30) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>US 2004141526 A1 (BALASUBRAMANIAN, Sivaram 等) 2004年7月22日 (2004 - 07 - 22) 全文</td> <td>1-15</td> </tr> </tbody> </table> <p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p> <table border="0"> <tr> <td>* 引用文件的具体类型:</td> <td>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</td> </tr> <tr> <td>“A” 认为不特别相关的表示了现有技术一般状态的文件</td> <td>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</td> </tr> <tr> <td>“E” 在国际申请日的当天或之后公布的在先申请或专利</td> <td>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</td> </tr> <tr> <td>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</td> <td>“&” 同族专利的文件</td> </tr> <tr> <td>“O” 涉及口头公开、使用、展览或其他方式公开的文件</td> <td></td> </tr> <tr> <td>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</td> <td></td> </tr> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103684728 A (中国航空工业集团公司第六三一研究所) 2014年3月26日 (2014 - 03 - 26) 说明书第[0041]-[0059]段	1-15	A	CN 102833061 A (北京东土科技股份有限公司) 2012年12月19日 (2012 - 12 - 19) 全文	1-15	A	CN 203313199 U (刘庆依) 2013年11月27日 (2013 - 11 - 27) 全文	1-15	A	CN 107623556 A (北京捷联微芯科技有限公司) 2018年1月23日 (2018 - 01 - 23) 全文	1-15	A	CN 102480350 A (北京中和威软件有限公司) 2012年5月30日 (2012 - 05 - 30) 全文	1-15	A	US 2004141526 A1 (BALASUBRAMANIAN, Sivaram 等) 2004年7月22日 (2004 - 07 - 22) 全文	1-15	* 引用文件的具体类型:	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件	“A” 认为不特别相关的表示了现有技术一般状态的文件	“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性	“E” 在国际申请日的当天或之后公布的在先申请或专利	“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性	“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)	“&” 同族专利的文件	“O” 涉及口头公开、使用、展览或其他方式公开的文件		“P” 公布日先于国际申请日但迟于所要求的优先权日的文件	
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																																	
X	CN 103684728 A (中国航空工业集团公司第六三一研究所) 2014年3月26日 (2014 - 03 - 26) 说明书第[0041]-[0059]段	1-15																																	
A	CN 102833061 A (北京东土科技股份有限公司) 2012年12月19日 (2012 - 12 - 19) 全文	1-15																																	
A	CN 203313199 U (刘庆依) 2013年11月27日 (2013 - 11 - 27) 全文	1-15																																	
A	CN 107623556 A (北京捷联微芯科技有限公司) 2018年1月23日 (2018 - 01 - 23) 全文	1-15																																	
A	CN 102480350 A (北京中和威软件有限公司) 2012年5月30日 (2012 - 05 - 30) 全文	1-15																																	
A	US 2004141526 A1 (BALASUBRAMANIAN, Sivaram 等) 2004年7月22日 (2004 - 07 - 22) 全文	1-15																																	
* 引用文件的具体类型:	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件																																		
“A” 认为不特别相关的表示了现有技术一般状态的文件	“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性																																		
“E” 在国际申请日的当天或之后公布的在先申请或专利	“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性																																		
“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)	“&” 同族专利的文件																																		
“O” 涉及口头公开、使用、展览或其他方式公开的文件																																			
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件																																			
国际检索实际完成的日期	国际检索报告邮寄日期																																		
2021年12月28日	2022年1月6日																																		
ISA/CN的名称和邮寄地址	授权官员																																		
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	赵婷																																		
传真号 (86-10)62019451	电话号码 86-(10)-53961350																																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/085937

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103684728	A	2014年3月26日	无			
CN	102833061	A	2012年12月19日	WO	2014032350	A1	2014年3月6日
CN	203313199	U	2013年11月27日	无			
CN	107623556	A	2018年1月23日	无			
CN	102480350	A	2012年5月30日	无			
US	2004141526	A1	2004年7月22日	无			