



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 698 32 142 T2** 2006.07.06

(12)

Übersetzung der europäischen Patentschrift

(97) **EP 0 928 062 B1**

(21) Deutsches Aktenzeichen: **698 32 142.1**

(96) Europäisches Aktenzeichen: **98 403 337.3**

(96) Europäischer Anmeldetag: **30.12.1998**

(97) Erstveröffentlichung durch das EPA: **07.07.1999**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **02.11.2005**

(47) Veröffentlichungstag im Patentblatt: **06.07.2006**

(51) Int Cl.⁸: **H03F 1/32** (2006.01)

(30) Unionspriorität:

9716679 30.12.1997 FR

(73) Patentinhaber:

Thales, Paris, FR

(74) Vertreter:

derzeit kein Vertreter bestellt

(84) Benannte Vertragsstaaten:

BE, DE, FR, GB, IT

(72) Erfinder:

Berranger, Robert, 94117 Arcueil Cedex, FR

(54) Bezeichnung: **Verfahren und Schaltung zur Korrektur der Linearität für Leistungsverstärker und Verstärker mit einer solchen Schaltung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung betrifft die Linearitätskorrektur der Leistungsverstärker und insbesondere der Leistungsverstärker, die im Hochfrequenzbereich verwendet werden.

[0002] Zur Verstärkung eines mit variabler Amplitude modulierten Signals ist es wichtig, einen Linearverstärker zu verwenden.

[0003] Es ist bekannt, einen Verstärker mit Hilfe einer Rückkopplungsschleife, "feed back loop" in der englischen Literatur, zu linearisieren, die die Amplitude des Eingangssignals mit derjenigen des gedämpften Ausgangssignals vergleicht, um ein Korrektursignal zu liefern; dieses Signal wird zum Eingangssignal hinzugefügt, um die Linearitätsfehler zu kompensieren. Diese Korrektur ist auf die im HF-Bereich verwendeten Breitband-Leistungsverstärker nicht anwendbar, da aufgrund der vielen reaktiven Elemente, die sie enthalten, und der nicht vernachlässigbaren Leitungslängen bezüglich der Wellenlänge des zu verstärkenden Signals der korrigierte Verstärker dann schnell instabil wird.

[0004] Es ist bekannt, eine Linearitätskorrektur mit Hilfe von zwei Gegenkopplungsschleifen durchzuführen, die eine nach der Amplitude in Abhängigkeit von der Hüllkurve des Signals, und die andere nach der Phase, wobei diese Phasenschleife den Gleichstrom nicht durchlässt, um von der konstanten Phasenverschiebung unabhängig zu sein. Die Anwendung ist komplex und somit sehr teuer, und die einzigen industriell gefertigten Ausführungen betreffen Schmalband-Verstärker.

[0005] Es ist bekannt, eine Korrektur des verstärkten Signals durchzuführen, indem ihm in einem Ausgangs-Addierglied ein von einem Hilfsverstärker in Abhängigkeit von der am verstärkten Signal im Vergleich mit dem zu verstärkenden Signal festgestellten Verzerrung erzeugtes Signal hinzugefügt wird. Die industriellen Ausführungen betreffen nur Verstärker mit geringer Leistung und schmalen Band aufgrund eines sehr schlechten Wirkungsgrads und von Problemen der Fehlanpassung am Ausgang des Addierglieds.

[0006] Es ist auch bekannt, zu versuchen, die Linearitätsfehler eines Verstärkers zu korrigieren, indem eine Vorverzerrung mittels vorerstellter Einstellungsstabellen durchgeführt wird, die entweder von dem demodulierten Ausgangssignal, um eine Vorverzerrung des Modulationssignals durchzuführen, oder von dem modulierten Eingangssignal angesteuert werden, um eine Störmodulation des modulierten Eingangssignals durchzuführen; im ersten Fall ist die Qualität des Ergebnisses mit der Qualität der Demodulationskette verknüpft, und letztere ist beim derzei-

tigen Stand der Technik unzureichend, um die von den im Hochfrequenzbereich verwendeten Leistungsverstärkern geforderten Leistungen zu erreichen; im zweiten Fall ist die Korrektur nicht adaptiv, die Anwendung ist komplex und teuer.

[0007] Aus der EP 0 731 556 ist es ebenfalls bekannt, eine adaptive Vorverzerrung des modulierten Signals mit Hilfe von Tabellen durchzuführen, die in Abhängigkeit vom modulierenden Signal angesteuert und ausgehend von einem Vergleich zwischen den Modulationssignalen vor der Vorverzerrung und nach der Verstärkung wieder aktualisiert werden.

[0008] Es ist das Ziel der vorliegenden Erfindung, die Nachteile der oben erwähnten Korrekturorgane zu vermeiden oder zumindest zu verringern.

[0009] Dies wird erreicht, indem eine adaptive Vorverzerrung des modulierten Signals mit Hilfe von Tabellen durchgeführt wird, die in Abhängigkeit vom modulierenden Signal angesteuert und ausgehend von einem Vergleich zwischen den Modulationssignalen vor der Vorverzerrung und nach der Verstärkung wieder aktualisiert werden, die vor dem Vergleich in das Basisband umgesetzt werden.

[0010] Erfindungsgemäß wird ein Verfahren zur Linearitätskorrektur für einen Leistungsverstärker vorgeschlagen, bei dem eine Vorverzerrung eines zu verstärkenden modulierten Signals aufgrund von gespeicherten Koeffizienten durchgeführt wird, wobei dieses Verfahren darin besteht, die Lieferung der Koeffizienten in Abhängigkeit von der Modulation des zu verstärkenden Signals zu steuern, das zu verstärkende und das verstärkte Signal in das Basisband umzusetzen und ggf. die gespeicherten Koeffizienten in Abhängigkeit von einem Vergleich zwischen den beiden aus der Umsetzung stammenden Signalen zu verändern, dadurch gekennzeichnet, dass das zu verstärkende Signal und die in das Basisband umgesetzten Signale je in zwei orthogonale Komponenten I und Q aufgeteilt sind, dass die Vorverzerrung getrennt an jeder der orthogonalen Komponenten I und Q des zu verstärkenden Signals ausgehend von den Verhältnissen einerseits der Komponenten I der umgesetzten Signale, die von dem zu verstärkenden Signal und von dem verstärkten Signal kommen, und andererseits der Komponenten Q dieser gleichen umgesetzten Signale durchgeführt wird, und dass die beiden nach der Vorverzerrung erhaltenen Komponenten kombiniert werden, um das Eingangssignal des Verstärkers zu bilden.

[0011] Erfindungsgemäß wird ein Linearitätskorrekturorgan für einen Leistungsverstärker mit einer Modulationsschaltung, die ein zu verstärkendes moduliertes Signal empfangen und es vor der Verstärkung durch den Leistungsverstärker vorverzerrern soll, und mit einer Speicherschaltung vorgeschlagen, um die

durch die Modulationsschaltung durchgeführte Modulation zu steuern, dadurch gekennzeichnet, dass es eine Erfassungsschaltung, die in Abhängigkeit von der Modulation des zu verstärkenden Signals eine Adresse der Speicherschaltung liefert, einen ersten und einen zweiten Umsetzer in das Basisband, die das zu verstärkende bzw. das verstärkte Signal empfangen, und einen Prozessor aufweist, der die Adresse empfängt und die von den Umsetzern gelieferten Signale vergleicht, um ggf. am Inhalt der Speicherschaltung durchzuführende Veränderungen zu berechnen.

[0012] Anhand der nachfolgenden Beschreibung und der sich darauf beziehenden beiliegenden Figuren wird die vorliegende Erfindung besser verstanden werden und es gehen weitere Merkmale aus ihr hervor. Es zeigen:

[0013] [Fig. 1](#) ein vereinfachtes Blockschaltbild eines Linearitätskorrekturorgans, das einem Leistungsverstärker zugeordnet ist,

[0014] [Fig. 2](#) ein Blockschaltbild, das dem der [Fig. 1](#) entspricht, aber detaillierter ist,

[0015] [Fig. 3](#) eine Ausführungsvariante für einen Teil des Blockschaltbilds der [Fig. 2](#).

[0016] In den verschiedenen Blockschaltbildern wurden die Vorrichtungen zur präzisen Synchronisation, die zur üblichen Technik gehören, nicht dargestellt, um die Zeichnungen klarer zu gestalten und die Beschreibung zu vereinfachen.

[0017] [Fig. 1](#) zeigt einen HF-Leistungsverstärker A, der mit einem Linearitätskorrekturorgan **1** bis **7** ausgestattet ist. Die Schaltung gemäß [Fig. 1](#) ist dazu bestimmt, ein analoges Eingangssignal E linear zu verstärken, das aus einer von einem Informationssignal modulierten HF-Trägerwelle besteht; die Schaltung liefert ein in der Figur mit S bezeichnetes Ausgangssignal.

[0018] Das Signal E wird an den Eingang für das Trägersignal einer Modulationsschaltung **1**, an den Eingang einer Erfassungsschaltung **2** und an den Eingang eines Frequenzumsetzers **4** angelegt.

[0019] Eine Speicherschaltung **3**, deren Inhalt vom Ausgangssignal der Erfassungsschaltung **2** angesteuert wird, liefert an die Schaltung **1** auf zwei Kanälen in Quadratur I, Q eine Modulation für das Signal E.

[0020] Das Ausgangssignal S wird über ein Dämpfungsglied **6** an den Eingang eines Frequenzumsetzers **7** angelegt.

[0021] Die Quadratur-Ausgänge I und Q der Fre-

quenzumsetzer **4** und **7** sind mit einem Prozessor **5** verbunden, der den Inhalt der Speicherschaltung **3** steuert.

[0022] Das Blockschaltbild gemäß [Fig. 1](#) weist zwei ineinander verschachtelte Bereiche auf, die gleichzeitig funktionieren können:

- einen ersten Bereich mit der Modulationsschaltung **1**, die eine Modulation des modulierten HF-Signals E durchführt, nachdem sie es in zwei Quadraturkanäle zerlegt hat. Die Modulation erfolgt getrennt in jedem der Quadraturkanäle mit Hilfe von zwei von der Speicherschaltung **3** gelieferten Koeffizienten. Die Speicherschaltung wird von dem Wert des Moduls des Signals E angesteuert, wie er von der Erfassungsschaltung **2** geliefert wird. Diese Speicherschaltung bildet also eine eindimensionale Tabelle, aber es ist auch möglich, eine zweidimensionale Tabelle zu verwenden, deren Inhalt nicht mehr von dem Modul des Signals E, sondern von den beiden Komponenten I und Q des Vektors angesteuert wird, der für die Modulation des Signals E repräsentativ ist. Der erste Bereich arbeitet permanent, sobald ein Signal E zu verstärken ist;
- einen zweiten Bereich mit den beiden Umsetzern **4** und **7**, die das Signal E bzw. das Signal S in das Basisband umsetzen, letzteres nach Dämpfung im Dämpfungsglied **6**. Diese Umsetzer sind strikt identisch, und sie liefern je das Ergebnis ihrer Umsetzung in Form von zwei digitalen Quadratursignalen I und Q. Der zweite Bereich enthält den Prozessor **5**, der die vom Umsetzer **4** gelieferten Signale I und Q mit den vom Umsetzer **7** gelieferten Signalen I und Q vergleicht, um unter Berücksichtigung der Übertragungsfunktion der Modulationsschaltung **1** den Wert der in der Speicherschaltung **3** enthaltenen Koeffizienten zu bestimmen.

[0023] Die durch Modulation mit Hilfe der von der Speicherschaltung **3** gelieferten Koeffizienten durchgeführte Linearitätskorrektur wäre ab der Inbetriebnahme des Aufbaus einwandfrei, wenn die Übertragungsfunktion der Modulationsschaltung **1** völlig bekannt wäre, was nicht der Fall ist, aber die Tatsache, dass die beiden Bereiche gleichzeitig arbeiten können, ermöglicht es, mehrere Iterationen durchzuführen. So kann ein ausgezeichnetes Ergebnis erhalten werden, ohne strikte Toleranzen bei den Komponenten der Modulationsschaltung zu benötigen; mit einer globalen Toleranz von 10%, die leicht zu erhalten ist, erbringt bereits die dritte Iteration eine Präzision von $(0,1)^3 = 10^{-3}$ bei der Linearitätskorrektur, was völlig ausreicht.

[0024] Es scheint, dass bei den Leistungsverstärkern die Amplituden- und Phasenverzerrung hauptsächlich von der Amplitude des Signals an ihrem Eingang abhängt. Dies war bei allen Verstärkern der

Fall, die bei der Realisierung von Blockschaltbildern gemäß [Fig. 1](#) untersucht und linearitätskorrigiert wurden; dies hat es ermöglicht, in der Speicherschaltung **3** einen Speicher **30** mit nur einem Ansteuerungseingang zu verwenden, wobei diese Ansteuerung in Abhängigkeit von der Amplitude des Signals E erfolgt.

[0025] [Fig. 2](#) ist eine detailliertere Ansicht des Blockschaltbilds gemäß [Fig. 1](#).

[0026] Ein differentieller 90°-Phasenschieber **20** empfängt das Signal E und liefert an seinen beiden Ausgängen leistungsgleiche, aber in Phasenquadratur befindliche Signale I und Q; diese Signale werden je an einen ersten Eingang von zwei analogen Multiplizierern **11**, **12** angelegt, und die Ausgänge der Multiplizierer sind je mit einem Eingang eines linearen Addierglieds **13** vom Typ Zwei-Kanal-Schalter verbunden, dessen Ausgang mit dem Eingang eines Verstärkers A verbunden ist. Die Schaltungen **10** bis **13** entsprechen der Modulationsschaltung **1** der [Fig. 1](#), während der Verstärker A den Leistungsverstärker bildet, der in [Fig. 1](#) das gleiche Bezugszeichen hat. In der Ausführungsform, die als Beispiel für die vorliegende Erfindung dient, sind die Multiplizierer **11**, **12** Multiplizierer vom Typ AD 834 von ANALOG DEVICES.

[0027] Ein Analog/Digital-Wandler **20** empfängt das Signal E. Der Ausgang dieses Wandlers vom Typ AD 9042 von ANALOG DEVICES ist mit dem Eingang einer Schaltung zum Übergang auf den Absolutwert **21** verbunden; die Schaltung **21** führt eine Exklusiv-ODER-Funktion durch. Da der Wandler ein Ausgangsformat der Daten vom Typ "Komplement zu 2" hat, genügt es, eine Exklusiv-ODER-Funktion zwischen dem Vorzeichenbit und den anderen Bits auszuführen, um den Absolutwert zu erhalten. Ein in verdrahteter digitaler Form hergestelltes Tiefpassfilter **22**, das auch nach dem Erkennungssymbol seiner englischen Bezeichnung FIR, für "finite impulse response", genannt wird, empfängt das Ausgangssignal der Schaltung **21**; dieses Filter vom Typ HSP 43168 von HARRIS liefert an seinem Ausgang ein gefiltertes digitales Signal, das für den Wert der Amplitude im Zeitpunkt t der Hüllkurve des Signals E repräsentativ ist; dieses digitale Signal wird an einen Eingang eines Prozessors **5**, und über eine vom Prozessor **5** gesteuerte Verzweigungsschaltung **23** an den Ansteuerungseingang eines digitalen Speichers **30** angelegt, der zwei getrennte Felder an jeder seiner Adressen aufweist. Die Schaltungen **20** bis **23** entsprechen der Erfassungsschaltung **2** der [Fig. 1](#), während der Prozessor **5** der Prozessor ist, der in [Fig. 1](#) das gleiche Bezugszeichen trägt.

[0028] Das Eingangssignal wird durch Addition der Ausgangssignale des Phasenschiebers in einem Verstärker **40** vom Typ MAX 4108 von MAXIM wiederhergestellt. Diese Lösung wird verwendet, um au-

ßerhalb der Schleife den absoluten Phasenfehler in Abhängigkeit von der Frequenz des Phasenschiebers **10** zu lassen und nur seine Differentialverschiebung beizubehalten, die konstant bleibt.

[0029] Der Eingang eines Analog/Digital-Wandlers **41** vom Typ AD 9042 von ANALOG DEVICES ist mit dem Ausgang des Addierglieds **40**, und sein Ausgang ist mit dem Eingang eines Frequenzwandlers **42** vom Typ HSP 50016 von HARRIS verbunden; dieser Wandler **42** ist ein Wandler in das Basisband I und Q, dessen beide Ausgangskanäle mit dem Prozessor **5** verbunden sind.

[0030] Ein Teil des Ausgangssignals S des Verstärkers A wird über ein Dämpfungsglied **6**, das aus einer Sonde besteht, an den Eingang eines Analog/Digital-Wandlers **70** angelegt, dessen Ausgang mit dem Eingang eines Frequenzwandlers **71** verbunden ist. Die Schaltungen **70**, **71** sind identisch mit den Schaltungen **41**, **42**, und die beiden Ausgangskanäle des Wandlers **71** sind mit dem Prozessor **5** verbunden.

[0031] Der Speicher **30**, dessen Inhalt vom Prozessor **5** geliefert wird und dessen Ansteuerung durch die Schaltung **23** erfolgt, liefert auf zwei Kanälen I und Q Korrekturkoeffizienten, um eine Vorverzerrung des zu verstärkenden Signals durchzuführen. Diese Kanäle sind mit den Eingängen von zwei Digital/Analog-Wandlern **31**, **32** vom Typ AD 7945 von ANALOG DEVICES verbunden. Die Ausgänge der Wandler **31**, **32** sind mit den Eingängen von zwei analogen Tiefpassfiltern **33**, **34**, und die Ausgänge dieser Filter sind mit den zweiten Eingängen der Multiplizierer **11**, **12** verbunden.

[0032] Die beiden Analog/Digital-Wandler **41**, **70** und die beiden Frequenzwandler **42**, **71** arbeiten mit dem gleichen Synchronismus, und außerdem haben die beiden Frequenzwandler genau die gleiche Konfiguration. Die Durchgangszeiten der Signale in den Schaltungen **41**, **42** und in den Schaltungen **70**, **71** sind also gleich. Außerdem ist anzumerken, dass die Frequenzwandler die Phaseninformation beibehalten, d.h., dass eine Phasendrehung um n Grad am Eingang n Grad am Ausgang beträgt, unabhängig von der Frequenz, und dass sie die Amplitudeninformation beibehalten. So sind die Ausgänge der Wandler genaue Wiedergaben ihrer Eingänge.

[0033] Die Bestimmung der in den Speicher **30** einzugebenden Korrekturkoeffizienten kann auf verschiedene Weisen erfolgen; nachfolgend wird gezeigt, wie sie in dem Ausführungsbeispiel durchgeführt wird, das für die vorliegende Beschreibung verwendet wurde.

[0034] Die Daten, über die der Prozessor **5** verfügt, liegen in Form von digitalen Werten vor, die ausgehend von Tastproben erhalten werden, die in den

Analog/Digital-Wandlern **20**, **41**, **70** ermittelt wurden; es handelt sich um die Amplitude des Eingangssignals, um die Eingangs-I und Q und um die Ausgangs-I und Q.

[0035] Zu Beginn sind die in den Speicher **30** eingegebenen Koeffizienten überall unitäre Koeffizienten; der an den zweiten Eingang der Multiplizierer **11** und **12** angelegte Multiplikationsfaktor ist dann 1, und das Eingangssignal erfährt keine Korrektur.

[0036] Die Erfassung wird durchgeführt, um zwei vollständige Abtastungen der Amplitudenskala zu enthalten, die eine steigend und die andere fallend; dies wird durch Modulation des Eingangssignals mit einem symmetrischen Sägezahnsignal erhalten. Fünf gleichzeitige Erfassungen werden so durchgeführt: an den Signalen I und Q der Wandler **42** und **71** und am Amplitudensignal, das vom Filter **22** geliefert wird. Anschließend wird eine Normalisierung der Spitzenamplitude und der mittleren Phase der Ausgangssignale mit den Eingangssignalen durchgeführt; diese Normalisierung wird weiter unten genauer erläutert.

[0037] Die Tastproben, deren Absolutwert unter einem gegebenen Schwellwert liegt, werden eliminiert, um eine Ungenauigkeit der Berechnungen zu vermeiden. Um die durchzuführenden Berechnungen zu vereinfachen und zu reduzieren, werden nur die Tastprobenpaare I, Q mit gleichem Vorzeichen berücksichtigt. Immer noch mit dem Ziel einer guten Genauigkeit werden außerdem nur die Tastprobenpaare I, Q berücksichtigt, deren Verhältnis zwischen 0,5 und 2 liegt.

[0038] Für alle berücksichtigten Tastproben I_e , Q_e , die vom Wandler **42** geliefert werden, und für alle entsprechenden Tastproben I_s , Q_s , die vom Wandler **71** geliefert werden, werden die Verhältnispaaire I_e/I_s und Q_e/Q_s berechnet und an der gleichen Adresse, aber in unterschiedlichen Feldern einer provisorischen Tabelle des internen Speichers des Prozessors **5** gespeichert; die Speicheradresse wird von der Amplitudentastprobe, d.h. vom Ausgangssignal des Filters **22** geliefert; die Adresse enthält zwei unterschiedliche Felder, eines für I_e/I_s , das andere für Q_e/Q_s . Da einerseits die Anzahl von Tastproben sehr viel größer ist als die Anzahl von Adressen, und da andererseits manche Tastproben eliminiert werden, kann jede Adresse eine Anzahl von Berechnungen zwischen Null und "Anzahl von Tastproben/Anzahl von Adressen" erben.

[0039] Am Ende des Erfassungsvorgangs enthält die provisorische Tabelle unter manchen Adressen die Summe von eins bis "Anzahl von Tastproben/Anzahl von Adressen" Paaren von Verhältnissen I_e/I_s und Q_e/Q_s ; daraus wird der Mittelwert berechnet. Andere Adressen enthalten gar keinen Wert; durch line-

are Interpolationen berechnete Werte werden in sie eingegeben. An den beiden Enden der Tabelle werden die dort einzugebenden Werte durch Extrapolation berechnet.

[0040] Vor der Durchführung der Berechnungen, die dazu bestimmt sind, alle Felder der provisorischen Tabelle zu füllen, wird eine Normalisierung nach Amplitude und mittlerer Phase der Signale I_e , Q_e und I_s , Q_s durchgeführt.

[0041] Die Amplitudennormalisierung besteht einfach darin, die maximalen Absolutwerte zu berechnen, d.h. die Quadratwurzel von $I^2 + Q^2$ für die I_e , Q_e und die I_s , Q_s , daraus das Verhältnis zu bilden, und alle I_s , Q_s mit diesem Verhältnis zu multiplizieren.

[0042] Um die Anwendung zu vereinfachen, und insbesondere Anschlussfehler und eine Verringerung der Dynamik zu vermeiden, wird die Modulationsschaltung **1** nur in einem einzigen Quadranten verwendet. Da der dynamische Phasenfehler des Verstärkers A kaum $\pm 15^\circ$ übersteigt, ist ein einziger Quadrant völlig ausreichend, da er es theoretisch ermöglicht, $\pm 45^\circ$ auszugleichen. Dagegen muss das Ausgangssignal in der mittleren Phase mit dem Eingangssignal kompensiert werden. Die im beschriebenen Beispiel verwendete Lösung ist es, die das Vorzeichen wechselnden Tastproben in den Signalen I_e und I_s zu nummerieren, ihren mittleren Abstand nach der Anzahl von Takten zu bestimmen, und dann alle Signale I_s , Q_s um den Wert dieses Abstands zu verschieben, um sie mit den I_e , Q_e zusammenfallen zu lassen.

[0043] Die durch Normalisierung und Berechnung erhaltenen und in einer provisorischen Tabelle im internen Speicher des Prozessors **5** gespeicherten Korrekturkoeffizienten werden mit der Transferfunktion der Modulationsschaltung **1** multipliziert. Die erhaltenen Ergebnisse werden in den Speicher **30** übertragen, wo ein Glättungsvorgang durch Berechnung eines gleitenden Mittelwerts in einem Fenster mit einstellbarer Breite vorgesehen werden kann; dieser übliche Vorgang stellt eine Tiefpassfilterung der ersten Ordnung her, die die Eigenschaft hat, eine Grenzfrequenz proportional zur Frequenz des Adressersignals, also der Hüllkurve, zu haben.

[0044] Der Vorgang der Berechnung der Korrekturkoeffizienten kann anschließend wieder aufgenommen werden, aber jetzt nicht mehr ausgehend von unitären Koeffizienten im Speicher **30**, sondern von Koeffizienten, die bereits in diesem Speicher enthalten sind, und die neuen Koeffizienten werden durch Multiplikation der alten mit den entsprechenden Werten in der provisorischen Tabelle erhalten.

[0045] Da die Veränderung der Verstärkung der Verstärkungskette eine zeitlich sehr langsame Funktion

ist, erfordert sie keine großen Ressourcen des Prozessors **5**, um bei Normalbetrieb eine "Auffrischung" der Korrekturkoeffizienten mit Hilfe des verstärkten Signals durchzuführen, d.h. mit Hilfe eines beliebigen und nicht eines spezifischen Signals, wie es für die Erfassung ausgewählt wird, von der oben die Rede war.

[0046] Im beschriebenen Beispiel erfolgt die Auffrischung folgendermaßen:

- Eine Erfassung wird im Normalbetrieb durchgeführt, also mit Hilfe eines beliebigen Signals,
- es wird eine schnelle Fouriertransformierte der Hüllkurve über eine Anzahl von Punkten berechnet, die ausreicht, um eine gute Auflösung zu erzielen, d.h. mit etwa 4 000 Punkten. Wenn die schnelle Fouriertransformierte eine amplitudenmäßig deutlich abgesetzte Hauptlinie mit relativ niedriger Frequenz (< 20Hz) aufweist, wird die Gruppe von Tastproben für einen Eingang/Ausgang-Vergleich als gültig erklärt,
- es wird eine Koeffizientenberechnung nach der Normalisierung mit den im Speicher befindlichen Werten durchgeführt,
- wenn die Anzahl von berechneten Punkten eine gewisse Dichte überschreitet, werden die Korrektortabellen aktualisiert.

[0047] Es ist aber anzumerken, dass dieses Vorgehen nicht auf ein Signal E anwendbar ist, das eine digitale Modulation mit kontinuierlichem Spektrum aufweist. In diesem Fall kann die Auffrischung nur erfolgen, indem ein spezielles Ablaufmuster, in der englischen Literatur "pattern", hinzugefügt wird, das die erforderlichen spektralen Bedingungen erzeugt, die notwendig sind, um sowohl die Bitsynchronisation als auch die Korrekturberechnung durchzuführen.

[0048] Die vorliegende Erfindung ist nicht auf das beschriebene Beispiel beschränkt. So kann die Bestimmung des Absolutwerts des Eingangssignals E, die von den Schaltungen **20**, **21**, **22** gemäß **Fig. 2** durchgeführt wird, von einem analogen Detektor gefolgt von einem Tiefpassfilter und einem Analog/Digital-Wandler durchgeführt werden.

[0049] Die Bestimmung des Eingangs-Absolutwerts kann sogar durch Berechnung der Quadratwurzel von $I^2 + Q^2$ durchgeführt werden, wobei I und Q die Signale der beiden Ausgangskanäle des Wandlers **42** sind; in diesem Fall sind die Schaltungen **20** bis **23** nicht mehr vorhanden, aber es wird eine schnelle Verarbeitung durch das Rechenorgan und eine geringe Verzögerung im Wandler **42** benötigt.

[0050] Die von den Wandlern **42** und **70** durchgeführten Frequenzumwandlungen können ihrerseits auch durch Berechnung erhalten werden, indem ein Speicher für das Rechenprogramm und die Speicherung der Daten verwendet wird.

[0051] Für Frequenzen im höheren HF-Bereich und unter Berücksichtigung der Leistungen der derzeit verfügbaren Komponenten ist es notwendig, die Arbeitsfrequenzen durch Mischen vor den beiden Frequenzumwandlungen zu reduzieren. **Fig. 3** zeigt eine Möglichkeit, die Umsetzung unter diesen Bedingungen durchzuführen. Im Schaltbild der **Fig. 2** müssen die Schaltungen der **Fig. 3** zwischen die Schaltungen **40**, **41** einerseits und **6**, **70** andererseits eingefügt werden.

[0052] Der Ausgang des Addierglieds **40** wird ggf. durch ein Filter **43** an den HF-Eingang einer Mischstufe **44** gekoppelt, deren ZF-Ausgang über ein Tiefpassfilter **45** mit dem Eingang des Analog/Digital-Wandlers **41** gekoppelt wird. In gleicher Weise und mit identischen Bauteilen wird der Ausgang des Dämpfungsglieds **6** ggf. über ein Filter **72** mit dem HF-Eingang einer Mischstufe **73** gekoppelt, deren ZF-Ausgang über ein Tiefpassfilter **74** mit dem Eingang des Analog/Digital-Wandlers **70** gekoppelt wird. Für alle Fälle wird daran erinnert, dass die Abkürzungen HF, ZF und LO, die in dieser Druckschrift verwendet werden, Hochfrequenz bzw. Zwischenfrequenz bzw. lokaler Oszillator bedeuten.

[0053] Ein Oszillator mit fester Frequenz **80**, der mit der gleichen Taktfrequenz gesteuert wird wie der ganze Rest der Schaltung, liefert ein Signal, das über einen Leistungsteiler **81** an die Eingänge LO der Mischstufen **44** und **73** angelegt wird.

[0054] Die Notwendigkeit, die Filter **43**, **72** einzusetzen, hängt vom Verhältnis zwischen einerseits dem am Eingang des Abtasters des Analog/Digital-Wandlers abgedeckten Frequenzbands und andererseits dem vom zu linearisierenden Verstärker abgedeckten Frequenzband ab; dies wird Aliasing-Filterung genannt.

Patentansprüche

1. Verfahren zur Linearitätskorrektur für einen Leistungsverstärker, bei dem eine Vorverzerrung eines zu verstärkenden modulierten Signals (E) aufgrund von gespeicherten Koeffizienten durchgeführt wird, wobei dieses Verfahren darin besteht, die Lieferung der Koeffizienten in Abhängigkeit von der Modulation des zu verstärkenden Signals zu steuern, das zu verstärkende (E) und das verstärkte Signal (S) in das Basisband umzusetzen und ggf. die gespeicherten Koeffizienten in Abhängigkeit von einem Vergleich zwischen den beiden aus der Umsetzung stammenden Signalen zu verändern, **dadurch gekennzeichnet**, dass das zu verstärkende Signal und die in das Basisband umgesetzten Signale je in zwei orthogonale Komponenten I und Q aufgeteilt sind, dass die Vorverzerrung getrennt an jeder der orthogonalen Komponenten I und Q des zu verstärkenden Signals ausgehend von den Verhältnissen einerseits

der Komponenten I der umgesetzten Signale, die von dem zu verstärkenden Signal und von dem verstärkten Signal kommen, und andererseits der Komponenten Q dieser gleichen umgesetzten Signale durchgeführt wird, und dass die beiden nach der Vorverzerrung erhaltenen Komponenten kombiniert werden, um das Eingangssignal des Verstärkers (A) zu bilden.

2. Linearitätskorrekturorgan für einen Leistungsverstärker, mit einer Modulationsschaltung (1), die ein zu verstärkendes moduliertes Signal (E) empfangen und es vor der Verstärkung durch den Leistungsverstärker (A) vorverzerrern soll, und mit einer Speicherschaltung (3), um die durch die Modulationsschaltung durchgeführte Modulation zu steuern, dadurch gekennzeichnet, dass es eine Erfassungsschaltung (2), die in Abhängigkeit von der Modulation des zu verstärkenden Signals eine Adresse der Speicherschaltung liefert, einen ersten (4) und einen zweiten Umsetzer (7) in das Basisband, die das zu verstärkende (E) bzw. das verstärkte Signal (S) empfangen, und einen Prozessor (5) aufweist, der die Adresse empfängt und die von den Umsetzern gelieferten Signale vergleicht, um ggf. am Inhalt der Speicherschaltung durchzuführende Veränderungen zu berechnen.

3. Linearitätskorrekturorgan nach Anspruch 2, dadurch gekennzeichnet, dass die Speicherschaltung (30) eine eindimensionale Tabelle bildet, und dass die Erfassungsschaltung (2) dazu bestimmt ist, die Adresse ausgehend vom Absolutwert des Modulationssignals zu liefern.

4. Linearitätskorrekturorgan nach Anspruch 2, dadurch gekennzeichnet, dass die Modulationsschaltung (1) Phasenverschiebungsmittel (10), die das zu verstärkende Signal in zwei orthogonale Komponenten I und Q aufteilen, ein erstes und ein zweites Multiplizierorgan (11, 12), die an je einem ersten Eingang eine der beiden Komponenten empfangen, und ein Ausgangsaddierglied (13) mit zwei Eingängen, die mit den beiden Multiplizierorganen (11, 12) gekoppelt sind, und mit einem Ausgang aufweist, der mit dem Verstärker (A) gekoppelt ist, dass jeder Umsetzer (40, 41, 42; 6, 70, 71) sein Signal digital in Form von zwei Komponenten I und Q in Quadratur liefert, dass die Speicherschaltung (30-34) einen Speicher (30) mit zwei verschiedenen Feldern pro Adresse aufweist, wobei die beiden Felder mit den zweiten Eingängen der Multiplizierorgane gekoppelt sind, und dass der Prozessor dazu bestimmt ist, den Inhalt der beiden Felder je ausgehend von zwei Verhältnissen zu verändern, von denen eines sich auf die von den beiden Umsetzern gelieferten Komponenten I und das andere sich auf die von den beiden Umsetzern gelieferten Komponenten Q bezieht.

5. Linearitätskorrekturorgan nach Anspruch 4,

dadurch gekennzeichnet, dass der erste Umsetzer (40, 41, 42) ein Addierglied (40) mit zwei Eingängen aufweist, die mit den Phasenverschiebungsmitteln (10) verbunden sind, um die beiden Komponenten I bzw. Q des zu verstärkenden Signals zu empfangen, und dass der erste Umsetzer die Umsetzung des von seinem Addierglied gelieferten Signals in das Basisband durchführt.

6. Leistungsverstärker, dadurch gekennzeichnet, dass er mit einem Linearitätskorrekturorgan nach mindestens einem der Ansprüche 2 bis 5 ausgestattet ist.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen

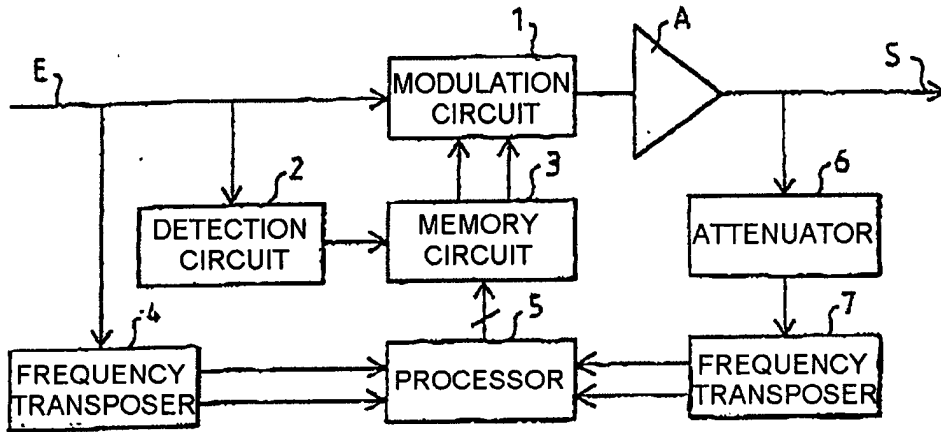


FIG.1

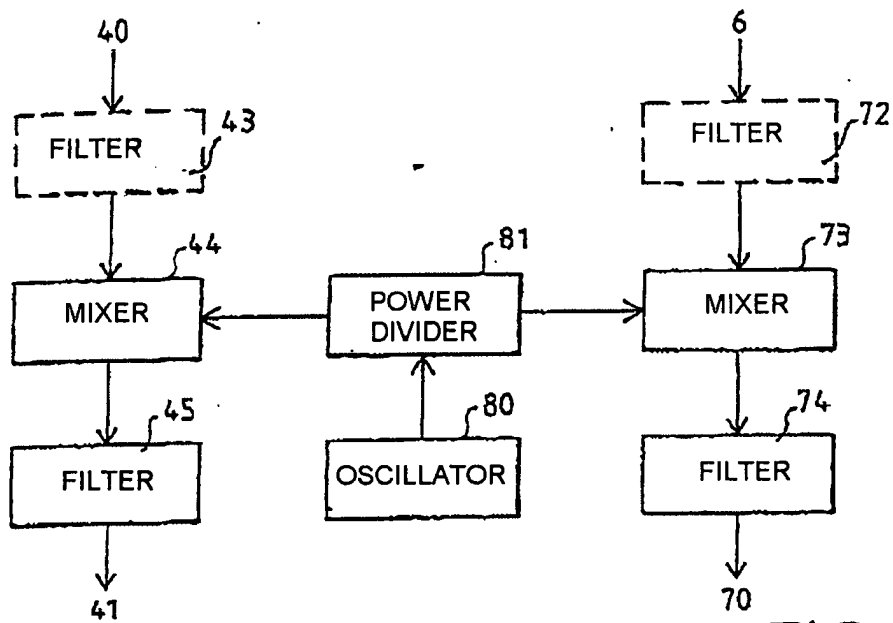


FIG.3

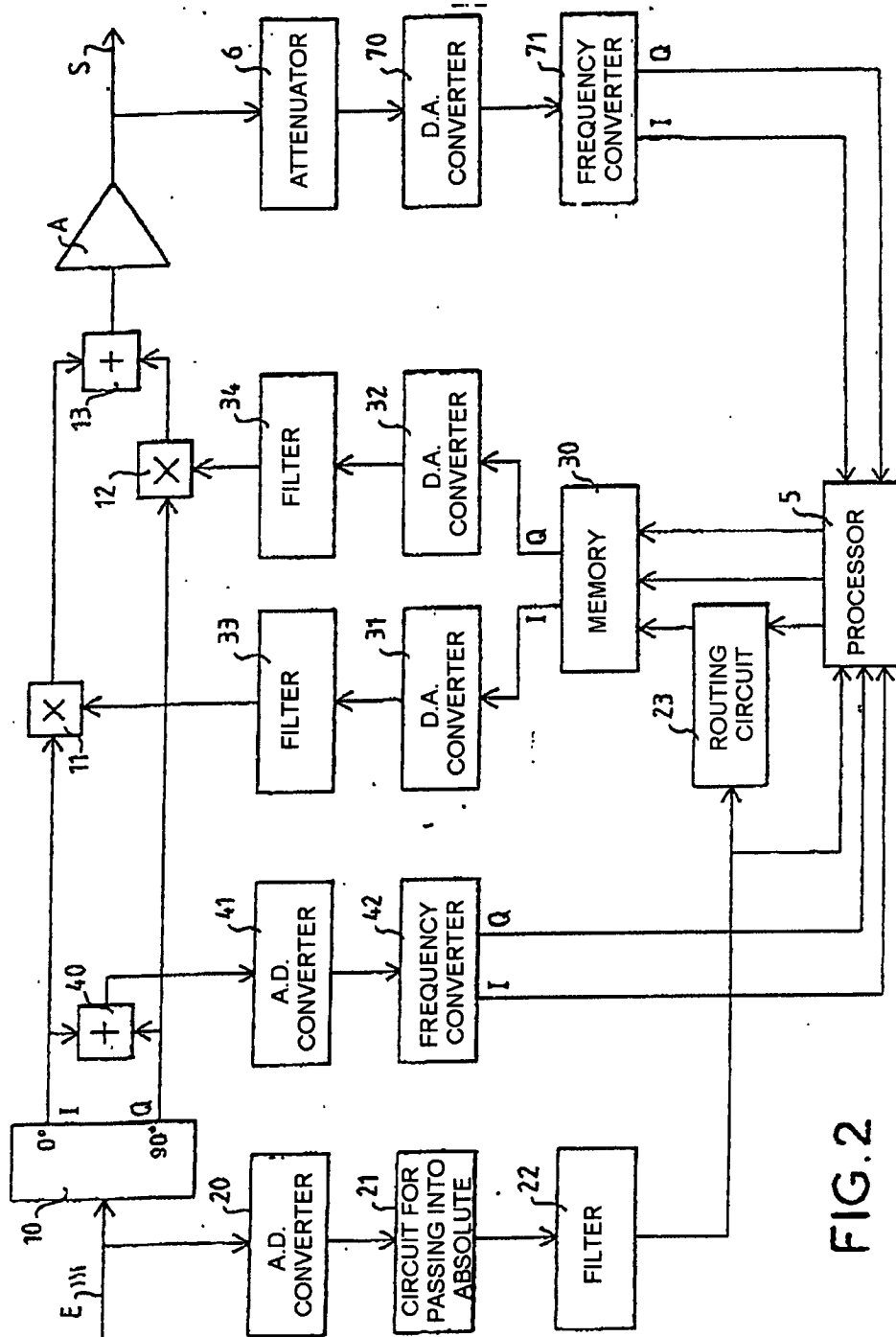


FIG. 2