[19]中华人民共和国国家知识产权局

[51]Int. Cl[6]
H04N 9/64

[12]发明专利说明书

[21] ZL 专利号 93101281.3

[45]授权公告日 1999 年 10 月 20 日

[11]授权公告号 CN 1045860C

[22]申请日 93.2.2 [24]颁证日 99.7.23
[21]申请号 93101281.3
[30]优先权
[32]92.2.3 [33]US [31]829,836
[73]专利权人 RCA 汤姆森许可公司
地址 美国新泽西州
[72]发明人 青术和代 佐伯智嘉
[56]参考文献
EP0278708 1988. 8.17 H04N5/14
EP0478024 1992. 4. 1 H04N5/14
审查员 张龙哺

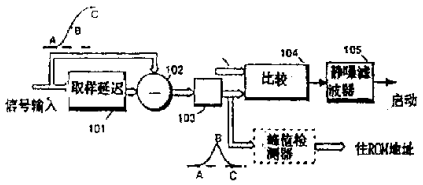
[74]专利代理机构 中国专利代理(香港)有限公司
代理人 吴增勇 程天正

权利要求书 3 页 说明书 11 页 附图页数 7 页

[54]发明名称 改进信号变迁的电路

[57]摘要

一种变迁增强设备,包括一个施加输入信号的抽头延迟线。延迟线的各抽头耦 合到多路复用器的相应输入端。多路复用器包括控制电路,以根据许多抽头选 择模式使从相关的一个抽头来的信号按程序顺序地通过。信号变迁检测器,响 应施加于延迟线的信号,测定检出的变迁特性,并对它作出响应,调整多路复 用器的控制电路以便使信号根据其中一个抽头选择模式通过。



ISSN1008-4274

权 利 要 求 书

1. 一种改进信号变迁的电路，其特征在于包括:

用于接收输入信号的信号输入端;

信号输出端;

延迟装置，耦合到所述输入端，用于提供多个延迟信号，每一个所述延迟信号代表经不同间隔延迟的所述输入信号;

多路复用装置，具有许多被耦合的输入端以接收相关的某些所述延迟信号，并响应控制信号，用于有选择地把所述一些延迟信号耦合到所述信号输出端; 该设备的特征在于:

耦合到所述输入端的装置用于检测所述输入信号中出现的变迁，并用于测定各变迁的一特性以便产生一个代表它的控制值; 及

响应所述控制值的装置，用于选择多个多路复用装置耦合程序之一，以便控制所述多路复用装置的操作。

2. 如权利要求 1 所述的改进信号变迁的电路，其特征在于: 所述用于选择多个多路复用装置耦合程序之一的装置，包括:

一个用许多代码字母的表格编制程序的存储装置，每个表格包含一个耦合次序，各表格的每个代码字母包含用于调整所述多路复用装置的指令以便把它的其中一个输入端耦合到所述输出端，所述存储装置具有一个已耦合的第一局部地址总线以接收用于选择相应表格的所述控制值，以及已耦合的第二局部地址总线以接收用于通过各表格中的代码字排列次序的地址值; 及

用于把单调增值的地址值加到所述第二局部地址总线的装置。

3. 如权利要求 1 所述的改进信号变迁的电路，其特征在于: 所述用于检测在所述输入信号中出现变迁的装置包括:

用于产生输入信号的一次导数的装置;

响应所述一次导数用于以单极性信号的形式提供所述一次导数的装置;

耦合到所述单极性信号的装置用于产生对其值大于和小于预定值的所述单极性信号分别具有第一和第二状态的信号。

4. 如权利要求 3 所述的改进信号变迁的电路，其特征在于：所述用于产生输入信号的一次导数的装置包括:

另外的延迟装置，该装置具有一个耦合到所述信号输入端的输入端，并具有一个用于提供所述经延迟一个或少量信号取样周期的输入信号的输出端;

具有分别耦合到所述另外的延迟装置的输入和输出端的第一和第二输入端的减法器。

5. 如权利要求 1 所述的改进信号变迁的电路，其特征在于：所述用于测量相关变迁的特性的装置包括用于确定相关变迁的预定部分的持续时间的装置。

6. 如权利要求 5 所述的改进信号变迁的电路，其特征在于：所述用于确定相关变迁的预定部分的持续时间的装置包括:

用于在相关变迁的起点开始到所述变迁的大致中点结束的一段时间内计数时钟脉冲的装置。

7. 如权利要求 6 所述的改进信号变迁的电路，其特征在于：所述用于确定相关变迁的预定部分的持续时间的装置还包括:

用于产生输入信号的一次导数的装置;

响应所述一次导数用于以单极性信号形式提供所述一次导数的装置;

耦合到所述单极性信号的装置，用于对其值大于和小于预定值的所述单极性信号分别产生具有第一和第二状态的双电平信号;

用于产生所述输入信号的二次导数的装置;

响应所述二次导数信号的装置，用于在所述二次导数信号改变极性的情况下产生信号脉冲；及

其中所述双电平信号旋加于所述计数装置以使所述计数装置开始计数，所述信号脉冲施加于所述计数装置以使所述计数装置中止计数，在中止计数时所述计数装置的计数值就是所述预定部分的持续时间.

8. 如权利要求 5 所述的改进信号变迁的电路，其特征在于：所述用于确定相关变迁的预定部分的持续时间的装置包括:

用于产生所述输入信号的二次导数的装置；及

响应所述二次导数信号的装置，用于在所述二次导数信号改变极性的情况下产生信号脉冲。

9. 如权利要求 8 所述的改进信号变迁的电路，其特征在于：所述输入信号是用二进制格式，其中所述用于产生所述输入信号的二次导数的装置包括一个数字带通滤波器，该滤波器的输出是一个包括极性比特和数值比特的多比特信号，所述在所述二次导数信号改变极性的情况下产生信号脉冲的装置是对所述极性比特作出响应以便排除所述数值比特.

改进信号变迁的电路

本发明涉及改进信号变迁用的电路系统，该系统对（例如）增强彩色电视接收机的信号是有用的。

关于使用于彩色电视信号处理设备中的信号变迁增强电路是已知的例如可从美国专利4777385及Harrmute Harlos所著（发表于1985年8月出版的IEEE消费电子学汇刊，卷CE-31，第3期）题为“彩色电视接收机中图像信号的改进”的文章中得知。该两篇文献并入本文中供参考。Harlos的文章描述了一种增强变迁的模拟处理方法，美国专利4777385主要是叙述增强变迁的数字方法。在两个系统中，均检测其斜率大于预定数值的信号变迁。为响应该检测出的变迁，采用了电路系统以保持变迁的起始幅值作为变迁的部分持续时间，此后信号变迁的最终数值被耦合到信号输出装置。变迁时间被缩短到为在该变迁的起始值与最终值之间转换而所需的时间，该时间一般比原有的变迁时间短得多。Harlos系统是通过把一个串联开关引入信号通路，该通道后面是一端耦合到固定电位的一点上的存储电容器而完成这一功能的。该串联开关在检测出一个变迁以前保持闭合，而在测出跃变打开。在变迁开始时，信号值被储存在电容器上并输出到另外的处理电路。在开关被打开后经一预定时间，开关又返回到闭合状态以便把输入信号耦合到电容器和该另外的处理电路。

在美国专利4777385中，（例如）由二进制取样值表示的输入信号被加到串行一输入一并行一输出的移位寄存器。并行输出端与N个输入对1个输出的多路复用器的相应输入端联结。联结一个模N计数器

，以便访问该多路复用器。在没有跃变的情况下，调整多路复用器以便使来自移位寄存器的中心抽头的信号通过。计数器响应信号跃变的检测被允许去调整多路复用器以便从中心抽头及其后的抽头来的信号取样朝着移位寄存器的终点依次通过，然后从移位寄存器的起始抽头及其后的抽头来的取样朝着中心抽头依次通过。照这样，瞬变过程就被压缩到一个取样周期。

上述变迁增强系统的缺点是所有检测出的信号变迁都被压缩到相同的变迁时间。这性能往往导致不希望有的一些信号分量畸变而不是增强它们。

本发明的目的在于检测各信号变迁的特性并可变地根据所测出的特定变迁特性可变地增强信号变迁。变迁的特征的实例是变迁的持续。

本发明的目的是由变迁增强电路实现的，该电路包括一个施加输入信号的抽头延迟线。延迟线的各抽头耦合到多路复用器的相应输入端。多路复用器包括控制电路，该电路为根据许多抽头选择模型顺序地通过来自相关的其中几个抽头的信号而编程。信号变迁检测器响应施加于延迟线的信号测量检出的变迁的一特性(例如它的持续)，并对其作出响应，调整多路复用器的控制电路以便根据其中一个抽头选择模型使信号通过。

图 1A 和 1B 是对描述本发明是有用的变迁信号的时间一幅度特性曲线；

图 2 是体现本发明的一般形式的变迁增强设备的方框图；

图 3 和 4 是体现本发明的另一个信号变迁增强电路的方框图；

图 5 是用于检测起始信号变迁的设备的方框图；

图 6 是用于检测信号变迁中点的设备的方框图；

图 7 是编入图 3 的只读存贮器（ROM）35 中的典型表目的一列表；

图 8 是编入图 4 的只读存贮器（ROM）34 中的典型表目的一列表。

本发明至少部分可以用模拟方式或数字方式加以实施。视选择的电路元件而定，在某些信号通道中可以要求附加的补偿延迟元件。通

常，补偿延迟元件已被省略以免在说明书和附图中引起混乱。可是一个精通电路设计的人不难辨别什么场合需要这种补偿延迟元件。

本发明所需结果是对由于例如带宽限制所造成瞬变时间增大的信号瞬态进行锐化。在图1A和1B中举例说明两个不同上升时间（即转换速率）的变迁的结果。在图1A中，称为TB1的第一变迁出现在11个取样间隔s0-s10周期内。在先有技术的变迁增强设备中，通过保持原取样值（s0）直到（例如）取样时间s5为止，然后提前达到取样值s10，使该过渡过程缩短至一或两个变迁间隔时间。该现有设备测定变迁的持续时间，并选择不同取样值当中的几个（小于所有变迁取样值）以形成依赖于变迁持续时间的新变迁（TA1）。可以看出，在这例子中，新变迁TA1是由七个原取样值（s0，s1，s3，s5，s7，s9，s10）组成，而变迁持续时间实际上只延续了五个取样间隔时间。必须指出，通常只要原变迁是平滑曲线，增强的变迁就是逐段线性。

在图1B中举例说明的第二个例子包括具有21个取样间隔时间s0-s20的变迁TB2。在这例子中，新变迁是由九个原取样值s0，s3，s4，s6，s10，s13，s16，s17，和s20组成。新组成的变迁持续时间大约为8个取样周期而不是原来的20个。必须指出，第二个例子的新变迁比图1A例子中的新变迁长。也就是说，使重组成的变迁适合原变迁的长度要求。

图2举例说明本发明的一般形式，用于提供对信号变迁的持续时间敏感的简明的变迁增强模式。把待改进变迁用的输入信号取样值施加于一个有抽头的延迟线38并以旋加的取样速率同步计时。该延迟线备有多个（P）耦合到P对1多路复用器40的连续输出抽头。在没有信号变迁的情况下，调整多路复用器以便把从延迟线中心抽头来的信号耦合到信号输出口。在发生变迁时，程序控制元件9访问多路复用器40，以便根据多个连接顺序当中的一个把相关的输出抽头当中的几个耦合到输出信号口。

输入信号取样被加到一个启动检测器12和一个止动检测器10上。启动检测器12用来检测信号变迁的启动，并响应该启动产生一个启动信号。

止动检测器用来产生一个出现在变迁的预定点（例如变迁的中点或终点）上的脉冲信号。对该例子假定，止动检测器大致在变迁的中心点产生一个脉冲。来自启动和止动检测器的信号被耦合到程序控制元件9，在此例中该元件9对在相应变迁的起点和中点发生检测之间的时间间隔敏感而自适应地产生应用于多路复用器40控制信号序列。

图3举例说明本发明的一个更具体的实施例。在图3中，指定与图2的元件具有相同号码的元件为相似并提供相同功能的元件。程序控制元件9的功能由电路元件14－35提供。为只读存贮器（ROM）35编制包括许多表格在内的程序，其中每个表包含用来调整多路复用器的多路复用器连接控制信号的顺序，以便以特定的次序把来自延迟线的特定抽头的延迟信号耦连到信号输出口。

分别来自检测器12和10的启动和止动信号被耦合到计数器18的启动（ENABLE）和复位（RESET）端。其脉冲速率等于施加的取样速率的时钟信号被耦合到计数器18的时钟输入端。计数器响应启动信号的前沿而被启动以便计数时钟脉冲，并响应止动信号而复位至零值。由计数器18产生的输出（即计数值）被耦合到数据锁存器21的数据输入端。止动信号被加到数据锁存器21上（经由“与”门19），以便使锁存器21储存由计数器提供的在止动信号出现之前即刻出现的计数值。因此，锁存器21含有基本上等于二分之一电流变迁持续时间的数值。注意：由于噪音或系统的精度等因素，在实际的和计算的变迁周期之间始终会有一点出入。

储存在锁存器21内的数值作为部分地址加到ROM35。这部分地址用来选择含有多路复用器连接模式的许多表格当中的一个。其余的

ROM地址由模P计数器23提供。一出现止动脉冲，计数器23便复位至零，然后开始周期地从0计数到P，以便顺序访问由来自锁存器21的部分地址所选择的相应表格中的项目。参照作为抽头连接顺序的典型表格的图7。相关的顺序列入相关的纵行。纵行的标题是储存在锁存器21的计数值，而且与部分地址相对应，例如，以5为标题的纵行就是具有5个取样周期的一半持续时间的变迁的连接模式。最左边的以地址为标题的纵行是ROM成排地址的目录，这些地址是由模P计数器23提供的。

各纵行的项目是这样定义的。项目“C”表示多路复用器访问的抽头是中心抽头并具有c个取样周期的相对延迟。正数(例如) 1，2，3相当于呈现比中心抽头所呈现的延迟更长的抽头。例如数字2指的是呈现延迟c+2个取样周期的抽头等等。负数对应于延迟时间短于中心抽头的抽头。因此数字－2指的是呈现延迟C-2个取样周期的抽头。项目“C*”也指中心抽头连接。

各个项目包含用于系统控制的附加数据比特。这些数据比特之一用来启动“与”门19，其他的则用来复归锁存器21。用于启动“与”门19的数据安排如下：以部分地址“0”为标题的第一行中的各个项目包括这数据槽的一个逻辑“1”，另外的一些行中所有标明“C*”的项目也有这数据槽的一个逻辑“1”。其余的项目具有编入这数据槽的逻辑“0”。于是启动“与”门19以便止动信号通过，从而仅仅在当前的ROM地址是在“0”行中或者是正在访问标有“C*”的项目时，才装入一个新的部分地址。这性能被包括在内以保证变迁的重建(一旦开始)就不受中断。

表格中的各项目还包括一个复位比特，用来使锁存器21复位至零部分地址值。零值的部分地址值访问该行(即标有“0”的表格)，从而调整该系统以便把中心抽头连接到输出接头而与计数器23的状态

无关。除了含有复位比特值的项目“C*”以外，表格中的所有项目都具有非复位比特值。因此该系统将被复位以接收新的部分地址，并只在处理完前一个变迁之后再处理新的变迁。

鉴于系统中的元件在没有处理延迟的情况下工作，所以省略了补偿延迟线36。当变迁的起点出现在输入信号中的同时，被检测并输入到抽头延迟线38的第一级。信号变迁沿延迟线的相应级被计时。假定变迁具有10个取样周期的持续时间，而且在5个取样周期之后必然产生一个止动信号，变迁的起点就确定在进入延迟线6级的位置上。此外还假定中心抽头是在延迟线的第17级，因此变迁的起点离开中心抽头是17减6，即11个取样周期或抽头。变迁的起点将在11个取样周期之后到达中心抽头。那时，希望在（例如）4个取样周期内保持变迁起始值。于是一旦变迁的起始值达到中心抽头，即访问多路复用器以便经由地址5／11及具有延迟c+1，c+2，c+3和c+4个取样周期（具有相应地址5／12，5／13，5／14，和5／15）的抽头依次访问中心抽头来顺序地跟踪起始值。然后通过访问具有延迟c+2个取样周期（ROM地址5／16）的抽头存取接近于变迁中点值的取样值。在下一个取样周期期间，在中心抽头可获得变迁的中点，而中心抽头则被访问以输出这数值（ROM地址5／17）。然后在具有延迟c-2个取样周期（地址5／18）的抽头上选取正好超出原变迁中点出现的取样值。然后调整多路复用器以输出可在呈现延迟c－4个取样周期的抽头上得到的原变迁的最终值，并通过依次访问延迟c－4，c-3，c-2，c-1，c（顺序的ROM地址为5／19，5／20，5／21，5／22，和5／23）的抽头为其余的变迁保持该值。

安排ROM的各个相关表格（行）以适应相应变迁的长度。特定变迁的重建在中心抽头以外的某一抽头被访问时开始。具有16个取样周期的一半持续时间的变迁，当止动信号出现时，其起始值定位于中点

抽头，因此在地址16／1开始重建。具有15个取样周期的一半持续时间的变迁，当止动信号出现时，其起始值定位于呈现延迟c－1个取样周期的抽头上，因此这变迁的重建开始于地址15／2上等等。注意，每当在锁存器21中储存新的部分地址时，计数器23便要复位至零位以便在正确的地址上着手重建。

系统的元件都具有固有的处理时的延迟，所以有必要补偿这些延迟。这补偿是由延迟元件36提供的。此外，可以确认会出现尚未受带宽限制影响的信号变迁。这些变迁将具有比预定数目的取样周期更长的持续时间，并且不必加以增强。在典型的系统中，这些变迁就是具有一半持续时间大于16个取样周期的变迁。通过把耦合到计数器18的输出端的检测器20包括在内而排除了对具有一半持续时间大于16个取样周期的变迁的增强。如果计数器18产生一个大于16的计数，检测器20就产生一个复位脉冲，该脉冲经由“或”门14，使计数器18复位到零。计数器18将保持该零状态直到起动信号的另一次变迁为止。因此，如果止动信号出现在检测器20所提供的复位之后，则该信号将调整锁存器21以便储存零值，这不会影响系统操作，因为锁存器21早已被复位到零值。

图3的系统具有的缺点在于，它将失去在极接近的范围内出现的变迁。例如，如果安排该系统根据图7的表格作出反应，则能被响应的最接近的变迁间隔必须如所需的行2的项目所指出的那样用20个取样周期加以隔开。图4举例说明克服这一限制的一个实施例。

在图4中，用与图3的元件相同的数字标明的元件是类似的并执行相同功能的元件。就其功能来说，图3和图4实施例之间的主要区别是：在图3中，模式ROM35的访问是在出现止动脉冲时开始，可是在图4中，模式ROM34的访问是在各变迁起点已到达抽头延迟线38的中心抽头时开始。所以模式ROM34可以用很少的停滞时间编制程序以便使系

统能够响应更接近的变迁。

图8举例说明ROM34中模式表格的典型程序设计。项目值c和c*是指延迟c个取样周期的中心抽头。正数和负数分别表示呈现延迟c+i和c-i个取样周期的抽头。所有项目都包括一个被耦合到累加器32和锁存器30的复位端的复位比特。项目c*含有逻辑1复位比特，其余的项目则含有逻辑0复位比特。对特定的变迁来说，相应行中的项目依次被访问以便施加控制多路复用器40的信号。图8的表格对应于图7的表格。也就是说，就具有相同的半持续时间的变迁而论，ROM34提供与ROM35相同的变迁增强功能。

考虑标明2的纵行并注意到对应变迁的重建发生在6个ROM访问周期之后。在重建的终端，系统被复位并可以处理新的变迁。系统能处理的接连变迁之间的时间仅仅受到系统复位间隔的限制，该时间大约是一个取样周期。

参照图4，启动信号施加于置位／复位锁存器15的置位输入端。止动信号耦合到锁存器15的复位输入端。于是，锁存器15提供一个持续时间等于相应变迁的半个持续时间的输出脉冲。锁存器15的输出耦合到计数器18的允许输入端，以允许其依据来自锁存器15的输出脉冲的前沿而开始计数。这脉冲也输入到延迟线16。延迟线16以施加的取样速率计时。延迟线16的输出端耦合到前沿检测器28，该检测器在延迟线16输出启动信号的前沿时产生一个脉冲。延迟线16用来使脉冲检测器28所提供的脉冲（它表示出相应变迁的启动）与发生在抽头延迟线38的c－1抽头上的对应变迁的起点同时出现。

由前沿检测器28所提供的脉冲耦合到数据锁存器30的时钟输入端，该锁存器30将其数据输入与逻辑1的数值联系起来。锁存器30响应来自检测器28的脉冲，提供一个逻辑1的电平使累加器32能开始累加。累加器32准备以施加的取样速率以1为单位递增。为接续访问在ROM

34中特定表格的诸项目，累积的数值作为ROM地址码加以使用。在重建相关变迁的末尾，由ROM34提供一个复位脉冲使累加器32和锁存器30都复位到零，为下一个变迁的出现作准备。

响应检测器10所提供的止动信号而将来自计数器18的计数值储存于锁存器22。储存于锁存器22的计数值耦合到另一个数据锁存器24的数据输入端。锁存器24响应来自锁存器30的允许信号而储存该计数值，并将其作为部分或表格地址加到ROM34上。于是出现在延迟线38的中心抽头的变迁开始以前立即选择一个表格。

通过设置包含检测器20，使具有持续时间大于预定持续时间的变迁不能像图3实施例一样被重建。在图4设备中，由检测器20所提供的复位脉冲也用于使延迟线16和前沿检测器28复位，使得为这样的变迁而通过这些元件传送的启动信号不能启动累加器。

图5显示可用作启动检测器12的典型电路。输入信号加到延迟元件101和减法器102的第一输入端上。延迟元件101的输出耦合到提供不同取样值的减法器102的第二输入端。延迟元件101使取样延时一个或少量的取样周期。由减法器所提供的差值接近于输入信号的一次导数。减法器的输出加到绝对值电路103，它使正差数照旧通过并补足负差数。对变迁作出的响应通过与绝对值电路的输出邻近的曲线来图示说明。绝对值电路的输出加到比较器104的一个输入端。比较器提供一个具有逻辑0和逻辑1数值的双电平输出信号作为加到它的第一输入端的取样值，这些取样值分别小于和大于预定值。比较器的输出可以加到另一个任选电路105，该电路可包括一个静噪滤波器或一个准备仅供持续时间超过最少量取样周期的变迁用通过逻辑1值的判定器。比较器或另外的电路105的输出用作启动信号。

由绝对值电路所提供的信号幅度是变迁倾斜率的标志。这幅度可以是(例如) 检出的峰值并用作另外的对ROM的部分地址，以便为重

建变迁而选取另外的模式表格。另一方面，如果希望增强负变迁而不是正变迁，则由减法器102所提供的差值的极性可以用作另一部分地址信号。替换的部分地址信号可响应止动信号而储存于另外的锁存器电路（图中未示）中，并接着附加到锁存器24或21所提供的部分地址上。

图6示出可用作止动检测器10的典型电路。这电路包括：两个基本元件；用于提供输入信号的二次导数的电路201，以及一个零交叉检测器202。可以使二次导数电路如图6所示的近似于带通滤波器。该电路可以像图中所示的典型滤波器一样简单，或者是一个根据所需的响应精度而包括了相当多的延迟元件、加权电路及加法装置的设备。所图示滤波器包括级联连接的两个同类延迟元件203和204；每一个提供一个或少量的取样周期。来自延迟元件204的输入信号和延迟的输入信号被加权－1／2并与来自延迟元件203的延迟输入信号相加。该和数与输入信号的二次导数的一个近似值一致。对变迁作出响应的持性由与元件201的输出邻近的曲线表明。变迁的中心出现在二次导数横过零轴的点上，或者在二次导数改变极性的点上。因此，通过检测由元件201所提供的数值的符号位便能检测出零交叉。

零交叉检测器包括耦合到元件201输出端的符号位导线上并具有各自输出端的五个级联的1个取样周期延迟元件201，来自级联元件的第一和第二输出端的信号加到“与”门211的相应反相输入端。级联元件的最后三个输出端耦合到“与”门211的相应正相端，与门211产生持续时间为一个取样周期的逻辑1信号，分别用于包含00111符号位值的接连延迟元件上。亦即“与”门211检测正数到负数的零交叉。级联元件的前两个输出端耦合到第二“与”门212的相应正相输入端，级联元件的后三个输出端耦合到“与”门212的相应反相端。“与”门212只当级联元件的接连输出端上的相应符号数值分别呈现11000

逻辑值时才产生持续时间为一个取样周期的输出脉冲。“与”门212就是这样检测负数到正数的零交叉的出现的。

以上有关本发明的叙述和图表有助于提供本发明的基本概念。包含根据上述资料建立起来的或多或少都采用先进技术加以实现的电路功能元件组成的实施例应认为包括在以下权利要求书的范围内。

说 明 书 附 图

图 1A

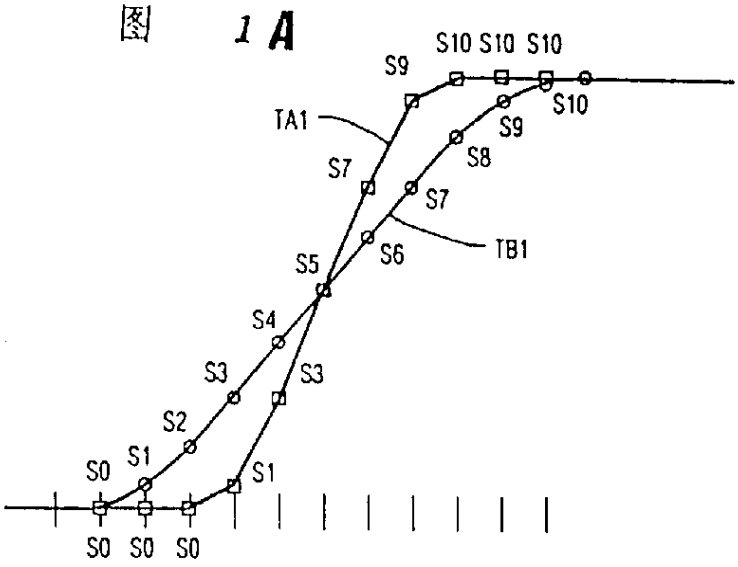
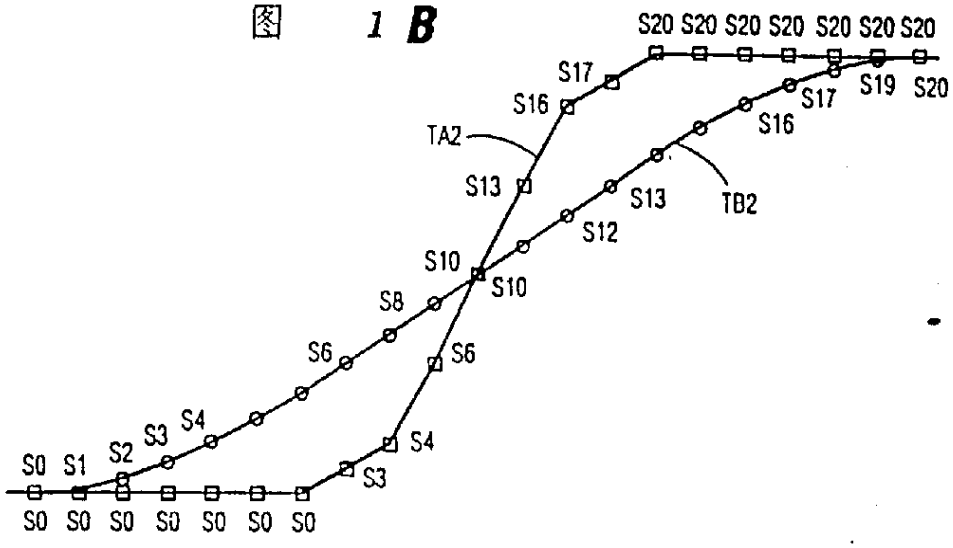


图 1B



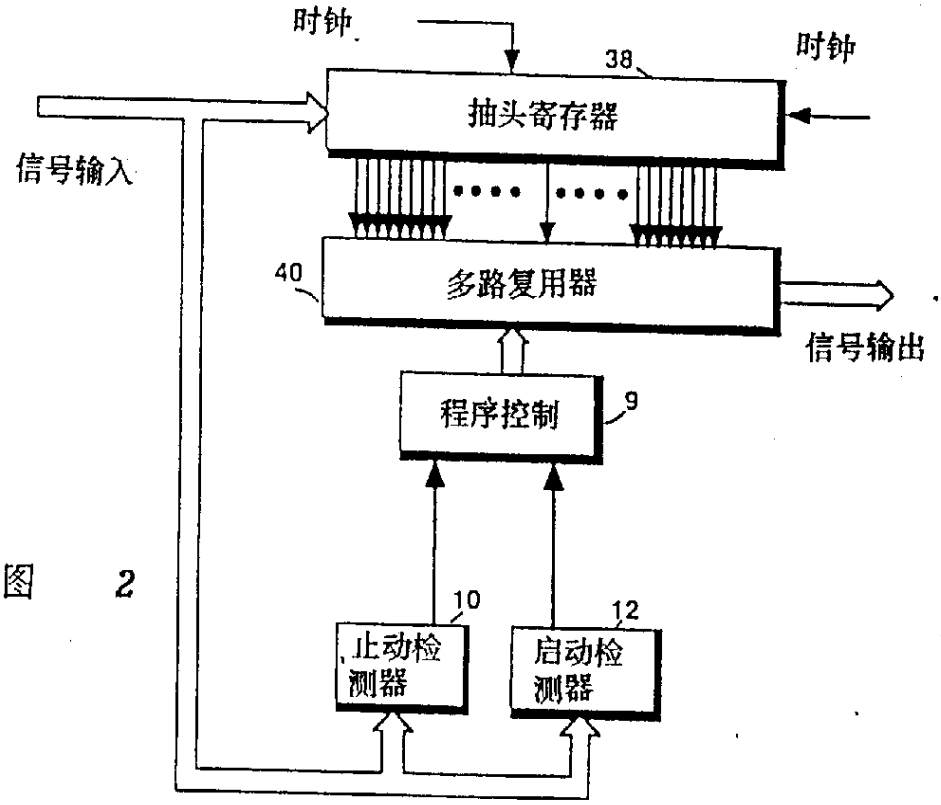


图 2

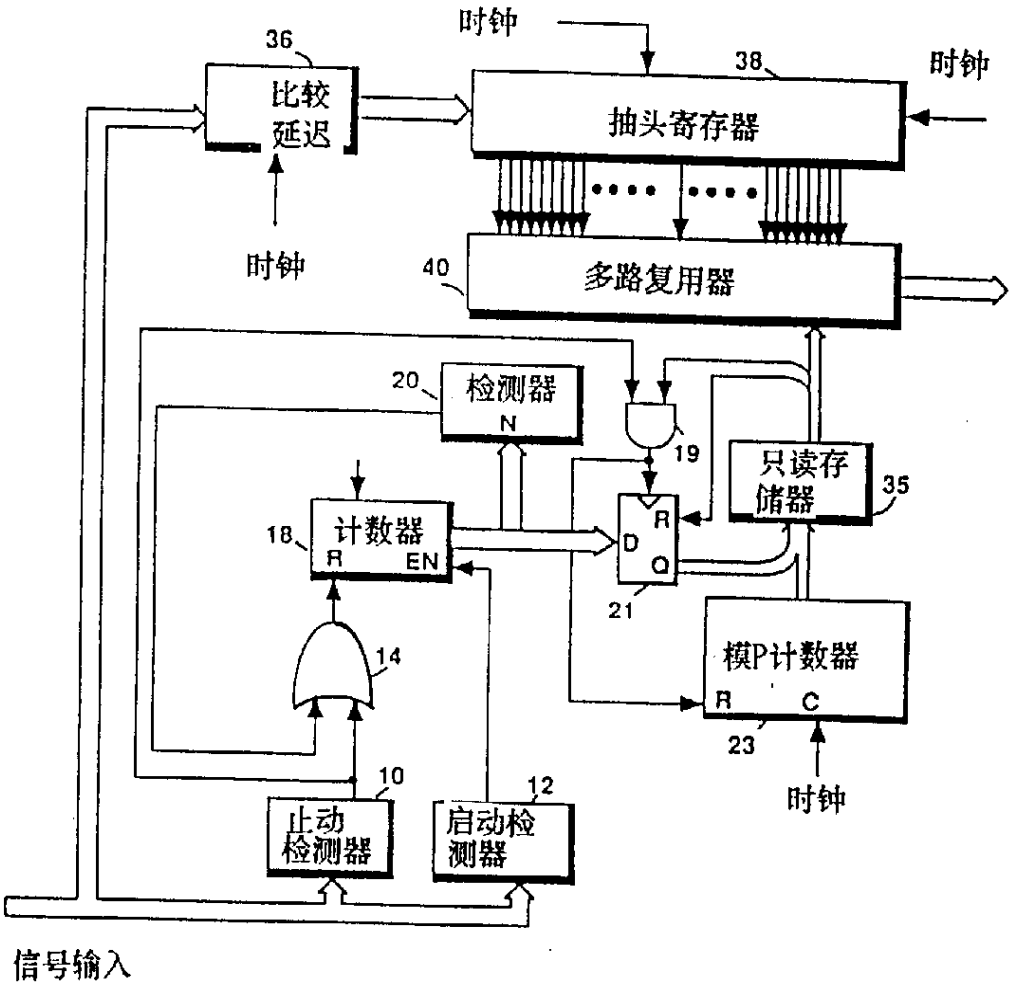

时钟
36
比较
延迟
38
抽头寄存器
时钟
时钟
40
多路复用器
20
检测器
N
19
只读存
储器
35
18
计数器
R
EN
R
D
Q
21
14
模P计数器
R
C
23
时钟
10
止动
检测器
12
启动检
测器
信号输入

图 3

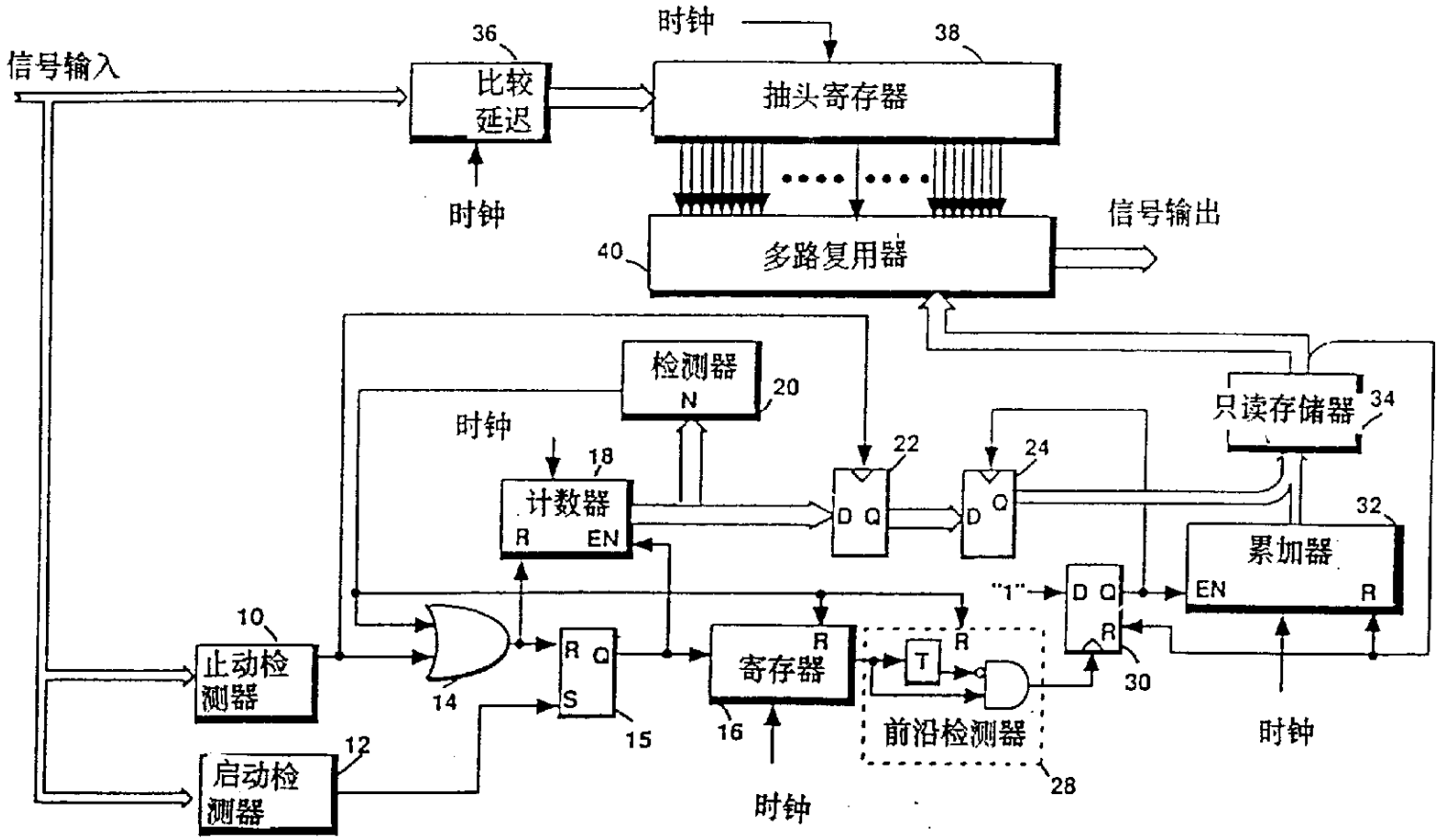

信号输入
36
比较
延迟
时钟
时钟
38
抽头寄存器
信号输出
40
多路复用器
检测器
N
20
时钟
18
计数器
R
EN
22
D Q
24
D Q
只读存储器
34
32
累加器
EN
R
"1"
D Q
R
30
10
止动检
测器
14
R Q
S
15
寄存器
R
16
T
R
前沿检测器
28
时钟
12
启动检
测器
时钟

图 4

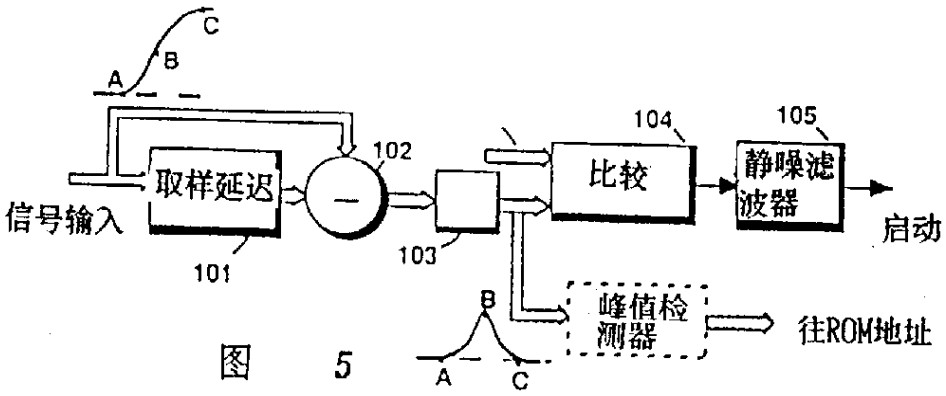

C
A
B
取样延迟
信号输入
101
102
103
104
比较
105
静噪滤波器
启动
B
峰值检测器
往ROM地址
A
C

图 5

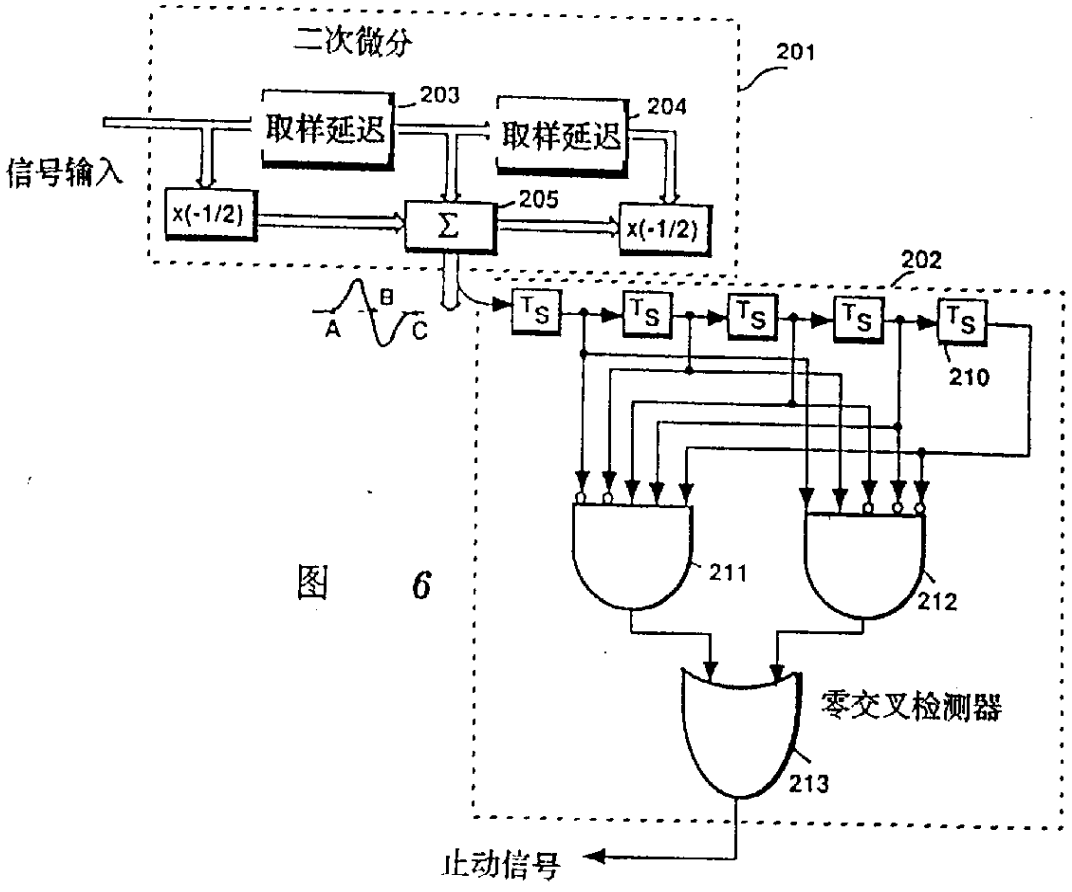

二次微分
201
203
取样延迟
204
取样延迟
信号输入
x(-1/2)
205
Σ
x(-1/2)
202
B
A
C
TS
TS
TS
TS
TS
210
211
212
零交叉检测器
213
止动信号

图 6

图 7

地址 \ 计数	0	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0	C	C	C	C	C	C	C	C	C	C	C	C	C	C	C	C
1	C	C	C	C	C	C	C	C	C	C	C	C	C	C	C	1
2	C	C	C	C	C	C	C	C	C	C	C	C	C	C	1	2
3	C	C	C	C	C	C	C	C	C	C	C	C	C	1	2	3
4	C	C	C	C	C	C	C	C	C	C	C	C	1	2	3	4
5	C	C	C	C	C	C	C	C	C	C	C	1	2	3	4	5
6	C	C	C	C	C	C	C	C	C	C	1	2	3	4	5	6
7	C	C	C	C	C	C	C	C	C	1	2	3	4	5	6	7
8	C	C	C	C	C	C	C	C	1	2	3	4	5	6	7	8
9	C	C	C	C	C	C	C	1	2	3	4	5	6	7	8	9
10	C	C	C	C	C	C	1	2	3	4	5	6	7	8	9	10
11	C	C	C	C	C	1	2	3	4	5	6	7	8	9	10	11
12	C	C	C	C	1	2	3	4	5	6	7	8	9	10	11	12
13	C	C	C	1	2	3	4	5	6	7	8	9	10	11	8	8
14	C	C	1	2	3	4	5	6	6	6	6	6	6	6	6	6
15	C	1	2	3	4	5	4	4	4	4	4	4	4	4	4	4
16	C	2	3	1	2	2	2	2	2	2	2	2	2	2	2	2
17	C	C	C	C	C	C	C	C	C	C	C	C	C	C	C	C
18	C	-2	-3	-1	-2	-2	-2	-2	-2	-2	-2	-2	-2	-2	-2	-2
19	C	-1	-2	-3	-4	-5	-4	-4	-4	-4	-4	-4	-4	-4	-4	-4
20	C	C•	-1	-2	-3	-4	-5	-6	-6	-6	-6	-6	-6	-6	-6	-6
21	C	C•	C•	-1	-2	-3	-4	-5	-6	-7	-8	-9	-10	-11	-8	-8
22	C	C•	C•	C•	-1	-2	-3	-4	-5	-6	-7	-8	-9	-10	-11	-12
23	C	C•	C•	C•	C•	-1	-2	-3	-4	-5	-6	-7	-8	-9	-10	-11
24	C	C•	C•	C•	C•	C•	-1	-2	-3	-4	-5	-6	-7	-8	-9	-10
25	C	C•	C•	C•	C•	C•	C•	-1	-2	-3	-4	-5	-6	-7	-8	-9
26	C	C•	C•	C•	C•	C•	C•	C•	-1	-2	-3	-4	-5	-6	-7	-8
27	C	C•	C•	C•	C•	C•	C•	C•	C•	-1	-2	-3	-4	-5	-6	-7
28	C	C•	C•	C•	C•	C•	C•	C•	C•	C•	-1	-2	-3	-4	-5	-6
29	C	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	-1	-2	-3	-4	-5
30	C	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	-1	-2	-3	-4
31	C	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	-1	-2	-3
32	C	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	-1	-2
33	C	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	C•	-1

图 8

计数

地址	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0	C	C	C	C	C	C	C	C	C	C	C	C	C	C	C
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2
3	C	3	3	3	3	3	3	3	3	3	3	3	3	3	3
4	-2	C	1	4	4	4	4	4	4	4	4	4	4	4	4
5	-1	-3	C	2	5	5	5	5	5	5	5	5	5	5	5
6	C*	-2	-1	C	2	4	6	6	6	6	6	6	6	6	6
7	C*	-1	-3	-2	C	2	4	6	7	7	7	7	7	7	7
8	C*	C*	-2	-4	-2	C	2	4	6	8	8	8	8	8	8
9	C*	C*	-1	-3	-5	-2	C	2	4	6	9	9	9	9	9
10	C*	C*	C*	-2	-4	-4	-2	C	2	4	6	10	10	10	10
11	C*	C*	C*	-1	-3	-5	-4	-2	C	2	4	6	11	11	11
12	C*	C*	C*	C*	-2	-4	-6	-4	-2	C	2	4	6	8	12
13	C*	C*	C*	C*	-1	-3	-5	-6	-4	-2	C	2	4	6	8
14	C*	C*	C*	C*	C*	-2	-4	-6	-6	-4	-2	C	2	4	6
15	C*	C*	C*	C*	C*	-1	-3	-5	-7	-6	-4	-2	C	2	4
16	C*	C*	C*	C*	C*	C*	-2	-4	-6	-8	-6	-4	-2	C	2
17	C*	C*	C*	C*	C*	C*	-1	-3	-5	-7	-9	-6	-4	-2	C
18	C*	C*	C*	C*	C*	C*	C*	-2	-4	-6	-8	-10	-6	-4	-2
19	C*	C*	C*	C*	C*	C*	C*	-1	-3	-5	-7	-9	-11	-6	-4
20	C*	C*	C*	C*	C*	C*	C*	C*	-2	-4	-6	-8	-10	-8	-6
21	C*	C*	C*	C*	C*	C*	C*	C*	-1	-3	-5	-7	-9	-11	-8
22	C*	C*	C*	C*	C*	C*	C*	C*	C*	-2	-4	-6	-8	-10	-12
23	C*	C*	C*	C*	C*	C*	C*	C*	C*	-1	-3	-5	-7	-9	-11
24	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-2	-4	-6	-8	-10
25	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-1	-3	-5	-7	-9
26	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-2	-4	-6	-8
27	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-1	-3	-5	-7
28	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-2	-4	-6
29	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-1	-3	-5
30	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-2	-4
31	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-1	-3
32	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-2
33	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	C*	-1