公告本

417100

申請日期	85.2.9
案號	85101997
類別	G11B5/02, 5/09, 5/39

（以上各欄由本局填註）

年 月 日 修正 補充

A4
C4

417100

發明專利說明書

一、發明名稱	中文	磁阻式讀寫頭讀取放大器
	英文	MAGNETO-RESISTIVE HEAD READ AMPLIFIER
二、發明人	姓名	(1)布萊德雷K.大衛斯 (2)羅伯特M.希倫 (3)麥克C.艾林
	國籍	美國
	住、居所	(1)美國科羅拉多州福特柯林斯市查林頓街549號 (2)美國科羅拉多州福特柯林斯市提康德羅加1307號 (3)美國愛達荷州波伊斯市洛街6301號
三、申請人	姓名（名稱）	美商・安捷倫科技公司
	國籍	美國
	住、居所（事務所）	美國加州帕羅亞托・佩吉密爾路395號
	代表人姓名	瑪利 O. 休柏

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

裝 訂 線

（由本局填寫）

承辦人代碼：	
大　　類：	
ＩＰＣ分類：	

A6
B6

本案已向：

美　　國（地區）　申請專利，申請日期：　　案號：　　，☑有　□無主張優先權

1998,7,6　　09/110,219

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明（ 1 ）

本發明係有關於一磁阻式讀寫頭讀取放大器，且更明確地說係有關於一種磁阻式讀寫頭讀取放大器，其可被併入於磁性讀寫頭內用於由一儲存媒體上讀取以磁性方式被儲存的資訊。

磁性讀寫頭被用於碟片與磁帶驅動器以讀取在如磁碟或磁帶之磁性儲存媒體上儲存之充電的磁場變化。被磁性讀取機所包含之讀寫頭可為數種型式之一。目前，三種基本型式之讀寫頭普遍地被使用，即組合式讀寫頭，其由具有線圈與玻璃填充間隙之鐵氧體磁心及金屬間隙(MIG)磁頭，其包含一鐵氧體磁頭，其中金屬合金被濺射到磁頭之磁性間隙內組成、薄膜磁頭，其包含線圈捲使用半導體製作技術被沉積於陶瓷基底上、以及磁阻式(MR)讀寫頭，其包含一鎳鐵磁阻式電阻器感應元件，其使用半導體製作技術被製作。

組合式讀寫頭、MIG 讀寫頭與薄膜讀寫頭都運用感應元件，其在讀寫頭通過該儲存媒體之表面上方時感應在該儲存媒體表面上之磁場的變化率。磁通之改變使該感應元件激能，其使得該感應元件產生類比輸出電壓信號的結果。此輸出電壓信號一般稱之為讀回信號，典型上被濾波、放大並轉變為儲存在該儲存媒體之資訊的數位性代表。

MR 讀寫頭與這些其他型式之普通讀取寫頭不同地操作。MR 讀寫頭依照習知為儲存媒體效應的現象操作。一般而言，此效應的特徵在於當磁電阻器感應到在儲存媒體表面之磁通變化時磁電阻器之電阻會變化。磁電阻器之電阻

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 2 ）

隨電流通過該磁電阻器之角度與該磁電阻器之磁化方向而定。固定的感應電流通過該磁電阻器。當該 MR 讀寫頭通過具有磁通變化之儲存媒體表面的區域上方時，磁電阻器之電阻改變，造成該感應電流之安培數改變。通過該磁電阻器之電壓被維持固定。或者，一固定的 dc 電流可被通過該磁電阻器，且在該磁電阻器之電阻改變時，電壓的改變會發生。

MR 讀寫頭比起其他型式的讀寫頭之一個優點在於 MR 讀寫頭直接地感知磁通，而其他型式的讀寫頭係被該磁通激能。因此，需有較大的磁通來使該等感應元件激能達到足以產生能夠形成對含於該磁電阻器之資訊有精確讀取的類比電壓輸出信號之水準。因此，在正被感應之磁電阻器上磁性範圍的區域必為相當大。另一方面，MR 讀寫頭則能感應較小的磁性範圍，其有益於使用較小的位元格與較窄的磁軌寬度，因而增加磁電阻器之儲存容量。

MR讀寫頭比起運用應感應元件之讀寫頭的其他優點在於 MR 讀寫頭比以低速度磁帶與磁碟驅動器來運用感應元件之讀寫頭能更有效地被使用。由於該等感應元件偵測磁通之變化率，儲存媒體之速度會影響該讀回信號。以較低速度之磁碟驅動器而言，其讀回信號將不會如以高速度驅動器一般之讀回信號強，因此可能需對讀回信號有更多的濾波與放大。較弱的讀回信號也可能形成較低的信號對雜訊比(SNR)。對照之下，由於磁電阻器直接地感應磁通，MR 讀寫頭對儲存媒體之速度較不敏感。因此，其可與較低速

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 3 ）

度之磁碟與磁帶驅動器被使用而具有相當高的信號對雜訊比。

磁電阻器的電阻與流動通過之磁電阻器的電流方向與該磁電阻器之磁化方向間的角度有關。磁電阻器之電阻與此角度間的關係以正弦平方曲線為特徵。定義此關係之正弦平方曲線在該角度為 45° 時係比較為線性的。因此，為了使 SNR 最大化，其欲於使得該磁電阻器在此線性範圍內操作。已經有各種計畫被發展以使磁化方向偏離該電流流動之方向，以造成該磁電阻器在此線性範圍內操作。然而，偏離該磁化造成必須處理之許多其他問題，例如在磁電阻器內之磁性範圍的形成，其使磁電阻器之擴大角度混亂。

當該電流之極性被逆轉，使得該電流之方向離開磁化方向，而相對於該磁化向量仍為 45° 角時，正弦平方曲線亦為比較是線性的。MR 讀寫頭一般在被偏離於此些方向之一時比起偏離於相反方向時會作用地較好（即 SNR 為較令人滿意的）。典型而言，MR 讀寫頭係被設計來在正弦平方曲線的線性範圍操作，而以偏壓電流被導向於預期可使讀寫頭之績效最大化的方向。該 MR 讀寫頭讀取放大器便被設計來以所選的方向來偏離該 MR 元件。

提供讀寫頭讀取放大器，其能逆轉該偏壓電流之極性以在此二方向之任一偏離該 MR 元件是為有益的。以此方式設計讀寫頭讀取放大器的益處之一為該讀寫頭可被測試以決定那一極性會使績效最大化，然後形成最佳績效之極性

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 4 ）

可被用來偏離該 MR 元件。此一特點可藉由使得不能使用之讀寫頭反而變為滿意的而增加讀寫頭產量的結果。此針對多讀寫頭驅動器，其中 10 個讀寫頭可能被連接於相同基底的情形更是特別重要。在此情形中，若任何一個讀寫頭故障，則整個多讀寫頭之組件必須被更換。

設計該讀寫頭讀取放大器使得 MR 元件在任一方向偏離的另一益處在於該讀寫頭讀取放大器可與必須以不同方向被偏離的讀寫頭一起被使用。因此，該讀寫頭讀取放大器可以與由不同來源購得而具有相反偏離要求的讀寫頭一起被使用。

然而，提供能切換偏壓電流之極性的讀寫頭讀取放大器會創造必須被克服之在讀寫頭讀取放大器內的雜訊問題。因之，對用於切換 MR 讀寫頭讀取放大器內偏離電流之極性的方法與裝置之需求是存在的，其使該偏壓電流之極性被切換而不致使該讀寫頭讀取放大器之績效降低。

依照本發明，一磁阻式讀寫頭讀取放大器被提供，其可被併入一磁性讀寫頭內以讀取以磁方式被儲存在儲存媒體上之資訊。本發明之磁阻式讀寫頭讀取放大器在讀寫頭讀取放大器電路之底部電流排極納有感應器，其減少或消除該讀寫頭讀取放大器電路之底部電流源極電晶體所產生之雜訊。依照本發明之一第一實施例，磁阻式讀寫頭讀取放大器為一單一極性讀寫頭讀取放大器電路，其運用具有一特殊極性之偏壓電流。依照本發明之一第二實施例，磁阻式讀寫頭讀取放大器為一雙極性讀寫頭讀取放大器電路

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 5 ）

，能以具有相反極性之偏壓電流操作。

依照本發明之該第一實施例，該磁阻式讀寫頭讀取放大器包含一磁電阻器其感應在一磁性儲存媒體之表面上的磁通變化，一偏壓電流來源用於為該磁電阻器產生一偏壓電流，一差別的回饋電路被耦合於該讀寫頭讀取放大器電路之輸出接頭用於使在該輸出接頭產生的差別輸出電壓為 0，一共同模態回饋電路被耦合於該讀寫頭讀取放大器電路之輸出接頭用於為該磁電阻器設定一最小偏壓電流，以及包含該電流來源電晶體與一感應器之一電流排極，其被耦合於接地。該感應器之阻抗降低或壓低該電流來源電晶體所產生之任何雜訊。

較佳的是，該偏壓電流是為一電流數位對類比轉換器，且該偏壓電流之值可藉由調整該電流數位對類比轉換器而被調整。該共同模態回饋電路較佳地包含一第一柵地-陰地放大電路與一第二柵地-陰地放大電路，其每一個包含數個以串聯連接之電晶體。該第一柵地-陰地放大電路具有一第一接頭被耦合於該讀寫頭讀取放大器之輸出接頭與一第二接頭被耦合於該磁電阻器之一第一接頭。該第二柵地-陰地放大電路具有一第一接頭被耦合於該讀寫頭讀取放大器電路之第二輸出接頭與一第二接頭被耦合於該磁電阻器之一第二接頭。一共同模態放大器具有其輸入接頭之一被耦合於一共同模態基準電壓，且其他的輸入接頭經由該讀寫頭讀取放大器之輸出接頭間的一感應電阻器被耦合。該共同模態放大器之輸出被耦合於該電流來源電晶體

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 6 ）

之閘用於接通該電流來源電晶體。

該差別的回饋電路包含一增益級其放大該差別的輸出電壓，一電壓至電流轉換器級其將放大後之差別的輸出電壓轉換為一電流信號，以及一電容器其整合該電流信號。該電容器被耦合於該第一柵地-陰地放大電路用於接通該第一柵地-陰地放大電路。該第二柵地-陰地放大電路被耦合於一固定的基準電壓，其接通該第二柵地-陰地放大電路。

本發明之雙極性讀寫頭讀取放大器包含一第一偏壓電流來源用於為該磁電阻器產生一第一偏壓電流，與一第二偏壓電流來源用於為該磁電阻器產生一第二偏壓電流，其中該等第一與第二偏壓電流具有相反的極性。該第一偏壓電流來源具有一輸出接頭經由切換邏輯被耦合於該磁電阻器之第一接頭，用於在該切換邏輯為一第一狀態時讓該第一偏壓電流通過該磁電阻器。類似地，該第二偏壓電流來源具有一輸出接頭經由切換邏輯被耦合於該磁電阻器之第二接頭，用於在該切換邏輯為一第二狀態時讓該第二偏壓電流通過該磁電阻器。

該雙極性讀寫頭讀取放大器較佳地包含一第一電晶體電路與一第二電晶體電路。該第一電晶體電路具有一第一接頭被耦合於該讀寫頭讀取放大器電路之第一輸出接頭，一第二接頭被耦合於該磁電阻器之第一接頭，以及一第三接頭被耦合於該切換邏輯。該第二電晶體電路具有一第一接頭被耦合於該讀寫頭讀取放大器電路之第二輸出接頭，

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 7 ）

一第二接頭被耦合於該磁電阻器之第二接頭，以及一第三接頭被耦合於該切換邏輯。當該切換邏輯為在第一狀態時，該第一電晶體電路之第三接頭被耦合於一固定的基準電壓來源且被其偏壓，且該第二電晶體電路之第三接頭被耦合於一差別的誤差放大器之輸出且被其偏壓。當該切換邏輯為在第二狀態時，該第二電晶體電路之第三接頭被耦合於該固定的基準電壓來源且該第一電晶體電路之第三接頭被耦合於該差別的誤差放大器的輸出且被其偏壓。

較佳的是，該雙極性讀寫頭讀取放大器包含一差別的回饋電路被耦合於該讀寫頭讀取放大器電路的第一及第二輸出接頭。該差別的回饋電路接收在該讀寫頭讀取放大器電路之輸出接頭所產生的差別輸出電壓並使該差別的輸出電壓變為 0。該差別的回饋電路經由該差別的誤差放大器被耦合於該切換邏輯。被耦合於該讀寫頭讀取放大器電路之輸出接頭的第一共同模態回饋電路為該第一偏壓電流設定一最小值。該第一共同模態回饋電路經由一第一電流來源電晶體被耦合於該磁電阻器之第一接頭。被耦合於該讀寫頭讀取放大器電路之輸出接頭的第二共同模態回饋電路為該第二偏壓電流設定一最小值。該第二共同模態回饋電路經由一電流來源電晶體被耦合於該磁電阻器之第二接頭。

該讀寫頭讀取放大器之電流排極包含該等第一與第二電流來源電晶體及一感應器。該第一電流來源電晶體具有一第一接頭經由該切換邏輯被耦合於該第一共同模態回饋

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 8 ）

電路，一第二接頭被耦合於該磁電阻器之第一接頭以及一第三接頭被耦合於該感應器之第一接頭。該第二電流來源電晶體具有一第一接頭經由該切換邏輯被耦合於該第二共同模態回饋電路，一第二接頭被耦合於該磁電阻器之第二接頭以及一第三接頭被耦合於該感應器之第一接頭。該感應器具有一第二接頭被耦合於接地。該感應器之阻抗降低被該等第一與第二電流來源電晶體所產生的任何雜訊。

較佳的是，該等第一與第二偏壓電流來源為電流數位至類比轉換器，且該等第一與第二偏壓電流之值可藉由調整該等電流數位至類比轉換器而被調整。較佳的是，該第一電晶體電路為一第一光柵地-陰地放大電路且該第二電晶體電路為一第二柵地-陰地放大電路。每一個柵地-陰地放大電路包含數個電晶體以串聯被連接。該第一柵地-陰地放大電路具有第一接頭被耦合於該讀寫頭讀取放大器電路之第一輸出接頭及一第二接頭被耦合於該磁電阻器之第一接頭。該第二柵地-陰地放大電路具有一第一接頭被耦合於該讀寫頭讀取放大器電路之第二輸出接頭及一第二接頭被耦合於該磁電阻器之第二接頭。該第一柵地-陰地放大電路較佳地以交叉經由一對電容器被耦合於該第二柵地-陰地放大電路。

該第一共同模態回饋電路包含一第一共同模態放大器，其具有一第一磁電阻器經由一感應電阻器被耦合於該讀寫頭讀取放大器電路之輸出接頭間及一第二接頭被耦合於一第二基準電壓。該第一共同模態放大器具有一輸出接

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 9 ）

頭經由該切換邏輯被耦合於該第一電流來源電晶體之閘。當該切換邏輯為在第一狀態時，該切換邏輯將該第一共同模態放大器之輸出連接於該第一電流來源電晶體之閘以接通該第一電流來源電晶體。該第二共同模態回饋電路包含一第二共同模態放大器，其具有一第一接頭經由該感應電阻器被耦合於該讀寫頭讀取放大器電路之輸出接頭間及一第二接頭被耦合於該共同模態基準電壓。該第二共同模態放大器具有一輸出接頭經由該切換邏輯被耦合於該第二電流來源電晶體之閘。當該切換邏輯為在第二狀態時，該切換邏輯將該第二共同模態放大器之輸出連接於該第二電流來源電晶體之閘以接通該第二電流讀寫頭讀取放大器電晶體。

因此，該切換邏輯控制該等柵地-陰地放大電路與該等電流來源電晶體之偏壓，以使將被切換的該磁電阻器之偏壓電流的極性賦能來獲得偏壓電流之最佳極性，而該等電流數位對類比轉換器促使該偏壓電流之振幅被最佳化。

本發明之其他特點與益處將由下列的討論、圖說與申請專利範圍而成為明白的。

第 1 圖為一方塊圖，圖示一典型的磁性讀/寫系統，用於由一磁性儲存媒體（如磁碟或磁帶）讀取資訊或寫出資訊於其上。

第 2 圖圖示普遍在如第 1 圖顯示之磁性讀/寫系統使用之雙供應 MR 讀寫頭讀取放大器的型式。

第 3 圖為依照本發明第一實施例之單一極性 MR 讀寫

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（10）

頭讀取放大器的示意方塊圖。

第4圖圖示依照本發明第二實施例之雙極性、雙方向MR讀寫頭讀取放大器，其能產生雙方向的偏壓電流。

第1圖為一方塊圖，圖示一典型的磁性讀/寫系統1，用於由一磁性儲存媒體2(如磁碟或磁帶)讀取資訊或寫出資訊於其上。本發明係有關於此一系統，例外的是本發明之系統包含本發明之讀寫頭讀取放大器，其將針對第3與4圖之實施例詳細地被討論。

一典型的磁性讀/寫系統1包含一MR讀寫頭4用於讀取儲存在磁性讀取2上之磁性資訊。該MR讀寫頭4包含一MR元件(未畫出)，其產生一偏壓電流在導線5與6上被輸出至讀寫頭讀取放大器9。讀寫頭讀取放大器9放大在導線5與6上輸出之讀取信號並將該信號處理成為適於在讀/寫波道11上傳輸之資訊。然後該讀/寫波道11傳輸此資訊至處理電路(未畫出)，其例如可包括類比至數位轉換器與微處理器。

當資訊正被寫出至儲存媒體2時，將被寫出之資訊由讀/寫波道11被讀寫頭讀取放大器9接收。包含讀寫頭讀取放大器9之相同電路亦包含一寫出驅動器電路(未畫出)，其接收將被寫出之資訊，此為被編碼之資料形式，並造成讀寫頭讀取放大器9產生一電流，其激發包含於寫出頭14內之感應元件(未畫出)。寫出頭14之感應元件創造出磁場，其改變該磁性儲存媒體2之磁化。

第2圖圖示普遍在如第1圖顯示之磁性讀/寫系統使

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（11）

用之雙供應 MR 讀寫頭讀取放大器 16 的型式。此讀寫頭讀取放大器 16 之一有益的特點在於其雙供應，以正供應 18，VDD 與負供應 19，VEE 表示，而允許 0 伏特之讀寫頭至媒體的偏壓被使用，即該媒體在接地被偏壓，其為讀寫頭讀取放大器 16 之慣用的機械設計特點。讀寫頭讀取放大器 16 之另一有益的特點在於由電晶體 21 與放射器電阻器 23 組成之底部電流轉換器的設計會降低該底部電流轉換器的雜訊。

回饋電路 25 迫使在電路 28 與 29 之二腳內的電流相同。讀寫頭讀取放大器 16 具有較低且平衡的輸入阻抗，其結果形成非常高的共同模態拒絕比值(CMRR)用於拒絕電容式地被耦合於 MR 元件 34 之長導線 31 與 32 的雜訊。由於讀寫頭讀取放大器 16 實體上係與讀寫頭 4 分離，所以導線 31 與 32 為長的，且導線 31 與 32 必須夠長以將 MR 元件 34 連接至讀寫頭讀取放大器 16。藉由將放大器 36 之非逆轉連接於電阻器 38 與 39 間波節所形成的回饋迴圈控制電流來源電晶體 21 以確保低的讀寫頭對媒體之偏壓，其中該中間電壓，Vmedia 43 被該回饋迴圈強迫為與在 MR 元件偏離之中間點的電壓相同。

典型而言，負供應 VEE 19 之範圍為-3 伏特至-5 伏特 dc。此大的負電壓為必需的以降低在底部電流轉換器的雜訊，其通常為在讀寫頭讀取放大器 16 內的支配性之雜訊來源。若放射器退化電阻器 23 足夠大，底部電流來源之雜訊電流 In 被定義為：

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（12）

$$In^2 = \frac{2qIc}{\beta} + \frac{4KbT}{REE}$$

其中 Ic 為集極電流，b 為電流增益，q 為電子充電，Kb 為 Boltzman 常數及 T 為絕對溫度。在沒有放射器退化電阻器 23 而以大的電壓下降通過時，雜訊電流 In 將為集極電流的總散彈雜訊；被定義為：

$$In^2 = 2qIc$$

其將形成不可接受之雜訊的結果。

雖然由使用退化電阻器 23 所形成之退化結果會降低在底部電流轉換器之雜訊，底部電流來源電晶體 21 仍可能是大的雜訊之因素。依照本發明，一讀寫頭讀取放大器被提供，其藉由運用與退化電阻器 23 有相同作用但在電流轉換器不需有大的電壓下降之感應器而降低在輸出電流與在底部電流轉換器中之雜訊。進而言之，本發明之讀寫頭讀取放大器比第 2 圖顯示之讀寫頭讀取放大器在高頻率下如下面針對第 3 圖更詳細討論般地為更有效的。本發明亦排除對負電壓供應之需求，而同時將最大的雜訊因素(即底部電流來源電晶體)轉變成為不重要的雜訊因素。

為了要降低讀寫頭讀取放大器之輸出電流(In)的雜訊，讀寫頭讀取放大器之設計方式必須為高 CMRR 被維持。習知的方法企圖藉由維持低的讀寫頭對媒體之偏壓而同時使用大的電壓下降通過底部電流來源電阻器以有效地降低該底部電流來源電阻器之跨導性來達成高的 CMRR。本發明之單極性讀寫頭讀取放大器 50 維持低的讀寫頭對媒體之

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（13）

偏壓而同時產生非常低的電壓下降通過底部電流轉換器。在描述本發明之單一極性讀寫頭讀取放大器 50 前，讀寫頭讀取放大器 50 之整體操作的討論將被提供。

第 3 圖為依照本發明第一實施例之單一極性讀寫頭讀取放大器 50 的示意方塊圖。當讀取儲存在儲存媒體(未畫出)之資訊時，圍繞 MR 元件 53 之周遭的磁場(以 "Rmr"表示)會造成 MR 元件 53 之電阻變化 ΔR。此電阻之變化因共同閘場效應電晶體(FET)55 與 57 之穩定狀態電壓偏壓為固定之事實而形成通過 MR 元件 53 之變化的結果。在 Rmr 53 之電流的波動形成在電晶體 55 與 57 之相等且相反相位之電流的結果。此係因電晶體 55 與 57 之來源內之阻抗為相等且每一電晶體 55 與 57 具有 1/gm 之值(此處 gm 為跨導性)的事實。

較佳地為柵地-陰地放大電路(即共同閘)FET 之二電晶體 62 與 63 被運用來提高電壓增益及降低 Miller 效應，就如習知該技藝者所將瞭解的。由 MR 元件 53 之電阻變化(ΔR)所形成之差別的電流被轉變為差別的輸出電壓通過波節 67 與 68。二回饋迴圈設定其操作點，即(1)將電晶體 73 與 74 二者之電流和強迫為 2•ImrMin 的共同模態迴圈，及(2)一共同模態回饋迴圈將該差別的輸出電壓由放大鏈中之第一，第二或任何 DC 耦合之增益級變為 0。在第 3 圖中以數字 64 表示之第二增益級提供額外的增益，其可能為使用者所需，且可包含例如具有電阻器負荷之差別對，就如熟習該技藝者將會瞭解的。

在差別的回饋迴圈中，放大器 64 放大在接頭 67 與 68

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（14）

間之電壓以在放大器 77 之輸入創造 OP2-ON2。放大器 77 將此電壓轉變成電流信號，其再被電容器 78 整合，以提供正確的閘偏壓數量來接通電晶體 55。電晶體 55 被提供恰為正確數量在此負回饋迴圈內驅動，使得在接頭 67 與 68 之平均差別的電壓為小的。通過接頭 67 與 68 之差別的輸出電壓被誤差放大器 64 定為 0。電晶體 57 之閘被連接於固定的偏壓電壓 Vb2 79，其例如可為由 VDD 被一基準電流所饋給之雙極連接的 FET 且具有其源極被連接於接地及其閘與排極為短路的。雖然僅有電晶體 55 之閘被顯示成連接於誤差放大器 77 並被其驅動，電晶體 55 之閘或電晶體 57 之閘的二者之一可被連接於誤差放大器並被其驅動，以在差別的回饋迴圈產生使差別的輸出電壓為 0 所需的適當極性。

共同模態回饋迴圈設定 MR 偏壓電流(Imr)之最小值，以後稱之為 ImrMin。共同模態回饋迴圈包含電晶體 81，感應器(其兩側為共同閘柵地-陰地放大電路組配)與共同模態感應電阻器 85 與 87 位於波節 67 與 68 間。共同模態基準電壓 89(Cmref)被設定為低於 VDD 之電壓，使得 VDD－(Vnode 67＋Vnode 68)／2＝VDD－Cmref，共同模態回饋迴圈被安置。Vnode 67 代表在波節 67 之電壓及 Vnode 68 代表在波節 68 之電壓。放大器 91 控制電流來源電晶體 81 之閘，使得通過電阻器 73 與 74 二者之電流的和為 2ImrMin。

額外的 MR 偏壓電流以電流數位對類比轉換器 93(IDAC)被注入，其值較佳地為 I(IDAC)＝Imr－ImrMin。依照本發

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（15）

明之較佳實施例，IDAC 93可被規劃成使MR讀寫頭被最佳化而有最大信號輸出及長期可靠性。較高的Imr值可為所欲的以便產生高的信號輸出，而較低的Imr值可為所欲的以便有長期讀寫頭可靠性。低值的Imr經常是所欲的，原因在於磁電阻器之電阻變化為大約與Imr成線性比例，此意即該讀寫頭可因在磁電阻器53之消散電力而熔化。偏壓電壓Vb2 79為固定的以維持低的讀寫頭對媒體偏壓使得當電晶體81為飽和時，通過底部電流排極之電壓大約僅為0.4伏特。由電流來源電晶體81來之雜訊因感應器83之阻抗在較高頻率被大幅地壓低。

其須注意到其他的回饋迴圈亦可被設計及實作，以設定本發明之MR讀寫頭讀取放大器50的操作點，就如熟習該技藝者所將瞭解般的。就共同模態與差別的回饋迴圈之較佳設計為展示本發明之原理的目的被討論。其將被熟習本技藝所瞭解的是共同模態回饋迴圈之其他設計可被實施以設定MR偏壓電流(Imr)之最小值ImrMin，其將接頭67與68之電阻器73與74的底部之DC電壓固定於某些所要的DC位準。類似地，其他的設計可就差別的回饋迴圈被實施，以使在接頭67與68的差別輸出電壓為0而提供適當數量的增益以接通電晶體55。

本發明之讀寫頭讀取放大器50的另一優點在於僅有由有源的IDAC 93以及由底部電流轉換器來的電流雜訊之一部分在讀寫頭讀取放大器50之輸出出現為差別的分量通過波節67與68。共同模態的雜訊分量被第二級64之

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（16）

CMRR 拒絕。由於在電晶體 57 內之阻抗為高的，由 IDAC 93 與轉換器來之所有雜訊電流被迫成為電晶體 57 與 62 之低阻抗。

顯示於第 3 圖之單一極性讀寫頭讀取放大器 50 之元件可被複製及組合以獲致雙極性之 MR 讀寫頭讀取放大器。第 4 圖圖示依照本發明第二實施例之雙極性、雙方向 MR 讀寫頭讀取放大器，其能產生雙方向的偏壓電流。一般而言，顯示於第 4 圖之雙方向 MR 讀寫頭讀取放大器 100 包含二個顯示於第 3 圖之單一極性讀寫頭讀取放大器 50，其已被組合以獲致顯示於第 4 圖之雙極性讀寫頭讀取放大器。雙極性讀寫頭讀取放大器 100 之整體操作非常類似於針對第 3 圖在上面討論之單一極性讀寫頭讀取放大器 50 的操作。當讀取儲存在儲存媒體(未畫出)上之資訊時，圍繞 MR 元件 102 之周遭磁場(亦以“Rmr”表示)會造成 MR 元件 102 之電阻變化 ΔR。此電阻之變化形成通過 MR 元件 102 之變化的結果。

在操作之際，當極性控制信號 Pol 105 為真，Imr 由方向 Rxn 101 至 Ryn 103 流動。控制信號 PolN 106 為 Pol 之互補。“Rxn” 101 與 “Ryn” 103 之項目被用以代表當讀寫頭讀取放大器 100 被納入多讀寫頭系統時(即 Rx1 與 Ry1 被連接於第一讀寫頭之接頭等)，被連接於第 n 個讀寫頭之導線的讀取輸入銷。對熟習本技藝者將會明白的是讀寫頭讀取放大器 100 可在單一讀寫頭系統或多讀寫頭系統內被實施。

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（17）

當 Pol 為偽時，Imr 由 Ryn 103 至 Rxn 101 的方向流動。視 Pol 之狀態而定的是，電晶體 108 與 109 如第 4 圖之開關組配所顯示般地被差別的迴圈誤差放大器 112 或被固定的基準電壓 Vb2 113 所驅動。較佳的是，驅動 Pol 與 PolN 之邏輯器為一暫存器(未畫出)，其可被微控制器、微處理器或某些其他邏輯器所控制，就如熟習本技藝者將會瞭解般的。使用者可規劃此暫存器以選擇所要的 MR 偏壓電流的極性。二個 IDAC 114 與 116 較佳地在讀寫頭讀取放大器 100 內被實施，其中僅有一個在任何特定時間如控制信號 Pol 之主張所控制地為在「開」的位置。

電晶體 124 與 125 較佳地為柵地-陰地放大電路 FET，其提高電壓增益並降低 Miller 效應。由 MR 元件 102 之電阻變化 ΔR 所形成之差別電流的結果被轉換成差別的輸出電壓通過波節 128 與 131。藉由回饋波節 132 之電壓回到放大器 135 與 136 所形成的共同模態迴圈迫使在電阻器 135 與 137 二者之電流和為 2•ImrMin。藉由回饋通過波節 128 與 131 之差別輸出電壓回到差別的誤差放大器 112 所形成之差別的回饋迴圈使通過波節 128 與 131 之差別的輸出電壓為 0。當 POl 為真時，差別的誤差放大器 112 驅動電晶體 109 之閘，而電晶體 108 之閘被固定的偏壓電壓 Vb2 113 驅動。當 POl 為偽時，電晶體 109 之閘被連接於固定的偏壓電壓 113 且電晶體 108 之閘被誤差放大器 112 控制。

共同模態基準電壓 141 被設定為低於 VDD 之電壓，使

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（18）

得當 VDD－(Vnode 128＋Vnode 131)／2＝VDD－Cmref，共同模態回饋迴圈被安置。Vnode 128 代表在波節 128 之電壓且 Vnode 131 代表在波節 131 之電壓。Cmref 為被施加至放大器 135 與 136 之基準電壓 141。放大器 135 與 136 控制電晶體 121 與 122 之閘，使得通過電阻器 135 與 137 二者之電流和為 2ImrMin。電容器 108 與 109 創造一 AC 於電晶體 121 與 122 之閘短路至接地，其防止在共同模態回饋迴圈內的任何雜訊免於被傳輸至電晶體 121 與 122 之閘。電晶體 121 與 122 之閘應該只能看到 dc 偏壓且無不想要的信號，因為任何不想要的信號會被放大。

額外的 MR 偏壓電流 Imr 以 IDAC 114 與 116 被注入。依照本發明之較佳實施例，IDAC 114 與 116 可規劃來讓 MR 讀寫頭偏壓將被最佳化以便使信號輸出與長期可靠性為最大。較高的 Imr 值可就高信號輸出被運用，而較低的 Imr 值就長期的讀寫頭可靠性為所欲的。偏壓電壓 Vb2 113 被固定以維持低的讀寫頭對媒體偏壓，使得當電晶體 121 或 122 二者之任一為被飽和的，通過底部電流排極之電壓為大約僅 0.4 伏特。由電流來源電晶體 121 與 122 來之雜訊因感應器 150 之阻抗在較高的頻率被大幅地壓低。

由有源的 IDAC 114 與 116，以及由底部電流轉換器來之電流雜訊僅有一部分在讀寫頭讀取放大器 100 處出現為一差別的分量通過波節 128 與 131。差別的雜訊成份被第二級之 CMRR 被拒絕，其以放大器 115 被代表。由於在電晶體 108 與 109 內之阻抗為高的，由 IDAC 114 與 116 及由轉

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（19）

換器來之所有雜訊電流被迫成為電晶體 124 與 122 之低阻抗，或成為電晶體 125 與 121 之低阻抗，視 P01 之狀態而定。交叉耦合之電容器 118 與 119 增加被放大器 135 與 136 所包含之輸入級的 CMRR。

雜訊藉由運用讀寫頭讀取放大器 100 被降低的方式可藉由考慮電晶體 121 與 122 之輸入雜訊電壓 en 而被展示。下面表 1 所述之等式將就此目的被運用。

$en=\sqrt{\frac{4Kbty}{gm}}$	$VdSat=\sqrt{\frac{2Id}{\left(\frac{W}{L}\right)\mu Cox}}$
$gm=2\frac{Id}{Vdsat}$	$fp\ sink:=\frac{Vdsat_{sink}}{2\pi L2I_{sink}}$

表1

該輸出雜訊在以 VdSat(電流轉換器之極頻率)表示下與排極電流可藉由使用表 1 之算式，以下面顯示之方式來決定輸出雜訊而被獲得：

$$InSink := \sqrt{4KbTr\left(2\frac{I\sin k}{Vdsat\ \sin k}\right)} \bullet \frac{2\frac{I\sin k}{Vdsat\ \sin k}}{\sqrt{1+\left(\frac{f}{fp\sin k}\right)}}$$

其中 Vdsat 為在保持該裝置為飽和時可能的最低排極對源極電壓，且 fp 為底部電流來源(電晶體 121 或 122)所見之有效跨導性 gm 之極頻率，即底部電流雜訊在 6db/octave 頻率開始壓低之 gm。此等式證明轉換器雜訊係以頻率 f 為函數而被壓低，使得在讀寫頭讀取放大器 100 之通過帶內

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（20）

之較高頻率下，讀寫頭讀取放大器 100 之電流轉換器之雜訊被忽略。

其須被注意到第 3 圖之單一極性讀寫頭讀取放大器 50 之益處，即可歸因於 IDAC 與底部電流轉換器之雜訊降低，亦可應用於第 4 圖之雙極性讀寫頭讀取放大器 100。熟習本技藝者將瞭解到此方式，其中這些益處被讀寫頭讀取放大器 100 以上面討論的觀點被達成。因而，本發明之雙極性讀寫頭讀取放大器 100 能以相反的極性選擇性地使 MR 讀寫頭偏壓而亦使 MR 讀寫頭讀取放大器用 100 內之雜訊最小化。

其須被注意到本發明已以參照該等較佳實施例被描述且本發明不受限於這些實施例。熟習本技藝者將瞭解到修改可對上面討論的實施例被做成而不致偏離本發明之精神與領域。

元 件 標 號 對 照 表

元件編號	譯　　名	元件編號	譯　　名
1	磁性讀/寫系統	16	雙供應 MR 讀寫頭讀
2	磁性讀取		取放大器
4	MR 讀寫頭	18	正供應，VDD
5	導線	19	負供應，VEE
6	導線	21	電晶體
9	讀寫頭讀取放大器	23	放射器電阻器
11	讀/寫波道	25	回饋電路
14	寫出頭	28	電路

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（21）

元 件 標 號 對 照 表

元件編號	譯名	元件編號	譯名
29	電路	74	電晶體
31	導線	77	放大器
32	導線	78	電容器
34	MR元件	79	偏壓電壓
36	放大器	81	電晶體
38	電阻器	83	感應器
39	電阻器	85	共同模態感應電阻器
43	中間信號	87	共同模態感應電阻器
50	單極性讀寫頭讀	89	共同模態基準電壓
	取放大器	91	放大器
53	MR元件	93	電流數位對類比
55	共同閘場效應電		轉換器，IDAC
	晶體，FET	100	雙方向MR讀寫頭
57	共同閘場效應電		讀取放大器
	晶體，FET	101	方向
62	電晶體	102	MR元件
63	電晶體	103	方向
64	第二增益級誤差	105	控制信號
	放大器	106	控制信號
67	波節，接頭	108	電晶體
68	波節，接頭	109	電晶體
73	電晶體	112	差別的迴圈誤差放大器

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（22）

元 件 標 號 對 照 表

元件編號	譯　　名	元件編號	譯　　名
113	基準電壓		
114	IDAC		
115	IDAC		
116	IDAC		
118	電容器		
119	電容器		
121	電晶體		
122	電晶體		
124	電晶體		
125	電晶體		
128	波節		
131	波節		
132	波節		
135	放大器		
136	放大器		
137	電阻器		
141	差別的基準電壓		
150	感應器		

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

四、中文發明摘要（發明之名稱：磁阻式讀寫頭讀取放大器）

依照本發明，一磁阻式讀寫頭讀取放大器(50,100)被提供，其可被併入一磁性讀寫頭內以讀取以磁方式被儲存在儲存媒體上之資訊。本發明之磁阻式讀寫頭讀取放大器(50,100)在讀寫頭讀取放大器電路(100)之底部電流排極納有感應器，其減少或消除該讀寫頭讀取放大器電路(100)之底部電流源極電晶體所產生之雜訊。依照本發明之一第一實施例，磁阻式讀寫頭讀取放大器(50,100)為一單一極性讀寫頭讀取放大器電路(50)，其運用具有一特殊極性之偏壓電流。依照本發明之一第二實施例，磁阻式讀寫頭讀取放大器(50,100)為一雙極性讀寫頭讀取放大器電路(100)

（接下頁）

英文發明摘要（發明之名稱：MAGNETO-RESISTIVE HEAD READ AMPLIFIER）

In accordance with the present invention, a magneto-resistive head read amplifier (50, 100) is provided which can be incorporated into a magnetic reader for reading information stored in magnetic form on a storage medium. The magneto-resistive head read amplifier (50, 100) of the present invention incorporates an inductor in the bottom current drain of the head read amplifier circuit (100) which reduces or eliminates noise generated by the bottom current source transistor of the head read amplifier circuit (100). In accordance with a first embodiment of the present invention, the magneto-resistive head read amplifier (50, 100) is a single-polarity head read amplifier circuit (50) which utilizes a bias current having a particular polarity. In accordance with a second embodiment of the present invention, the magneto-resistive head read amplifier (50, 100) is a dual-polarity head read amplifier circuit (100) capable of operating with bias currents of opposite polarity. Both embodiments of the present invention preferably utilize a common mode feedback circuit and a differential feedback circuit which set the operating point of the head read amplifiers. The differential feedback circuit nulls the differential output voltage of the head read amplifier (50, 100) and the common mode feedback circuit sets the minimum bias current for the magneto resistor (53, 102). In the dual-polarity head read amplifier circuit (100), switching logic (105, 106) is utilized to enable the polarity of the bias current to selected.

（請先閱讀背面之注意事項再填寫本頁各欄）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

四、中文發明摘要（發明之名稱：　　）

（承上頁）

，能以具有相反極性之偏壓電流操作。本發明之此二實施例較佳地運用一共同模態回饋電路與一差別的回饋電路，其設定該等讀寫頭讀取放大器之作業點。該差別的回饋電路使磁阻式讀寫頭讀取放大器(50,100)之差別輸出電壓變為 0，且該共同模態回饋電路為磁電阻器(53,102)設定最小的偏壓電流。在雙極性之讀寫頭讀取放大器電路(100)中，切換邏輯(105,106)被運用以促成偏壓電流之極性被選擇。

英文發明摘要（發明之名稱：　　）

（請先閱讀背面之注意事項再填寫本頁各欄）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

1. 一種磁性讀/寫系統(1)之讀寫頭讀取放大器電路(50)，該讀寫頭讀取放大器電路(50)包含：

一磁電阻器(53)具有一第一接頭與一第二接頭，該磁電阻器(53)感應在磁性儲存媒體(2)之一表面上的磁通變化，並在回應於磁通變化下產生該磁電阻器(53)之電阻變化；

一偏壓電流來源(93)用於為該磁電阻器(53)產生一偏壓電流，該偏壓電流來源(93)具有一輸出接頭被耦合於該磁電阻器(53)之第一接頭，以讓該偏壓電流通過該磁電阻器(53)；

一差別的回饋電路(64，77，78)被耦合於該讀寫頭讀取放大器電路(50)之第一(67)與第二(68)輸出接頭，該差別的回饋電路(64，77，78)接收在讀寫頭讀取放大器電路(50)之輸出接頭所產生之差別的輸出電壓並使任何低頻率之差別的輸出電壓變為 0，該差別的回饋電路(64，77，78)之輸出被耦合於該磁電阻器(53)之該第一接頭；

一共同模態回饋電路(85，87，89)被耦合於該讀寫頭讀取放大器電路(50)之輸出接頭，該共同模態回饋電路(85，87，89)為該磁電阻器(53)設定一最小偏壓電流，該共同模態回饋電路(85，87，89)經由一電流來源電晶體(81)被耦合於該磁電阻器(53)之第二接頭；以及

一電流排極包含該電流來源電晶體(81)與一感應器(83)，該電流來源電晶體(81)具有一第一接頭，該共同

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

模態回饋電路(85，87，89)被耦合於該電流來源電晶體(81)之該第一接頭，該電流來源電晶體(81)具有一第二接頭被耦合於該磁電阻器(53)之該第二接頭，該電流來源電晶體(81)具有一第三接頭被耦合於該感應器(83)之一第一接頭，該感應器(83)具有一第二接頭被耦合於接地，其中該感應器(83)之阻抗減少該電流來源電晶體(81)所產生之任何雜訊。

2. 如申請專利範圍第 1 項所述之讀寫頭讀取放大器電路(50)，其中該共同模態回饋電路(85，87，91)包含一第一柵地-陰地放大電路(55，62)與一第二柵地-陰地放大電路(57，63)，該等第一與第二柵地-陰地放大電路每一個包含數個電晶體以串聯被連接，該第一柵地-陰地放大電路(55，62)具有一第一接頭被耦合於該讀寫頭讀取放大器(55，62)具有一第二接頭被耦合於該磁電阻器(53)之第一接頭，該第二柵地-陰地放大電路(57，63)具有一第一接頭被耦合於該讀寫頭讀取放大器電路(50)之第二輸出接頭(68)，該第二柵地-陰地放大電路(57，63)具有一第二接頭被耦合於該磁電阻器(53)之第二接頭，且其中該差別的回饋電路(64，77，78)包含一增益級(64)，其放大該差別的輸出電壓，一電壓對電流轉換器級(77)，其將放大後之差別的輸出電壓轉換成一電流信號，及一電容器(78)其整合該電流信號，其中該電容器(78)被耦合於該第一柵地-陰地放大電路(55，62)用於接通該第一柵地-陰地放大電路(55，62)。

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

3. 如申請專利範圍第 2 項所述之讀寫頭讀取放大器電路(50)，其中該共同模態回饋電路(85，87，91)包含一第二放大器(91)，該共同模態放大器具有一第一接頭經由一感應電阻器(85，87)被耦合於該讀寫頭讀取放大器電路之輸出接頭間，與一第二接頭被耦合於一共同模態基準電壓(89)，該共同模態放大器(91)具有一輸出接頭被耦合於該電流來源電晶體(81)之第一接頭，該電流來源電晶體(81)之第一接頭為該電流來源電晶體(81)之閘。

4. 一種雙極性讀寫頭讀取放大器電路(100)，能以具有一第一極性或一第二極性使該讀寫頭讀取放大器電路(100)之一磁電阻器(102)偏壓，該等第一與第二極性為彼此相反的，該讀寫頭讀取放大器電路(100)包含：

該磁電阻器(102)，該磁電阻器(102)具有一第一接頭與一第二接頭，該磁電阻器(102)感應在一磁性儲存媒體(2)之表面上的磁通變化並在回應於磁通之變化產生該磁電阻器(102)之電阻變化；

一第一偏壓電流來源(114)用於為該磁電阻器(102)產生一第一偏壓電流，該第一偏壓電流來源(114)具有該第一極性，該第一偏壓電流來源(114)具有一輸出接頭經由切換邏輯(105，106)被耦合於該磁電阻器(102)之第一接頭，用於在該切換邏輯(105，106)為在一第一狀態時傳送該第一偏壓電流通過該磁電阻器(102)；以及

一第二偏壓電流來源(116)用於為該磁電阻器(102)產生一第二偏壓電流，該第二偏壓電流來源(116)具有該

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第二極性，該第二偏壓電流來源(116)具有一輸出接頭經由切換邏輯(105，106)被耦合於該磁電阻器(102)之第二接頭，用於在該切換邏輯(105，106)為在一第二狀態時傳送該第二偏壓電流通過該磁電阻器(102)。

5. 如申請專利範圍第 4 項所述之雙極性讀寫頭讀取放大器電路(100)，包含：

一第一電晶體電路(108，124)具有一第一接頭被耦合於該讀寫頭讀取放大器電路(100)之一第一輸出接頭(128)，一第二接頭被耦合於該磁電阻器(102)之第一接頭(101)，及一第三接頭被耦合於該切換邏輯(105，106)；以及

一第二電晶體電路(109，125)具有一第一接頭被耦合於該讀寫頭讀取放大器電路(100)之一第二輸出接頭(131)，一第二接頭被耦合於該磁電阻器(102)之第二接頭(103)，及一第三接頭被耦合於該切換邏輯(105，106)，其中當該切換邏輯(105，106)為在該第一狀態時該第一電晶體電路(108，124)之第三接頭被耦合於一固定的基準電壓來源並被其偏壓，且該第二電晶體電路(109，125)之第三接頭被耦合於一差別的誤差放大器(112)之一輸出並被其偏壓，其中當該切換邏輯(105，106)為在該第二狀態時，該第二電晶體電路(109，125)之第三接頭被耦合於該固定的基準電壓來源(113)並被其偏壓，且該第一電晶體電路(108，124)之第二接頭被耦合於該差別的誤差放大器(112)之該輸出並被其偏壓。

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

6. 如申請專利範圍第 5 項所述之雙極性讀寫頭讀取放大器電路(100)，進一步包含：

一差別的回饋電路(112，115，118，119)被耦合於該讀寫頭讀取放大器電路(100)之第一與第二接頭，該差別的回饋電路(112，115，118，119)接收在該讀寫頭讀取放大器電路(100)之該等輸出接頭(128，131)所產生之一差別的輸出電壓並使該差別的輸出電壓變為 0，該差別的誤差放大器(112)被該差別的回饋電路(112，115，118，119)包含，該差別的回饋電路(112，115，118，119)之輸出被該差別的誤差放大器(112)所產生，該差別的回饋電路(112，115，118，119)經由該差別的誤差放大器(112)被耦合於該切換邏輯(105，106)。

7. 如申請專利範圍第 6 項所述之雙極性讀寫頭讀取放大器電路(100)，進一步包含：

一第一共同模態回饋電路(132，135)被耦合於讀寫頭讀取放大器電路(100)之輸出接頭(128，131)，該第一共同模態回饋電路(132，135)為該第一偏壓電流設定一最小值，該第一共同模態回饋電路(132，135)經由一第一電流來源電晶體(121)被耦合於該磁電阻器(102)之第一接頭(128)；

一第二共同模態回饋電路(132，136)被耦合於讀寫頭讀取放大器電路(100)之輸出接頭(128，131)，該第二共同模態回饋電路(132，136)為該第二偏壓電流設定一最小值，該第二共同模態回饋電路(132，136)經由一第

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

二電流來源電晶體(122)被耦合於該磁電阻器(102)之第二接頭(103)；以及

一電流排極(121，122，150)包含該等第一與第二電流來源電晶體(121，122)與一感應器(150)，該第一電流來源電晶體(121)具有一第一接頭，該第一共同模態回饋電路(132，135)經由該切換邏輯(105，106)被耦合於該第一電流來源電晶體(121)之第一接頭，該第一電流來源電晶體(121)具有一第二接頭被耦合於該磁電阻器(102)之第一接頭(101)，該第一電流來源電晶體(121)具有一第三接頭被耦合於該感應器(150)之一第一接頭，該第二電流來源電晶體(122)具有一第一接頭，該第二共同模態回饋電路(132，136)經由該切換邏輯(105，106)被耦合於該第二電流來源電晶體(122)之第一接頭，該第二電流來源電晶體(122)具有一第二接頭被耦合於該磁電阻器(102)之第二接頭，該第二電流來源電晶體(122)具有一第三接頭被耦合於該感應器(150)之第一接頭，該感應器(150)具有一第二接頭被耦合於接地，其中該感應器之阻抗減少該等第一與第二電流來源電晶體(121，122)所產生的任何雜訊。

8. 如申請專利範圍第 7 項所述之雙極性讀寫頭讀取放大器電路(100)，其中該第一偏壓電流(114)為一第一電流數位對類比轉換器，且其中該第一偏壓電流之值可藉由調整該第一電流數位對類比轉換器而被調整。

9. 如申請專利範圍第 8 項所述之雙極性讀寫頭讀取放大器

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

電路(100)，其中該第二偏壓電流(116)為一第一電流數位對類比轉換器，且其中該第二偏壓電流之值可藉由調整該第二電流數位對類比轉換器而被調整。

10.如申請專利範圍第 9 項所述之雙極性讀寫頭讀取放大器電路(100)，其中該第一電晶體電路(108，124)對應於一第一柵地-陰地放大電路(108，124)且其中該第二電晶體電路(109，125)對應於一第二柵地-陰地放大電路(109，125)，該等第一與第二柵地-陰地放大電路每一個包含數個電晶體以串聯被連接，該第一柵地-陰地放大電路(108，124)具有一第一接頭被耦合於該讀寫頭讀取放大器電路(100)之第一輸出接頭(128)，該第一柵地-陰地放大電路(108，124)具有一第二接頭被耦合於該磁電阻器(102)之第一接頭，該第二柵地-陰地放大電路(109，125)具有一第一接頭被耦合於該讀寫頭讀取放大器電路(100)之第二輸出接頭(131)，該第二柵地-陰地放大電路(109，125)具有一第二接頭被耦合於該磁電阻器(102)之第二接頭，該第一柵地-陰地放大電路(108，124)經由一對電容器以交叉被耦合於該第二柵地-陰地放大電路(109，125)，其中該差別的回饋電路(112，115，118，119)包含一增益級，其放大該差別的輸出電壓，一電壓對電流轉換器級，其將放大後之差別的輸出電壓轉換成一電流信號，及該對電容器用於整合該電流信號，其中該第一共同模態回饋電路(132，135)包含一第一共同模態放大器，該第一共同模態放大器具有一第一接頭經由

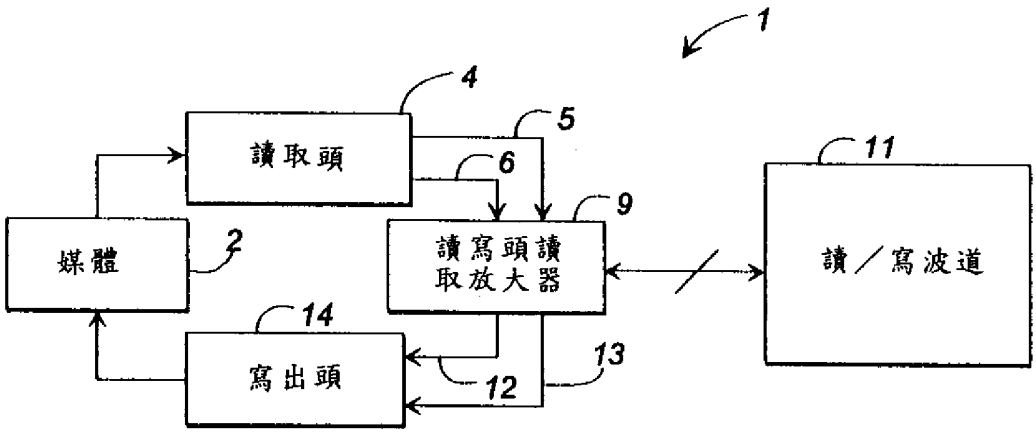
（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

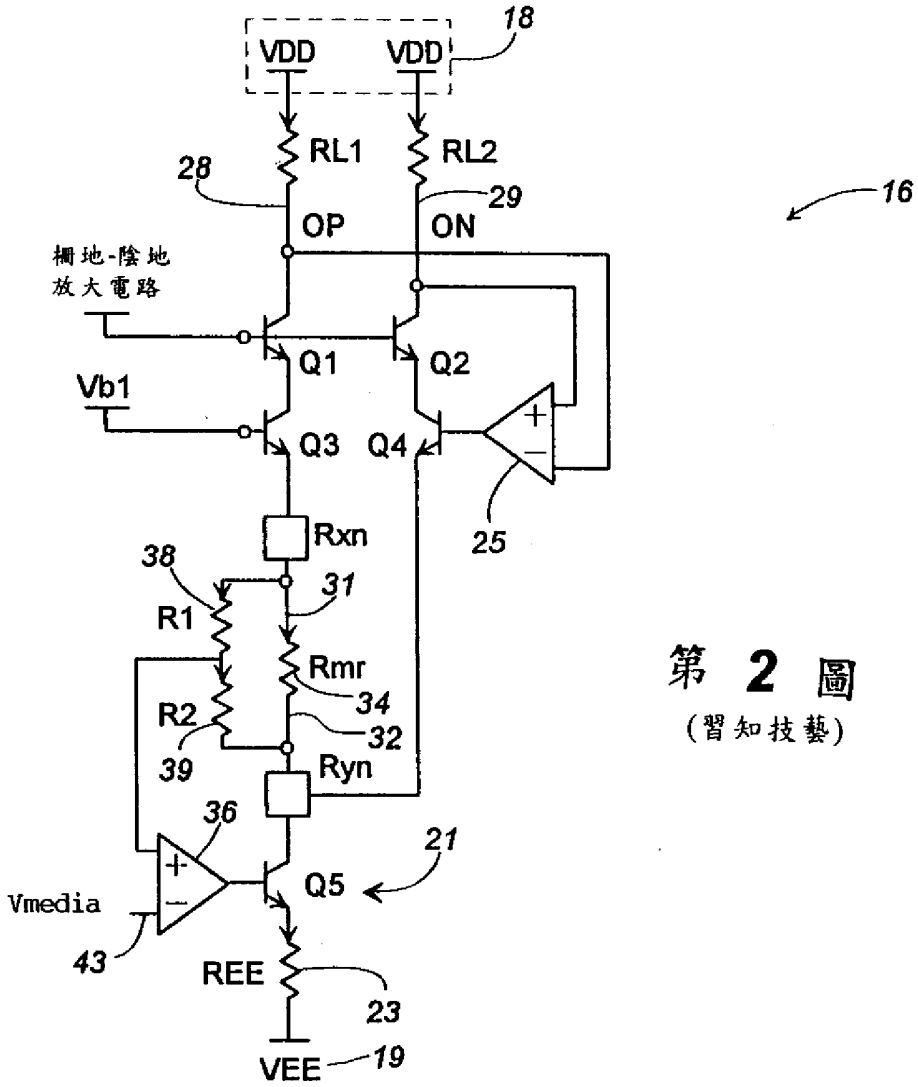
一感應電阻器被耦合於該讀寫頭讀取放大器電路(100)之輸出接頭間，及一第二接頭被耦合於一共同模態基準電壓，該第一共同模態放大器具有一輸出接頭經由該切換邏輯被耦合於該第一電流來源電晶體之第一接頭，該電流來源電晶體之第一接頭為該第一電流來源電晶體之閘，其中當該切換邏輯(105，106)為在該第一狀態時，該切換邏輯將該第一共同模態放大器之輸出連接至該第一電流來源電晶體之閘，而該第一電流來源電晶體被接通。

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製

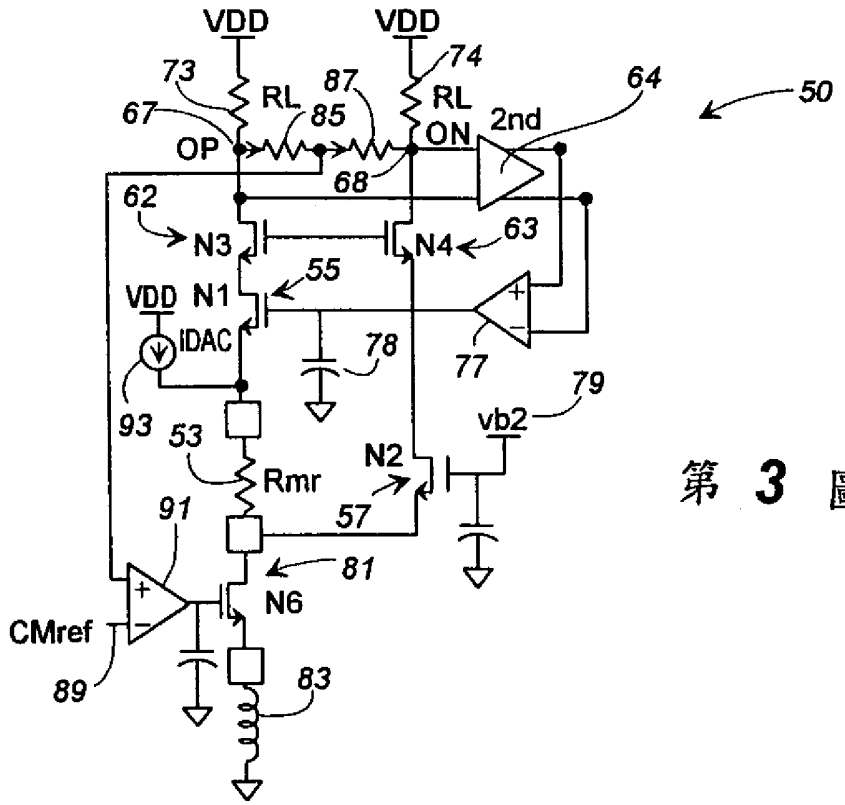
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）



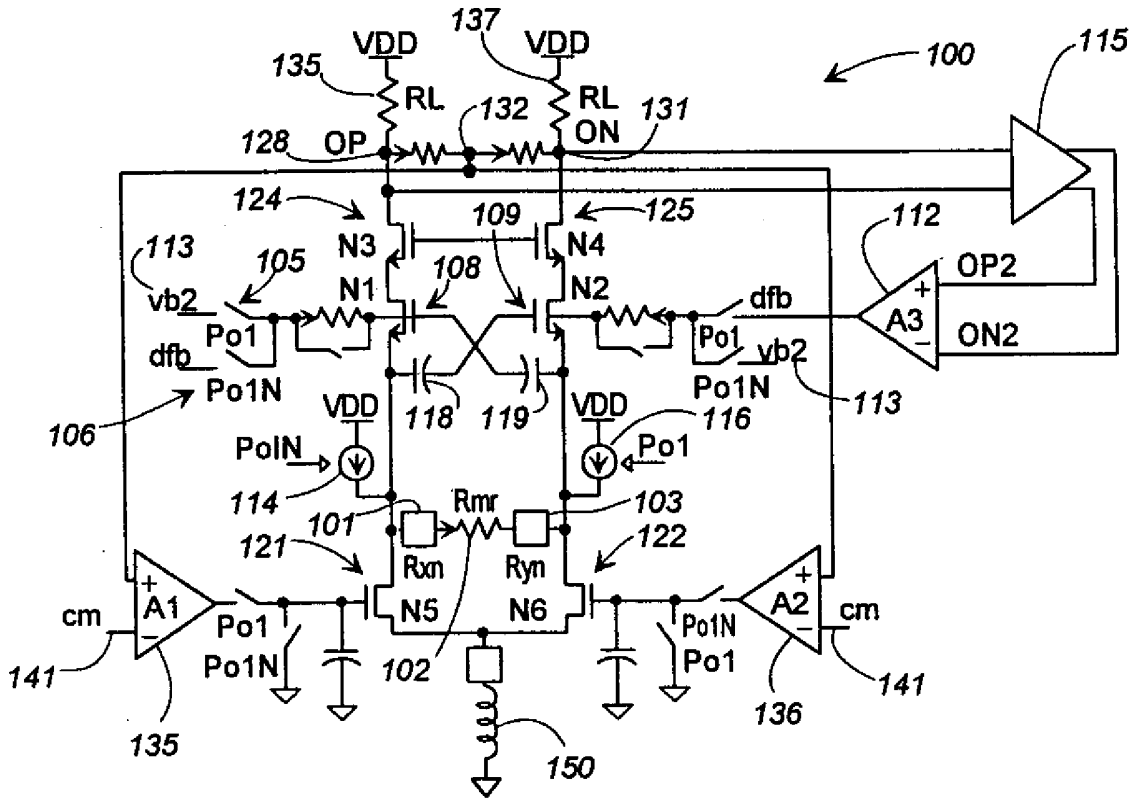
第 1 圖
(習知技藝)



第 2 圖
(習知技藝)


VDD
VDD
73
RL
87
74
RL
64
50
67
85
ON
2nd
OP
68
62
N3
N4
63
55
VDD
N1
IDAC
78
77
79
93
53
vb2
Rmr
N2
91
57
81
N6
CMref
89
83

第 3 圖


137
VDD
VDD
100
115
135
RL
132
RL
131
128
OP
ON
124
109
125
112
113
105
N3
N4
OP2
108
vb2
N1
N2
dfb
A3
Po1
Po1
ON2
dfb
vb2
Po1N
Po1N
106
VDD
118
119
VDD
116
113
PoIN
Po1
114
Rmr
103
101
121
122
Rxn
Ryn
cm
A1
N5
N6
A2
cm
Po1
Po1N
Po1N
Po1
141
102
136
141
135
150

第 4 圖