

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年11月16日(16.11.2023)



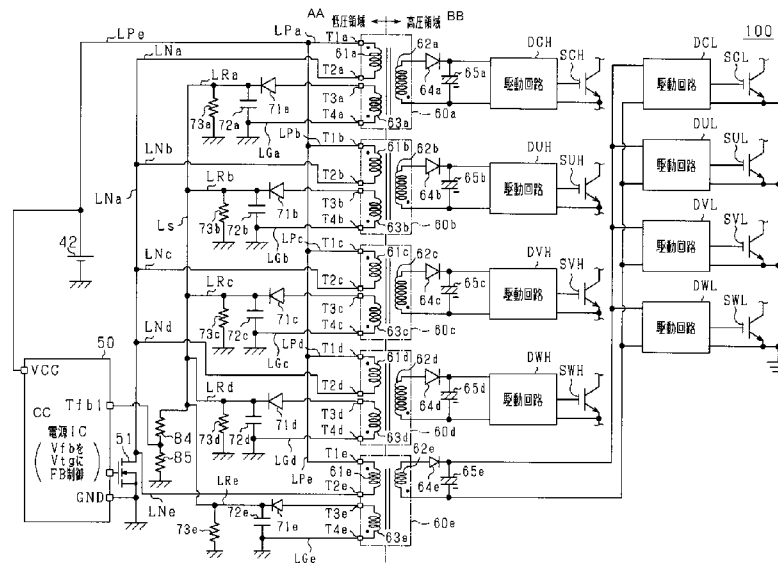
(10) 国際公開番号

WO 2023/218836 A1

- (51) 国際特許分類:
H02M 3/28 (2006.01) *H02M 1/08* (2006.01)
- (21) 国際出願番号: PCT/JP2023/014757
- (22) 国際出願日: 2023年4月11日(11.04.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-078072 2022年5月11日(11.05.2022) JP
- (71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 浅野 敦紀 (ASANO, Atsuki); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 林 慶徳 (HAYASHI, Yoshinori); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 山田 強 (YAMADA, Tsuyoshi); 〒4500002 愛知県名古屋市中村区名駅三丁目13番24号 第一はせ川ビル6階 あいぎ特許事務所 Aichi (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: ISOLATED POWER SUPPLY DEVICE

(54) 発明の名称: 絶縁電源装置



DCH, DCL, DUH, DUL, DVH, DVL, DWH, DWL Drive circuit
AA Low voltage region
BB High voltage region
CC Power supply IC (FB control for feeding back Vfb to Vtg)

(57) Abstract: This isolated power supply device comprises a plurality of transformers (60a to 60j) having input windings (61a to 61j) and cores. The input windings are each connected to a DC power supply (42), and the output sides of the transformers are respectively connected to objects (DCH, DCL, DUH to DWL) to which power is to be supplied. At least two of the transformers have control windings (62a to 62e, 63a to 63j). The isolated power supply device comprises a control switch (51), control wiring lines (LRe to LRj, LOa to LOe), and common wiring lines (Ls, Ls1, Ls2,

[続葉有]

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

Lt, Lt1, Lt2). The first ends of the respective control windings are connected to the ground, and the second ends of the respective control windings are connected to the first ends of the corresponding control wiring lines. The second ends of the respective control wiring lines are connected to the common wiring lines. The isolated power supply device also comprises a control unit (50) that turns on/off the control switch on the basis of the voltage values of the common wiring lines.

(57) 要約: 絶縁電源装置は、入力巻線 (61a~61j) 及びコアを有するトランス (60a~60j) を複数備える。各入力巻線が直流電源 (42) に接続され、各トランスの出力側が給電対象 (DCH, DCL, DUH~DWL) に接続されている。各トランスのうち少なくとも2つのトランスは、制御用巻線 (62a~62e, 63a~63j) を有する。絶縁電源装置は、制御用スイッチ (51) と、制御用配線 (L Ra~L Re, L Rg~L Rj, L Oa~L Oe) と、共通配線 (L s, L s1, L s2, L t, L t1, L t2) と、を備える。各制御用巻線の第1端は、グラウンドに接続されており、各制御用巻線の第2端は、対応する制御用配線の第1端に接続されており、各制御用配線の第2端は、共通配線に接続されている。絶縁電源装置は、共通配線の電圧値に基づいて、制御用スイッチをオンオフする制御部 (50) を備える。

明 細 書

発明の名称：絶縁電源装置

関連出願の相互参照

[0001] 本出願は、2022年5月11日に出願された日本出願番号2022-078072号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、絶縁電源装置に関する。

背景技術

[0003] 絶縁電源装置としては、直流電源及び複数の給電対象の間をトランスにより電氣的に絶縁しつつ、直流電源から各給電対象へと電力を供給するものが知られている。例えば、特許文献1には、複数のトランスと、各トランスに対応する入力巻線に流れる電流を制御する制御用スイッチとを備える絶縁電源装置が記載されている。

[0004] 各入力巻線が直流電源に接続され、各トランスの出力側が各トランスに対応する給電対象に接続される。制御用スイッチがオンされることにより、直流電源から各入力巻線への給電が行われる。これにより、各トランスに磁気エネルギーが蓄積される。一方、制御用スイッチがオフされることにより、直流電源から各入力巻線への給電が停止される。この間に、各トランスから、各トランスの出力側に対応する給電対象へと電力が供給される。

先行技術文献

特許文献

[0005] 特許文献1：特許第6817298号公報

発明の概要

[0006] 各給電対象の負荷の大きさにばらつきが生じると、各トランスの出力電圧の制御性が低下する懸念がある。

[0007] 詳しくは、各給電対象の負荷の大きさにばらつきが生じると、負荷の大きさが小さい給電対象に対応するトランスでは、磁気エネルギーの供給が過剰と

なることに起因して、負荷の大きさが大きい給電対象に対応するトランスに比べて、出力電圧が上昇する可能性がある。一方、負荷の大きさが大きい給電対象に対応するトランスでは、磁気エネルギーの供給が不足することに起因して、負荷の大きさが小さい給電対象に対応するトランスに比べて、出力電圧が低下する可能性がある。つまり、各給電対象の負荷の大きさにばらつきが生じる状況では、各トランスの出力電圧にばらつきが生じる可能性がある。

[0008] ここで、各トランスのうちいずれか1つのトランスの出力電圧に基づいて、制御用スイッチがオンオフされることがあると考えられる。この場合、各トランスのうち制御対象とされるトランスでは、出力電圧が目標出力電圧となるように制御用スイッチがオンオフされる。一方、各トランスのうち、制御対象とされないトランスでは、基本的には、制御対象とされるトランスの出力電圧と目標出力電圧との差分だけ出力電圧が変化する。そのため、各トランスの出力電圧にばらつきが生じると、各トランスのうち制御対象とされないトランスの出力電圧が目標出力電圧に対して過度に高くなったり、目標出力電圧に対して過度に低くなったりする等、出力電圧の制御性が低下する懸念がある。

[0009] 本開示は、上記事情に鑑みたものであり、各トランスの出力電圧の制御性を高めることができる絶縁電源装置を提供することを目的とする。

[0010] 本開示は、入力巻線及び前記入力巻線が巻回されたコアを有するトランスを複数備える絶縁電源装置において、

前記各入力巻線が直流電源に接続され、前記各トランスの出力側が前記各トランスに対応する給電対象に接続されており、

前記各トランスのうち少なくとも2つのトランスは、前記コアを介して前記入力巻線と磁気結合する制御用巻線を有し、

オンされることにより、前記直流電源から前記各入力巻線に給電し、オフされることにより、前記直流電源から前記各入力巻線への給電を停止させる制御用スイッチと、

前記各制御用巻線に対応して設けられる制御用配線と、
共通配線と、を備え、
前記各制御用巻線の第1端は、グラウンドに接続されており、
前記各制御用巻線の第2端は、対応する前記制御用配線の第1端に接続されており、
前記各制御用配線の第2端は、前記共通配線に接続されており、
前記共通配線の電圧値に基づいて、前記制御用スイッチをオンオフする制御部を備える。

[0011] 各給電対象の負荷の大きさにばらつきが生じ得る。この場合、負荷の大きさが小さい給電対象に対応するトランスでは、磁気エネルギーの供給が過剰となる一方、負荷の大きさが大きい給電対象に対応するトランスでは、磁気エネルギーの供給が不足することに起因して、各トランスの出力電圧にばらつきが生じ得る。この場合に、各トランスのうち、いずれか1つのトランスの出力電圧に基づいて制御用スイッチがオンオフされると、それ以外のトランスの出力電圧の制御性が低下する懸念がある。

[0012] そこで、本開示では、各トランスのうち少なくとも2つのトランスが、入力巻線が巻回されたコアを介して入力巻線と磁気結合する制御用巻線を有する。各制御用巻線の第1端はグラウンドに接続されている。各制御用巻線の第2端は、対応する制御用配線を介して共通配線に接続されている。この構成では、各制御用巻線、各制御用配線及び共通配線を含む閉回路が形成される。この場合、閉回路に電流が流れることにより、制御用巻線を有するトランスにおいて、各トランスに蓄積される磁気エネルギーが各トランス間において授受される。具体的には、磁気エネルギーが高いトランスから磁気エネルギーが低いトランスへと、磁気エネルギーが伝達される。これにより、各トランスに蓄積される磁気エネルギーが過剰となったり、不足したりすることが抑制される。そのため、各トランスの出力電圧のばらつきを低減することができる。

[0013] また、共通配線の電圧値に基づいて、制御用スイッチがオンオフされる。これにより、各トランスのうちいずれか1つの制御用巻線に生じる電圧に基

づいて、制御用スイッチがオンオフされる場合に比べて、多くの制御用巻線に生じる電圧が制御用スイッチの制御に用いられる。これにより、各トランスのうち制御対象とならないトランスの数を低減することができる。

[0014] 以上により、本開示によれば、各トランスの出力電圧のばらつきを低減しつつ、各トランスのうち制御対象とならないトランスの数を低減することができる。その結果、各トランスの出力電圧が過度に高くなったり、過度に低くなったりすることを抑制することができ、ひいては、各トランスの出力電圧の制御性を高めることができる。

図面の簡単な説明

[0015] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。その図面は、
[図1]図1は、第1実施形態に係るモータ制御システムの全体構成図であり、
[図2]図2は、絶縁電源装置を示す図であり、
[図3]図3は、第1実施形態の変形例に係る絶縁電源装置を示す図であり、
[図4]図4は、第1実施形態の変形例に係る絶縁電源装置を示す図であり、
[図5]図5は、第1実施形態の変形例に係る絶縁電源装置を示す図であり、
[図6]図6は、第1実施形態の変形例に係る絶縁電源装置を示す図であり、
[図7]図7は、第1実施形態の変形例に係る絶縁電源装置を示す図であり、
[図8]図8は、第1実施形態の変形例に係る絶縁電源装置を示す図であり、
[図9]図9は、第2実施形態に係る絶縁電源装置を示す図であり、
[図10]図10は、第2実施形態の変形例に係る絶縁電源装置を示す図である。

発明を実施するための形態

[0016] <第1実施形態>

以下、本開示に係る絶縁電源装置を具体化した第1実施形態について、図面を参照しつつ説明する。本実施形態の絶縁電源装置は、例えば、モータジェネレータ及びエンジンのうちモータジェネレータのみを備える電気自動車に搭載されている。

- [0017] 図1に示すように、モータ制御システムは、モータジェネレータ10、インバータ12、昇圧コンバータ30及び制御装置40を備えている。モータジェネレータ10は、図示しない動力分割機構を介して駆動輪に連結されている。モータジェネレータ10は、インバータ12に接続され、車載主機等の役割を果たす。インバータ12は、3相インバータであり、昇圧コンバータ30を介して高電圧バッテリー20（例えば、リチウムイオン2次電圧やニッケル水素2次電池）に接続されている。
- [0018] 昇圧コンバータ30は、平滑コンデンサ31、リアクトル32、上アーム昇圧スイッチSCH、及び下アーム昇圧スイッチSCLを備えている。本実施形態では、上アーム昇圧スイッチSCH及び下アーム昇圧スイッチSCLとして、電圧制御型の半導体スイッチが用いられており、具体的にはIGBTが用いられている。各スイッチSCH、SCLには、フリーホイールダイオードが逆並列に接続されている。
- [0019] 上アーム昇圧スイッチSCHのエミッタが、下アーム昇圧スイッチSCLのコレクタに接続されている。上アーム昇圧スイッチSCHのコレクタには、平滑コンデンサ31の第1端が接続され、下アーム昇圧スイッチSCLのエミッタには、平滑コンデンサ31の第2端及び高電圧バッテリー20の負極端子が接続されている。つまり、各昇圧スイッチSCH、SCLの直列接続体が平滑コンデンサ31に並列接続されている。上アーム昇圧スイッチSCHのエミッタと下アーム昇圧スイッチSCLのコレクタとは、リアクトル32を介して高電圧バッテリー20の正極端子に接続されている。昇圧コンバータ30は、各昇圧スイッチSCH、SCLのオンオフにより、高電圧バッテリー20の出力電圧を昇圧する。
- [0020] インバータ12は、上アームスイッチSUH、SVH、SWHと下アームスイッチSUL、SVL、SWLとの直列接続体を3相分備えている。本実施形態では、各スイッチSUH～SWLとして、電圧制御形の半導体スイッチが用いられており、具体的にはIGBTが用いられている。各スイッチSUH～SWLには、フリーホイールダイオードが逆並列に接続されている。

- [0021] U相上アームスイッチS U HのエミッタがU相下アームスイッチS U Lのコレクタに接続されている。U相上アームスイッチS U HとU相下アームスイッチS U Lとの接続点は、モータジェネレータ10のU相の入力端子に接続されている。V相上アームスイッチS V HのエミッタがV相下アームスイッチS V Lのコレクタに接続されている。V相上アームスイッチS V HとV相下アームスイッチS V Lとの接続点は、モータジェネレータ10のV相の入力端子に接続されている。W相上アームスイッチS W HのエミッタがW相下アームスイッチS W Lのコレクタに接続されている。W相上アームスイッチS W HとW相下アームスイッチS W Lとの接続点は、モータジェネレータ10のW相の入力端子に接続されている。
- [0022] 各上アームスイッチS U H～S W Hのコレクタは、バスバー等の正極側母線13により接続されている。正極側母線13は、上アーム昇圧スイッチS C Hのコレクタ及び平滑コンデンサ31の第1端に接続されている。各下アームスイッチS U L～S W Lのエミッタは、バスバー等の負極側母線14により接続されている。負極側母線14は、下アーム昇圧スイッチS C Lのエミッタ、平滑コンデンサ31の第2端及び高電圧バッテリー20の負極端子に接続されている。
- [0023] 制御装置40は、直流電源としての低電圧バッテリー42から供給される電力により駆動するマイクロコンピュータである。制御装置40は、モータジェネレータ10のトルクを指令トルク T_{rq*} に制御すべく、インバータ12及び昇圧コンバータ30を操作する。詳しくは、制御装置40は、インバータ12を構成する各スイッチS U H～S W Lをオンオフすべく、操作信号G U H～G W Lを生成して各スイッチS U H～S W Lの駆動回路に対して出力する。制御装置40は、昇圧コンバータ30を構成する各スイッチS C H, S C Lをオンオフすべく、操作信号G C H, G C Hを生成して各スイッチS C H, S C Lの駆動回路に対して出力する。
- [0024] 低電圧バッテリー42は、出力電圧が高電圧バッテリー20の出力電圧よりも低い蓄電池であり、例えば、鉛蓄電池である。本実施形態において、低電圧

バッテリー４２が「直流電源」に相当する。

[0025] インターフェース部４４は、モータジェネレータ１０、インバータ１２、昇圧コンバータ３０及び高電圧バッテリー２０を備える高圧領域と、制御装置４０及び低電圧バッテリー４２を備える低圧領域との間を電氣的に絶縁しつつ、これらシステム間の信号の伝達を行う機能を有する。インターフェース部４４は、例えばフォトカプラである。

[0026] 続いて、図２を用いて、絶縁電源装置１００について説明する。絶縁電源装置１００は、高圧領域と低圧領域との間を絶縁しつつ、各スイッチＳＣＨ，ＳＣＬ，ＳＵＨ～ＳＷＬを駆動する駆動回路ＤＣＨ，ＤＣＬ，ＤＵＨ～ＤＷＬに対して電力を供給する機能を有する。本実施形態では、絶縁電源装置１００は、フライバック式のスイッチング電源である。

[0027] 絶縁電源装置１００は、電源ＩＣ５０及び制御用スイッチ５１を備えている。電源ＩＣ５０及び制御用スイッチ５１は、低圧領域に設けられている。電源ＩＣ５０は、制御用スイッチ５１をオンオフする。制御用スイッチ５１は、電圧制御型の半導体スイッチであり、具体的にはＮチャネルＭＯＳＦＥＴである。

[0028] 絶縁電源装置１００は、各上アーム駆動回路ＤＣＨ，ＤＵＨ，ＤＶＨ，ＤＷＨに電力を供給する上アーム用トランスと、各下アーム駆動回路ＤＣＬ，ＤＵＬ，ＤＶＬ，ＤＷＬに電力を供給する下アーム用トランスとを備えている。上アーム用トランスは、各上アームスイッチＳＣＨ，ＳＵＨ，ＳＶＨ，ＳＷＨに対応して個別に設けられている。下アーム用トランスは、各下アームスイッチＳＣＬ，ＳＵＬ，ＳＶＬ，ＳＷＬに対して共通のトランスとして設けられている。

[0029] 具体的には、上アーム用トランスは、第１～第４トランス６０ａ，６０ｂ，６０ｃ，６０ｄであり、下アーム用トランスは、第５トランス６０ｅである。第１トランス６０ａは、昇圧用上アーム駆動回路ＤＣＨに対して電力を供給し、第２トランス６０ｂは、Ｕ相上アーム駆動回路ＤＵＨに対して電力を供給する。第３トランス６０ｃは、Ｖ相上アーム駆動回路ＤＶＨに対して

電力を供給し、第4トランス60dは、W相上アーム駆動回路DWHに対して電力を供給する。第5トランス60eは、各下アーム駆動回路DCL, DUL, DVL, DWLに対して電力を供給する。なお、本実施形態において、各駆動回路DCH, DCL, DUH~DWLが「給電対象」に相当する。

[0030] 第1トランス60aは、第1入力巻線61a、第1出力巻線62a及び第1帰還巻線63aを備えている。第1トランス60aは、各巻線61a, 62a, 63aが巻回された共通のコアを備え、各巻線61a, 62a, 63aが共通のコアにより磁気結合している。

[0031] 第2トランス60bは、第1トランス60aと同様に、共通のコアにより磁気結合される第2入力巻線61b、第2出力巻線62b及び第2帰還巻線63bを備えている。第3トランス60cは、第1トランス60aと同様に、共通のコアにより磁気結合される第3入力巻線61c、第3出力巻線62c及び第3帰還巻線63cを備えている。第4トランス60dは、第1トランス60aと同様に、共通のコアにより磁気結合される第4入力巻線61d、第4出力巻線62d及び第4帰還巻線63dを備えている。第5トランス60eは、第1トランス60aと同様に、共通のコアにより磁気結合される第5入力巻線61e、第5出力巻線62e、第5帰還巻線63eを備えている。

[0032] なお、各入力巻線61a~61e及び各帰還巻線63a~63eは、低圧領域に設けられている。各出力巻線62a~62eは、高圧領域に設けられている。

[0033] 各トランス60a~60eには、複数の端子が設けられている。第1~第5トランス60a~60eの出力端子には、対応する第1~第5出力巻線62a~62eが接続されている。

[0034] 第1トランス60aの第1端子T1aは、第1入力巻線61aを介して、第1トランス60aの第2端子T2aに接続されている。第1トランス60aの第3端子T3aは、第1帰還巻線63aを介して、第1トランス60aの第4端子T4aに接続されている。第1トランス60aの第2端子T2a

に対する第1端子T1aの電位が高くなる場合、第1帰還巻線63aには、第1トランス60aの第3端子T3aよりも第4端子T4aの電位が高くなるような誘起電圧が発生する。

[0035] 第2トランス60bの第1端子T1bは、第2入力巻線61bを介して、第2トランス60bの第2端子T2bに接続されている。第2トランス60bの第3端子T3bは、第2帰還巻線63bを介して、第2トランス60bの第4端子T4bに接続されている。第2トランス60bの第2端子T2bに対する第1端子T1bの電位が高くなる場合、第2帰還巻線63bには、第2トランス60bの第3端子T3bよりも第4端子T4bの電位が高くなるような誘起電圧が発生する。

[0036] 第3トランス60cの第1端子T1cは、第3入力巻線61cを介して、第3トランス60cの第2端子T2cに接続されている。第3トランス60cの第3端子T3cは、第3帰還巻線63cを介して、第3トランス60cの第4端子T4cに接続されている。第3トランス60cの第2端子T2cに対する第1端子T1cの電位が高くなる場合、第3帰還巻線63cには、第3トランス60cの第3端子T3cよりも第4端子T4cの電位が高くなるような誘起電圧が発生する。

[0037] 第4トランス60dの第1端子T1dは、第4入力巻線61dを介して、第4トランス60dの第2端子T2dに接続されている。第4トランス60dの第3端子T3dは、第4帰還巻線63dを介して、第4トランス60dの第4端子T4dに接続されている。第4トランス60dの第2端子T2dに対する第1端子T1dの電位が高くなる場合、第4帰還巻線63dには、第4トランス60dの第3端子T3dよりも第4端子T4dの電位が高くなるような誘起電圧が発生する。

[0038] 第5トランス60eの第1端子T1eは、第5入力巻線61eを介して、第5トランス60eの第2端子T2eに接続されている。第5トランス60eの第3端子T3eは、第5帰還巻線63eを介して、第5トランス60eの第4端子T4eに接続されている。第5トランス60eの第2端子T2e

に対する第1端子T1eの電位が高くなる場合、第5帰還巻線63eには、第5トランス60eの第3端子T3eよりも第4端子T4eの電位が高くなるような誘起電圧が発生する。

[0039] 第1トランス60aの出力端子は、第1出力ダイオード64a及び第1出力コンデンサ65aを介して、昇圧用上アーム駆動回路DCHに接続されている。第2トランス60bの出力端子は、第2出力ダイオード64b及び第2出力コンデンサ65bを介して、U相上アーム駆動回路DUHに接続されている。第3トランス60cの出力端子は、第3出力ダイオード64c及び第3出力コンデンサ65cを介して、V相上アーム駆動回路DVHに接続されている。第4トランス60dの出力端子は、第4出力ダイオード64d及び第4出力コンデンサ65dを介して、W相上アーム駆動回路DWHに接続されている。第5トランス60eの出力端子は、第5出力ダイオード64e及び第5出力コンデンサ65eを介して、各下アーム駆動回路DCL, DUL, DVL, DWLに接続されている。

[0040] 各トランス60a～60eの第1端子T1a～T1eは、配線を介して低電圧バッテリー42の正極端子に接続されている。詳しくは、第5トランス60eの第1端子T1eは、第5正極配線LPeを介して、低電圧バッテリー42の正極端子に接続されている。第1トランス60aの第1端子T1aは、第1正極配線LPaを介して、第5正極配線LPeに接続されている。つまり、第1トランス60aの第1端子T1aは、第1, 第5正極配線LPa, LPeを介して、低電圧バッテリー42の正極端子に接続されている。第2～第4トランス60b～60dの第1端子T1b～T1dは、第1トランス60aの第1端子T1aと同様に、対応する第2～第4正極配線LPb～LPdを介して、第5正極配線LPeに接続されている。つまり、第2～第4トランス60b～60dの第1端子T1b～T1dは、第5正極配線LPe及び対応する第2～第4正極配線LPb～LPdを介して、低電圧バッテリー42の正極端子に接続されている。なお、低電圧バッテリー42の負極側はグラウンドに接続されている。

- [0041] 各トランス60a～60eの第2端子T2a～T2eは、配線を介して制御用スイッチ51のドレインに接続されている。詳しくは、第1トランス60aの第2端子T2aは、第1負極配線LNaを介して、制御用スイッチ51のドレインに接続されている。第2～第5トランス60b～60eの第2端子T2b～T2dは、対応する第2～第5負極配線LNb～LNdを介して、第1負極配線LNaに接続されている。つまり、第2～第5トランス60b～60eの第2端子T2b～T2dは、第1負極配線LNa及び対応する第2～第5負極配線LNb～LNdを介して、制御用スイッチ51のドレインに接続されている。制御用スイッチ51のソースは、グランドに接続されている。
- [0042] 第1～第5トランス60a～60eの第3端子T3a～T3eは、対応する第1～第5帰還配線LRa～LReを介して、入力側共通配線Lsに接続されている。各帰還配線LRa～LRe及び入力側共通配線Lsは、低圧領域に設けられている。
- [0043] 第1帰還配線LRaには、第1帰還ダイオード71aが設けられている。第1帰還ダイオード71aのアノードは、第1トランス60aの第3端子T3aに接続され、第1帰還ダイオード71aのカソードは、入力側共通配線Lsに接続されている。第2帰還配線LRbには、第2帰還ダイオード71bが設けられている。第2帰還ダイオード71bのアノードは、第2トランス60bの第3端子T3bに接続され、第2帰還ダイオード71bのカソードは、入力側共通配線Lsに接続されている。
- [0044] 第3帰還配線LRcには、第3帰還ダイオード71cが設けられている。第3帰還ダイオード71cのアノードは、第3トランス60cの第3端子T3cに接続され、第3帰還ダイオード71cのカソードは、入力側共通配線Lsに接続されている。第4帰還配線LRdには、第4帰還ダイオード71dが設けられている。第4帰還ダイオード71dのアノードは、第4トランス60dの第3端子T3dに接続され、第4帰還ダイオード71dのカソードは、入力側共通配線Lsに接続されている。第5帰還配線LReには、第

5 帰還ダイオード 7 1 e が設けられている。第 5 帰還ダイオード 7 1 e のアノードは、第 5 トランス 6 0 e の第 3 端子 T 3 e に接続され、第 5 帰還ダイオード 7 1 e のカソードは、入力側共通配線 L s に接続されている。

[0045] 第 1 トランス 6 0 a の第 4 端子 T 4 a は、第 1 グランド配線 L G a を介して、グラウンドに接続されている。第 1 トランス 6 0 a の場合と同様に、第 2 ～第 5 トランス 6 0 b ～6 0 e の第 4 端子 T 4 b ～T 4 e は、対応する第 2 ～第 5 グランド配線 L G b ～L G e を介して、グラウンドに接続されている。

[0046] 絶縁電源装置 1 0 0 は、第 1 ～第 5 帰還コンデンサ 7 2 a ～7 2 e を備えている。第 1 帰還コンデンサ 7 2 a は、第 1 帰還ダイオード 7 1 a のカソードと第 1 グランド配線 L G a とを接続する。第 1 帰還コンデンサ 7 2 a の場合と同様に、第 2 ～第 5 帰還コンデンサ 7 2 b ～7 2 e は、対応する第 2 ～第 5 帰還ダイオード 7 1 b ～7 1 e のカソードと、対応する第 2 ～第 5 グランド配線 L G b ～L G e とを接続する。

[0047] 絶縁電源装置 1 0 0 は、ブリーダ抵抗体を備えている。ブリーダ抵抗体は、各トランス 6 0 a ～6 0 e に接続される負荷の大きさを調整するために設けられ、各帰還巻線 6 3 a ～6 3 e に生じる電圧のばらつきを低減する役割を担う抵抗体である。本実施形態では、絶縁電源装置 1 0 0 は、上アーム用ブリーダ抵抗体としての第 1 ～第 4 ブリーダ抵抗体 7 3 a ～7 3 d と、下アーム用ブリーダ抵抗体としての第 5 ブリーダ抵抗体 7 3 e とを備えている。第 5 ブリーダ抵抗体 7 3 e の抵抗値は、第 1 ～第 4 ブリーダ抵抗体 7 3 a ～7 3 d の抵抗値よりも小さくされている。

[0048] 第 1 ブリーダ抵抗体 7 3 a の第 1 端は第 1 帰還配線 L R a に接続され、第 1 ブリーダ抵抗体 7 3 a の第 2 端はグラウンドに接続されている。第 1 ブリーダ抵抗体 7 3 a の場合と同様に、第 2 ～第 5 ブリーダ抵抗体 7 3 b ～7 3 e の第 1 端は、対応する第 2 ～第 5 帰還配線 L R b ～L R e に接続され、第 2 ～第 5 ブリーダ抵抗体 7 3 b ～7 3 e の第 2 端は、グラウンドに接続されている。なお、各ブリーダ抵抗体 7 3 a ～7 3 e の第 1 端は、対応する帰還ダイオード 7 1 a ～7 1 e のカソードに接続されている。

[0049] 電源 IC50は、1つの集積回路であり、低電圧バッテリー42及びの各駆動回路DCH, DCL, DUH~DWLの間を電氣的に絶縁しつつ、低電圧バッテリー42から各駆動回路DCH, DCL, DUH~DWLへと電力を供給すべく、制御用スイッチ51をオンオフする。この際、電源 IC50は、フィードバック制御値Vfbを目標値Vtgにフィードバック制御すべく、制御用スイッチ51をオンオフする。本実施形態では、電源 IC50は、制御用スイッチ51における1スイッチング周期をTswとし、オン時間をTonとした場合の時比率Ton/Tswを設定する。そして、設定した時比率に応じた操作信号を制御用スイッチ51のゲートに出力する。本実施形態において、電源 IC50が「制御部」に相当する。

[0050] なお、本実施形態では、フィードバック制御値Vfbが目標値Vtgにフィードバック制御されることにより、フィードバック制御値Vfbと目標値Vtgとの乖離値に対応する分だけ、各出力巻線62a~62eに生じる電圧を変化させるように制御用スイッチ51がオンオフされる。

[0051] 制御用スイッチ51がオンされる場合に、低電圧バッテリー42から各入力巻線61a~61eへの給電が行われる。この間に、第1帰還巻線63aには、第1トランス60aの第3端子T3aよりも第4端子T4aの電位が高くなるような誘起電圧が発生する。この場合、第1帰還巻線63aに電流が流れることが第1帰還ダイオード71aにより規制され、第1トランス60aに磁気エネルギーが蓄積される。なお、第1帰還巻線63aの場合と同様に、第1出力巻線62aに電流が流れることが第1出力ダイオード64aにより規制される。

[0052] 第1トランス60aの場合と同様に、制御用スイッチ51がオンされる場合に、第2~第5トランス60b~60eに磁気エネルギーが蓄積される。具体的には、制御用スイッチ51がオンされる場合に、第2帰還巻線63bには、第2トランス60bの第3端子T3bよりも第4端子T4bの電位が高くなるような誘起電圧が発生する。この場合、第2帰還巻線63bに電流が流れることが第2帰還ダイオード71bにより規制され、第2トランス60

bに磁気エネルギーが蓄積される。制御用スイッチ51がオンされる場合に、第3帰還巻線63cには、第3トランス60cの第3端子T3cよりも第4端子T4cの電位が高くなるような誘起電圧が発生する。この場合、第3帰還巻線63cに電流が流れることが第3帰還ダイオード71cにより規制され、第3トランス60cに磁気エネルギーが蓄積される。

[0053] 制御用スイッチ51がオンされる場合に、第4帰還巻線63dには、第4トランス60dの第3端子T3dよりも第4端子T4dの電位が高くなるような誘起電圧が発生する。この場合、第4帰還巻線63dに電流が流れることが第4帰還ダイオード71dにより規制され、第4トランス60dに磁気エネルギーが蓄積される。制御用スイッチ51がオンされる場合に、第5帰還巻線63eには、第5トランス60eの第3端子T3eよりも第4端子T4eの電位が高くなるような誘起電圧が発生する。この場合、第5帰還巻線63eに電流が流れることが第5帰還ダイオード71eにより規制され、第5トランス60eに磁気エネルギーが蓄積される。

[0054] なお、制御用スイッチ51がオンされる場合では、第2～第5帰還巻線63b～63eの場合と同様に、第2～第5出力巻線62b～62eに電流が流れることが、対応する第2～第5出力ダイオード64b～64eにより規制される。

[0055] 一方、制御用スイッチ51がオフされる場合に、低電圧バッテリー42から各入力巻線61a～61eへの給電が停止される。この間に、第1帰還巻線63aには、第1トランス60aの第4端子T4aよりも第3端子T3aの電位が高くなるような誘起電圧が発生する。これにより、第1帰還巻線63aに電流が流れる。また、第1帰還巻線63aの場合と同様にして第1出力巻線62aに電流が流れ、昇圧用上アーム駆動回路DCHに電力が供給される。

[0056] 第1トランス60aの場合と同様に、制御用スイッチ51がオフされる場合に、第2～第5帰還巻線63b～63eに電流が流れる。具体的には、制御用スイッチ51がオフされる場合に、第2帰還巻線63bには、第2トラ

ンス60bの第4端子T4bよりも第3端子T3bの電位が高くなるような誘起電圧が発生する。これにより、第2帰還巻線63bに電流が流れる。また、第2帰還巻線63bの場合と同様にして第2出力巻線62bに電流が流れ、対応するU相上アーム駆動回路DUHに電力が供給される。

[0057] 制御用スイッチ51がオフされる場合に、第3帰還巻線63cには、第3トランス60cの第4端子T4cよりも第3端子T3cの電位が高くなるような誘起電圧が発生する。これにより第3帰還巻線63cに電流が流れる。また、第3帰還巻線63cの場合と同様にして第3出力巻線62cに電流が流れ、対応するV相上アーム駆動回路DVHに電力が供給される。

[0058] 制御用スイッチ51がオフされる場合に、第4帰還巻線63dには、第4トランス60dの第4端子T4dよりも第3端子T3dの電位が高くなるような誘起電圧が発生する。これにより、第4帰還巻線63dに電流が流れる。また、第4帰還巻線63dの場合と同様にして第4出力巻線62dに電流が流れ、対応するW相上アーム駆動回路DWHに電力が供給される。

[0059] 制御用スイッチ51がオフされる場合に、第5帰還巻線63eには、第5トランス60eの第4端子T4eよりも第3端子T3eの電位が高くなるような誘起電圧が発生する。これにより、第5帰還巻線63eに電流が流れる。また、第5帰還巻線63eの場合と同様にして第5出力巻線62eに電流が流れ、対応する各下アーム駆動回路DCL, DUL, DVL, DWLに電力が供給される。

[0060] ところで、各駆動回路DCH, DCL, DUH~DWLの負荷の大きさにばらつきが生じると、各トランス60a~60eの出力電圧の制御性が低下する懸念がある。

[0061] 具体的には、インバータ12の各スイッチSUH~SWL、及び昇圧コンバータ30の各スイッチSCH, SCLの駆動条件が異なる状況があると考えられる。例えば、昇圧コンバータ30の各スイッチSCH, SCLの駆動は行われませんが、インバータ12の各スイッチSUH~SWLの駆動は行われる状況がある。この場合、昇圧用上、下アーム駆動回路DCH, DCLの

負荷の大きさは、各相上，下アーム駆動回路 $D_{UH} \sim D_{WL}$ の負荷の大きさよりも小さくなる。これにより、例えば、昇圧用上アーム駆動回路 D_{CH} に対応する第1トランス60aでは、各相上アーム駆動回路 $D_{UH} \sim D_{WH}$ に対応する第2～第4トランス60b～60dに比べて、磁気エネルギーの供給が過剰となることに起因して、出力電圧が上昇する可能性がある。

[0062] また、例えば、インバータ12の各スイッチ $S_{UH} \sim S_{WL}$ のうち、U，V相上，下アームスイッチ S_{UH} ， S_{VH} ， S_{UL} ， S_{VL} のみ駆動が行われる場合がある。この場合、U，V相上，下アーム駆動回路 D_{UH} ， D_{VH} ， D_{UL} ， D_{VL} の負荷の大きさは、W相上，下アーム駆動回路 D_{WH} ， D_{WL} の負荷の大きさよりも大きくなる。これにより、例えば、U，V相上アーム駆動回路 D_{UH} ， D_{VH} に対応する第2，第3トランス60b，60cでは、W相上アーム駆動回路 D_{WH} に対応する第4トランス60dに比べて、磁気エネルギーの供給が不足することに起因して、出力電圧が低下する可能性がある。このように、各駆動回路 D_{CH} ， D_{CL} ， $D_{UH} \sim D_{WL}$ の負荷の大きさにばらつきが生じる状況では、各トランス60a～60eの出力電圧がばらつく可能性がある。

[0063] ここで、本実施形態とは異なり、各トランス60a～60eのうちいずれか1つのトランスの出力電圧に基づいて、制御用スイッチ51がオンオフされることがあると考えられる。この場合、各トランス60a～60eのうち制御対象とされるトランスでは、出力電圧が目標出力電圧となるように制御用スイッチ51がオンオフされる。一方、各トランス60a～60eのうち制御対象とされないトランスでは、制御対象とされるトランスの出力電圧と目標出力電圧との差分だけ出力電圧が変化する。そのため、上述した各トランス60a～60eの出力電圧にばらつきが生じる可能性がある状況では、各トランス60a～60eのうち制御対象とされないトランスの出力電圧が、目標出力電圧に対して過度に高くなったり、目標出力電圧に対して過度に低くなったりする懸念がある。なお、例えば、各トランス60a～60eの出力電圧は、各出力巻線62a～62eに生じる電圧であり、目標出力電圧

は、各出力巻線 62a～62e に生じる電圧の上限電圧及び下限電圧によって規定される電圧範囲内に設定される。

[0064] そこで、本実施形態では、絶縁電源装置 100 は、制御用スイッチ 51 をオンオフするのに、各帰還巻線 63a～63e に生じる電圧を用いる。詳しくは、絶縁電源装置 100 は、第 1 分圧抵抗体 84 及び第 2 分圧抵抗体 85 を備えている。第 1 分圧抵抗体 84 の第 1 端は入力側共通配線 Ls に接続され、第 1 分圧抵抗体 84 の第 2 端は第 2 分圧抵抗体 85 の第 1 端に接続されている。第 2 分圧抵抗体 85 の第 2 端はグランドに接続されている。第 1 分圧抵抗体 84 の第 2 端及び第 2 分圧抵抗体 85 の第 1 端の接続点は、電源 IC50 に接続されている。

[0065] 電源 IC50 は、入力側共通配線 Ls の電圧値に基づいて、制御用スイッチ 51 をオンオフする。本実施形態では、電源 IC50 は、第 1、第 2 分圧抵抗体 84、85 の分圧値を取得する。電源 IC50 は、取得した分圧値に基づいて、制御用スイッチ 51 の時比率を設定する。これにより、各トランス 60a～60e のうちいずれか 1 つの帰還巻線に生じる電圧に基づいて制御用スイッチ 51 の時比率が設定される場合に比べて、多くの帰還巻線に生じる電圧が制御用スイッチ 51 の時比率の設定に用いられる。

[0066] 本実施形態では、各トランス 60a～60e に蓄積される磁気エネルギーが各トランス 60a～60e 間において授受される。詳しくは、上述した絶縁電源装置 100 の構成では、各帰還巻線 63a～63e、各帰還配線 LRa～LRe 及び入力側共通配線 Ls を含む閉回路が形成される。この場合、閉回路に電流が流れることにより、各トランス 60a～60e の間において、磁気エネルギーが高いトランスから磁気エネルギーが低いトランスへと、磁気エネルギーが伝達される。これにより、各トランス 60a～60e に蓄積される磁気エネルギーが過剰となったり、不足したりすることが抑制される。そのため、各トランス 60a～60e の出力電圧のばらつきを低減することができる。

[0067] 本実施形態では、各帰還巻線 63a～63e に対応して、各帰還ダイオー

ド71a～71e及び各帰還コンデンサ72a～72eが設けられている。各トランス60a～60eの第3端子T3a～T3eから出力される電流が、対応する帰還ダイオード71a～71eにより整流されるとともに、対応する帰還コンデンサ72a～72eが充電される。この場合、各帰還巻線63a～63e、各帰還配線L Ra～L Re及び入力側共通配線L sを含む閉回路において、各帰還コンデンサ72a～72eに蓄積された電荷の授受が行われることにより電流が流れる。これにより、各トランス60a～60e間において磁気エネルギーが授受される。

[0068] なお、各入力巻線61a～61e、各正極配線L Pa～L Pe、各負極配線L Na～L Ne、制御用スイッチ51及び低電圧バッテリー42を含む閉回路が形成され、その閉回路に電流が流れることにより、各トランス60a～60e間において磁気エネルギーが授受されることが考えられる。

[0069] しかしながら、この場合、低電圧バッテリー42から各トランス60a～60eへと電力を供給すべく、各正極配線L Pa～L Pe及び各負極配線L Na～L Neには大きな電流が流れることに起因して、形成される閉回路の電圧降下量が増大する懸念がある。また、制御用スイッチ51のオンオフに対応して各配線L Pa～L Pe、L Na～L Neに電流が流れることに起因して、各配線L Pa～L Pe、L Na～L Neを流れる電流の変化率が大きくなる。そのため、各入力巻線61a～61eのインダクタンス成分により、各入力巻線61a～61e等を含む閉回路に電流が流れ難くなる懸念がある。そのため、本実施形態では、各帰還巻線63a～63e、各帰還配線L Ra～L Re及び入力側共通配線L sを含む閉回路が形成される構成としている。なお、本実施形態において、各帰還巻線63a～63eが「制御用巻線」に相当し、各帰還配線L Ra～L Reが「制御用配線」に相当する。

[0070] 以上詳述した本実施形態によれば、以下の効果が得られるようになる。

[0071] 本実施形態によれば、各トランス60a～60eの出力電圧のばらつきが低減されつつ、各トランス60a～60eのうちいずれか1つに帰還巻線が設けられる場合に比べて、制御対象とならないトランスの数が低減される。

その結果、各トランス 60a～60e の出力電圧が過度に高くなったり、過度に低くなったりすることを抑制することができ、ひいては、各トランス 60a～60e の出力電圧の制御性を高めることができる。

[0072] 各出力巻線 62a～62e に生じる電圧に基づいて、制御用スイッチ 51 のオンオフ制御が行われることが考えられる。しかしながら、電源 IC50 は低圧領域に設けられ、各出力巻線 62a～62e は高圧領域に設けられている。そのため、各出力巻線 62a～62e に生じる電圧を電源 IC50 に伝達するには、各出力巻線 62a～62e 及び電源 IC50 の間を電氣的に絶縁しつつ、各出力巻線 62a～62e の電圧値を電源 IC50 に伝達する絶縁伝達部を追加する必要がある。

[0073] この点、本実施形態では、各トランス 60a～60e に対応して帰還巻線 63a～63e が設けられている。各トランス 60a～60e の第 3 端子 T3a～T3e が、対応する帰還配線 L Ra～L Re を介して、入力側共通配線 L s に接続されている。そして、入力側共通配線 L s の電圧値が電源 IC50 に伝達される。そのため、絶縁伝達部を追加する必要がないため、絶縁電源装置 100 の部品数が増大することを抑制できる。これと共に、本実施形態によれば、上述したように各トランス 60a～60e の出力電圧の制御性を高めることができる。つまり、絶縁電源装置 100 の部品数が増大することを抑制しつつ、各トランス 60a～60e の出力電圧の制御性を高めることができる。

[0074] 各帰還巻線 63a～63e、各帰還配線 L Ra～L Re 及び入力側共通配線 L s を含む閉回路に電流が流れる場合では、各帰還巻線 63a～63e のインダクタンス成分により、閉回路に電流が流れ難くなる懸念がある。この場合、各トランス 60a～60e に蓄積された磁気エネルギーが十分に授受されないことが懸念される。

[0075] この点、本実施形態によれば、各帰還巻線 63a～63e、各帰還配線 L Ra～L Re 及び入力側共通配線 L s を含む閉回路において、各帰還コンデンサ 72a～72e に蓄積された電荷の授受が行われることにより電流が流

れる。これにより、各トランス60a～60eに蓄積された磁気エネルギーが授受される。そのため、各帰還巻線63a～63eのインダクタンス成分により閉回路に電流が流れることが妨げられることを抑制しつつ、各トランス60a～60e間において磁気エネルギーを好適に授受することができる。

[0076] 各帰還巻線63a～63eに対応して分圧抵抗体が設けられる構成があると考えられる。この構成では、各帰還配線L Ra～L Reに分圧抵抗体が接続される。この場合、各帰還巻線63a～63e、各帰還配線L Ra～L Re、入力側共通配線L s及び分圧抵抗体を含む閉回路が形成され、閉回路に電流が流れ難くなる懸念がある。この点、本実施形態によれば、入力側共通配線L sが第1分圧抵抗体84の第1端に接続されている。これにより、第1、第2分圧抵抗体84、85を介さずに、各帰還巻線63a～63e、各帰還配線L Ra～L Re及び入力側共通配線L sを含む閉回路が形成される。そのため、各帰還巻線63a～63eに対応して分圧抵抗体が備えられる構成に比べて、閉回路に電流が流れ難くなることを抑制することができる。

[0077] 発熱部品であるブリーダ抵抗体を含む閉回路に電流が流れることにより、各トランス60a～60eに蓄積された磁気エネルギーが授受されることが考えられる。ここで、ブリーダ抵抗体を含む閉回路の経路が長くなることを抑制すべく、ブリーダ抵抗体が、各帰還巻線63a～63eの近くに配置されることが望ましい。この点、各帰還巻線63a～63eは、各帰還配線L Ra～L Reを介して入力側共通配線L sに接続されている。そのため、ブリーダ抵抗体が、入力側共通配線L sに接続される場合よりも、各帰還巻線63a～63eに直接接続されている各帰還配線L Ra～L Reに接続される場合の方が、ブリーダ抵抗体を各帰還巻線63a～63eの近くに配置可能であると考えられる。

[0078] そこで、本実施形態では、各ブリーダ抵抗体73a～73eは、対応する帰還配線L Ra～L Reに接続されている。これにより、各ブリーダ抵抗体73a～73eを含む閉回路の経路が長くなることを抑制しつつ、各ブリーダ抵抗体73a～73eを配置することができる。

[0079] また、本実施形態では、各帰還巻線63a～63eに対応してブリーダ抵抗体が設けられている。具体的には、各帰還配線LRa～LReに対応する各ブリーダ抵抗体73a～73eが接続されている。これにより、発熱部品である各ブリーダ抵抗体73a～73eを分散して配置することができる。

[0080] 第1～第4トランス60a～60dは、各上アームスイッチSCH, SUH, SVH, SWHに対応して個別に設けられ、第5トランス60eは、各下アームスイッチSCL, SUL, SVL, SWLに対して共通のトランスとして設けられている。この構成では、第5トランス60eに接続される負荷の大きさは、第1～第4トランス60a～60dに接続される負荷の大きさよりも大きくなると考えられる。

[0081] この点、本実施形態では、第5ブリーダ抵抗体73eの抵抗値は、第1～第4ブリーダ抵抗体73a～73dの抵抗値よりも小さくされている。これにより、第5トランス60eに接続される負荷の大きさと、第1～第4トランス60a～60dに接続される負荷の大きさとのアンバランスを的確に抑制することができる。そのため、各帰還巻線63a～63eに生じる電圧のばらつきを的確に低減することができる。

[0082] <第1実施形態の変形例>

・上アーム用トランスは、各上アームスイッチSCH, SUH, SVH, SWHに対応して個別に設けられていることに代えて、各上アームスイッチSCH, SUH, SVH, SWHに対して共通のトランスとして設けられてもよい。

[0083] 具体的には、図3に示すように、上アーム用トランスは、第6トランス60fである。第6トランス60fは、各上アーム駆動回路DCH, DUH～DWHに対して電力を供給する。第6トランス60fは、第6入力巻線61f及び第6帰還巻線63fを備えている。第6トランス60fは、第6入力巻線61f、各出力巻線62a～62d及び第6帰還巻線63fが巻回された共通のコアを備え、各巻線61f, 62a～62d, 63fが共通のコアにより磁気結合している。なお、図3において、先の図2に示した構成と同

一の構成については、便宜上、同一の符号を付している。

- [0084] 第6トランス60fには、第1～第4端子T1f～T4fが設けられている。第6トランス60fの第1端子T1fは、第6入力巻線61fを介して、第6トランス60fの第2端子T2fに接続されている。第6トランス60fの第3端子T3fは、第6帰還巻線63fを介して、第6トランス60fの第4端子T4fに接続されている。第6トランス60fの第2端子T2fに対する第1端子T1fの電位が高くなる場合、第6帰還巻線63fには、第6トランス60fの第3端子T3fよりも第4端子T4fの電位が高くなるような誘起電圧が発生する。
- [0085] 第6トランス60fの第1端子T1fは、第1，第5正極配線LPa，LPeを介して、低電圧バッテリー42の正極端子に接続されている。第6トランス60fの第2端子T2fは、第1負極配線LNaを介して、制御用スイッチ51のドレインに接続されている。第6トランス60fの第3端子T3fは、第4帰還配線LRdを介して、入力側共通配線Lsに接続されている。第6トランス60fの第4端子T4fは、第4グラウンド配線LGdを介して、グラウンドに接続されている。
- [0086] 本実施形態によれば、上アーム用トランスとして、第6トランス60fが設けられている。これにより、第1～第4トランス60a～60dが設けられる構成と比べて、上アーム用トランスとして設けられるトランスの数を低減することができる。これと共に、第5，第6トランス60e，60fの出力電圧にばらつきが生じることを抑制しつつ、第5，第6トランス60e，60fのうちいずれか1つに帰還巻線が設けられる場合に比べて、制御対象とならないトランスの数を低減することができる。その結果、上アーム用トランスとして設けられるトランスの数を低減しつつ、第5，第6トランス60e，60fの出力電圧の制御性を高めることができる。
- [0087] ・各トランス60a～60eに対応して帰還巻線63a～63eが設けられることに代えて、各トランス60a～60eのうち少なくとも2つのトランスに対応して帰還巻線が設けられていてもよい。

[0088] 例えば、図4に示すように、各トランス60a～60eのうち、第1、第3、第4、第5トランス60a、60c、60d、60eに対応して第1、第3、第4、第5帰還巻線63a、63c、63d、63eが設けられ、第2トランス60bには帰還巻線が設けられていなくてもよい。なお、図4において、先の図2に示した構成と同一の構成については、便宜上、同一の符号を付している。

[0089] 本実施形態によれば、各トランス60a～60eに対応して帰還巻線63a～63eが設けられる構成に比べて、帰還巻線が設けられるトランスの数が低減される。これにより、各トランス60a～60eに対応して帰還巻線63a～63eが設けられる構成に比べて、絶縁電源装置100の部品数を低減することができる。これと共に、第1、第3、第4、第5トランス60a、60c、60d、60eの出力電圧に変化が生じることを抑制しつつ、各トランス60a～60eのうちいずれか1つに帰還巻線が設けられる構成に比べて、制御対象とならないトランスの数を低減することができる。その結果、絶縁電源装置100の部品数を低減しつつ、第1、第3、第4、第5トランス60a、60c、60d、60eの出力電圧の制御性を高めることができる。

[0090] ・第1、第2分圧抵抗体84、85が入力側共通配線Lsに接続される構成に代えて、各帰還配線LRa～LReに対応して分圧抵抗体が設けられる構成としてもよい。

[0091] 例えば、図5に示すように、絶縁電源装置100は、第3～第12分圧抵抗体86～95を備えている。なお、図5において、先の図2に示した構成と同一の構成については、便宜上、同一の符号を付している。

[0092] 第3分圧抵抗体86及び第4分圧抵抗体87は、第1帰還配線LRaに対応して設けられている。第3分圧抵抗体86の第1端は第1帰還配線LRaに接続され、第3分圧抵抗体86の第2端は入力側共通配線Ls及び第4分圧抵抗体87の第1端に接続されている。第4分圧抵抗体87の第2端はグランドに接続されている。第5分圧抵抗体88及び第6分圧抵抗体89は、

第2帰還配線L R bに対応して設けられている。第5分圧抵抗体88の第1端は第2帰還配線L R bに接続され、第5分圧抵抗体88の第2端は入力側共通配線L s及び第6分圧抵抗体89の第1端に接続されている。第6分圧抵抗体89の第2端はグラウンドに接続されている。

[0093] 第7分圧抵抗体90及び第8分圧抵抗体91は、第3帰還配線L R cに対応して設けられている。第7分圧抵抗体90の第1端は第3帰還配線L R cに接続され、第7分圧抵抗体90の第2端は入力側共通配線L s及び第8分圧抵抗体91の第1端に接続されている。第8分圧抵抗体91の第2端はグラウンドに接続されている。第9分圧抵抗体92及び第10分圧抵抗体93は、第4帰還配線L R dに対応して設けられている。第9分圧抵抗体92の第1端は第4帰還配線L R dに接続され、第9分圧抵抗体92の第2端は入力側共通配線L s及び第10分圧抵抗体93の第1端に接続されている。第10分圧抵抗体93の第2端はグラウンドに接続されている。第11分圧抵抗体94及び第12分圧抵抗体95は、第5帰還配線L R eに対応して設けられている。第11分圧抵抗体94の第1端は第5帰還配線L R eに接続され、第11分圧抵抗体94の第2端は入力側共通配線L s及び第12分圧抵抗体95の第1端に接続されている。第12分圧抵抗体95の第2端はグラウンドに接続されている。

[0094] 各帰還配線L R a～L R eを接続する共通配線の構成を変更してもよい。例えば、図6に示すように、絶縁電源装置100には、第1共通配線L s 1及び第2共通配線L s 2が設けられてもよい。第1共通配線L s 1は、先の図2における入力側共通配線L sに相当する。第2共通配線L s 2は、各帰還配線L R a～L R eに接続されている。ここで、各トランス60 a～60 eの第3端子T 3 a～T 3 eは、第2共通配線L s 2を介して接続されている。また、各帰還ダイオード71 a～71 eのアノードは、第2共通配線L s 2に接続されている。なお、図6において、先の図2に示した構成と同一の構成については、便宜上、同一の符号を付している。

[0095] 各帰還巻線63 a～63 e、各帰還配線L R a～L R e、第1共通配線L s

1を含む第1閉回路の経路が長くなることに起因して、第1閉回路での電圧降下量が増大し、第1閉回路に電流が流れ難くなる懸念がある。この点、本実施形態によれば、各トランス60a～60eの第3端子T3a～T3eは、第2共通配線Ls2を介して接続されている。これにより、各帰還巻線63a～63e及び第2共通配線Ls2を含む第2閉回路が形成される。この場合、第2閉回路の経路は、第1閉回路の経路に比べて長くなることが抑制される。そのため、閉回路における電圧降下量の増大を抑制しつつ、各トランス60a～60eに蓄積された磁気エネルギーを授受することができる。

[0096] ・ブリーダ抵抗体が各帰還配線LRa～LReに接続されることに代えて、ブリーダ抵抗体が入力側共通配線Lsに接続されてもよい。本実施形態では、図7に示すように、絶縁電源装置100は、共通ブリーダ抵抗体74を備えている。共通ブリーダ抵抗体74の第1端は入力側共通配線Lsに接続され、共通ブリーダ抵抗体74の第2端はグラウンドに接続されている。なお、図7において、先の図2に示した構成と同一の構成については、便宜上、同一の符号を付している。

[0097] 本実施形態によれば、共通ブリーダ抵抗体74の第1端が入力側共通配線Lsに接続されている。この構成では、各帰還配線LRa～LReに対応してブリーダ抵抗体が設けられないため、各帰還配線LRa～LReにブリーダ抵抗体が接続される場合に比べて、ブリーダ抵抗体の数を低減することができる。

[0098] ・ブリーダ抵抗体は、各帰還巻線63a～63eに対応して設けられることに限らず、各帰還巻線63a～63eのうちいずれか1つ、2つ、3つ又は4つに対応して設けられてもよい。

[0099] ・インバータ12及び昇圧コンバータ30を構成する各スイッチSCH，SCL，SUH～SWLとしては、IGBTに限らず、例えばSiで構成されたNチャネルMOSFETであってもよい。

[0100] ・下アーム用トランスは、各下アームスイッチSCL，SUL，SVL，SWLに対して共通のトランスに限らず、例えば、各下アームスイッチSC

L, SUL, SVL, SWLのそれぞれに対応して個別に設けられるトランスであってもよい。なお、下アーム用トランスが個別に設けられる場合としては、各スイッチSCH, SCL, SUH~SWLが、IGBTに代えて、例えばSiC（シリコンカーバイド）系材料や、GaN（窒化ガリウム）系材料などによって構成されたNチャネルMOSFETである場合が考えられる。

[0101] この場合、図8に示すように、絶縁電源装置100は、下アーム用トランスとして、第7~第10トランス60g~60jを備えている。なお、図8において、先の図2に示した構成と同一の構成については、便宜上、同一の符号を付している。また、図8において、各スイッチSCH, SCL, SUH~SWL等の図示を省略している。

[0102] 第7トランス60gは、昇圧用下アーム駆動回路DCLに対して電力を供給し、第8トランス60hは、U相下アーム駆動回路DULに対して電力を供給する。第9トランス60iは、V相下アーム駆動回路DVLに対して電力を供給し、第10トランス60jは、W相下アーム駆動回路DWLに対して電力を供給する。

[0103] 第7トランス60gは、共通のコアにより磁気結合される第7入力巻線61g、第7出力巻線62g及び第7帰還巻線63gを備えている。第8トランス60hは、共通のコアにより磁気結合される第8入力巻線61h、第8出力巻線62h及び第8帰還巻線63hを備えている。第9トランス60iは、共通のコアにより磁気結合される第9入力巻線61i、第9出力巻線62i及び第9帰還巻線63iを備えている。第10トランス60jは、共通のコアにより磁気結合される第10入力巻線61j、第10出力巻線62j及び第10帰還巻線63jを備えている。

[0104] なお、第7~第10入力巻線61g~61j及び第7~第10帰還巻線63g~63jは、低圧領域に設けられている。第7~第10出力巻線62g~62jは、高圧領域に設けられている。

[0105] 第7トランス60gの出力端子は、第7出力ダイオード64g及び第7出

カコンデンサ65gを介して、昇圧用下アーム駆動回路DCLに接続されている。第8トランス60hの出力端子は、第8出力ダイオード64h及び第8出力コンデンサ65hを介して、U相下アーム駆動回路DULに接続されている。第9トランス60iの出力端子は、第9出力ダイオード64i及び第9出力コンデンサ65iを介して、V相下アーム駆動回路DVLに接続されている。第10トランス60jの出力端子は、第10出力ダイオード64j及び第10出力コンデンサ65jを介して、W相下アーム駆動回路DWLに接続されている。

[0106] 第7トランス60gには、第1～第4端子T1g～T4gが設けられている。第7トランス60gの第1端子T1gは、第7入力巻線61gを介して、第7トランス60gの第2端子T2gに接続されている。第7トランス60gの第3端子T3gは、第7帰還巻線63gを介して、第7トランス60gの第4端子T4gに接続されている。第7トランス60gの第2端子T2gに対する第1端子T1gの電位が高くなる場合、第7帰還巻線63gには、第7トランス60gの第3端子T3gよりも第4端子T4gの電位が高くなるような誘起電圧が発生する。

[0107] 第8トランス60hには、第1～第4端子T1h～T4hが設けられている。第8トランス60hの第1端子T1hは、第8入力巻線61hを介して、第8トランス60hの第2端子T2hに接続されている。第8トランス60hの第3端子T3hは、第8帰還巻線63hを介して、第8トランス60hの第4端子T4hに接続されている。第8トランス60hの第2端子T2hに対する第1端子T1hの電位が高くなる場合、第8帰還巻線63hには、第8トランス60hの第3端子T3hよりも第4端子T4hの電位が高くなるような誘起電圧が発生する。

[0108] 第9トランス60iには、第1～第4端子T1i～T4iが設けられている。第9トランス60iの第1端子T1iは、第9入力巻線61iを介して、第9トランス60iの第2端子T2iに接続されている。第9トランス60iの第3端子T3iは、第9帰還巻線63iを介して、第9トランス60

i の第4端子T4 i に接続されている。第9トランス60 i の第2端子T2 i に対する第1端子T1 i の電位が高くなる場合、第9帰還巻線63 i には、第9トランス60 i の第3端子T3 i よりも第4端子T4 i の電位が高くなるような誘起電圧が発生する。

[0109] 第10トランス60 j には、第1～第4端子T1 j ～T4 j が設けられている。第10トランス60 j の第1端子T1 j は、第10入力巻線61 j を介して、第10トランス60 j の第2端子T2 j に接続されている。第10トランス60 j の第3端子T3 j は、第10帰還巻線63 j を介して、第10トランス60 j の第4端子T4 j に接続されている。第10トランス60 j の第2端子T2 j に対する第1端子T1 j の電位が高くなる場合、第10帰還巻線63 j には、第10トランス60 j の第3端子T3 j よりも第4端子T4 j の電位が高くなるような誘起電圧が発生する。

[0110] 第7トランス60 g の第1端子T1 g は、第5正極配線L P e を介して、低電圧バッテリー42の正極端子に接続されている。第7トランス60 g の第2端子T2 g は、第1, 第5負極配線L N a, L N e を介して、制御用スイッチ51のドレインに接続されている。第7トランス60 g の第3端子T3 g は、第7帰還配線L R g を介して、入力側共通配線L s に接続されている。第7トランス60 g の第4端子T4 g は、第7グラウンド配線L G g を介して、グラウンドに接続されている。

[0111] 第8トランス60 h の第1端子T1 h は、第8正極配線L P h を介して、第5正極配線L P e に接続されている。つまり、第8トランス60 h の第1端子T1 h は、第5, 第8正極配線L P e, L P h を介して、低電圧バッテリー42の正極端子に接続されている。第8トランス60 h の第2端子T2 h は、第8負極配線L N h を介して、第5負極配線L N e に接続されている。つまり、第8トランス60 h の第2端子T2 h は、第1, 第5, 第8負極配線L N a, L N e, L N h を介して、制御用スイッチ51のドレインに接続されている。第8トランス60 h の第3端子T3 h は、第8帰還配線L R h を介して、入力側共通配線L s に接続されている。第8トランス60 h の第

4端子T4hは、第8グラウンド配線LGhを介して、グラウンドに接続されている。

[0112] 第9トランス60iの第1端子T1iは、第9正極配線LPiを介して、第5正極配線LPeに接続されている。つまり、第9トランス60iの第1端子T1iは、第5、第9正極配線LPe、LPiを介して、低電圧バッテリー42の正極端子に接続されている。第9トランス60iの第2端子T2iは、第9負極配線LNiを介して、第5負極配線LNeに接続されている。つまり、第9トランス60iの第2端子T2iは、第1、第5、第9負極配線LNa、LNe、LNiを介して、制御用スイッチ51のドレインに接続されている。第9トランス60iの第3端子T3iは、第9帰還配線LRiを介して、入力側共通配線Lsに接続されている。第9トランス60iの第4端子T4iは、第9グラウンド配線LGiを介して、グラウンドに接続されている。

[0113] 第10トランス60jの第1端子T1jは、第10正極配線LPjを介して、第5正極配線LPeに接続されている。つまり、第10トランス60jの第1端子T1jは、第5、第10正極配線LPe、LPjを介して、低電圧バッテリー42の正極端子に接続されている。第10トランス60jの第2端子T2jは、第10負極配線LNjを介して、第5負極配線LNeに接続されている。つまり、第10トランス60jの第2端子T2jは、第1、第5、第10負極配線LNa、LNe、LNjを介して、制御用スイッチ51のドレインに接続されている。第10トランス60jの第3端子T3jは、第10帰還配線LRjを介して、入力側共通配線Lsに接続されている。第10トランス60jの第4端子T4jは、第10グラウンド配線LGjを介して、グラウンドに接続されている。

[0114] 第7帰還配線LRgには、第7帰還ダイオード71gが設けられている。第7帰還ダイオード71gのアノードは、第7トランス60gの第3端子T3gに接続され、第7帰還ダイオード71gのカソードは、入力側共通配線Lsに接続されている。第8帰還配線LRhには、第8帰還ダイオード71

hが設けられている。第8帰還ダイオード71hのアノードは、第8トランス60hの第3端子T3hに接続され、第8帰還ダイオード71hのカソードは、入力側共通配線Lsに接続されている。第9帰還配線LRiには、第9帰還ダイオード71iが設けられている。第9帰還ダイオード71iのアノードは、第9トランス60iの第3端子T3iに接続され、第9帰還ダイオード71iのカソードは、入力側共通配線Lsに接続されている。第10帰還配線LRjには、第10帰還ダイオード71jが設けられている。第10帰還ダイオード71jのアノードは、第10トランス60jの第3端子T3jに接続され、第10帰還ダイオード71jのカソードは、入力側共通配線Lsに接続されている。

[0115] 絶縁電源装置100は、第7～第10帰還コンデンサ72g～72jを備えている。第7帰還コンデンサ72gは、第7帰還ダイオード71gのカソードと第7グラウンド配線LGgとを接続する。第7帰還コンデンサ72gの場合と同様に、第8～第10帰還コンデンサ72h～72jは、対応する第8～第10帰還ダイオード71h～71jのカソードと、対応する第8～第10グラウンド配線LGh～LGjとを接続する。

[0116] 絶縁電源装置100は、第7～第10ブリーダ抵抗体73g～73jを備えている。第7ブリーダ抵抗体73gの第1端は第7帰還配線LRgに接続され、第7ブリーダ抵抗体73gの第2端はグラウンドに接続されている。第7ブリーダ抵抗体73gの場合と同様に、第8～第10ブリーダ抵抗体73h～73jの第1端は、対応する第8～第10帰還配線LRh～LRjに接続され、第8～第10ブリーダ抵抗体73h～73jの第2端は、グラウンドに接続されている。なお、第7～第10ブリーダ抵抗体73g～73jの第1端は、対応する帰還ダイオード71g～71jのカソードに接続されている。

[0117] 制御用スイッチ51がオンされる場合に、第7帰還巻線63gに電流が流れることが第7帰還ダイオード71gにより規制され、第7トランス60gに磁気エネルギーが蓄積される。なお、第7帰還巻線63gの場合と同様に、

第7出力巻線62gに電流が流れることが第7出力ダイオード64gにより規制される。また、第7トランス60gの場合と同様に、制御用スイッチ51がオンされる場合に、第8～第10トランス60h～60jに磁気エネルギーが蓄積される。

[0118] 一方、制御用スイッチ51がオフされる場合に、第7帰還巻線63gには、第7トランス60gの第4端子T4gよりも第3端子T3gの電位が高くなるような誘起電圧が発生する。これにより、第7帰還巻線63gに電流が流れる。また、第7帰還巻線63gの場合と同様に第7出力巻線62gに電流が流れ、昇圧用下アーム駆動回路DCLに電力が供給される。

[0119] 第7トランス60gの場合と同様に、制御用スイッチ51がオフされる場合に、第8～第10帰還巻線63h～63jに電流が流れる。また、第8～第10出力巻線62h～62jに電流が流れ、対応する各相下アーム駆動回路DUL～DWLに電力が供給される。

[0120] <第2実施形態>

以下、第2実施形態について、第1実施形態との相違点を中心に説明する。制御用スイッチ51がオンオフされる場合に、第1実施形態では、各帰還巻線63a～63eに生じる電圧が用いられたが、これを変更し、各出力巻線62a～62eのうち少なくとも2つの出力巻線に生じる電圧が用いられてもよい。本実施形態では、制御用スイッチ51のオンオフ制御に、各出力巻線62a～62eに生じる電圧が用いられる。本実施形態において、各出力巻線62a～62eが「制御用巻線」に相当する。

[0121] 以下、図9を用いて、絶縁電源装置100の構成について説明する。本実施形態では、各トランス60a～60eは、対応する入力巻線61a～61e及び出力巻線62a～62eを有し、帰還巻線を有していない。なお、図9において、先の図2に示した構成と同一の構成については、便宜上、同一の符号を付している。また、図9において、各駆動回路DCH, DCL, DUL～DWL等の図示を省略している。

[0122] ここでは、各トランス60a～60eの出力側の構成について、詳細に説

明する。各トランス60a～60eには、各第5端子T5a～T5e及び各第6端子T6a～T6eが設けられている。第1トランス60aの第5端子T5aは、第1出力巻線62aを介して、第1トランス60aの第6端子T6aに接続されている。第2トランス60bの第5端子T5bは、第2出力巻線62bを介して、第2トランス60bの第6端子T6bに接続されている。第3トランス60cの第5端子T5cは、第3出力巻線62cを介して、第3トランス60cの第6端子T6cに接続されている。第4トランス60dの第5端子T5dは、第4出力巻線62dを介して、第4トランス60dの第6端子T6dに接続されている。第5トランス60eの第5端子T5eは、第5出力巻線62eを介して、第5トランス60eの第6端子T6eに接続されている。

[0123] 第1トランス60aの第5端子T5aは、第1出力配線LOaを介して、出力側共通配線Lt及び昇圧用上アーム駆動回路DCHに接続されている。第2トランス60bの第5端子T5bは、第2出力配線LOBを介して、出力側共通配線Lt及びU相上アーム駆動回路DUHに接続されている。第3トランス60cの第5端子T5cは、第3出力配線LOCを介して、出力側共通配線Lt及びV相上アーム駆動回路DVHに接続されている。第4トランス60dの第5端子T5dは、第4出力配線LOdを介して、出力側共通配線Lt及びW相上アーム駆動回路DWHに接続されている。第5トランス60eの第5端子T5eは、第5出力配线LOeを介して、出力側共通配線Lt及び各下アーム駆動回路DCL, DUL, DVL, DWLに接続されている。各トランス60a～60eの第6端子T6a～T6eは、グラウンドに接続されている。本実施形態において、各出力配線LOa～LOeが「制御用配線」に相当する。

[0124] 第1出力配線LOaには、第1出力ダイオード64aが設けられている。第1出力ダイオード64aのアノードは、第1トランス60aの第5端子T5aに接続され、第1出力ダイオード64aのカソードは、昇圧用上アーム駆動回路DCH及び出力側共通配線Ltに接続されている。第2出力配線L

Ｏｂには、第２出力ダイオード６４ｂが設けられている。第２出力ダイオード６４ｂのアノードは、第２トランス６０ｂの第５端子Ｔ５ｂに接続され、第２出力ダイオード６４ｂのカソードは、Ｕ相上アーム駆動回路ＤＵＨ及び出力側共通配線Ｌｔに接続されている。第３出力配線ＬＯｃには、第３出力ダイオード６４ｃが設けられている。第３出力ダイオード６４ｃのアノードは、第３トランス６０ｃの第５端子Ｔ５ｃに接続され、第３出力ダイオード６４ｃのカソードは、Ｖ相上アーム駆動回路ＤＶＨ及び出力側共通配線Ｌｔに接続されている。なお、本実施形態では、出力側共通配線Ｌｔは、高圧領域に設けられている。

[0125] 第４出力配線ＬＯｄには、第４出力ダイオード６４ｄが設けられている。第４出力ダイオード６４ｄのアノードは、第４トランス６０ｄの第５端子Ｔ５ｄに接続され、第４出力ダイオード６４ｄのカソードは、Ｗ相上アーム駆動回路ＤＷＨ及び出力側共通配線Ｌｔに接続されている。第５出力配線ＬＯｅには、第５出力ダイオード６４ｅが設けられている。第５出力ダイオード６４ｅのアノードは、第５トランス６０ｅの第５端子Ｔ５ｅに接続され、第５出力ダイオード６４ｅのカソードは、各下アーム駆動回路ＤＣＬ，ＤＵＬ，ＤＶＬ，ＤＷＬ及び出力側共通配線Ｌｔに接続されている。本実施形態において、各出力ダイオード６４ａ～６４ｅが「制御用ダイオード」に相当する。

[0126] 上述した第１～第５出力コンデンサ６５ａ～６５ｅは、対応する各出力ダイオード６４ａ～６４ｅのカソードとグラウンドとを接続する。本実施形態において、第１～第５出力コンデンサ６５ａ～６５ｅが「制御用コンデンサ」に相当する。

[0127] 絶縁電源装置１００は、出力側共通配線Ｌｔ及び電源ＩＣ５０の間を電氣的に絶縁しつつ、出力側共通配線Ｌｔの電圧値を電源ＩＣ５０に伝達する絶縁伝達部を備える。本実施形態では、絶縁電源装置１００は、絶縁伝達部として、Ａ／Ｄコンバータ５２及びアイソレータ５３を備える。Ａ／Ｄコンバータ５２は、高圧領域に設けられ、アナログ信号である出力側共通配線Ｌｔの

電圧値をデジタル信号に変換する。変換されたデジタル信号はアイソレータ 53 に出力される。アイソレータ 53 は、低圧領域及び高圧領域の境界を跨いで低圧領域及び高圧領域に設置されている。アイソレータ 53 は、例えば一対の磁気コイルによって信号を伝達するデジタルアイソレータである。アイソレータ 53 は、出力側共通配線 L_t 及び電源 IC50 の間を電氣的に絶縁しつつ、A/D コンバータ 52 の出力値を、電源 IC50 に伝達する。なお、絶縁伝達部は、A/D コンバータ 52 及びアイソレータ 53 に代えて、フォトカプラであってもよい。

[0128] 電源 IC50 は、A/D コンバータ 52 及びアイソレータ 53 を介して伝達される出力側共通配線 L_t の電圧値に基づいて、制御用スイッチ 51 の時比率を設定する。これにより、制御用スイッチ 51 のオンオフ制御に、各出力巻線 62a～62e に生じる電圧が用いられる。

[0129] 以上詳述した本実施形態によれば、以下の効果が得られるようになる。

[0130] 本実施形態によれば、各出力巻線 62a～62e、各出力配線 LOa～LOa 及び出力側共通配線 L_t を含む閉回路が形成される。この場合、形成される閉回路に電流が流れることにより、各トランス 60a～60e の間において、磁気エネルギーが高いトランスから磁気エネルギーが低いトランスへと、磁気エネルギーが伝達される。これにより、各駆動回路 DCH, DCL, DUH～DWL の負荷の大きさがばらつくことに起因して、各出力巻線 62a～62e に生じる電圧がばらつくことを抑制することができる。

[0131] また、制御用スイッチ 51 のオンオフ制御に、各出力巻線 62a～62e に生じる電圧が用いられる。このため、各出力巻線 62a～62e のうちいずれか 1 つの出力巻線に生じる電圧に基づいて、制御用スイッチ 51 の時比率が設定される場合に比べて、多くの出力巻線に生じる電圧が制御用スイッチ 51 の時比率の設定に用いられる。これにより、各トランス 60a～60e の出力電圧のばらつきを低減しつつ、各出力巻線 62a～62e のうち制御対象とならないトランスの数を低減することができる。その結果、各トランス 60a～60e の出力電圧の制御性を高めることができる。

[0132] 低圧領域に帰還巻線を設け、帰還巻線に生じる電圧に基づいて、制御用スイッチ51のオンオフ制御を行うことが考えられる。しかしながら、この場合、各トランス60a～60eのうち少なくとも2つのトランスにおいて、帰還巻線を新たに設ける必要がある。

[0133] この点、本実施形態では、各トランス60a～60eの第5端子T5a～T5eが、対応する各出力配線L0a～L0eを介して、出力側共通配線Ltに接続されている。そして、出力側共通配線Ltの電圧値が、A/Dコンバータ52及びアイソレータ53を介して電源IC50に伝達される。そのため、帰還巻線を新たに設ける必要がないため、絶縁電源装置100の部品数が増大することを抑制できる。これと共に、本実施形態によれば、上述したように各トランス60a～60eの出力電圧の制御性を高めることができる。つまり、絶縁電源装置100の部品数が増大することを抑制しつつ、各トランス60a～60eの出力電圧の制御性を高めることができる。

[0134] 各出力巻線62a～62eに対応して、各出力ダイオード64a～64e及び各出力コンデンサ65a～65eが設けられている。各トランス60a～60eの第5端子T5a～T5eから出力される電流が、対応する出力ダイオード64a～64eにより整流されるとともに、対応する出力コンデンサ65a～65eが充電される。この場合、各出力巻線62a～62e、各出力配線L0a～L0e及び出力側共通配線Ltを含む閉回路において、各出力コンデンサ65a～65eに蓄積された電荷の授受が行われることにより電流が流れる。これにより、各トランス60a～60eに蓄積された磁気エネルギーが授受される。そのため、各出力巻線62a～62eのインダクタンス成分により閉回路に電流が流れることが妨げられることを抑制しつつ、各トランス60a～60e間において磁気エネルギーを好適に授受することができる。

[0135] <第2実施形態の変形例>

・各出力巻線62a～62eを接続する共通配線の構成を変更してもよい。例えば、図10に示すように、絶縁電源装置100には、第3共通配線L

t 1 及び第4 共通配線 L t 2 が設けられてもよい。第3 共通配線 L t 1 は、先の図9 における出力側共通配線 L t に相当する。第4 共通配線 L t 2 は、各出力配線 L O a ~ L O e を接続する。ここで、各トランス 6 0 a ~ 6 0 e の第5 端子 T 5 a ~ T 5 e は、第4 共通配線 L t 2 を介して接続されている。また、各出力ダイオード 6 4 a ~ 6 4 e のアノードは、第4 共通配線 L t 2 に接続されている。なお、図1 0 において、先の図9 に示した構成と同一の構成については、便宜上、同一の符号を付している。

[0136] 各出力巻線 6 2 a ~ 6 2 e、各出力配線 L O a ~ L O e、第3 共通配線 L t 1 を含む第3 閉回路の経路が長くなることに起因して、第3 閉回路での電圧降下量が増大し、第3 閉回路に電流が流れ難くなる懸念がある。この点、本実施形態によれば、各トランス 6 0 a ~ 6 0 e の第5 端子 T 5 a ~ T 5 e は、第4 共通配線 L t 2 を介して接続されている。つまり、各出力巻線 6 2 a ~ 6 2 e の第1 端が、第4 共通配線 L t 2 を介して接続されている。これにより、各出力巻線 6 2 a ~ 6 2 e 及び第4 共通配線 L t 2 を含む第4 閉回路が形成される。この場合、第4 閉回路の電流が流れる経路は、第3 閉回路の電流が流れる経路に比べて長くなることが抑制される。そのため、第4 閉回路における電圧降下量の増大を抑制しつつ、各トランス 6 0 a ~ 6 0 e に蓄積された磁気エネルギーを授受することができる。

[0137] ・制御用スイッチ 5 1 のオンオフ制御に、各出力巻線 6 2 a ~ 6 2 e に生じる電圧が用いられることに代えて、各出力巻線 6 2 a ~ 6 2 e のうち少なくとも2 つの出力巻線に生じる電圧が用いられてもよい。

[0138] <その他の実施形態>

なお、上記各実施形態は、以下のように変更して実施してもよい。

[0139] ・先の図1 に示したモータ制御システムは、昇圧コンバータ 3 0 を備えていなくてもよい。この場合、正極側母線 1 3 は、上アーム昇圧スイッチ S C H のコレクタ及び平滑コンデンサ 3 1 の第1 端に接続されることに代えて、高電圧バッテリー 2 0 の正極端子に接続される。

[0140] ・絶縁電源装置 1 0 0 が適用されるのは、インバータ 1 2 及び昇圧コンバ

ータ 30 に限らない。例えば、ハーフブリッジ回路やフルブリッジ回路等、他の電力変換回路に適用されてもよい。

・各トランス 60a～60f の出力電圧が供給されるのは、各駆動回路 DCH, DCL, DUH～DWL に限らず、一般的な電気負荷でもよい。電気負荷の具体例としては、シートヒータやリヤウインドウのデフロスタ用ヒータ、ヘッドライト、フロントウインドウのワイパ、空調装置の送風ファン等が挙げられる。

[0141] ・絶縁電源装置は、電気自動車に搭載されることに代えて、車載主機としてモータジェネレータ及びエンジンを備えるハイブリッド車に搭載されてもよい。この場合、モータ制御システムとしては、1 モータ制御システムに限らず、2 モータ制御システムであってもよい。詳しくは、モータ制御システムは、第1のモータジェネレータ及び第1のインバータの組と、第2のモータジェネレータ及び第2のインバータの組とを備える。第1のモータジェネレータ及び第2のモータジェネレータは、動力分割機構を介して駆動輪や車載主機としてのエンジンに連結されている。第1のモータジェネレータは、第1のインバータに接続され、エンジンのクランク軸に初期回転を付与するスタータや、車載機器に給電するための発電機等の役割を果たす。一方、第2のモータジェネレータは、第2のインバータに接続され、車載主機等の役割を果たす。絶縁電源装置は、第1のインバータを構成するスイッチの駆動回路、及び第2のインバータを構成するスイッチの駆動回路に対して電力を供給する。

[0142] ・絶縁電源装置 100 が搭載されるのは、車両に限らず、例えば、航空機又は船舶であってよい。また、絶縁電源装置 100 の搭載先は、車両、航空機又は船舶等の移動体に限らない。

[0143] ・以下、上述した各実施形態から抽出される特徴的な構成を記載する。

[構成 1]

入力巻線 (61a～61j) 及び前記入力巻線が巻回されたコアを有するトランス (60a～60j) を複数備える絶縁電源装置において、

前記各入力巻線が直流電源（４２）に接続され、前記各トランスの出力側が前記各トランスに対応する給電対象（ＤＣＨ，ＤＣＬ，ＤＵＨ～ＤＷＬ）に接続されており、

前記各トランスのうち少なくとも２つのトランスは、前記コアを介して前記入力巻線と磁気結合する制御用巻線（６２ａ～６２ｅ，６３ａ～６３ｊ）を有し、

オンされることにより、前記直流電源から前記各入力巻線に給電し、オフされることにより、前記直流電源から前記各入力巻線への給電を停止させる制御用スイッチ（５１）と、

前記各制御用巻線に対応して設けられる制御用配線（ＬＲａ～ＬＲｅ，ＬＲｇ～ＬＲｊ，ＬＯａ～ＬＯｅ）と、

共通配線（Ｌｓ，Ｌｓ１，Ｌｓ２，Ｌｔ，Ｌｔ１，Ｌｔ２）と、を備え、前記各制御用巻線の第１端は、グラウンドに接続されており、

前記各制御用巻線の第２端は、対応する前記制御用配線の第１端に接続されており、

前記各制御用配線の第２端は、前記共通配線に接続されており、

前記共通配線の電圧値に基づいて、前記制御用スイッチをオンオフする制御部（５０）を備える絶縁電源装置。

[構成２]

前記各入力巻線、前記各制御用巻線（６３ａ～６３ｊ）、前記制御用スイッチ、前記各制御用配線（ＬＲａ～ＬＲｅ，ＬＲｇ～ＬＲｊ）、前記共通配線（Ｌｓ，Ｌｓ１，Ｌｓ２）及び前記制御部は、電氣的に絶縁された高圧領域及び低圧領域のうち前記低圧領域に設けられる構成１に記載の絶縁電源装置。

[構成３]

前記各制御用巻線に対応して設けられる制御用コンデンサ（７２ａ～７２ｅ，７２ｇ～７２ｊ）と、

前記各制御用配線に設けられる制御用ダイオード（７１ａ～７１ｅ，７１

g ～ 7 1 j) と、を備え、

前記各制御用コンデンサの第 1 端は、対応する前記制御用配線に接続され、前記各制御用コンデンサの第 2 端は、対応する前記制御用巻線の第 1 端に接続されており、

前記各制御用ダイオードのアノードが、対応する前記制御用巻線の第 2 端に接続され、前記各制御用ダイオードのカソードが、前記共通配線及び対応する前記制御用コンデンサの第 1 端に接続されている構成 2 に記載の絶縁電源装置。

[構成 4]

互いに直列接続された第 1 分圧抵抗体 (8 4) 及び第 2 分圧抵抗体 (8 5) を備え、

前記第 1 分圧抵抗体の第 1 端が前記共通配線に接続され、前記第 1 分圧抵抗体の第 2 端が前記第 2 分圧抵抗体の第 1 端に接続され、前記第 2 分圧抵抗体の第 2 端が前記グラウンドに接続されており、

前記第 1 分圧抵抗体及び前記第 2 分圧抵抗体の接続点が、前記制御部に接続されている構成 3 に記載の絶縁電源装置。

[構成 5]

前記共通配線は、第 1 共通配線 (L s 1) であり、

前記各制御用配線の第 1 端を接続する第 2 共通配線 (L s 2) を備える構成 3 又は 4 に記載の絶縁電源装置。

[構成 6]

前記各制御用巻線のうち少なくとも 1 つに対応して設けられるブリーダ抵抗体 (7 3 a ～ 7 3 e , 7 3 g ～ 7 3 j) を備え、

前記ブリーダ抵抗体の第 1 端が対応する前記制御用配線に接続され、前記ブリーダ抵抗体の第 2 端が前記グラウンドに接続されている構成 2 ～ 5 のいずれか 1 項に記載の絶縁電源装置。

[構成 7]

上アームスイッチ (S C H , S U H ～ S W H) 及び下アームスイッチ (S

C L, S U L ~ S W L) の直列接続体を複数有する電力変換回路 (1 2, 3 0) と、

前記給電対象であって、前記上アームスイッチを駆動する複数の上アーム駆動回路 (D C H, D U H ~ D W H) と、

前記給電対象であって、前記下アームスイッチを駆動する複数の下アーム駆動回路 (D C L, D U L ~ D W L) と、を備えるシステムに適用され、

前記トランスは、

出力側が前記上アーム駆動回路に接続される上アーム用トランス (6 0 a ~ 6 0 d) と、

出力側が前記下アーム駆動回路に接続される下アーム用トランス (6 0 e) とであり、

前記上アーム用トランスは、前記上アーム駆動回路のそれぞれに対応して個別に設けられ、

前記下アーム用トランスは、前記下アーム駆動回路のそれぞれに共通のトランスであり、

前記ブリーダ抵抗は、

前記上アーム用トランスが有する前記制御用巻線のうち少なくとも1つに対応して設けられる上アーム用ブリーダ抵抗 (7 3 a ~ 7 3 d) と、

前記下アーム用トランスが有する前記制御用巻線に対応して設けられる下アーム用ブリーダ抵抗 (7 3 e) とであり、

前記下アーム用ブリーダ抵抗の抵抗値は、前記上アーム用ブリーダ抵抗の抵抗値よりも小さくされている構成6に記載の絶縁電源装置。

[構成8]

ブリーダ抵抗 (7 4) を備え、

前記ブリーダ抵抗の第1端が前記共通配線に接続され、前記ブリーダ抵抗の第2端が前記グランドに接続されている構成2~5のいずれか1項に記載の絶縁電源装置。

[構成9]

前記各入力巻線、前記制御用スイッチ及び前記制御部は、電氣的に絶縁された高压領域及び低压領域のうち前記低压領域に設けられており、

前記各トランスの出力側には、前記コアを介して前記入力巻線と磁気結合する出力巻線（62a～62e）が設けられており、

前記各出力巻線及び前記共通配線（Lt，Lt1，Lt2）は、前記高压領域に設けられており、

前記各出力巻線に対応して、前記高压領域に設けられる出力配線（Loa～Loe）と、

前記低压領域と前記高压領域との境界を跨いで前記低压領域及び前記高压領域に設けられ、前記共通配線及び前記制御部の間を電氣的に絶縁しつつ、前記共通配線の電圧値を前記制御部に伝達する絶縁伝達部（52，53）と、を備え、

前記各出力巻線の第1端は、前記グラウンドに接続されており、

前記各出力巻線の第2端は、対応する前記出力配線の第1端に接続されており、

前記各出力配線の第2端は、対応する前記給電対象に接続されており、

前記制御用巻線（62a～62e）は、前記各出力巻線のうち少なくとも2つの出力巻線であり、

前記制御用配線（Loa～Loe）は、前記各制御用巻線に対応する前記出力配線であり、

前記共通配線は、前記各制御用配線の第2端を接続するとともに、前記絶縁伝達部に前記電圧値を出力する構成1に記載の絶縁電源装置。

[構成10]

前記各制御用巻線に対応して設けられる制御用コンデンサ（65a～65e）と、

前記各制御用配線に設けられる制御用ダイオード（64a～64e）と、を備え、

前記各制御用コンデンサの第1端は、対応する前記制御用配線に接続され

、前記各制御用コンデンサの第2端は、対応する前記制御用巻線の第1端に接続されており、

前記各制御用ダイオードのアノードが、対応する前記制御用巻線の第2端に接続され、前記各制御用ダイオードのカソードが、前記共通配線及び対応する前記制御用コンデンサの第1端に接続されている構成9に記載の絶縁電源装置。

[構成11]

前記共通配線は、第1共通配線(Lt1)であり、

前記各制御用配線の第1端を接続する第2共通配線(Lt2)を備える構成10に記載の絶縁電源装置。

[0144] 本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

[請求項1] 入力巻線（61a～61j）及び前記入力巻線が巻回されたコアを有するトランス（60a～60j）を複数備える絶縁電源装置において、

 前記各入力巻線が直流電源（42）に接続され、前記各トランスの出力側が前記各トランスに対応する給電対象（DCH，DCL，DUH～DWL）に接続されており、

 前記各トランスのうち少なくとも2つのトランスは、前記コアを介して前記入力巻線と磁気結合する制御用巻線（62a～62e，63a～63j）を有し、

 オンされることにより、前記直流電源から前記各入力巻線に給電し、オフされることにより、前記直流電源から前記各入力巻線への給電を停止させる制御用スイッチ（51）と、

 前記各制御用巻線に対応して設けられる制御用配線（LRa～LRe，LRg～LRj，LOa～LOe）と、

 共通配線（Ls，Ls1，Ls2，Lt，Lt1，Lt2）と、を備え、

 前記各制御用巻線の第1端は、グラウンドに接続されており、

 前記各制御用巻線の第2端は、対応する前記制御用配線の第1端に接続されており、

 前記各制御用配線の第2端は、前記共通配線に接続されており、

 前記共通配線の電圧値に基づいて、前記制御用スイッチをオンオフする制御部（50）を備える絶縁電源装置。

[請求項2] 前記各入力巻線、前記各制御用巻線（63a～63j）、前記制御用スイッチ、前記各制御用配線（LRa～LRe，LRg～LRj）、前記共通配線（Ls，Ls1，Ls2）及び前記制御部は、電氣的に絶縁された高圧領域及び低圧領域のうち前記低圧領域に設けられている請求項1に記載の絶縁電源装置。

- [請求項3] 前記各制御用巻線に対応して設けられる制御用コンデンサ（72 a～72 e, 72 g～72 j）と、
- 前記各制御用配線に設けられる制御用ダイオード（71 a～71 e, 71 g～71 j）と、を備え、
- 前記各制御用コンデンサの第1端は、対応する前記制御用配線に接続され、前記各制御用コンデンサの第2端は、対応する前記制御用巻線の第1端に接続されており、
- 前記各制御用ダイオードのアノードが、対応する前記制御用巻線の第2端に接続され、前記各制御用ダイオードのカソードが、前記共通配線及び対応する前記制御用コンデンサの第1端に接続されている請求項2に記載の絶縁電源装置。
- [請求項4] 互いに直列接続された第1分圧抵抗体（84）及び第2分圧抵抗体（85）を備え、
- 前記第1分圧抵抗体の第1端が前記共通配線に接続され、前記第1分圧抵抗体の第2端が前記第2分圧抵抗体の第1端に接続され、前記第2分圧抵抗体の第2端が前記グランドに接続されており、
- 前記第1分圧抵抗体及び前記第2分圧抵抗体の接続点が、前記制御部に接続されている請求項3に記載の絶縁電源装置。
- [請求項5] 前記共通配線は、第1共通配線（L s 1）であり、
- 前記各制御用配線の第1端を接続する第2共通配線（L s 2）を備える請求項3に記載の絶縁電源装置。
- [請求項6] 前記各制御用巻線のうち少なくとも1つに対応して設けられるブリーダ抵抗体（73 a～73 e, 73 g～73 j）を備え、
- 前記ブリーダ抵抗体の第1端が対応する前記制御用配線に接続され、前記ブリーダ抵抗体の第2端が前記グランドに接続されている請求項2～5のいずれか1項に記載の絶縁電源装置。
- [請求項7] 上アームスイッチ（SCH, SUH～SWH）及び下アームスイッチ（SCL, SUL～SWL）の直列接続体を複数有する電力変換回

路（１２，３０）と、

前記給電対象であって、前記上アームスイッチを駆動する複数の上アーム駆動回路（ＤＣＨ，ＤＵＨ～ＤＷＨ）と、

前記給電対象であって、前記下アームスイッチを駆動する複数の下アーム駆動回路（ＤＣＬ，ＤＵＬ～ＤＷＬ）と、を備えるシステムに適用され、

前記トランスは、

出力側が前記上アーム駆動回路に接続される上アーム用トランス（６０ａ～６０ｄ）と、

出力側が前記下アーム駆動回路に接続される下アーム用トランス（６０ｅ）とであり、

前記上アーム用トランスは、前記上アーム駆動回路のそれぞれに対応して個別に設けられ、

前記下アーム用トランスは、前記下アーム駆動回路のそれぞれに共通のトランスであり、

前記ブリーダ抵抗体は、

前記上アーム用トランスが有する前記制御用巻線のうち少なくとも１つに対応して設けられる上アーム用ブリーダ抵抗体（７３ａ～７３ｄ）と、

前記下アーム用トランスが有する前記制御用巻線に対応して設けられる下アーム用ブリーダ抵抗体（７３ｅ）とであり、

前記下アーム用ブリーダ抵抗体の抵抗値は、前記上アーム用ブリーダ抵抗体の抵抗値よりも小さくされている請求項６に記載の絶縁電源装置。

[請求項８]

ブリーダ抵抗体（７４）を備え、

前記ブリーダ抵抗体の第１端が前記共通配線に接続され、前記ブリーダ抵抗体の第２端が前記グラウンドに接続されている請求項２～５のいずれか１項に記載の絶縁電源装置。

[請求項9] 前記各入力巻線、前記制御用スイッチ及び前記制御部は、電氣的に絶縁された高圧領域及び低圧領域のうち前記低圧領域に設けられており、

前記各トランスの出力側には、前記コアを介して前記入力巻線と磁気結合する出力巻線（62a～62e）が設けられており、

前記各出力巻線及び前記共通配線（Lt，Lt1，Lt2）は、前記高圧領域に設けられており、

前記各出力巻線に対応して、前記高圧領域に設けられる出力配線（Loa～Loe）と、

前記低圧領域と前記高圧領域との境界を跨いで前記低圧領域及び前記高圧領域に設けられ、前記共通配線及び前記制御部の間を電氣的に絶縁しつつ、前記共通配線の電圧値を前記制御部に伝達する絶縁伝達部（52，53）と、を備え、

前記各出力巻線の第1端は、前記グラウンドに接続されており、

前記各出力巻線の第2端は、対応する前記出力配線の第1端に接続されており、

前記各出力配線の第2端は、対応する前記給電対象に接続されており、

前記制御用巻線（62a～62e）は、前記各出力巻線のうち少なくとも2つの出力巻線であり、

前記制御用配線（Loa～Loe）は、前記各制御用巻線に対応する前記出力配線であり、

前記共通配線は、前記各制御用配線の第2端を接続するとともに、前記絶縁伝達部に前記電圧値を出力する請求項1に記載の絶縁電源装置。

[請求項10] 前記各制御用巻線に対応して設けられる制御用コンデンサ（65a～65e）と、

前記各制御用配線に設けられる制御用ダイオード（64a～64e

）と、を備え、

前記各制御用コンデンサの第1端は、対応する前記制御用配線に接続され、前記各制御用コンデンサの第2端は、対応する前記制御用巻線の第1端に接続されており、

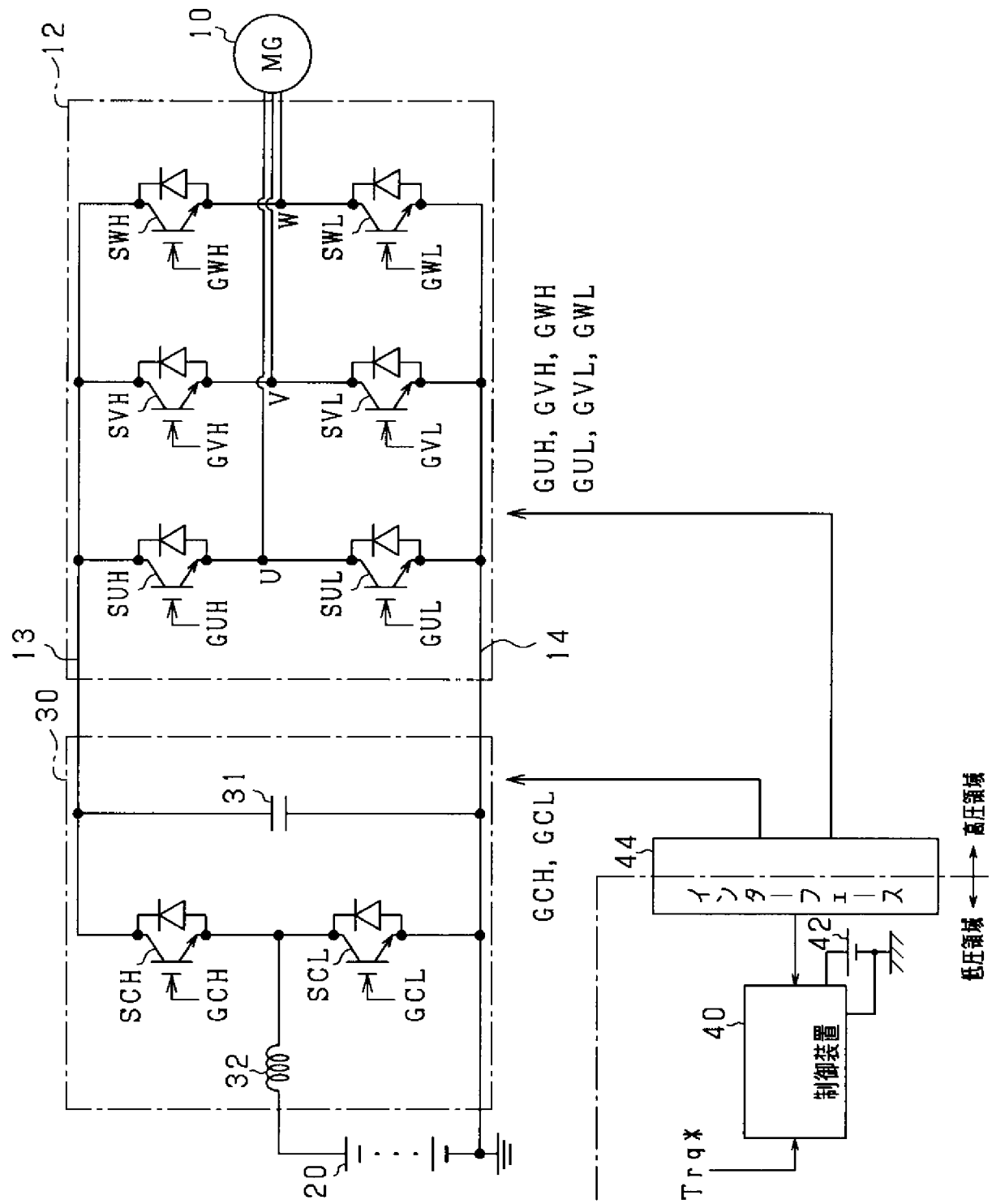
前記各制御用ダイオードのアノードが、対応する前記制御用巻線の第2端に接続され、前記各制御用ダイオードのカソードが、前記共通配線及び対応する前記制御用コンデンサの第1端に接続されている請求項9に記載の絶縁電源装置。

[請求項11]

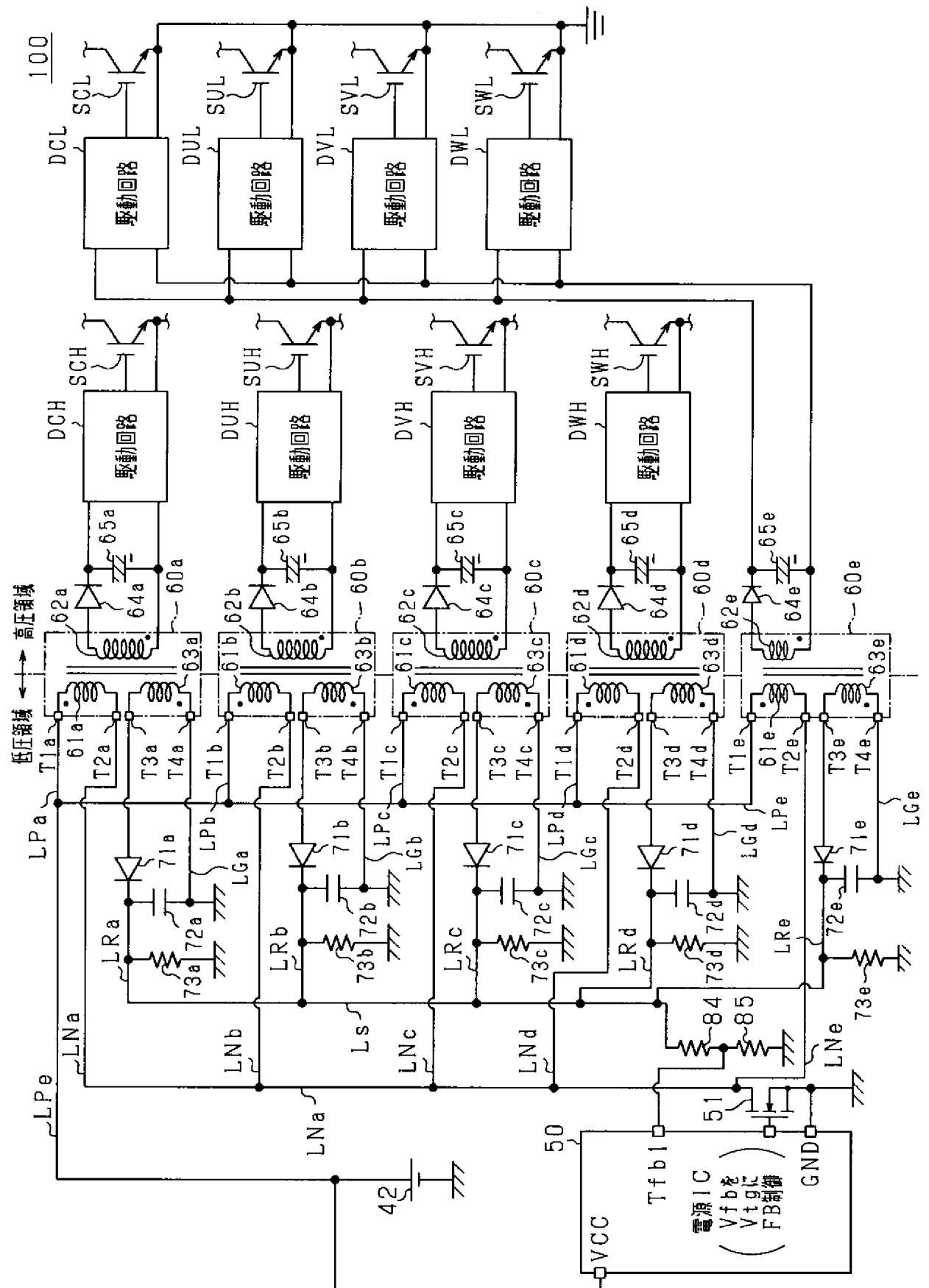
前記共通配線は、第1共通配線（L t 1）であり、

前記各制御用配線の第1端を接続する第2共通配線（L t 2）を備える請求項10に記載の絶縁電源装置。

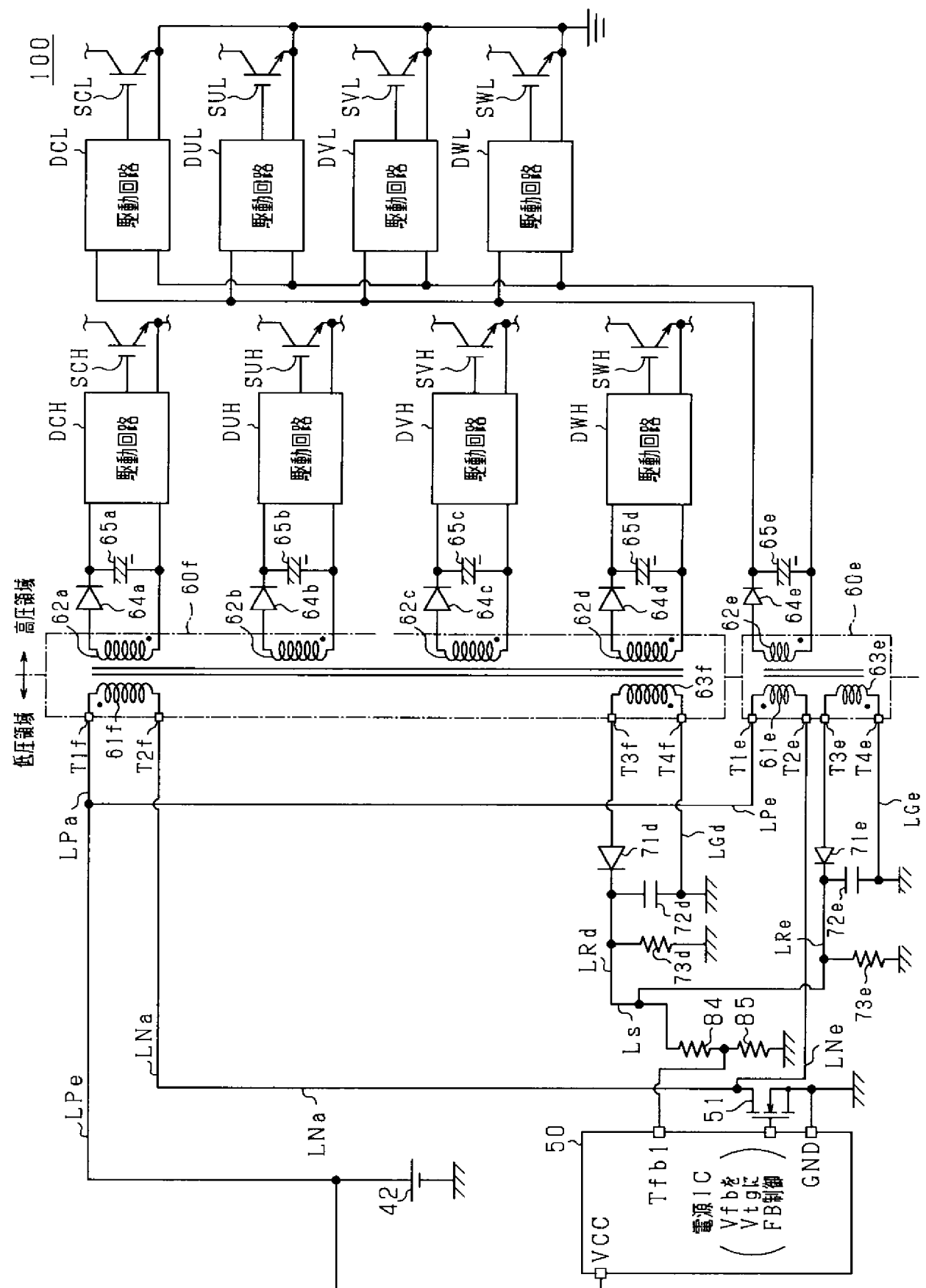
[図1]



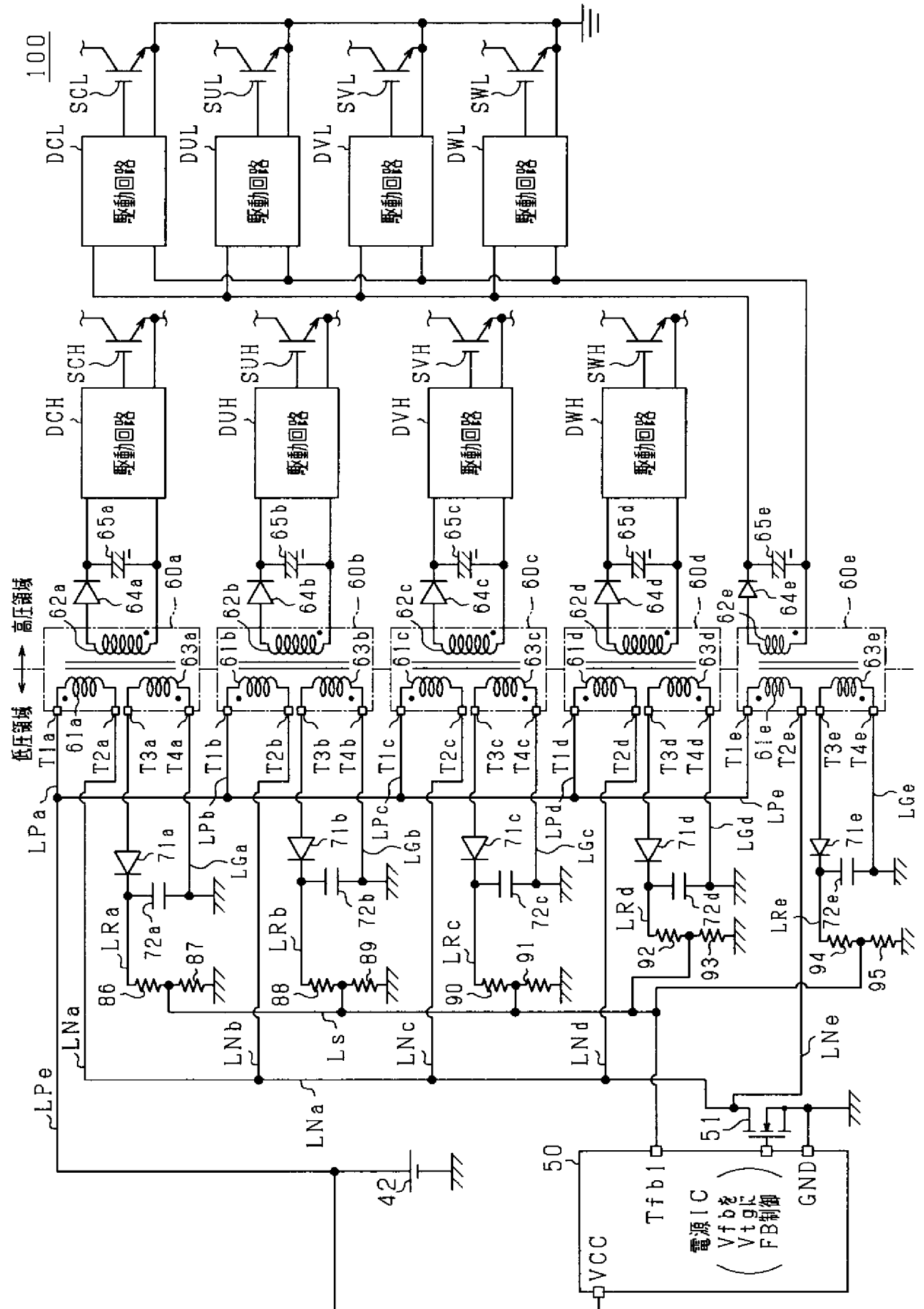
[図2]



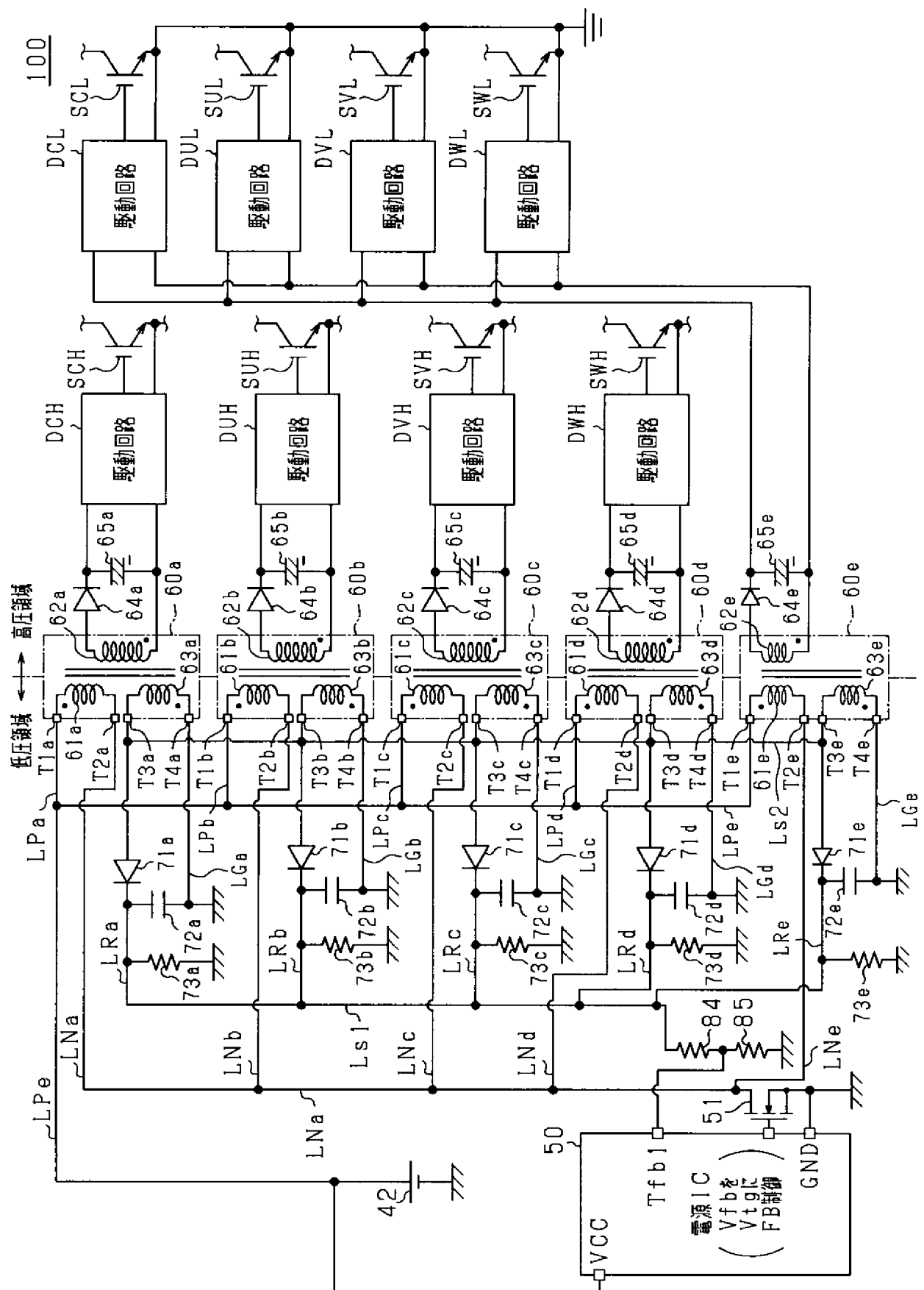
[図3]



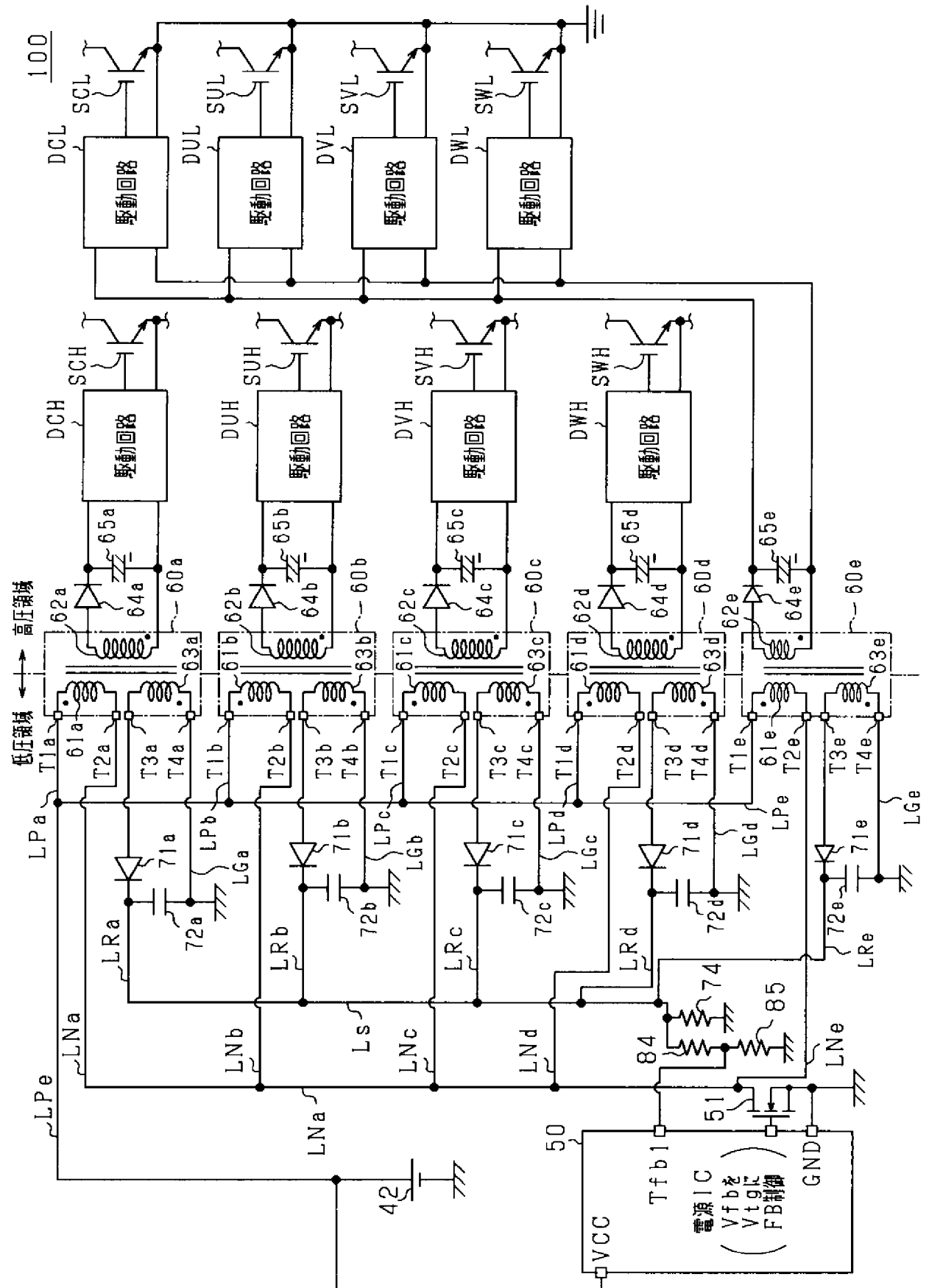
[図5]



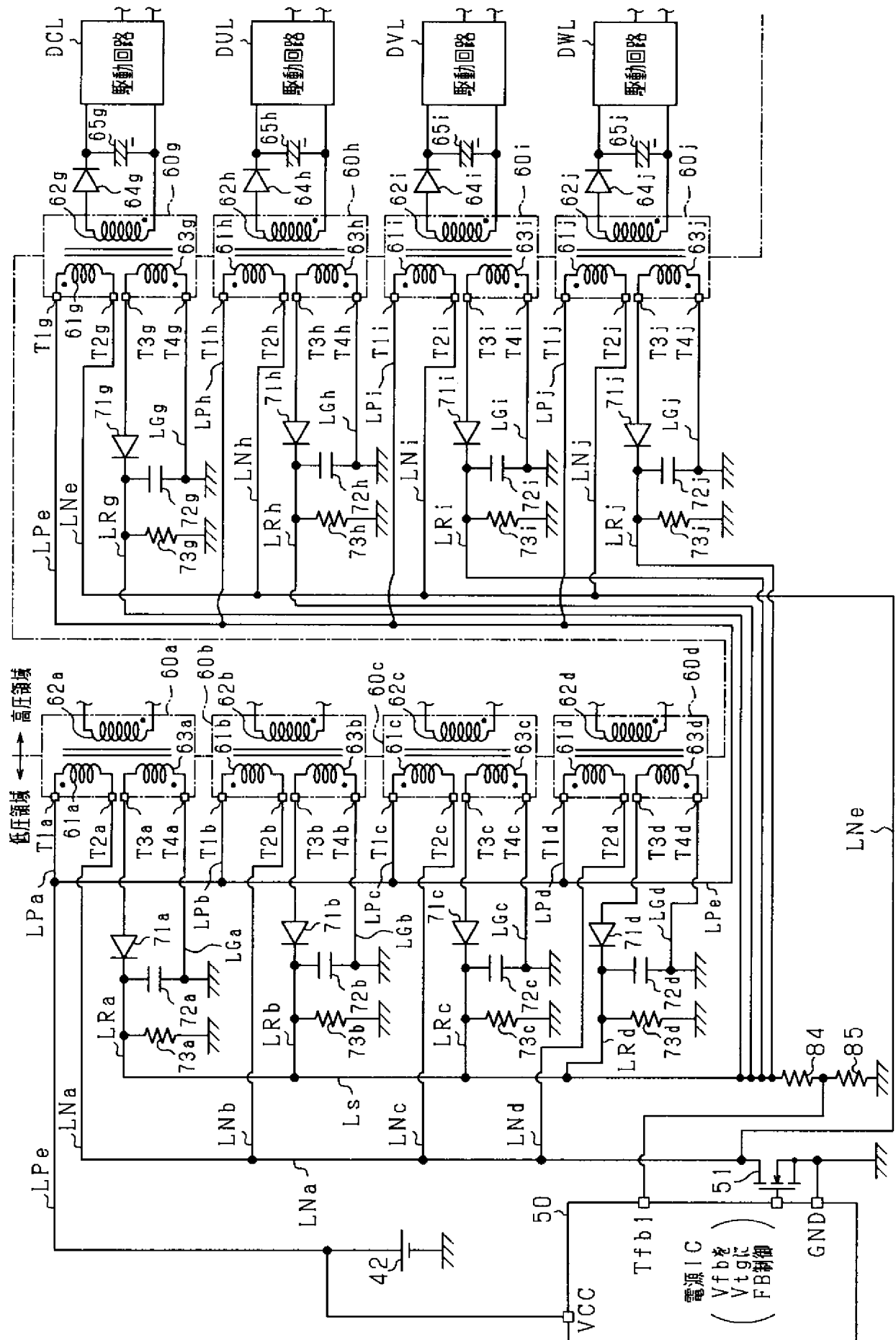
[図6]



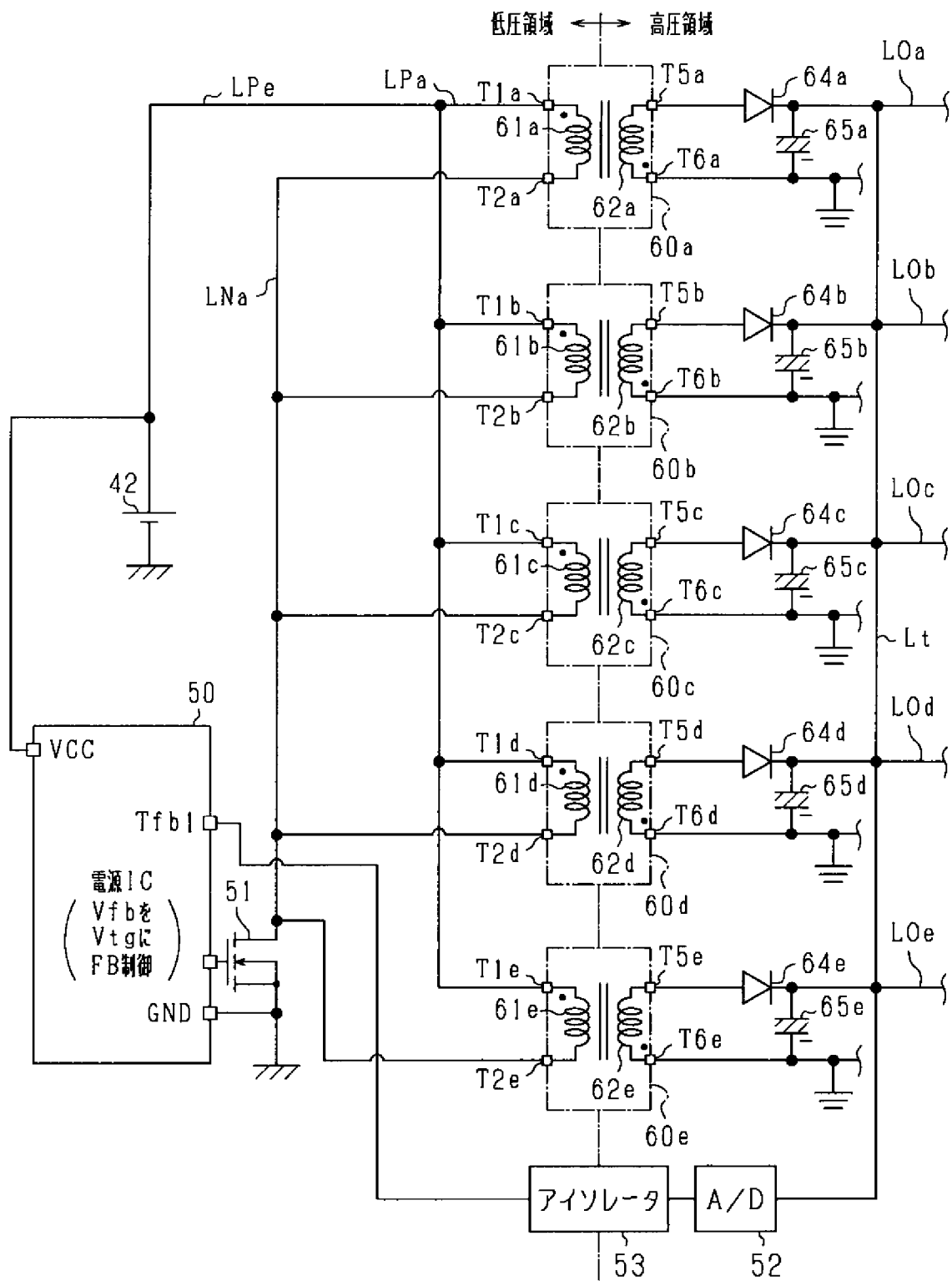
[図7]

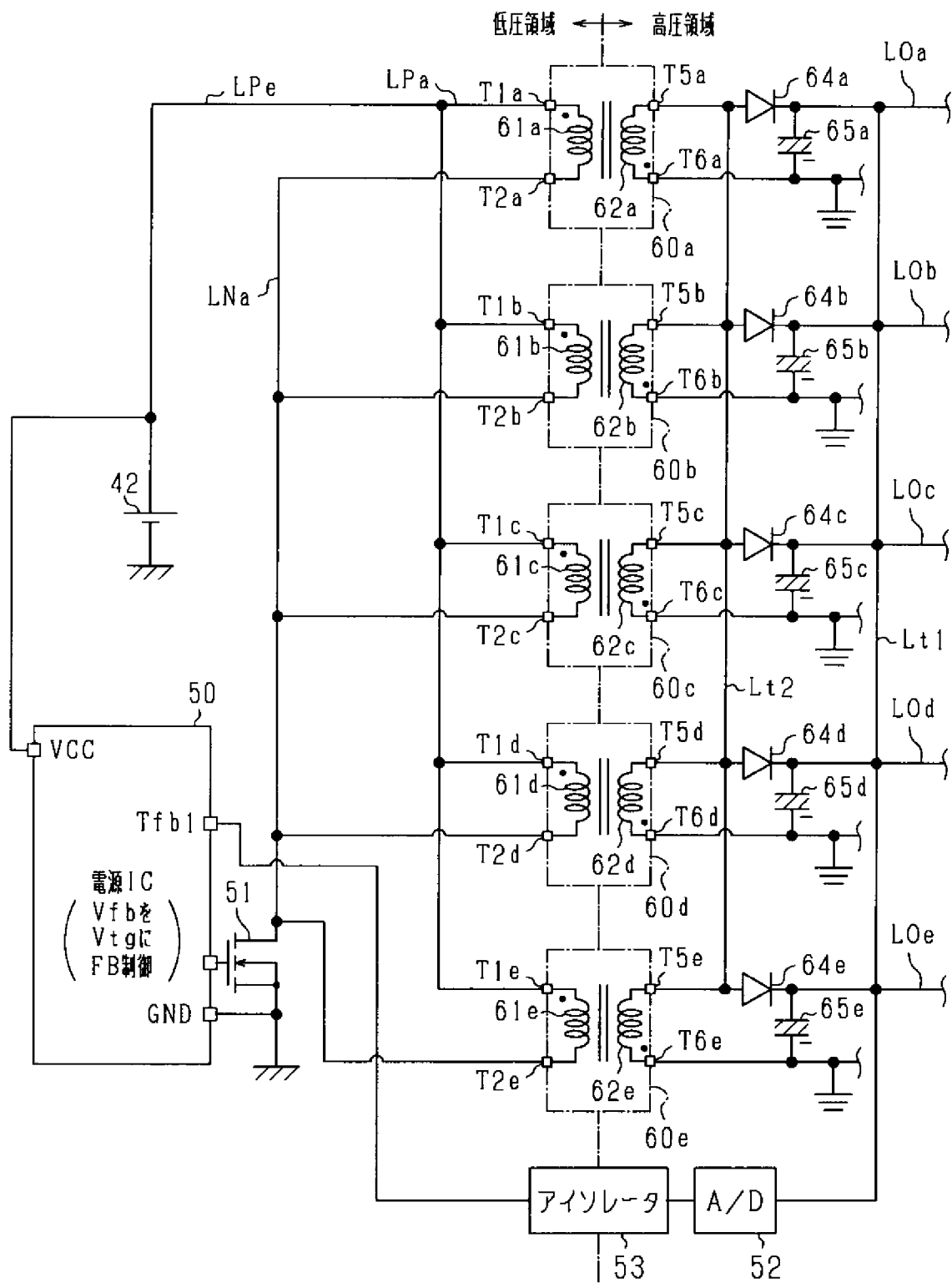


[図8]



[図9]





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/014757

A. CLASSIFICATION OF SUBJECT MATTER**H02M 3/28**(2006.01)i; **H02M 1/08**(2006.01)i

FI: H02M3/28 V; H02M1/08 C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/28; H02M1/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2023

Registered utility model specifications of Japan 1996-2023

Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 59-226656 A (FUJI XEROX CO LTD) 19 December 1984 (1984-12-19) entire text, all drawings	1-11
A	JP 2019-193476 A (NTN TOYO BEARING CO LTD) 31 October 2019 (2019-10-31) entire text, all drawings	1-11
A	JP 2019-140750 A (DENSO CORP) 22 August 2019 (2019-08-22) entire text, all drawings	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

19 June 2023

Date of mailing of the international search report

27 June 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/014757

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	59-226656	A	19 December 1984	(Family: none)	
JP	2019-193476	A	31 October 2019	(Family: none)	
JP	2019-140750	A	22 August 2019	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/28(2006.01)i; H02M 1/08(2006.01)i FI: H02M3/28 V; H02M1/08 C														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H02M3/28; H02M1/08														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2023年													
日本国実用新案登録公報	1996 - 2023年													
日本国登録実用新案公報	1994 - 2023年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 59-226656 A（富士ゼロックス株式会社）19.12.1984（1984 - 12 - 19） 全文, 全図	1-11												
A	JP 2019-193476 A（NTN株式会社）31.10.2019（2019 - 10 - 31） 全文, 全図	1-11												
A	JP 2019-140750 A（株式会社デンソー）22.08.2019（2019 - 08 - 22） 全文, 全図	1-11												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技术水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技术水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技术水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 19.06.2023	国際調査報告の発送日 27.06.2023													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 遠藤 尊志 5G 3052 電話番号 03-3581-1101 内線 3526													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/014757

引用文献			公表日	パテントファミリー文献	公表日
JP	59-226656	A	19.12.1984	(ファミリーなし)	
JP	2019-193476	A	31.10.2019	(ファミリーなし)	
JP	2019-140750	A	22.08.2019	(ファミリーなし)	