

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6283158号
(P6283158)

(45) 発行日 平成30年2月21日 (2018. 2. 21)

(24) 登録日 平成30年2月2日 (2018. 2. 2)

(51) Int. Cl.

F I

H05K 3/46 (2006.01)

H05K 3/46 Q

H05K 1/16 (2006.01)

H05K 3/46 B

H01L 23/12 (2006.01)

H05K 3/46 N

H05K 1/16 B

H01L 23/12 B

請求項の数 10 (全 25 頁)

(21) 出願番号 特願2012-183523 (P2012-183523)

(22) 出願日 平成24年8月22日 (2012. 8. 22)

(65) 公開番号 特開2013-236046 (P2013-236046A)

(43) 公開日 平成25年11月21日 (2013. 11. 21)

審査請求日 平成27年8月11日 (2015. 8. 11)

(31) 優先権主張番号 特願2012-91289 (P2012-91289)

(32) 優先日 平成24年4月12日 (2012. 4. 12)

(33) 優先権主張国 日本国 (JP)

前置審査

(73) 特許権者 000190688

新光電気工業株式会社

長野県長野市小島田町80番地

(74) 代理人 100107766

弁理士 伊東 忠重

(74) 代理人 100070150

弁理士 伊東 忠彦

(72) 発明者 藤井 朋治

長野県長野市小島田町80番地 新光電気
工業株式会社内

審査官 ゆずりは 広行

最終頁に続く

(54) 【発明の名称】 配線基板、及び、配線基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

配線層の上に設けられた第1絶縁層と、

前記第1絶縁層の上にめっき膜で形成された第1磁性体層と、

前記第1磁性体層の上に配設される平面コイルであって、渦状に巻回された巻線で構成される平面コイル部と、前記平面コイル部の前記渦状に巻回された巻線同士との平面視における隙間の部分に配設される絶縁部とを有し、前記巻回の一端及び他端と、前記巻線の上面と、前記巻線のうちの最外周の巻線の側面と、前記巻線のうちの最内周の巻線の側面とが前記絶縁部から露出する平面コイルと、

前記第1磁性体層の上にめっき膜で形成された第2磁性体層であって、前記平面コイル部の前記巻線のうちの最外周の巻線の側面と、前記巻線のうちの最内周の巻線の側面と、前記巻線の上面と、前記絶縁部の上面とを直接被覆する第2磁性体層と、

前記第1絶縁層の上に配設され、前記第1磁性体層、前記平面コイル部、及び前記第2磁性体層を覆う第2絶縁層と、

前記第2磁性体層と前記第2絶縁層との間に配設される絶縁膜と、

前記第2絶縁層の上に配設される第1配線部と

を含み、

前記平面コイル部の前記巻線の一端は、前記第2絶縁層及び前記第2磁性体層を貫通する第1ビアを介して、前記第1配線部に接続されている、配線基板。

【請求項 2】

10

20

前記平面コイル部と前記第 1 磁性体層との間、前記第 1 磁性体層と前記第 2 磁性体層との間、前記絶縁部と前記第 1 磁性体層との間、及び、前記第 1 絶縁層と前記第 2 絶縁層との間に絶縁膜が配設され、前記絶縁膜は、前記第 1 絶縁層の表面から前記第 1 磁性体層の表面にかけて設けられている、請求項 1 記載の配線基板。

【請求項 3】

前記平面コイル部は、めっき膜で形成されている、請求項 1 又は 2 記載の配線基板。

【請求項 4】

前記平面コイル部の最外周側面、上面、及び最内周側面が前記第 2 磁性体層で被覆され、前記平面コイル部の前記一端と他端とが前記第 2 磁性体層から露出する、請求項 1 乃至 3 のいずれか一項記載の配線基板。

【請求項 5】

前記第 2 絶縁層の上に配設される第 2 配線部をさらに含み、

前記平面コイル部の他端は、前記第 2 絶縁層を貫通する第 2 ピアを介して、前記第 2 配線部に接続される、請求項 1 乃至 3 のいずれか一項記載の配線基板。

【請求項 6】

前記第 2 磁性体層は、前記第 1 ピアを挿通する開口部を有する、請求項 1 乃至 5 のいずれか一項記載の配線基板。

【請求項 7】

前記巻線の一端と前記第 2 絶縁層との間、及び、前記巻線の他端と前記第 2 絶縁層との間に配設される絶縁膜をさらに含み、当該絶縁膜は、前記第 2 磁性体層の表面から前記巻線の一端の表面と前記巻線の他端の表面とにかけて設けられている、請求項 1 乃至 6 のいずれか一項記載の配線基板。

【請求項 8】

前記第 1 絶縁層と前記第 1 磁性体層との間に配設される第 3 絶縁膜をさらに含む、請求項 1 乃至 7 のいずれか一項記載の配線基板。

【請求項 9】

配線層の上に設けられた第 1 絶縁層の上にめっき処理で第 1 磁性体層を形成する工程と

、
前記第 1 磁性体層の上に、渦状に巻回された巻線で構成される平面コイル部を形成する工程と、

前記平面コイル部の前記渦状に巻回された巻線同士の平面視における隙間の部分に絶縁部を形成する工程であって、前記巻回の一端及び他端と、前記巻線の上面と、前記巻線のうちの最外周の巻線の側面と、前記巻線のうちの最内周の巻線の側面とが前記絶縁部から露出するように絶縁部を形成する工程と、

前記第 1 磁性体層の上にめっき処理で、前記平面コイル部の前記巻線のうちの最外周の巻線の側面と、前記巻線のうちの最内周の巻線の側面と、前記巻線の上面と、前記絶縁部の上面とを直接被覆する第 2 磁性体層を形成するとともに、前記第 2 磁性体層の上に絶縁膜を形成する工程と、

前記第 1 絶縁層の上に、前記第 1 磁性体層、前記平面コイル部、及び前記絶縁膜を覆う第 2 絶縁層を形成する工程と、

前記第 2 絶縁層及び前記第 2 磁性体層を貫通し、前記平面コイル部の前記巻線の一端に到達するビアホールを形成する工程と、

前記ビアホールの内部に、前記平面コイル部の一端に接続されるビアを形成する工程と

、
前記第 2 絶縁層の上に、前記ビアに接続される第 1 配線部を形成する工程とを含む、配線基板の製造方法。

【請求項 10】

前記平面コイル部をめっき処理で形成する、請求項 9 記載の配線基板の製造方法。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

本発明は、配線基板、及び、配線基板の製造方法に関する。

【 背景技術 】

【 0 0 0 2 】

従来より、ビルドアップ多層基板の3つの層の表面に、4つのCの字形状のコイル用パターンを形成し、ビルドアップバイアによりコイル用パターンを接続して、全体として螺旋状のコイルを形成したプリント基板のパターンコイルがあった。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 3 】

【 特許文献 1 】 特開 2 0 0 1 - 0 7 7 5 3 8 号 公 報

【 特許文献 2 】 特開 2 0 0 8 - 1 0 3 6 0 3 号 公 報

【 特許文献 3 】 特開 2 0 0 7 - 2 8 1 2 3 0 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 4 】

しかしながら、従来のパターンコイルは、部品としてのサイズが大きいため、例えば、CPU (Central Processing Unit: 中央演算処理装置) のような演算処理装置のパッケージに搭載することが困難であった。

【 0 0 0 5 】

そこで、小型化を図ったコイルを含む配線基板、及び、配線基板の製造方法を提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 0 6 】

本発明の実施の形態の配線基板は、配線層の上に設けられた第1絶縁層と、前記第1絶縁層の上にめっき膜で形成された第1磁性体層と、前記第1磁性体層の上に配設される平面コイルであって、渦状に巻回された巻線で構成される平面コイル部と、前記平面コイル部の前記渦状に巻回された巻線同士の平面視における隙間の部分に配設される絶縁部とを有し、前記巻回の一端及び他端と、前記巻線の上面と、前記巻線のうちの最外周の巻線の側面と、前記巻線のうちの最内周の巻線の側面とが前記絶縁部から露出する平面コイルと、前記第1磁性体層の上にめっき膜で形成された第2磁性体層であって、前記平面コイル部の前記巻線のうちの最外周の巻線の側面と、前記巻線のうちの最内周の巻線の側面と、前記巻線の上面と、前記絶縁部の上面とを直接被覆する第2磁性体層と、前記第1絶縁層の上に配設され、前記第1磁性体層、前記平面コイル部、及び前記第2磁性体層を覆う第2絶縁層と、前記第2磁性体層と前記第2絶縁層との間に配設される絶縁膜と、前記第2絶縁層の上に配設される第1配線部とを含み、前記平面コイル部の前記巻線の一端は、前記第2絶縁層及び前記第2磁性体層を貫通する第1ビアを介して、前記第1配線部に接続されている。

【 発明の効果 】

【 0 0 0 7 】

小型化を図ったコイルを含む配線基板、及び、配線基板の製造方法を提供することができる。

【 図面の簡単な説明 】

【 0 0 0 8 】

【 図 1 】 比較例の配線基板ユニット 1 0 を示す図である。

【 図 2 】 実施の形態 1 の配線基板 1 0 0 を示す図である。

【 図 3 】 実施の形態 1 の配線基板 1 0 0 を適用した配線基板ユニット 2 0 0 A、2 0 0 B、2 0 0 C を示す図である。

【 図 4 】 実施の形態 1 の配線基板 1 0 0 の製造工程を示す図である。

【 図 5 】 実施の形態 1 の配線基板 1 0 0 の製造工程を示す図である。

【図 6】実施の形態 1 の配線基板 100 の製造工程を示す図である。

【図 7】実施の形態 1 の配線基板 100 の製造工程を示す図である。

【図 8】実施の形態 1 の変形例の配線基板 100 を示す断面図である。

【図 9】実施の形態 2 の配線基板 200 を示す断面図である。

【図 10】実施の形態 2 の配線基板 200 の製造工程を示す図である。

【図 11】実施の形態 2 の変形例の配線基板 200 を示す断面図である。

【発明を実施するための形態】

【0009】

以下、本発明の配線基板、及び、配線基板の製造方法を適用した実施の形態について説明する。

10

【0010】

まず、実施の形態の配線基板、及び、配線基板の製造方法を説明する前に、比較例の配線基板とその問題点について説明する。

【0011】

< 比較例 >

図 1 は、比較例の配線基板ユニット 10 を示す図である。

【0012】

比較例の配線基板ユニット 10 は、マザーボード 20、パッケージ基板 30、CPU 40、及び電源供給回路 50 を含む。

【0013】

20

配線基板ユニット 10 は、例えば、携帯電話端末機、スマートフォン端末機、ゲーム機等の電子機器に用いられる。

【0014】

マザーボード 20 は、例えば、FR-4 (Flame Retardant type 4) 規格の配線基板であり、例えば、複数の配線層と複数の絶縁層を積層して作製される。マザーボード 20 には、CPU 40 が搭載されたパッケージ基板 30 が BGA (Ball Grid Array) のはんだ 31 によって実装されるとともに、電源供給回路 50 が実装されている。

【0015】

パッケージ基板 30 は、CPU 40 が搭載され、インターポーザとして機能する。パッケージ基板 30 は、例えば、ビルドアップ基板等の配線基板であり、例えば、複数の配線層と複数の絶縁層を積層して作製される。

30

【0016】

CPU 40 は、配線基板ユニット 10 が搭載される電子機器の演算処理を行う演算処理装置である。CPU 40 には、電源供給回路 50 から出力される電力がマザーボード 20 及びパッケージ基板 30 を介して供給される。

【0017】

電源供給回路 50 は、図示しないバッテリーや外部電源から供給される電力を降圧して CPU 40 の駆動電圧を生成し、CPU 40 に電力を供給する回路である。電源供給回路 50 は、スイッチング素子 SW、コイル L、キャパシタ C、IC (Integrated Circuit: 集積回路) 等の電子部品を含む。スイッチング素子 SW、コイル L、キャパシタ C は、降圧回路を構築し、コントローラとして機能する IC によってスイッチング素子 SW が駆動され、コイル L 及びキャパシタ C で整流した電力を出力する。

40

【0018】

このような配線基板ユニット 10 において、電源供給回路 50 のコイル L は、ある程度のインダクタンスが必要であり、また、インダクタンスを稼ぐために通常は磁性体によって被覆されているため、比較的サイズが大きい。特に、汎用の電子部品として市販されているコイルを電源供給回路 50 のコイル L として用いる場合は、コイル L がある程度の高さを有することから、電源供給回路 50 をパッケージ基板 30 に実装することはできず、電源供給回路 50 は、パッケージ基板 30 の外に配置されている。

【0019】

50

このように、電源供給回路50がパッケージ基板30の外に配置されていると、電源供給回路50から出力される電力は、マザーボード20及びパッケージ基板30を経てCPU40に供給されることになる。

【0020】

このため、CPU40と電源供給回路50との間の電源供給路（マザーボード20及びパッケージ基板30）のインピーダンスが高くなり、電源供給の効率が低下するという問題が生じる。

【0021】

また、電源供給路のインピーダンスを低くするためには、電源用のプレーン、及び、グランド用のプレーンのサイズを大きくする必要があるため、図1のような構成の配線基板ユニット10で電源供給の効率を改善するには、マザーボード20又はパッケージ基板30のサイズを大きくする必要がある。このような配線基板の大型化は、電子機器においては実現が困難であるという問題がある。

10

【0022】

また、電源用のプレーン、及び、グランド用のプレーンのサイズを大きくすると、マザーボード20及びパッケージ基板30の内部において、I/O配線等の配線との関係で各プレーンの配置上の制約が生じるという問題がある。

【0023】

これらの問題は、特に、マザーボード20よりもサイズの小さいパッケージ基板30において、より顕著である。

20

【0024】

ここで、例えば、特許文献1のプリント基板と同様に、マザーボード20又はパッケージ基板30の配線を用いてコイルを構築することが考えられる。しかしながら、インダクタンスを稼ぐためには磁性体をコイルのそばに配置する必要がある。

【0025】

ここで、比較例のような一般的な配線基板によるマザーボード20又はパッケージ基板30では、その製造工程上、磁性体を組み込むことはできない。このため、比較例のマザーボード20又はパッケージ基板30に電源供給回路50用のコイルを形成することは困難である。

【0026】

30

また、磁性体をマザーボード20又はパッケージ基板30に配置せずに、マザーボード20又はパッケージ基板30の配線を用いてコイルを構築する場合には、インダクタンスを稼ぐためにコイルを大きくする必要がある。このため、マザーボード20又はパッケージ基板30が大型化するという問題が生じる。

【0027】

また、電源用のプレーン、又は、グランド用のプレーンのサイズを大きくすることによって寄生容量が大きくなる場合、又は、電源供給回路50の寄生容量が大きい場合には、寄生容量を打ち消すためのキャパシタを設けることが必要になる。このようなキャパシタを設ける場合には、他の配線との関係でキャパシタの配置上の制約が生じるため、マザーボード20又はパッケージ基板30が大型化するという問題が生じる。

40

【0028】

以上のように比較例の配線基板ユニット10は、電源供給回路50のコイルLを小型化できないことにより、電源供給の効率が低下、配線基板の大型化、各電子部品や電源用プレーン、グランド用プレーンの配置上の制約等の様々な問題が生じていた。

【0029】

従って、以下では、これらの問題を解決した配線基板、及び、配線基板の製造方法を提供することを目的とする。

【0030】

<実施の形態1>

図2(A)～(D)は、実施の形態1の配線基板100を示す図である。

50

【 0 0 3 1 】

図 2 (A) は、実施の形態 1 の配線基板 1 0 0 の断面を示す図である。図 2 (A) に示すように、実施の形態 1 の配線基板 1 0 0 は、コア基板 1 1 0、配線層 1 2 0 (1 2 0 A、1 2 0 B、1 2 0 C)、絶縁層 1 3 0、絶縁層 1 4 0、コイル 1 5 0、配線 1 6 0 A、1 6 0 B、配線層 1 7 0 (1 7 0 A、1 7 0 B、1 7 0 C)、絶縁層 1 8 0、及び絶縁層 1 9 0 を含む。また、実施の形態 1 の配線基板 1 0 0 は、さらに、スルーホール 4 0 0 A、4 0 0 B、ビア 4 0 1 A、4 0 1 B、4 0 2 A、4 0 2 B、配線層 4 0 3 A、4 0 3 B、4 0 4 A、4 0 4 B、4 0 5、4 0 6 を含む。

【 0 0 3 2 】

図 2 (A) には、コア基板 1 1 0 の上側に配線層 1 2 0、絶縁層 1 3 0、絶縁層 1 4 0、コイル 1 5 0、及び配線 1 6 0 A、1 6 0 B が配設され、コア基板 1 1 0 の下側に配線層 1 7 0、絶縁層 1 8 0、及び絶縁層 1 9 0 が配設される状態を示す。しかしながら、上下関係は説明の便宜上の位置関係に過ぎず、配線基板 1 0 0 は天地逆の状態でも用いることができ、又は任意の角度で配置することができる。

【 0 0 3 3 】

同様に、以下では図面中において上側にある面を上面、下側にある面を下面と称すが、上面と下面は説明の便宜上の名称であり、普遍的に上面、下面になるものではない。図 2 に示す配線基板 1 0 0 を天地逆にすれば、上面が下面になり、下面が上面になる。

【 0 0 3 4 】

図 2 (B) は、実施の形態 1 の配線基板 1 0 0 のコイル 1 5 0 に含まれる磁性体層 1 5 5 の平面形状を示す図である。図 2 (C) は、実施の形態 1 の配線基板 1 0 0 のコイル 1 5 0 に含まれるコイル部 1 5 3 及びレジスト層 1 5 4 の平面形状を示す図である。図 2 (D) は、実施の形態 1 の配線基板 1 0 0 のコイル 1 5 0 に含まれる磁性体層 1 5 1 の平面形状を示す図である。

【 0 0 3 5 】

図 2 (A) に示すように、コア基板 1 1 0 は、例えば、ガラス布基材をエポキシ樹脂に含浸させた基材の両面に配線層 1 2 0、1 7 0 を形成したものである。コア基板 1 1 0 には、スルーホール 4 0 0 A、4 0 0 B が形成されている。スルーホール 4 0 0 A、4 0 0 B は、コア基板 1 1 0 に形成した貫通孔の内壁に、例えばめっき処理によって銅めっき膜を形成したり、貫通孔内に銅めっきを充填して作製される。

【 0 0 3 6 】

スルーホール 4 0 0 A の上下端には、それぞれ、配線層 1 2 0 A、1 7 0 A が接続される。また、スルーホール 4 0 0 B の上下端には、それぞれ、配線層 1 2 0 B、1 7 0 B が接続される。

【 0 0 3 7 】

配線層 1 2 0 は、コア基板 1 1 0 の上面に配設される。配線層 1 2 0 は、平面視で所定のパターンの配線が形成されている。ここでは、配線層 1 2 0 は、コア基板 1 1 0 の上面に形成されているものとして説明する。

【 0 0 3 8 】

配線層 1 2 0 は、配線層 1 2 0 A、1 2 0 B、1 2 0 C に分かれている。配線層 1 2 0 A、1 2 0 B、1 2 0 C は、例えば、コア基板 1 1 0 の上面に設けた銅箔をパターンングすることによって形成される。

【 0 0 3 9 】

配線層 1 2 0 A は、下面がスルーホール 4 0 0 A に接続され、上面がビア 4 0 1 A に接続されている。配線層 1 2 0 B は、下面がスルーホール 4 0 0 B に接続され、上面がビア 4 0 1 B に接続されている。なお、以下では、配線層 1 2 0 A、1 2 0 B、1 2 0 C を特に区別しない場合は、配線層 1 2 0 と称す。

【 0 0 4 0 】

絶縁層 1 3 0 は、配線層 1 2 0 の上面に配設される絶縁層であり、第 1 絶縁層の一例である。絶縁層 1 3 0 は、コイル 1 5 0 を形成する際の土台となる絶縁層である。

【 0 0 4 1 】

絶縁層 1 3 0 は、例えば、エポキシ樹脂又はポリイミド樹脂で形成されたフィルム状の絶縁層であり、ビルドアップ基板に含まれる絶縁層の一例である。

【 0 0 4 2 】

絶縁層 1 4 0 は、絶縁層 1 3 0 及びコイル 1 5 0 の上面に、絶縁膜 1 5 2 を介して配設される絶縁層であり、第 2 絶縁層の一例である。絶縁層 1 4 0 は、例えば、エポキシ樹脂又はポリイミド樹脂で形成されたフィルム状の絶縁層であり、ビルドアップ基板に含まれる絶縁層の一例である。

【 0 0 4 3 】

コイル 1 5 0 は、絶縁層 1 3 0 の上面において、絶縁層 1 4 0 の内部に形成される。コイル 1 5 0 は、磁性体層 1 5 1、絶縁膜 1 5 2、コイル部 1 5 3、絶縁樹脂 1 5 4、及び磁性体層 1 5 5 を含む。コイル 1 5 0 は、平面コイルであり、コイル部 1 5 3 の一端 1 5 3 A 及び他端 1 5 3 B は、それぞれ、ビア 1 5 6 A、1 5 6 B を介して、配線 1 6 0 A、1 6 0 B に接続されている。ビア 1 5 6 A 及び 1 5 6 B は、それぞれ、絶縁膜 1 5 2 に開口される開口部を挿通して、コイル部 1 5 3 の一端 1 5 3 A 及び他端 1 5 3 B に接続されている。

10

【 0 0 4 4 】

磁性体層 1 5 1 は、図 2 (A) に示すように絶縁層 1 3 0 の上面に形成されている。磁性体層 1 5 1 は、平面視では、図 2 (D) に示すように矩形状にパターンニングされている。磁性体 1 5 1 は、上側に形成されるコイル部 1 5 3 (図 2 (C) 参照) よりも平面視で大きく、かつ、平面視でコイル 1 5 3 を内包するように配置される。

20

【 0 0 4 5 】

磁性体層 1 5 1 は、例えば、亜鉛とフェライトの合金 ($Zn - Fe$) で出来ており、亜鉛とフェライトの合金めっき膜で形成される。磁性体層 1 5 1 は、第 1 磁性体層の一例である。めっき処理によって形成されるフェライトの合金 ($Zn - Fe$) は、比較的高抵抗 (1 0 0 程度) であるため、コイル部 1 5 3 を形成するのに適している。なお、磁性体層 1 5 1 の厚さは、例えば、 $5 \mu m \sim 10 \mu m$ にすればよい。

【 0 0 4 6 】

絶縁膜 1 5 2 は、図 2 (A) に示すように、絶縁層 1 3 0 と 1 4 0 の間、磁性体層 1 5 1 の上面、コイル部 1 5 3 の一部の上面、及び磁性体層 1 5 5 の上面に形成されている。絶縁膜 1 5 2 は、絶縁膜の一例である。絶縁膜 1 5 2 が形成される部位の詳細については、製造工程とともに説明する。絶縁膜 1 5 2 は、例えば、ポリイミド等の樹脂膜で形成される。また、絶縁膜 1 5 2 の厚さは、例えば、 $3 \mu m \sim 10 \mu m$ である。

30

【 0 0 4 7 】

コイル部 1 5 3 は、図 2 (A) に示すように、磁性体層 1 5 1 の上面に形成される絶縁膜 1 5 2 の上に形成されている。コイル部 1 5 3 は、図 2 (C) に示すように、平面視で矩形渦状に巻回された平面状のコイル (平面コイル) であり、一端 1 5 3 A 及び他端 1 5 3 B を有する。また、コイル部 1 5 3 は、スパイラル型のコイルと称することもできる。

【 0 0 4 8 】

コイル部 1 5 3 は、例えば、銅製であり、めっき処理によって形成される。コイル部 1 5 3 の厚さは、例えば、 $10 \mu m \sim 20 \mu m$ に設定すればよい。

40

【 0 0 4 9 】

コイル部 1 5 3 は、一端 1 5 3 A から時計回りに矩形状に 2 回巻回されて他端 1 5 3 B に至っている。ここでは、巻数が 2 . 5 巻のコイル部 1 5 3 を示すが、コイル部 1 5 3 の巻数は、用途によって必要になるインダクタンスに合わせて決定すればよい。コイル部 1 5 3 の巻数は、例えば、1 0 0 巻程度であってもよく、さらに多くてもよい。

【 0 0 5 0 】

なお、コイル部 1 5 3 の一端 1 5 3 A は、ビア 1 5 6 A によって配線 1 6 0 A に接続され、他端 1 5 3 B は、ビア 1 5 6 B によって配線 1 6 0 B に接続されている。

【 0 0 5 1 】

50

また、コイル部 1 5 3 には、図 2 (C) に示すように、一端 1 5 3 A の周囲と、他端 1 5 3 B の周囲の一部とを除いて、絶縁樹脂 1 5 4 (ドットで示す部分) が形成されている。コイル部 1 5 3 の巻線同士の間には磁性体層 1 5 1 又は 1 5 5 が入り込むと、コイル 1 5 0 のインダクタンスが低下してしまう。このような不具合が生じることを抑制するため、コイル部 1 5 3 の巻線同士の間には絶縁樹脂 1 5 4 を形成する。

【 0 0 5 2 】

なお、このようにコイル部 1 5 3 が平面状に巻回されているため、コイル 1 5 0 は平面コイルである。

【 0 0 5 3 】

絶縁樹脂 1 5 4 は、図 2 (A) に示すように、コイル部 1 5 3 の隙間の一部に形成されている。絶縁樹脂 1 5 4 は、絶縁部の一例である。絶縁樹脂 1 5 4 が形成される領域は、図 2 (C) にドットで示すように、コイル部 1 5 3 の内側で、一端 1 5 3 A の周囲と、他端 1 5 3 B の周囲の一部とを除いた領域である。絶縁樹脂 1 5 4 は、例えば、感光性エポキシ樹脂を用いることができる。

10

【 0 0 5 4 】

磁性体層 1 5 5 は、図 2 (A) に示すように、コイル部 1 5 3 の一端 1 5 3 A 及び他端 1 5 3 B 以外の上面と、コイル部 1 5 3 の側面の一部と、ポリイミド膜 1 5 1 の上面の一部とを覆うように形成されている。

【 0 0 5 5 】

磁性体層 1 5 5 は、例えば、亜鉛とフェライトの合金 (Z n - F e) で出来ており、亜鉛とフェライトの合金めっき膜で形成される。磁性体層 1 5 5 は、第 2 磁性体層の一例である。

20

【 0 0 5 6 】

磁性体層 1 5 5 は、平面視では、図 2 (B) に示すように、中央に開口部 1 5 5 A を有する。開口部 1 5 5 A は、図 2 (A) に示すように、コイル部 1 5 3 の一端 1 5 3 A の上部に位置するように形成されている。すなわち、開口部 1 5 5 A は、コイル部 1 5 3 の一端 1 5 3 A を磁性体層 1 5 5 が避けるために形成されている。磁性体層 1 5 5 は、図中の横方向の長さは磁性体層 1 5 1 (図 2 (D) 参照) よりも短くされており、コイル部 1 5 3 の他端 1 5 3 B は、平面視では、磁性体層 1 5 5 に覆われていない。なお、磁性体層 1 5 5 の厚さは、例えば、 $5\ \mu\text{m} \sim 10\ \mu\text{m}$ にすればよい。また、磁性体層 1 5 1 の下面から磁性体層 1 5 5 の上面までの厚さは、コイル部 1 5 3 の厚さを含めて、例えば、 $40\ \mu\text{m} \sim 60\ \mu\text{m}$ に設定すればよい。

30

【 0 0 5 7 】

ビア 1 5 6 A 及び 1 5 6 B は、それぞれ、コイル部 1 5 3 の一端 1 5 3 A 及び他端 1 5 3 B と配線 1 6 0 A 及び 1 6 0 B を接続する。ビア 1 5 6 A は、第 1 ビアの一例であり、ビア 1 5 6 B は、第 2 ビアの一例である。

【 0 0 5 8 】

配線 1 6 0 A、1 6 0 B は、絶縁層 1 4 0 の上面に形成されており、それぞれ、ビア 1 5 6 A、1 5 6 B を介して、コイル部 1 5 3 の一端 1 5 3 A、他端 1 5 3 B に接続されている。配線 1 6 0 A は、第 1 配線部の一例であり、配線 1 6 0 B は、第 2 配線部の一例である。

40

【 0 0 5 9 】

配線層 1 7 0 は、コア基板 1 1 0 の下面に配設される。配線層 1 7 0 は、平面視で所定のパターンの配線が形成されていてもよい。ここでは、配線層 1 7 0 は、コア基板 1 1 0 の下面に形成されているものとして説明する。

【 0 0 6 0 】

配線層 1 7 0 は、配線層 1 7 0 A、1 7 0 B、1 7 0 C に分かれている。配線層 1 7 0 A、1 7 0 B、1 7 0 C は、例えば、コア基板 1 1 0 の下面に設けた銅箔をパターンニングすることによって形成される。

【 0 0 6 1 】

50

配線層 170A は、上面がスルーホール 400A に接続され、下面がビア 402A に接続されている。配線層 170B は、上面がスルーホール 400B に接続され、下面がビア 402B に接続されている。なお、以下では、配線層 170A、170B、170C を特に区別しない場合は、配線層 170 と称す。

【0062】

絶縁層 180 は、配線層 170 の下面に配設される絶縁層である。絶縁層 180 は、絶縁層 130 と同一の厚さを有している。絶縁層 180 は、例えば、エポキシ樹脂又はポリイミド樹脂で形成されたフィルム状の絶縁層であり、ビルドアップ基板に含まれる絶縁層の一例である。

【0063】

絶縁層 190 は、絶縁層 180 の下面に形成される絶縁層である。絶縁層 190 は、例えば、エポキシ樹脂又はポリイミド樹脂で形成されたフィルム状の絶縁層であり、ビルドアップ基板に含まれる絶縁層の一例である。

【0064】

スルーホール 400A は、上端が配線層 120A に接続され、下端が配線層 170A に接続される。スルーホール 400B は、上端が配線層 120B に接続され、下端が配線層 170B に接続される。

【0065】

ビア 401A は、絶縁層 140 の表面から配線層 120A の表面に達するまで、絶縁層 130、140、及び絶縁膜 152 を貫通する孔部の中に形成される。ビア 401A は、例えば、セミアディティブ法によって銅めっきを孔部内に充填することによって形成される。ビア 401A は、配線層 403A と一体的に形成される。すなわち、ビア 401A の下端は配線層 120A に接続され、上端は配線層 403A に接続される。

【0066】

ビア 401B は、絶縁層 140 の表面から配線層 120B の表面に達するまで、絶縁層 130、140、及び絶縁膜 152 を貫通する孔部の中に形成される。ビア 401B は、例えば、セミアディティブ法によって銅めっきを孔部内に充填することによって形成される。ビア 401B は、配線層 403B と一体的に形成される。すなわち、ビア 401B の下端は配線層 120B に接続され、上端は配線層 403B に接続される。配線 403A、403B は、絶縁層 140 の上面に形成される。

【0067】

ビア 402A は、絶縁層 190 の表面（下面）から配線層 170A の表面（下面）に達するまで、絶縁層 180 及び 190 を貫通する孔部の中に形成される。ビア 402A は、例えば、セミアディティブ法によって銅めっきを孔部内に充填することによって形成される。ビア 402A は、配線層 404A と一体的に形成される。すなわち、ビア 402A の上端は配線層 170A に接続され、下端は配線層 404A に接続される。

【0068】

ビア 402B は、絶縁層 190 の表面（下面）から配線層 170B の表面（下面）に達するまで、絶縁層 180 及び 190 を貫通する孔部の中に形成される。ビア 402B は、例えば、セミアディティブ法によって銅めっきを孔部内に充填することによって形成される。ビア 402B は、配線層 404B と一体的に形成される。すなわち、ビア 402B の上端は配線層 170B に接続され、下端は配線層 404B に接続される。配線 404A、404B は、絶縁層 190 の下面に形成される。

【0069】

配線 405、406 は、絶縁層 190 の下面において、配線層 404A と配線層 404B との間に形成されている。配線 405、406 は、例えば、セミアディティブ法で形成される。

【0070】

このような実施の形態 1 の配線基板 100 は、めっき処理によって形成される磁性体層 151、コイル部 153、及び磁性体層 155 を有するコイル 150 を含む。

10

20

30

40

50

【 0 0 7 1 】

コイル 1 5 0 の磁性体層 1 5 1、コイル部 1 5 3、及び磁性体層 1 5 5 は、めっき処理で形成できるため、配線基板 1 0 0 の内部に容易に形成することができる。

【 0 0 7 2 】

また、コイル部 1 5 3 は、一端 1 5 3 A 及び他端 1 5 3 B 以外の部分が磁性体層 1 5 1 及び 1 5 5 によって覆われている。磁性体層 1 5 1 及び 1 5 5 は、コイル部 1 5 3 の上面、下面、及び一部の側面を覆っている。

【 0 0 7 3 】

このため、コイル部 1 5 3 のインダクタンスを向上させることができ、磁性体層 1 5 1 及び 1 5 5 を形成しない場合に比べて、コイル部 1 5 3 を小型化することができる。

10

【 0 0 7 4 】

図 3 (A) ~ (C) は、実施の形態 1 の配線基板 1 0 0 を適用した配線基板ユニット 2 0 0 A、2 0 0 B、2 0 0 C を示す図である。なお、図 3 (A) ~ (C) において、比較例の配線基板ユニット 1 0 (図 1 参照) と同様の構成要素には同一符号を付し、その説明を省略する。

【 0 0 7 5 】

図 3 (A) に示す配線基板ユニット 2 0 0 A は、マザーボード 2 0、パッケージ基板 2 3 0 A、CPU 2 4 0 A、及び電源供給回路 2 5 0 を含む。

【 0 0 7 6 】

配線基板ユニット 2 0 0 A は、例えば、携帯電話端末機、スマートフォン端末機、ゲーム機等の電子機器に用いられる。

20

【 0 0 7 7 】

マザーボード 2 0 には、CPU 2 4 0 A が搭載されたパッケージ基板 2 3 0 A が BGA (Ball Grid Array) のはんだ 3 1 によって実装されるとともに、電源供給回路 2 5 0 が実装されている。

【 0 0 7 8 】

パッケージ基板 2 3 0 A は、CPU 2 4 0 A が搭載され、インターポーザとして機能する。パッケージ基板 2 3 0 A は、例えば、ビルドアップ基板等の配線基板であり、例えば、複数の配線層と複数の絶縁層を積層して作製される。

【 0 0 7 9 】

パッケージ基板 2 3 0 A は、図 2 (A) に示す配線基板 1 0 0 をパッケージ基板として用いたものであり、コイル 1 5 0 を含む。コイル 1 5 0 は、CPU 2 4 0 A に内蔵される IC 及びスイッチング素子 SW と、パッケージ基板 2 3 0 A に実装されるキャパシタ C と電気的に接続され、電源供給回路 2 6 0 A を構築する。

30

【 0 0 8 0 】

CPU 2 4 0 A は、配線基板ユニット 2 0 0 A が搭載される電子機器の演算処理を行う演算処理装置である。CPU 2 4 0 A は、電源供給回路 2 6 0 A を構築するためのスイッチング素子 SW と IC を含む。この IC は、電源供給回路のコントローラとして機能し、スイッチング素子を駆動する。

【 0 0 8 1 】

CPU 2 4 0 A には、パッケージ基板 2 3 0 A に内蔵されるコイル 1 5 0 と、CPU 2 4 0 A に内蔵される IC 及びスイッチング素子 SW と、パッケージ基板 2 3 0 A に実装されるキャパシタ C とによって構築される電源供給回路 2 6 0 A から電力が供給される。キャパシタ C は、チップ部品としてのキャパシタを用いればよい。

40

【 0 0 8 2 】

電源供給回路 2 5 0 は、図示しないバッテリーや外部電源から供給される電力を降圧し、パッケージ基板 2 3 0 A に内蔵されるコイル 1 5 0 と、CPU 2 4 0 A に内蔵される IC 及びスイッチング素子 SW と、パッケージ基板 2 3 0 A に実装されるキャパシタ C とによって構築される電源供給回路 2 6 0 A に電力を供給する。

【 0 0 8 3 】

50

電源供給回路 250 は、スイッチング素子 SW、コイル L、キャパシタ C、IC を含む。スイッチング素子 SW、コイル L、キャパシタ C は、降圧回路を構築し、コントローラとして機能する IC によってスイッチング素子 SW が駆動され、コイル L 及びキャパシタ C で整流した電力を出力する。

【0084】

このような配線基板ユニット 200 A では、電源供給回路 250 が図示しない電源から供給される電圧を降圧して電源供給回路 260 A に供給し、電源供給回路 260 A がさらに電圧を降圧して CPU 240 A に供給する。

【0085】

電源供給回路 260 A は、一部 (IC、スイッチング素子 SW) が CPU 240 A に含まれており、キャパシタ C はパッケージ基板 230 A に実装され、コイル 150 はパッケージ基板 230 A に含まれている。すなわち、電源供給回路 260 A は、電源供給回路 250 よりも CPU 240 A に断然近い場所に位置している。

【0086】

このため、例えば、バッテリー等の電源から電源供給回路 250 に電圧値 5 V の電力が供給され、電源供給回路 250 で 3 V に降圧した電力が電源供給回路 260 A に供給されるとする。そして、電源供給回路 260 A で電圧値が 3 V の電力を 1 V に降圧して CPU 240 A の図示しないコア等に供給するとする。

【0087】

このように、5 V の電源電圧を 1 V に降圧して CPU 240 A に供給する場合、3 V から 1 V への変換は、CPU 240 A のコアの直近にある電源供給回路 260 A によって行われる。

【0088】

このため、実施の形態 1 の配線基板ユニット 200 A は、例えば、比較例の配線基板ユニット 10 (図 1 参照) において、電源供給回路 50 で 5 V の電源電圧を 1 V に降圧して CPU 40 に供給する場合に比べて、電源供給の効率を改善することができる。

【0089】

このように電源供給の効率を改善できるのは、パッケージ基板 230 A として用いる実施の形態 1 の配線基板 100 (図 2 (A) 参照) が、小型でインダクタンスの高いコイル 150 を含んでいるからである。

【0090】

コイル 150 は、めっき処理で形成できる磁性体層 151 及び 155 と、めっき処理で形成されるコイル部 153 とを含むため、配線基板 100 (パッケージ基板 230 A) の内部の小さなスペースに形成できる。また、電源供給回路 260 A に求められる高いインダクタンスを実現できる。

【0091】

このため、実施の形態 1 の配線基板ユニット 200 A は、比較例の配線基板ユニット 10 (図 1 参照) に比べて、電源供給の効率を改善することができる。

【0092】

また、コイル 150 のコイル部 153 は、その外周の殆どの部分 (一端 153 A と他端 153 B を除いた部分) が磁性体層 151 及び 155 によって覆われている。このため、スイッチング素子 SW のスイッチングによってコイルから生じるノイズは磁性体層 151 及び 155 を殆ど透過しない。このため、コイル 150 から CPU 240 A 等にノイズが伝達されることを抑制することができる。

【0093】

例えば従来のプリント基板のように、コイルが磁性体によって覆われていないプリント基板を図 3 (A) に示すパッケージ基板 230 A として用いると、スイッチングに伴うノイズがコイルから放射されるため、CPU 240 A の動作に悪影響が生じる虞がある。

【0094】

これに対して、実施の形態 1 の配線基板ユニット 200 A は、CPU 240 A の動作に

10

20

30

40

50

悪影響が生じることを抑制できる。このようにノイズの影響を抑制できることにより、E M S (Electro Magnetic Susceptance) 又は E M I (Electro Magnetic Interference) 等のノイズ耐性に優れた配線基板ユニット 200 A を提供することができる。

【0095】

また、電源供給回路 260 A は、出力電圧が 1 V という低電圧電源であるため、C P U 240 A の内部にコントローラとして機能する I C と、スイッチング素子 S W とを搭載することが可能になり、電源回路の高効率化が図られ、P O L (Point Of Load) を実現することができる。

【0096】

図 3 (B) は、他の形態の配線基板ユニット 200 B を示す図である。

10

【0097】

配線基板ユニット 200 B は、マザーボード 20、パッケージ基板 230 B、及び C P U 240 B を含む。

【0098】

配線基板ユニット 200 B は、例えば、携帯電話端末機、スマートフォン端末機、ゲーム機等の電子機器に用いられる。

【0099】

マザーボード 20 には、C P U 240 B が搭載されたパッケージ基板 230 B が B G A (Ball Grid Array) のはんだ 31 によって実装されている。

【0100】

20

パッケージ基板 230 B は、C P U 240 B が搭載され、インターポーザとして機能する。パッケージ基板 230 B は、例えば、ビルドアップ基板等の配線基板であり、例えば、複数の配線層と複数の絶縁層を積層して作製される。

【0101】

パッケージ基板 230 B は、図 2 (A) に示す配線基板 100 をパッケージ基板として用いたものであり、コイル 150 を含む。コイル 150 は、C P U 240 B に内蔵される I C 及びスイッチング素子 S W と、パッケージ基板 230 B に実装されるキャパシタ C と電氣的に接続され、電源供給回路 260 B を構築する。

【0102】

C P U 240 B は、配線基板ユニット 200 B が搭載される電子機器の演算処理を行う演算処理装置である。C P U 240 B は、電源供給回路 260 B を構築するためのスイッチング素子 S W と I C を含む。この I C は、電源供給回路のコントローラとして機能し、スイッチング素子を駆動する。

30

【0103】

C P U 240 B のコア等には、パッケージ基板 230 B に内蔵されるコイル 150 と、C P U 240 B に内蔵される I C 及びスイッチング素子 S W と、パッケージ基板 230 B に実装されるキャパシタ C とによって構築される電源供給回路 260 B から電力が供給される。

【0104】

このような配線基板ユニット 200 B では、電源供給回路 260 B が図示しない電源から供給される電圧を降圧して C P U 240 B のコア等に供給する。

40

【0105】

電源供給回路 260 B は、一部 (I C 、スイッチング素子 S W) が C P U 240 B に含まれており、キャパシタ C はパッケージ基板 230 B に実装され、コイル 150 はパッケージ基板 230 B に含まれている。すなわち、電源供給回路 260 B は、比較例の配線基板ユニット 10 の電源供給回路 50 (図 1 参照) よりも C P U 240 B に断然近い場所に位置している。

【0106】

このため、例えば、バッテリー等の電源から電源供給回路 260 B に電圧値 5 V の電力が直接的に供給され、電源供給回路 260 B で 1 V に降圧した電力が C P U 240 B の図示

50

しないコア等に供給される。

【0107】

このように、図3(B)に示す配線基板ユニット200Bでは、5Vの電源電圧は、CPU240Bのコアの直近にある電源供給回路260Bによって1Vに降圧される。

【0108】

このため、実施の形態1の配線基板ユニット200Bは、例えば、比較例の配線基板ユニット10(図1参照)において、電源供給回路50で5Vの電源電圧を1Vに降圧してCPU40に供給する場合に比べて、電源供給の効率を改善することができる。

【0109】

また、図3(A)に示す配線基板ユニット200Aよりもさらに、電源供給の効率を改善することができる。

10

【0110】

このように電源供給の効率を改善できるのは、パッケージ基板230Bとして用いる実施の形態1の配線基板100(図2(A)参照)が、小型でインダクタンスの高いコイル150を含んでいるからである。コイル150は、電源供給回路260Bに求められる高いインダクタンスを実現できる。

【0111】

このため、実施の形態1の配線基板ユニット200Bは、比較例の配線基板ユニット10(図1参照)に比べて、電源供給の効率を改善することができる。

【0112】

20

また、図3(B)に示す配線基板ユニット200Bは、図3(A)に示す配線基板ユニット200Aと同様に、コイル150からCPU240B等にノイズが伝達されることを抑制することができる。

【0113】

図3(C)は、他の形態の配線基板ユニット200Cを示す図である。

【0114】

配線基板ユニット200Cは、マザーボード220、パッケージ基板230C、及びCPU240Cを含む。

【0115】

配線基板ユニット200Cは、例えば、携帯電話端末機、スマートフォン端末機、ゲーム機等の電子機器に用いられる。

30

【0116】

マザーボード220には、CPU240Cが搭載されたパッケージ基板230CがBGA(Ball Grid Array)のはんだ31によって実装されている。マザーボード220は、例えば、FR-4規格の配線基板やビルドアップ基板等の配線基板であり、例えば、複数の配線層と複数の絶縁層を積層して作製される。

【0117】

マザーボード220は、図2(A)に示す配線基板100をマザーボードとして用いたものであり、コイル150を含む。コイル150は、CPU240Cに内蔵されるIC及びスイッチング素子SWと、パッケージ基板230Cに実装されるキャパシタCと電氣的に接続され、電源供給回路260Cを構築する。

40

【0118】

パッケージ基板230Cは、CPU240Cが搭載され、インターポーザとして機能する。パッケージ基板230Cは、例えば、ビルドアップ基板等の配線基板であり、例えば、複数の配線層と複数の絶縁層を積層して作製される。

【0119】

パッケージ基板230Cは、比較例のパッケージ基板30と同様のものを用いることができる。すなわち、パッケージ基板230Cは、コイル150を含まなくてよい。ただし、パッケージ基板230Cは、コイル150を含んでもよい。この場合は、マザーボード220に含まれるコイル150と、パッケージ基板230Cに含まれるコイル150と、

50

CPU240Cに内蔵されるIC及びスイッチング素子SWと、パッケージ基板230Cに実装されるキャパシタCとで、電源供給回路260Cを構築すればよい。

【0120】

CPU240Cは、配線基板ユニット200Cが搭載される電子機器の演算処理を行う演算処理装置である。CPU240Cは、電源供給回路260Cを構築するためのスイッチング素子SWとICを含む。このICは、電源供給回路のコントローラとして機能し、スイッチング素子を駆動する。

【0121】

CPU240Cのコア等には、マザーボード220に内蔵されるコイル150と、CPU240Cに内蔵されるIC及びスイッチング素子SWと、パッケージ基板230Cに実装されるキャパシタCとによって構築される電源供給回路260Cから電力が供給される。

10

【0122】

このような配線基板ユニット200Cでは、電源供給回路260Cが図示しない電源から供給される電圧を降圧してCPU240Cのコア等に供給する。

【0123】

電源供給回路260Cは、一部(IC、スイッチング素子SW)がCPU240Cに含まれており、キャパシタCはパッケージ基板230Cに実装され、コイル150はマザーボード220に含まれている。すなわち、電源供給回路260Cは、比較例の配線基板ユニット10の電源供給回路50(図1参照)よりもCPU240Cに断然近い場所に位置している。

20

【0124】

このため、例えば、バッテリー等の電源から電源供給回路260Cに電圧値5Vの電力が直接的に供給され、電源供給回路260Cで1Vに降圧した電力がCPU240Cの図示しないコア等に供給される。

【0125】

このように、図3(B)に示す配線基板ユニット200Cでは、5Vの電源電圧は、CPU240Cのコアの直近にある電源供給回路260Cによって1Vに降圧される。

【0126】

このため、実施の形態1の配線基板ユニット200Cは、例えば、比較例の配線基板ユニット10(図1参照)において、電源供給回路50で5Vの電源電圧を1Vに降圧してCPU40に供給する場合に比べて、電源供給の効率を改善することができる。

30

【0127】

また、図3(A)に示す配線基板ユニット200Aよりもさらに、電源供給の効率を改善することができる。

【0128】

このように電源供給の効率を改善できるのは、マザーボード220として用いる実施の形態1の配線基板100(図2(A)参照)が、小型でインダクタンスの高いコイル150を含んでいるからである。コイル150は、電源供給回路260Cに求められる高いインダクタンスを実現できる。

40

【0129】

このため、実施の形態1の配線基板ユニット200Cは、比較例の配線基板ユニット10(図1参照)に比べて、電源供給の効率を改善することができる。

【0130】

また、図3(B)に示す配線基板ユニット200Cは、図3(A)に示す配線基板ユニット200Aと同様に、コイル150からCPU240C等にノイズが伝達されることを抑制することができる。

【0131】

次に、図4乃至図7を用いて、実施の形態1の配線基板100の製造方法について説明する。

50

【0132】

図4乃至図7は、実施の形態1の配線基板100の製造工程を示す図である。

【0133】

まず、図4(A)に示すように、上面及び下面に配線層120及び170が形成されたコア基板110を用意し、配線層120の上面及び170の下面に、それぞれ、絶縁層130及び180形成する。コア基板110には、スルーホール400A、400Bが予め形成されている。

【0134】

絶縁層130及び180は、真空ラミネータで樹脂フィルムを加熱・加圧して積層することで形成する。樹脂フィルムとしては、例えば、エポキシ、又はポリイミド等の樹脂製のフィルムを用いることができる。

10

【0135】

次に、図4(B)に示すように、絶縁層130の上面の両端側に、感光性レジスト材料を用いて、マスク300を形成する。この工程は、例えば、絶縁層130の上に塗布した感光性レジスト材料をフォトリソグラフィー工程で硬化させることによって行えばよい。

【0136】

次に、図4(C)に示すように、絶縁層130の上面のマスク300が形成されていない部分に、磁性体層151を形成する。磁性体層151は、例えば、スプレーめっき処理によって形成することができる。このスプレーめっき処理は、例えば、Zn-Feめっき液を用いて行えばよい。

20

【0137】

磁性体層151は、例えば、膜厚10 μ m、平面視で0.85mm(縦方向：図面を貫通する方向)×2mm(横方向：図面における左右の方向)であり、一例として、コイル150のインダクタンスを7nHに設定するためのサイズである。

【0138】

磁性体層151として用いるZn-Fe合金の組成は、例えば、Zn_{0.36}-Fe_{2.54}O₄である。磁性体層151として、Zn-Fe合金の代わりに用いることができるのは、例えば、ニッケル(Ni)、コバルト(Co)、ベリリウム(Be)、マグネシウム(Mg)、カルシウム(Ca)、ストロンチウム(Sr)、バリウム(Ba)、及びマンガン(Mn)等とフェライト(Fe)との合金である。

30

【0139】

次に、マスク300を除去した後に、図4(D)に示すように、絶縁層130及び磁性体層151の上面に、絶縁膜152Aを形成する。絶縁膜152Aは、図2(A)に示す絶縁膜152の一部であり、第1絶縁膜の一例である。絶縁膜152Aは、微少な凹凸を持たせることにより、磁性体層151とコイル部153との密着性を向上させるために形成される。絶縁膜152Aの厚さは、例えば、2~5 μ mであればよい。

【0140】

マスク300の除去は、例えば、剥離液を用いたエッチング処理によって行えばよい。また、絶縁膜152Aの形成は、例えば、ワニス状のポリイミド系樹脂をスピンコート法で塗布することによって行えばよい。なお、ポリイミド系樹脂の代わりに、エポキシ系樹脂を用いてもよい。

40

【0141】

次に、図5(A)に示すように、絶縁膜152Aの上面に、シード層153Cを形成する。シード層153Cは、後に上面に電解めっき処理が行われることにより、コイル部153になる種(シード)の部分である。

【0142】

シード層153Cは、例えば、銅をスパッタリングすることにより形成できる。また、シード層153Cは、無電解めっき処理によって銅製の薄膜を形成することによって作製することができる。なお、シード層153Cの膜厚は、例えば、0.5 μ m~0.8 μ mである。

50

【0143】

次に、図5(B)に示すように、感光性レジスト材料を用いて、シード層153Cの上面にマスク301を形成する。この工程は、例えば、シード層153Cに塗布した感光性レジスト材料をフォトリソグラフィ工程で硬化させることによって行えばよい。マスク301は、後に電解めっき処理によってコイル部153を形成する際に用いられる。このため、マスク301は、平面視ではコイル部153(図2(C)参照)を形成できるようにパターンニングすればよい。

【0144】

次に、図5(C)に示すように、電解めっき処理により、銅製のコイル部153を形成する。この電解めっき処理は、シード層153Cに給電しながら行えばよい。コイル部153の膜厚は、例えば、 $20\mu\text{m}$ に設定すればよい。例えば、最終製品の配線基板100として残さない部分(後に除去する部分)にもシード層153を形成し、この部分を給電用のパターンとして用いてもよい。

10

【0145】

次に、マスク301と、コイル部153から露出した部分のシード層153C(図5(C)参照)を除去し、図5(D)に示すように、コイル部153を露出させる。マスク301は、例えば、剥離液を用いたエッチング処理によって除去すればよい。シード層153Cの除去は、例えば、逆スパッタリング法によって行えばよい。

【0146】

なお、この逆スパッタリング法では、図5(A)に示す工程において形成されたシード層153Cのうち、コイル部153(図5(D)参照)と絶縁膜152Aとの間に形成された部分は、コイル部153と一体になっているため、除去されずに残存する。

20

【0147】

このようにして得られるコイル部153は、ライン/スペース = $120\mu\text{m}/20\mu\text{m}$ であり、巻数2.5である。

【0148】

なお、シード層153Cの除去は、逆スパッタリング法の代わりに、ウェットエッチング法によって行ってもよい。

【0149】

次に、図6(A)に示すように、コイル部153の巻線の間には絶縁樹脂154を形成する。絶縁樹脂154は、平面視で図2(C)にドットで示す領域に形成する。例えば、巻線間を含むコイル部153上に感光性樹脂を塗布した後に、フォトリソグラフィ工程で不要部分の感光性樹脂を除去して形成できる。絶縁樹脂154としては、例えば、感光性エポキシ樹脂を用いることができる。

30

【0150】

次に、図6(B)に示すように、マスク302を形成する。マスク302は、例えば、レジスト材料を塗布した後に、フォトリソグラフィ工程を行うことによって形成することができる。マスク302としては、例えば、感光性エポキシ樹脂を用いることができる。

【0151】

マスク302は、後に磁性体層155を形成する際に用いるため、マスク302は、図2(B)に平面視で示す磁性体層155が得られるようにパターンニングされ、開口部155Aの部分と、図2(B)において左右両端側に形成される。

40

【0152】

次に、図6(C)に示すように、マスク302を用いて磁性体層155を形成する。磁性体層155は、例えば、Zn-Feめっき液を用いたスプレーめっき処理で形成すればよい。

【0153】

磁性体層155は、例えば、膜厚 $10\mu\text{m}$ 、平面視で 0.85mm (縦) $\times 0.85\text{mm}$ (横)である。これは、一例として、コイル150のインダクタンスを 7nH に設定す

50

るためのサイズである。

【0154】

磁性体層155として用いるZn-Fe合金の組成は、例えば、 $Zn_{0.36}Fe_{2.54}O_4$ である。磁性体層155として、Zn-Fe合金の代わりに用いることが出来るのは、例えば、ニッケル(Ni)、コバルト(Co)、ベリリウム(Be)、マグネシウム(Mg)、カルシウム(Ca)、ストロンチウム(Sr)、バリウム(Ba)、及びマンガン(Mn)等とフェライト(Fe)との合金である。これは、磁性体151と同様である。

【0155】

次に、マスク302を除去し、図7(A)に示すように、絶縁膜152A、コイル部153の一端153A、他端153B、及び磁性体層155の上面に、絶縁膜152Bを形成する。絶縁膜152Bは、磁性体層155と絶縁層140との密着性を向上させるために形成される。絶縁膜152Bは、例えば、2~5μmの厚さに形成すればよい。

10

【0156】

絶縁膜152Bは、図2(A)に示す絶縁膜152の一部であり、図4(D)に示す工程で形成した絶縁膜152Aとともに、絶縁膜152(図2(A)参照)となる。絶縁膜152Bは、第2絶縁膜の一例である。

【0157】

マスク302の除去は、例えば、剥離液を用いたエッチング処理によって除去すればよい。また、絶縁膜152Bの形成は、例えば、ワニス状のポリイミド系樹脂をスピンコート法で塗布することによって行えばよい。なお、絶縁膜152Aとしてポリイミド系樹脂の代わりに、エポキシ系樹脂を用いる場合は、同様に、絶縁膜152Bとしてポリイミド系樹脂の代わりに、エポキシ系樹脂を用いればよい。

20

【0158】

次に、図7(B)に示すように、絶縁膜152の上に、絶縁層140を形成するとともに、絶縁層180の下面に絶縁層190を形成する。

【0159】

絶縁層140、190は、真空ラミネータで樹脂フィルムを加熱・加圧して積層することで形成する。樹脂フィルムとしては、例えば、エポキシ、又はポリイミド等の樹脂製のフィルムを用いることができる。

30

【0160】

次に、図7(C)に示すように、絶縁層140と絶縁膜152にビアホール141A、141Bを形成する。また、絶縁層140、絶縁膜152、及び絶縁層130に、配線層120A、120Bの表面まで達するビアホール407A、407Bを形成する。また、絶縁層190及び絶縁層180に、配線層170A、170Bの表面(下面)まで達するビアホール408A、408Bを形成する。

【0161】

ビアホール141A、141B、407A、407B、408A、408Bは、例えば、レーザ加工によって形成すればよい。ビアホール141A、141Bは、それぞれ、コイル部153の一端153A及び他端153Bを底面とし、絶縁層140の表面に開口部を有する形状であって、例えば、底面側の開口部より開口部側の径が大きい、円錐台形状の断面を有する。ビアホール141A、141Bは、底面において絶縁膜152を除去することによって形成される。

40

【0162】

ビアホール407A、407Bは、それぞれ、配線層120A、120Bの表面を底面とし、絶縁層140の表面に開口部を有する形状であって、例えば、底面側の開口部より開口部側の径が大きい、円錐台形状の断面を有する。

【0163】

ビアホール408A、408Bは、それぞれ、配線層170A、170Bの表面を底面とし、絶縁層190の表面(下面)に開口部を有する形状であって、例えば、底面側の開

50

口部より開口部側の径が大きい、円錐台形状の断面を有する。

【0164】

次に、図7(D)に示すように、ビアホール141A、141Bの内部にビア156A、156Bをそれぞれ形成するとともに、ビア156A、156Bの上に、配線160A、160Bをそれぞれ形成する。

【0165】

また、ビアホール407A、407B、408A、408Bの内部に、それぞれ、ビア401A、401B、402A、402Bを形成する。

【0166】

ビア156A、156Bは、例えば、セミアディティブ法によって形成すればよい。まず、ビア156A、156Bは、例えば、ビアホール141A、141Bの側壁及び底面と、絶縁層140の表面とに無電解めっき処理によって銅製のシード層を形成する。

【0167】

また、ビア401A、401B、402A、402Bは、例えば、セミアディティブ法によって形成すればよい。まず、ビア401A、401Bは、例えば、ビアホール407A、407Bの側壁及び底面と、絶縁層140、絶縁膜152、絶縁層130の表面とに無電解めっき処理によって銅製のシード層を形成する。また、ビア402A、402Bは、例えば、ビアホール408A、408Bの側壁及び底面と、絶縁層180、絶縁層190の表面とに無電解めっき処理によって銅製のシード層を形成する。

【0168】

次に、シード層の上に、配線160A、160B、403A、403Bの形状の開口を有するめっきレジスト層を形成する。そして、次に、シード層に給電を行いながら電解めっき処理を施し、めっきレジスト層から露出するシード層の表面に電解銅めっき膜を析出させることにより、ビア156A、156Bと、配線160A、160Bを連続的に形成するとともに、ビア401A、401Bと、配線403A、403Bを連続的に形成する。

【0169】

また、同様に、めっきレジスト層を用いて、ビア402A、402Bと、配線404A、404Bを連続的に形成する。

【0170】

最後に、めっきレジスト層を除去し、配線160A、160B、403A、403B、404A、404Bに含まれない部分のシード層を除去する。めっきレジスト層は、例えば、剥離液を用いたエッチング処理によって除去すればよく、シード層の除去は、例えば、ウェットエッチング法によって行えばよい。

【0171】

なお、ビア156A、156B、401A、401B、402A、402B及び配線160A、160B、403A、403B、404A、404Bは、サブトラクティブ法、又は、その他の方法で形成してもよい。

【0172】

以上により、実施の形態1の配線基板100が完成する。

【0173】

実施の形態1の配線基板100は、めっき処理で内部に形成可能なコイル150を含む。このため、配線基板100を配線基板ユニット200A~200Cのパッケージ基板230A、230B、又はマザーボード220として用いることにより、CPU240Aのコアの直近で電圧変換を行って電源供給を行えるため、電源供給の効率を改善することができる。また、これにより、電源供給回路の小型化を図ることができる。

【0174】

また、磁性体層151及び155で高インダクタンスを実現したコイル150を配線基板100の内部に、通常の配線基板を作製する場合と同様の工程で作製できるので、製造コストの低減を図ることができる。

10

20

30

40

50

【 0 1 7 5 】

また、コイル 1 5 0 のコイル部 1 5 3 は、磁性体層 1 5 1 及び 1 5 5 によって挟まれていてノイズ耐性が高いため、周囲の配線等と与える影響が極めて低く、周辺回路の設計における自由度を向上させることができる。

【 0 1 7 6 】

なお、以上では、配線基板 1 0 0 がビルドアップ基板である形態について説明したが、配線基板 1 0 0 はビルドアップ基板には限定されない。すなわち、絶縁層と配線層とを積層した基板であれば、配線基板 1 0 0 はどのような基板であってもよい。

【 0 1 7 7 】

また、以上では、コイル 1 5 0 の一端 1 5 3 A 及び他端 1 5 3 B がビア 1 5 6 A 及び 1 5 6 B を介して配線 1 6 0 A 及び 1 6 0 B に接続される形態について説明した。しかしながら、一端 1 5 3 A 及び他端 1 5 3 B は、必ずしもビア 1 5 6 A 及び 1 5 6 B を介して配線基板 1 0 0 の上方向にある配線 1 6 0 A 及び 1 6 0 B に接続されなくてもよい。例えば、一端 1 5 3 A 又は他端 1 5 3 B の少なくともいずれか一方を配線層を介して、配線基板 1 0 0 の横方向に引き出してもよい。

10

【 0 1 7 8 】

また、以上では、コイル 1 5 0 のコイル部 1 5 3 の下面側に平面視でコイル部 1 5 3 よりも大きな磁性体層 1 5 1 があり、コイル部 1 5 3 の上面側に一端 1 5 3 A 及び他端 1 5 3 B 以外を被覆する磁性体層 1 5 5 を設ける形態について説明した。

【 0 1 7 9 】

20

しかしながら、磁性体層 1 5 5 は、一端 1 5 3 A 及び他端 1 5 3 B 以外の部分を露出してもよく、磁性体層 1 5 1 は、コイル部 1 5 3 の下面の一部を露出してもよい。例えば、他の配線等との関係で、磁性体層 1 5 1 又は 1 5 5 を形成するスペースを十分に確保できない場合は、このようにコイル部 1 5 3 の一部を露出するようにしてもよい。

【 0 1 8 0 】

また、以上では、配線基板 1 0 0 がコア基板 1 1 0 を含む所謂コア基板付きのビルドアップ基板である形態について説明したが、配線基板 1 0 0 は、コア基板 1 1 0 を含まない、所謂コアレスのビルドアップ基板であってもよい。

【 0 1 8 1 】

また、最後に、図 8 を用いて、実施の形態 1 の配線基板 1 0 0 の変形例について説明する。

30

【 0 1 8 2 】

図 8 は、実施の形態 1 の変形例の配線基板 1 0 0 を示す断面図である。図 8 に示す断面は、図 2 に示す断面に対応する断面である。

【 0 1 8 3 】

また、以上では、コイル部 1 5 3 の一端 1 5 3 A の周囲が磁性体層 1 5 5 で形成される形態について説明した（図 2（B）参照）。

【 0 1 8 4 】

しかしながら、図 8 に示すように、コイル部 1 5 3 の一端 1 5 3 A の周囲に絶縁樹脂 1 5 4 A を形成してもよい。絶縁樹脂 1 5 4 A は、絶縁樹脂 1 5 4 と同一の樹脂材料で、絶縁樹脂 1 5 4 と一体的に形成されている。

40

【 0 1 8 5 】

コイル部 1 5 3 の一端 1 5 3 A と、平面視で一端 1 5 3 A の周囲に連続するコイル部 1 5 3 との間隔が狭い場合には、一端 1 5 3 A の周囲に磁性体層 1 5 5 をめっき処理で形成すると、めっき処理に時間がかかり、生産性が低下する場合がある。

【 0 1 8 6 】

このような場合に、一端 1 5 3 A の周囲に、感光性エポキシ樹脂等で構築される絶縁樹脂 1 5 4 A を充填すれば、磁性体層 1 5 5 をめっき処理で形成する場合よりも容易に製造することができる。

【 0 1 8 7 】

50

また、コイル部 153 の一端 153A と、平面視で一端 153A の周囲に連続するコイル部 153 との間の間隔が狭くて、めっき処理で形成する磁性体層 155 にボイドが生じる場合がある。このような場合には、磁性体層 155 の代わりに絶縁樹脂 154A を一端 153A の周囲に形成すればよい。絶縁樹脂 154A は、一端 153A の周囲に充填するだけで形成されるため、ボイドが発生することを抑制でき、コイル部 153 のインダクタンスを一定にすることができる。

【0188】

< 実施の形態 2 >

図 9 は、実施の形態 2 の配線基板 200 を示す断面図である。

【0189】

実施の形態 2 の配線基板 200 は、実施の形態 1 の配線基板 100 の絶縁層 130 と磁性体層 151 との間に、実施の形態 1 の絶縁膜 152 と同様の絶縁膜 252A を設けた点

10

【0190】

その他の構成は、実施の形態 1 の配線基板 100 と同様であるため、同様の構成要素には同一符号を付し、その説明を省略する。

【0191】

実施の形態 2 の配線基板 200 は、実施の形態 1 の配線基板 100 の絶縁膜 152 (図 2 参照) の代わりに、絶縁膜 252 を含む。

【0192】

絶縁膜 252 は、実施の形態 1 の配線基板 100 の絶縁膜 152 (図 2 参照) に、絶縁膜 252A を追加した構成を有する。絶縁膜 252A は、絶縁層 130 と磁性体層 151 の間に形成される。絶縁膜 252 のうちの絶縁膜 252A 以外の部分は、実施の形態 1 の配線基板 100 の絶縁膜 152 (図 2 参照) と同一の形状及び構成を有する。

20

【0193】

絶縁膜 252A は、実施の形態 1 の配線基板 100 の絶縁膜 152 (図 2 参照) と同様に、例えば、亜鉛とフェライトの合金 (Zn - Fe) で出来ており、亜鉛とフェライトの合金めっき膜で形成される。

【0194】

絶縁膜 252A は、絶縁膜 252 のうちの絶縁膜 252A 以外の部分 (すなわち、実施の形態 1 の配線基板 100 の絶縁膜 152 (図 2 参照) と同一の形状及び構成を有する部分) と一体的に形成される。絶縁膜 252 は、第 3 絶縁膜の一例である。

30

【0195】

例えば、絶縁層 130 の上に直接磁性体層 151 を形成すると、磁性体層 151 に安定的な結晶方向が得られない場合がある。また、磁性体層 151 の厚さに平面的な分布が生じて厚さの制御が困難になるような場合がある。このような場合には、絶縁膜 252A を形成すればよい。

【0196】

絶縁膜 252A は、絶縁層 130 の上の、後に磁性体層 151 を形成する領域に形成すればよい。

40

【0197】

なお、ここでは、説明の便宜上、絶縁膜 252 のうち、実施の形態 1 の絶縁膜 152 と同一の部分に対して追加した部分を絶縁膜 252A として区別する。しかしながら、絶縁膜 252A は、絶縁膜 252 のうちの絶縁膜 252A 以外の部分と一体的に形成される。このため、例えば、次に説明するように形成することができる。

【0198】

図 10 は、実施の形態 2 の配線基板 200 の製造工程を示す図である。

【0199】

まず、図 10 に示すように、絶縁層 130 の上の一面に絶縁膜 252A1 を形成する。これは、実施の形態 1 で言えば、図 4 (A) に示す工程で、絶縁層 130 の上の一面に絶

50

縁膜を形成することに相当する（工程 A）。絶縁膜 2 5 2 A 1 のうち、図 9 に示す磁性体層 1 5 1 の下に位置する部分が図 9 に示す絶縁膜 2 5 2 A となる。

【 0 2 0 0 】

次に、工程 A で絶縁層 1 3 0 の上に形成した絶縁膜の上に、図 4（ B ）、（ C ）に示す工程と同様の工程によって磁性体層 1 5 1 を形成する（工程 B）。

【 0 2 0 1 】

そして、工程 B で形成した磁性体層 1 5 1 と、工程 A で形成した絶縁層のうち磁性体層 1 5 1 によって覆われていない部分（図 4（ D ）に示す絶縁膜 1 5 2 A のうち、絶縁層 1 3 0 の上に形成されている部分と同様の部分）との上に、絶縁膜を形成する（工程 C）。

【 0 2 0 2 】

次に、図 5（ A ）～（ D ）、及び、図 6（ A ）～（ C ）と同様の工程を行う（工程 D）。さらに、図 7（ A ）と同様の工程により、図 7（ A ）に示す絶縁膜 1 5 2 B と同様の絶縁膜を形成する（工程 E）。

【 0 2 0 3 】

以上の工程 A、工程 C、及び工程 E により、絶縁膜 2 5 2 が完成する。絶縁膜 2 5 2 は、工程 A、工程 C、及び工程 E で形成される絶縁膜が一体化したものである。

【 0 2 0 4 】

絶縁膜 2 5 2 は、例えば、ポリイミド等の樹脂膜で形成されるため、ビルドアップ基板に含まれる絶縁層 1 3 0 よりも、表面をより平坦にすることができる。

【 0 2 0 5 】

なお、絶縁膜 2 5 2 A を含む絶縁膜 2 5 2 の厚さを薄くする方がコイル 1 5 0 の特性が良好になる場合は、絶縁膜 2 5 2 の厚さを可能な限り薄くすればよい。

【 0 2 0 6 】

以上、実施の形態 2 によれば、磁性体層 1 5 1 と絶縁層 1 3 0 との間に絶縁膜 2 5 2 A を設けることにより、めっき処理で形成される磁性体層 1 5 1 の結晶方向をより安定的なものにすることができる。また、絶縁体層 1 5 1 の厚さの制御を容易に行うことができるようになる。

【 0 2 0 7 】

また、実施の形態 2 の配線基板 2 0 0 は、図 8 に示す実施の形態 1 の変形例の配線基板 1 0 0 と同様に、変形することができる。

【 0 2 0 8 】

図 1 1 は、実施の形態 2 の変形例の配線基板 2 0 0 を示す断面図である。図 1 1 に示す断面は、図 9 に示す断面に対応する断面である。

【 0 2 0 9 】

図 1 1 に示す配線基板 2 0 0 は、図 8 に示す実施の形態 1 の変形例の配線基板 1 0 0 と同様に、コイル部 1 5 3 の一端 1 5 3 A の周囲に絶縁樹脂 1 5 4 A を形成したものである。

【 0 2 1 0 】

コイル部 1 5 3 の一端 1 5 3 A と、平面視で一端 1 5 3 A の周囲に連続するコイル部 1 5 3 との間隔が狭い場合には、一端 1 5 3 A の周囲に磁性体層 1 5 5 をめっき処理で形成すると、めっき処理に時間がかかり、生産性が低下する場合がある。

【 0 2 1 1 】

このような場合に、一端 1 5 3 A の周囲に、感光性エポキシ樹脂等で構築される絶縁樹脂 1 5 4 A を充填すれば、磁性体層 1 5 5 をめっき処理で形成する場合よりも容易に配線基板 2 0 0 を製造することができる。

【 0 2 1 2 】

また、コイル部 1 5 3 の一端 1 5 3 A と、平面視で一端 1 5 3 A の周囲に連続するコイル部 1 5 3 との間隔が狭くて、めっき処理で形成する磁性体層 1 5 5 にボイドが生じる場合がある。このような場合には、磁性体層 1 5 5 の代わりに絶縁樹脂 1 5 4 A を一端 1 5 3 A の周囲に形成すればよい。絶縁樹脂 1 5 4 A は、一端 1 5 3 A の周囲に充填する

10

20

30

40

50

だけで形成されるため、ボイドが発生することを抑制でき、コイル部 153 のインダクタンスを一定にすることができる。

【0213】

以上、本発明の例示的な実施の形態の配線基板、及び、配線基板の製造方法について説明したが、本発明は、具体的に開示された実施の形態に限定されるものではなく、特許請求の範囲から逸脱することなく、種々の変形や変更が可能である。

【符号の説明】

【0214】

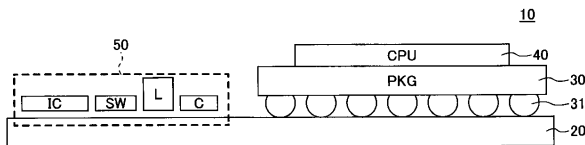
- 100、200 配線基板
- 110 コア基板
- 120、120A、120B、120C 配線層
- 130 絶縁層
- 140 絶縁層
- 150 コイル
- 151 磁性体層
- 152、152A、252、252A 絶縁膜
- 153 コイル部
- 154 絶縁樹脂
- 155 磁性体層
- 160A、160B 配線
- 170、170A、170B、170C 配線層
- 180 絶縁層
- 190 絶縁層

10

20

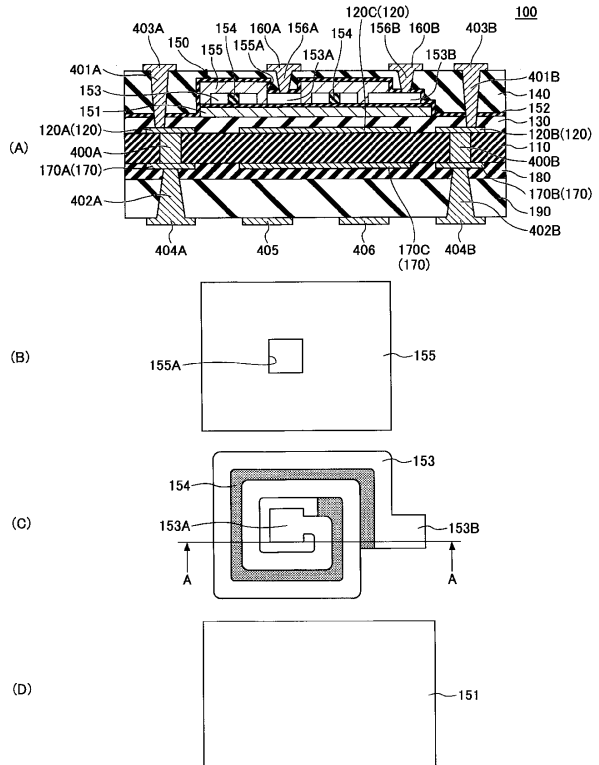
【図1】

比較例の配線基板ユニット10を示す図



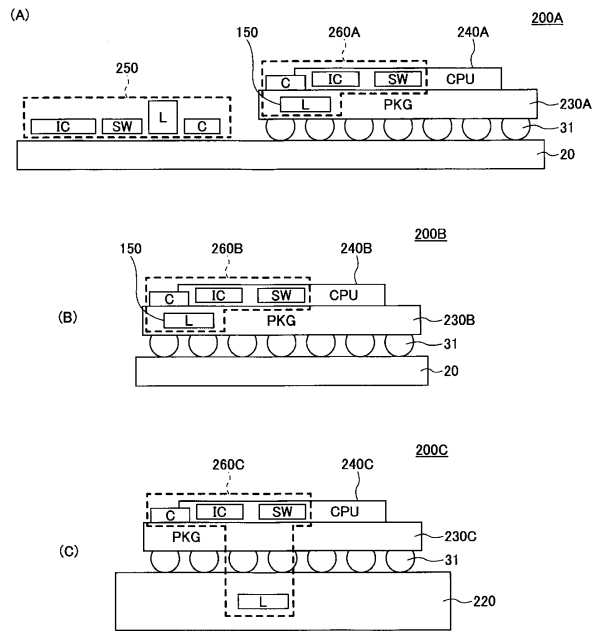
【図2】

実施の形態1の配線基板100を示す図



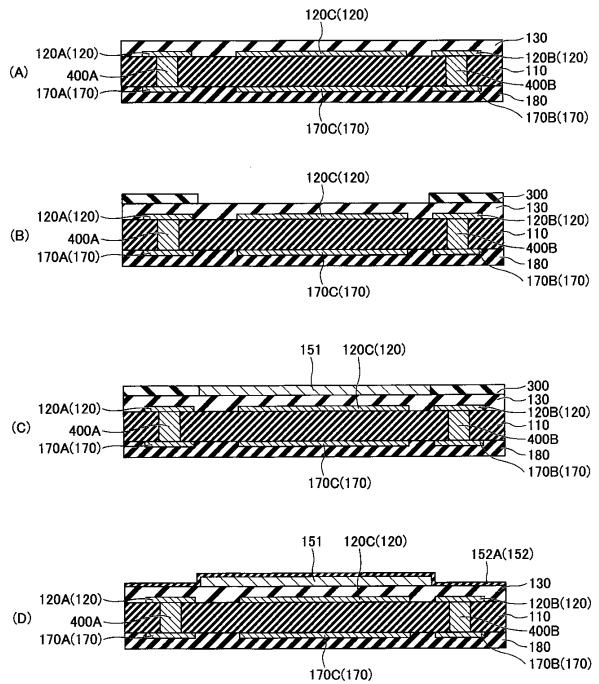
【図 3】

実施の形態1の配線基板100を適用した
配線基板ユニット200A、200B、200Cを示す図



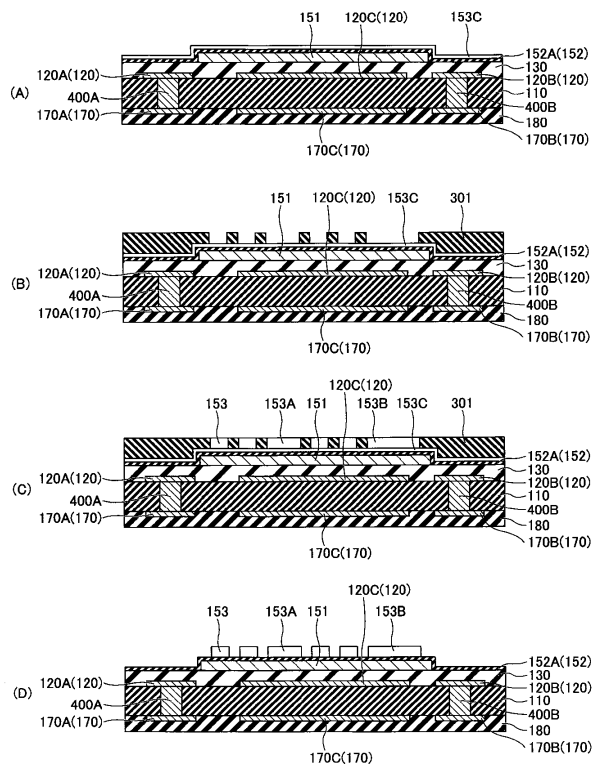
【図 4】

実施の形態1の配線基板100の製造工程を示す図



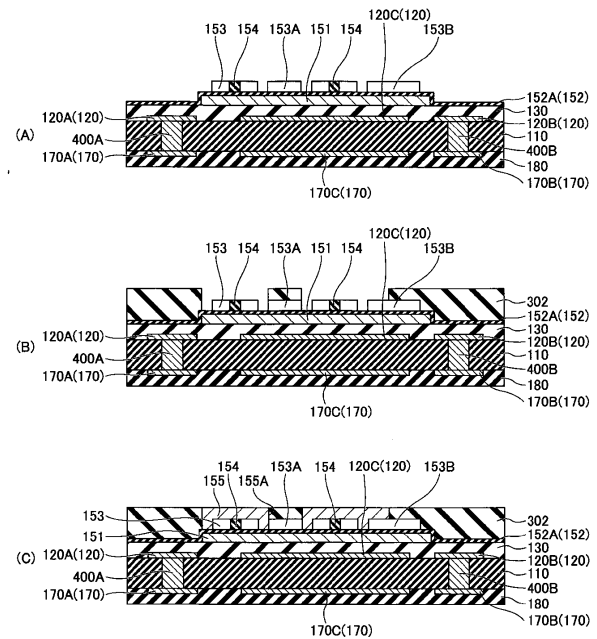
【図 5】

実施の形態1の配線基板100の製造工程を示す図



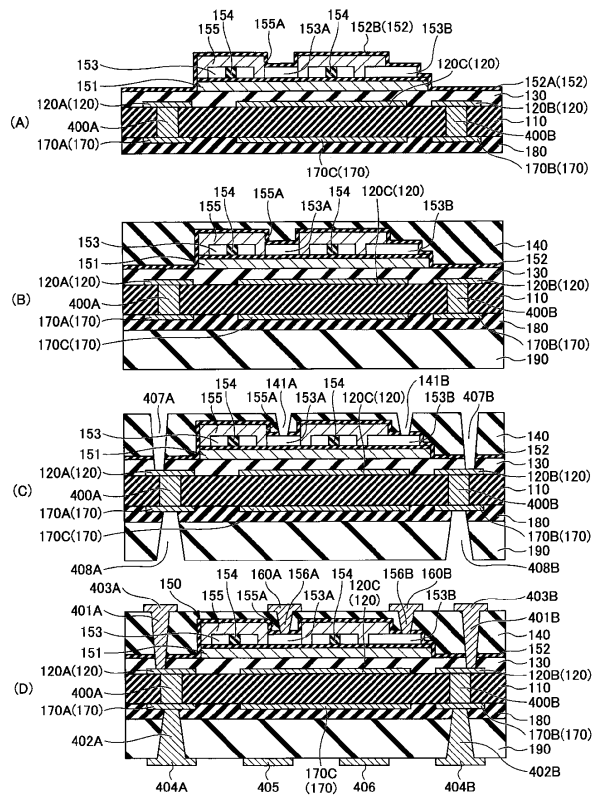
【図 6】

実施の形態1の配線基板100の製造工程を示す図



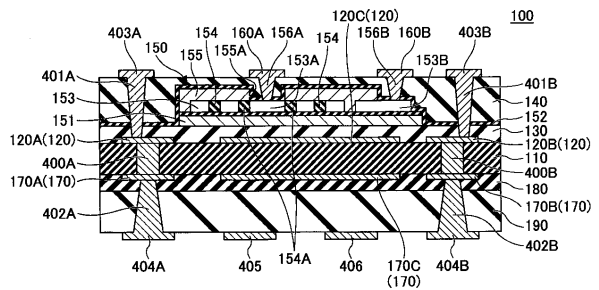
【図 7】

実施の形態1の配線基板100の製造工程を示す図



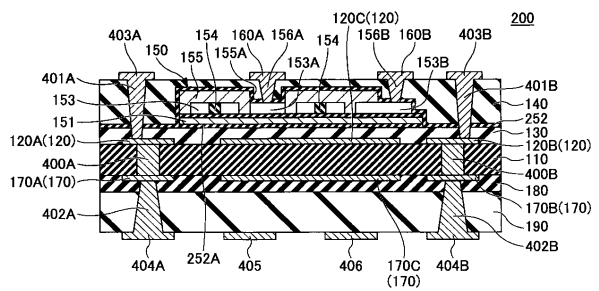
【図 8】

実施の形態1の変形例の配線基板100を示す断面図



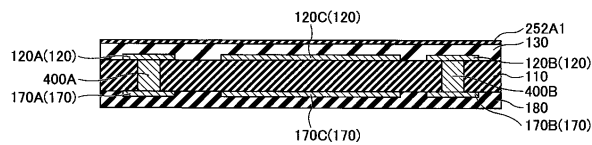
【図 9】

実施の形態2の配線基板200を示す断面図



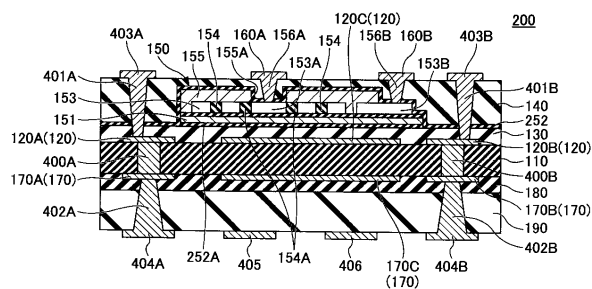
【図 10】

実施の形態2の配線基板200の製造工程を示す図



【図 11】

実施の形態2の変形例の配線基板200を示す断面図



フロントページの続き

(56)参考文献 特開昭 63 - 300593 (JP, A)
特開昭 57 - 052114 (JP, A)
特開 2003 - 059719 (JP, A)
実開昭 59 - 067909 (JP, U)

(58)調査した分野(Int.Cl., DB名)

H05K	1 / 16
H05K	3 / 46
H01L	23 / 12
H01F	17 / 00