

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-531193
(P2005-531193A)

(43) 公表日 平成17年10月13日(2005.10.13)

(51) Int. Cl.⁷ F I テーマコード (参考)
H04N 1/46 HO4N 1/46 Z 5C079

審査請求 未請求 予備審査請求 未請求 (全 14 頁)

<p>(21) 出願番号 特願2004-515366 (P2004-515366) (86) (22) 出願日 平成15年6月11日 (2003.6.11) (85) 翻訳文提出日 平成16年12月21日 (2004.12.21) (86) 国際出願番号 PCT/IB2003/002772 (87) 国際公開番号 W02004/002170 (87) 国際公開日 平成15年12月31日 (2003.12.31) (31) 優先権主張番号 10/179,319 (32) 優先日 平成14年6月24日 (2002.6.24) (33) 優先権主張国 米国 (US)</p>	<p>(71) 出願人 590000248 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ Koninklijke Philips Electronics N. V. オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェeg 1 Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands (74) 代理人 100070150 弁理士 伊東 忠彦 (74) 代理人 100091214 弁理士 大貫 進介</p>
---	--

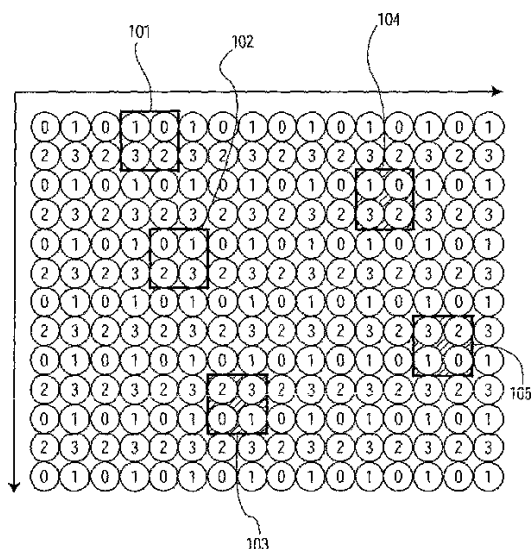
最終頁に続く

(54) 【発明の名称】 カラー不均一性補正方法および装置

(57) 【要約】

ビデオ信号を補正する方法は、複数のメモリデバイスのそれぞれから補正データを読み出すステップと、特定のセグメントの前記補正データを所定順序に選択的に再配列するステップと、前記特定のセグメント中のすべてのピクセルが前記補正データの対応するものを用いて補償されるように、複数の補正データをインターポレーションするステップとを有することを特徴とする。ビデオを補正する装置は、複数のメモリデバイスを備え、各メモリデバイスは複数の補正データを有し、特定のセグメントについて前記複数の補正データを所定の順序に再配列するクロスバースイッチを備え、インターポレーションされた複数の補正データを計算するインターポレータを備え、前記補正データの1つが前記セグメント中の複数のピクセルの1つに対応することを特徴とする。補正データの1つは、セグメント中の複数のピクセルの1つに対応する。

100



【特許請求の範囲】

【請求項 1】

ビデオ信号を補正する方法であって、
複数のメモリデバイスのそれぞれから補正データを読み出すステップと、
特定のセグメントの前記補正データを所定順序に選択的に再配列するステップと、
前記特定のセグメント中のすべてのピクセルが前記補正データの対応するものを用いて補償されるように、複数の補正データをインターポレーションするステップとを有することを特徴とする方法。

【請求項 2】

請求項 1 に記載の方法であって、前記インターポレーションは 2 次元のインターポレーション法によりなされることを特徴とする方法。 10

【請求項 3】

請求項 1 に記載の方法であって、前記複数のメモリデバイスは、第 1 のメモリ、第 2 のメモリ、第 3 のメモリ、第 4 のメモリをさらに有することを特徴とする方法。

【請求項 4】

請求項 1 に記載の方法であって、前記選択的に再配列するステップには、
前記補正データが再配列を要するかどうかを判断するステップと、
前記判断に基づき前記補正データを再配列するステップとをさらに有することを特徴とする方法。

【請求項 5】

請求項 2 に記載の方法であって、前記 2 次元インターポレーション法はバイリニアインターポレーションであることを特徴とする方法。 20

【請求項 6】

請求項 1 に記載の方法であって、前記ビデオ信号はストリーミングであり、前記ピクセルはリアルタイムで補償されることを特徴とする方法。

【請求項 7】

請求項 1 に記載の方法であって、前記方法は前記ピクセルの各々に対して補正データが前記複数のメモリデバイスに格納されることを要しないことを特徴とする方法。

【請求項 8】

請求項 1 に記載の方法であって、前記読み出すステップの前に、前記補正データを較正により取得するステップをさらに有することを特徴とする方法。 30

【請求項 9】

請求項 8 に記載の方法であって、前記補正データは輝度レベル測定から取得したデシメーションされたデータポイント値であることを特徴とする方法。

【請求項 10】

ビデオを補正する装置であって、
複数のメモリデバイスを備え、各メモリデバイスは複数の補正データを有し、
特定のセグメントについて前記複数の補正データを所定の順序に再配列するクロスバースイッチを備え、

インターポレーションされた複数の補正データを計算するインターポレータを備え、前記補正データの 1 つが前記セグメント中の複数のピクセルの 1 つに対応することを特徴とする装置。 40

【請求項 11】

請求項 8 に記載の装置であって、前記複数のメモリデバイスは、第 1 のメモリと、第 2 のメモリと、第 3 のメモリと、第 4 のメモリとをさらに有することを特徴とする装置。

【請求項 12】

請求項 10 に記載の装置であって、前記インターポレータは 2 次元インターポレータであることを特徴とする装置。

【請求項 13】

請求項 10 に記載の装置であって、前記装置は前記ビデオの 1 色を補正することを特徴 50

とする装置。

【請求項 14】

請求項 10 に記載の装置であって、複数のタイミング、制御、メモリアドレス信号を提供する制御生成デバイスをさらに有することを特徴とする装置。

【請求項 15】

請求項 10 に記載の装置であって、前記インターポレータはビデオプロジェクション装置に配置されていることを特徴とする装置。

【請求項 16】

請求項 14 に記載の装置であって、前記装置を 3 つさらに有し、各装置は 3 原色の 1 つに対応することを特徴とする装置。

10

【請求項 17】

請求項 16 に記載の装置であって、前記制御生成デバイスは前記装置の各々に前記複数のタイミング、制御、メモリアドレス信号を提供することを特徴とする装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はカラーディスプレイのビデオ処理に関し、特に液晶 (LC) カラーディスプレイを含むカラーディスプレイのカラー不均一性を補正する方法および装置に関する。

20

【背景技術】

【0002】

カラーディスプレイは様々な電子デバイスで使用されている。パーソナルコンピュータ用のモニター、テレビ、その他のビデオディスプレイなどで使用されている。これらのディスプレイはブラウン管 (陰極線管) デバイスやプロジェクションデバイスであってもよい。

【0003】

プロジェクションデバイスのタイプの 1 つとして、ネマティック液晶等の液晶の光学特性に基づくものがある。これらのプロジェクションデバイスには、半導体トランジスタアレイの上に配置された液晶のレイヤを含んでいることがよくある。そのアレイは相補型金属酸化膜半導体 (CMOS) トランジスタのアレイで、液晶のレイヤに選択的に電場を作るために使用される。この電場により、液晶材料分子の偏光角が変化し、この材料を透過する光の変調が可能となる。その光は反射エレメントにより反射され、スクリーンに放射される。いずれの場合にも、変調された光は光学エレメントによりスクリーンに投影され、ビデオイメージを形成する。反射の場合、プロジェクションデバイスはシリコン上液晶 (LCOS) プロジェクションディスプレイと呼ばれる。

30

【0004】

ディスプレイの画像品質に影響するファクターには、解像度、輝度、コントラスト、色階調がある。解像度はスクリーンに表示されるピクセルの数である。解像度は特定のピクセル寸法で表される (例えば、多くのコンピュータモニターで 800x600)。この例では、モニターは水平方向に 800 ピクセル、垂直方向に 600 ピクセルの寸法である。もちろん、一定のディスプレイエリアのピクセル数が多ければ多いほど、各ピクセルは小さくなり、解像度は大きくなる。

40

【0005】

色階調はスクリーン上にどれだけ多くの色を表示可能かを表す。一般的に、色階調は二値論理 (ビット) で表される。カラーディスプレイで用いられる 3 原色 (赤、青、緑) の各々は、色階調を表すビット数、または表示される特定の色の色調の数を有している。通常、色の数は 2 の累乗の表記により表される (例えば、3 原色の各々の 256 色調をは 2^8 (8 ビットビデオと呼ばれる))。容易に分かるように、カラービットの数が大きければ大きいほど、その色の色調の数は大きく、色階調も大きい。もちろん、色階調が大きけ

50

れば大きいほど、ディスプレイの品質はよい。

【0006】

所望の画像品質に対して解像度、輝度、コントラスト、色階調が選択されるが、あるファクターにより画像品質は悪くなる。例えば、光の経路とLCOSプロジェクションデバイス中のイメージャーの特徴の両方の違いにより、投影された画像の品質に悪い影響が出る。

【0007】

ディスプレイの画像形成エラーを補正すれば便利なので、多数の方法が考案されている。1つの方法として、各色経路の一組のビデオレベルの輝度分布を個別に評価する方法がある。しかし、このピクチャーエレメントのすべては、現実的な理由によりメモリに格納されていない。

10

【0008】

既知の補正方法の欠点を克服するのに必要なものは、補正方法と装置である。

【発明の開示】

【課題を解決するための手段】

【0009】

本発明の一実施形態によると、ビデオ信号を補正する方法は、複数のメモリデバイスのそれぞれから補正データを読み出すステップと、特定のセグメントの前記補正データを所定順序に選択的に再配列するステップと、前記特定のセグメント中のすべてのピクセルが前記補正データの対応するものを用いて補償されるように、複数の補正データをインターポレーションするステップとを有することを特徴とする。

20

【0010】

本発明の他の実施形態によると、ビデオを補正する装置は、複数のメモリデバイスを備え、各メモリデバイスは複数の補正データを有し、特定のセグメントについて前記複数の補正データを所定の順序に再配列するクロスバースイッチを備え、インターポレーションされた複数の補正データを計算するインターポレータを備え、前記補正データの1つが前記セグメント中の複数のピクセルの1つに対応することを特徴とする。

【0011】

添付した図面を参照して以下の詳細な説明を読めば、本発明を最もよく理解することができる。様々な機能は必ずしも寸法どおりに描かれていないことを強調しておく。事実として、寸法は説明を分かりやすくするため任意的に拡大したり縮小したりされている。

30

【発明を実施するための最良の形態】

【0012】

以下の詳細な説明において、限定ではなく説明のために、本発明を完全に理解してもらう目的で、具体的詳細を開示した実施形態を説明する。しかし、本発明はここで開示した具体的詳細を離れた他の実施形態において実施されてもよいことは、本開示の利益を享受する技術分野の当業者には明らかであろう。さらにまた、周知のデバイス、方法、材料に関する説明は、本発明の説明を不明瞭にしないように、省略した。

【0013】

簡潔に言うと、本発明は、すべての色のすべてのピクセルのすべての補正データをメモリに格納することなくして、リアルタイムでカラー不均一性を補正する方法と装置に関する。本発明の一実施形態により、メモリパーティショニングおよび組織化方法が比較的簡明なアドレスおよびデータ経路アーキテクチャと便利に結合され、各ピクセルで色を補正するためにディスプレイのすべてのピクセルのバイリニアインターポレーションを可能とする。

40

【0014】

高品質な補正をするために、様々な色レベルの色補正データが取得される。一実施形態において、4つの補正データが単一のメモリアクセスサイクルで実質的に同時に利用できるように、メモリデバイスに格納されている。これらのデータは、特定数のピクセルを有する特定エリアのグリッド(セグメント)中の特定のビデオレベルにおけるバイリニア(2次元の)インターポレーションのために使用される。ディスプレイにわたって色補正を

50

及ぼすために、ディスプレイの異なる位置を代表する複数の色補正データが同時にアクセスできるように格納される。

【0015】

図1は、本発明の一実施形態による、輝度補正データのインターリーブを示す図である。実例として、システムカラーの1つの補正データメモリは、ディスプレイにわたってグリッドポイントに位置する限定された数の格納エレメント100を有する。この説明が進むうちにより明らかとなるように、補正データメモリ(図1には図示せず)は、4つのメモリ0、1、2、3にパーティションされている。このパーティショニング方法により、色補正データが単一のメモリアクセスサイクルで入手可能となる。この単一メモリアクセスサイクルは、1280x768ディスプレイにおいて75MHzから100MHzで動作しているとき、例

10

【0016】

ここに説明する較正手順において、補正データが決定され、4つの隣接する補正データの各2x2グループ(例えば、2x2グループ101)が特定のブロックのそれぞれのメモリ0、1、2、3に書き込まれるように、メモリに格納される。

【0017】

通常、補正データは選択された数のビデオレベルに対してディスプレイにわたって輝度レベルを測定することにより得られる。この較正方法は、ビデオの各所望のレベルのために設定された個別の補正データを計算するために使用される(例えば、256ビデオレベルを有する8ビットビデオに対して、1つのセットが投影されたビデオレベル40で、1つ

20

【0018】

一実施形態によるインターポレーション方法をさらに説明するために、図4には、6つの2次元インターポレーションされた補正データプレーンが示されている。各プレーンは、6つのビデオレベルの1つの輝度レベル測定から得られたデシメートされたデータポイント値からバイリニアインターポレーションによって作られている。これらのプレーンは単一色のx、yディスプレイ座標を張る。分かるように、色ごとの256のプレーンは、各ビデオレベルがそれ自体の補正バリエーションを有するように、ビデオレベル(および、もちろん補正レベル)とそれにより作られる輝度レベルの間の非常に非線形の依存性により、ビデオを適当に補正するために便利である。

30

【0019】

しかし、上記の方法が現実的ではないことが、当業者にはよく分かっている。本発明の一実施形態によると、中間のプレーン(すなわち、測定されたプレーンの間に「サンドイッチ」されたプレーン)は、対応する選択された2つの測定プレーンの間の(6つのうち)2つの値のセット間のクロスインターポレーションにより算出される。例えば、ビデオ中のいくつかのポイントにおけるビデオレベルが95であるとき、ビデオレベル40、75、120、170、203、240の補正データがそれぞれ8、14、17、15、13、18であるとき、補正データはビデオレベルの範囲75から120において、補正データの範囲14と17の間でインターポレーションされることが明らかである。

40

【0020】

以上の説明から、リアルタイムでこれらの計算をすべて実行するために、これらの計算のために4つの補正データのストリームが便利にも直ちに入手可能であることが明らかで

50

ある。

【0021】

一旦、ディスプレイにわたって選択された位置の補正データが取得されると、ディスプレイの全エリアにわたってさらにインターポレーションするために、その補正データはプロジェクトデバイスメモリ（メモリデバイスとも呼ぶ）に格納される。

【0022】

個々のピクセルレベルの補正が各ピクセル位置に対して決定されるように、補正データがインターポレーションされるように、取得された複数の補正データセット（各色のプリセットされたビデオレベルで取得された補正データのマップ）が、上で説明した補正システムでさらに用いられ、これらの位置でビデオのエラー補償が実施される。

10

【0023】

容易に分かるように、各ピクセルの各色レベルの補正データが確かめられる。このデータすべてが必要な色補正を決定するために使用されることが考えられる。しかし、すべてのピクセルの評価には、多数の補正データを格納し読み出さねばならない。

【0024】

既知の方法と装置によると、各ピクセルの4つの補正データのグループを読み出すにはいくつかのメモリアクセスサイクルが必要であろう。これにより補正のスピードが犠牲になる。ピクセルがインターポレーションブロック間の境界をまたぐときや、新しいビデオラインの始め等の場合には、インターポレーションで使用する4つのデータ値のすべてが変わり得る。

20

【0025】

有利にも、本発明の一実施形態によるインターポレーション方法および装置は、非常にデシメートされた補正データを用いるのでメモリをあまり必要とせず、単一のビデオ処理クロックサイクル内で補正データにすぐにアクセスできるので、ビデオを処理しながらリアルタイムで補正データのインターポレーションが可能となる（「進行中」の補正と呼ぶ）。前に述べたように、メモリを節約するために、すべてのピクセルの補正データが格納されるわけではない。それよりも、水平方向と垂直方向の両方で、相互に一定の距離を隔てたグリッドポイントに位置する、限定された数のピクセルだけの補正データが格納される。比較すると、これにより補正データを格納するのに必要なメモリをかなり減らすことができる。さらにまた、各ピクセルについて単一のインターポレーションされた値を求め

30

【0026】

図1に示した実施形態において、メモリを読んで、ディスプレイのX、Y座標プレーン上のグリッドデータポイントを形成するインターポレーションブロックのコーナーに割り当てられた補正データをインターポレーションする必要があるとき、適当な4つの補正データのグループが容易に利用可能でなければならない。例として、第1のセグメント102には、4つのメモリ0、1、2、3の各々からの4つの係数がある。これらの補正データを用いて、コーナーにメモリのセグメント102に格納されたデータを有するピクセルブロックのいかなるポイントにおいても必要な補正をするため、バイリニアインターポレーションがなされる。容易に分かるように、4つの補正データはすべて異なるメモリセグメント0、1、2、3にあることが保証されているので、これらのメモリに実質的に同時にアクセスすることができる。これらのデータが異なるメモリに位置していなければ、同じメモリに順次アクセスする必要があり、インターポレーションに使用する補正データを読み出すのに複数のクロックサイクルが必要となる。このように、本実施形態によりアクセス時間が向上し、既知の補正方法よりもかなり有利となる。

40

【0027】

第1のセグメント102の場合、4つの補正データはメモリ順序は正しい。しかし、必ずしもこのような場合ばかりではない。第1のセグメント102、第2のセグメント103、第3のセグメント104、第4のセグメント105は、4つの可能なグループ化の組

50

み合わせを示している。これらは、ライン/カラムとオッド/イーブンの状態の4つの組み合わせにより識別できる。図1の例示から分かることの1つは、ディスプレイ(スクリーン)のどの位置においても、これらの4つのグループはインターポレーションに必要なデータが異なるメモリセグメントに位置していることが保証されている組み合わせを有することである。これにより、単一クロックサイクルでインターポレーション回路にデータを供給するために、4つの異なるメモリセグメントを実質的に同時に読み出す可能性を高める。本説明が先に進むとより明瞭になるように、正しくメモリをアドレスすることにより、単一アクセスサイクルにおけるバイリニアインターポレーションを促進し、ディスプレイのいかなるポイントにおいても進行中のピクセル変更を促進する、必要とされる補正データが作られる。

10

【0028】

図2は、本発明の一実施形態による、補正データを読み出すための再配列方法を示す。前に説明したように、補正データは1つのクロックサイクルで容易に読み出すことができる。しかし、配列は修正しなければならないかもしれない(この場合、4つのうち3つの場合で再配列が必要である)。

【0029】

例として、図1の第1のセグメント102が図2に示されている。第1のセグメント102は正しい順序なので、バイリニアインターポレータ(図示せず)に入力する前に再配列する必要はない。このバイリニアインターポレータは、第1のセグメント102に対応するピクセルブロックのすべてのピクセルの補正データをインターポレーションする。このように、補正データは、第1のメモリ(MEM00)201から読み出され、特定の列と行(この場合、特定のイーブン列と特定のイーブン行)の左上の位置にマップされる。同様に、第2のメモリ(MEM02)202から読み出された補正データは、第1のセグメント102の右上カラムにマップされる。一貫して、第3と第4のメモリ203と204からの補正データは、それぞれ、図示したように直接マップされる。

20

【0030】

第2のセグメント103は、バイリニアインターポレーションを可能とするために、読み出し時に再配列する必要がある。この場合、第1のメモリ201からの補正データは、第2のセグメント103の左カラムの下にマップされる。第2、第3、第4のメモリ202、203、204からの補正データは、それぞれ、図示したようにデインターリーブされる。

30

【0031】

第1のセグメント102と第2のセグメント103に関して説明したのと同様に、第1から第4のメモリ201、202、203、204からの補正データは、それぞれ、図示したように適当な位置にマップされる。このように、インターポレーション回路には、メモリアクセスの1つのクロックサイクル中に同時に、複数の補正データが実質的に中断されることなく供給される。これにより、すべてのピクセルについて個々に「進行中」のビデオ補正が容易になる。

【0032】

図3は、本発明の一実施形態による、単一色の不均一性を補正する装置300を示す。この装置300は、それぞれの補正データ(各セグメントにつき4つ)にすぐにアクセスし、その補正データを配列し、ディスプレイのすべてのピクセルの色補正データをインターポレーションする。

40

【0033】

補正データは、第1のメモリセグメント301、第2のメモリセグメント302、第3のメモリセグメント303、第4のメモリセグメント304に、説明した順序で格納される。これらのデータは、例えば、図4に関して上で説明した、既知の測定手順を用いて取得される。ビデオ信号(例えば、ストリーミングビデオ)305は、カラー不均一性補正回路306に入力される。このカラー不均一性補正回路306は、インターポレーションされた入力314に基づき各クロックサイクルでビデオを修正し、修正したビデオ307

50

をディスプレイ（図示せず）に出力する。

【0034】

第1から第4のメモリ301 - 304に格納された補正データは、そのメモリから読み出され、クロスバースイッチ308に入力される。そのクロスバースイッチ308は、図2で概念的に説明した仕方での係数を再配列する。クロスバースイッチ308からの出力は、左上出力309、右上出力310、左下出力311、右下出力312である。クロスバースイッチからのこれらの出力は、上で詳細に説明した、再配列された補正データである。

【0035】

2次元インターポレータ313が、各ビデオピクセルの正しい補償値を算出する。これらのデータはインターポレーションされた補正データ314として出力され、カラー不均一性補正システム30に入力される。カラー不均一性補正システムは、ビデオに必要な調整を加え、単一色出力307を作る。すべてのビデオレベルのすべてのインターポレーションが算出され、ディスプレイのあるX、Y位置のビデオレベルが入手可能となった後、補正システム306でクロスインターポレーションが実行され、図4に示したようなプレーン間の値が見つかる。このクロスインターポレーションはビデオレベルに依存する。それゆえ、カラー不均一性補正システム306はビデオ入力を有する。結果として得られた値は単純にビデオ信号に加算され、カラー不均一性が補正される。図3に示した実施形態は、ビデオの3原色の1つの補正を表している。カラー不均一性補正装置300と同様のデバイスが、3原色の他の2色のビデオカラー補正に用いられる。

10

20

【0036】

上で参照したように、ピクセルの各インターポレーションブロックは4つの補正データ値だけにより特徴付けられる。ディスプレイの上記のブロック各々の各ピクセルが、上で説明したインターポレーション方法および装置により補正される。分かるように、装置300の要素にピクセルタイミング信号と適当なメモリアドレスを供給する必要がある。これらのタイミング信号は、ピクセルアドレス315に基づき作られ、アドレスおよび制御生成デバイス316に供給される。制御生成デバイス316は、タイミング、制御、メモリアドレス信号をクロスバースイッチ308、インターポレータ313、カラー不均一性補正システム306の各々に供給する。制御生成デバイス316は、他の2色を補正するために用いるカラー不均一性補正装置（図示せず）に共通に用いてもよいことに注意すべきである。

30

【0037】

本発明の一実施形態において、各色の各ピクセルは、ディスプレイ上の位置とその色レベルに基づき補正されねばならない。本発明の方法および装置を用いてプロジェクションLCDビデオディスプレイの画像を補正する実施形態において、補正レベルの依存性は液晶材料の非線形な特性とディスプレイの補正可能な欠陥によるかもしれない。この問題は、レベルに依存する複数の補正マップを作り、その後本発明の一実施形態によるインターポレーションを行うことで解決できる。

【0038】

LCDプロジェクションシステムの動作中に、個々のピクセル補正データが（ディスプレイ上にある）特定のグリッドのコーナーポイントに位置した、4つの測定された係数から導かれる。ピクセルごとの補正データ値は、バイリニアまたはその他の2次元インターポレーション方法により導かれる。補正データおよびこれらの補正データポイントにより形成されたピクセルブロックのグローバルピクセルアドレスから算出された水平および垂直方向の内部オフセットを用いて、ストリーミングビデオ信号が処理されながら（すなわち「進行中」）、インターポレーションが実行される。

40

【0039】

上記の方法と装置は、単に本発明を例示するものであることに注意すべきである。すなわち、他の方法と装置を利用してよい。例えば、インターポレーションブロックは、説明したようにコーナーに既知の補正データを有する正方形である必要はない。事実として

50

、ディスプレイを他の形でセグメント化してもよい。もちろん、これにより、これらのブロック内のポイントの補正データを算出するために使用するインターポレーション方法を修正する必要がある。または、全く異なるインターポレーション方法を利用してよい。いかなる場合でも、この再配列方法により、その後のインターポレーションのために基本的なデータが実質的にすぐ入手可能となり、リアルタイムで「進行中」にビデオ補正ができる。

【 0 0 4 0 】

本発明をこのように開示したので、本開示の利益を受けた当業者には、本発明を多様に変更することができることは明らかである。そのようなバリエーションは、本発明の精神と範囲を逸脱するものではないとみなされ、当業者に明らかな変更は、クレームおよびその均等の範囲に含まれる。

10

【 図面の簡単な説明 】

【 0 0 4 1 】

【 図 1 】 本発明の一実施形態による、インターリーブされた輝度補正係数メモリセグメントを示す斜視図である。

【 図 2 】 本発明の一実施形態による、クロスバースイッチによる係数再配列を示す図である。

【 図 3 】 本発明の一実施形態による、カラー不均一性補正装置を示す機能ブロック図である。

【 図 4 】 本発明の一実施形態による、クロスインターポレーションを示す斜視図である。

20

【 図 1 】

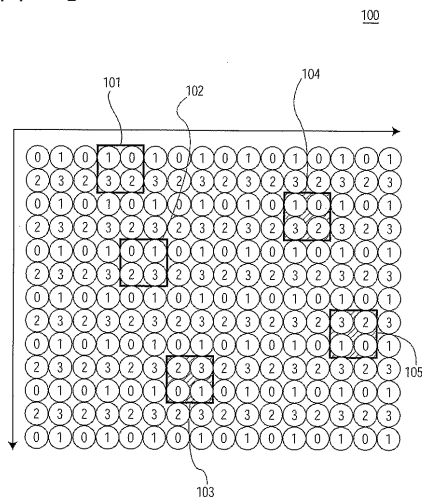


FIG. 1

【 図 2 】

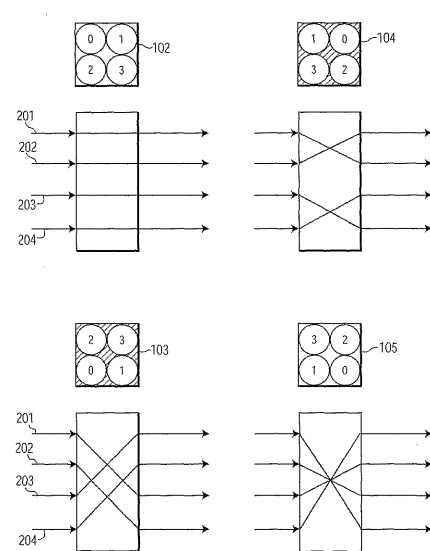
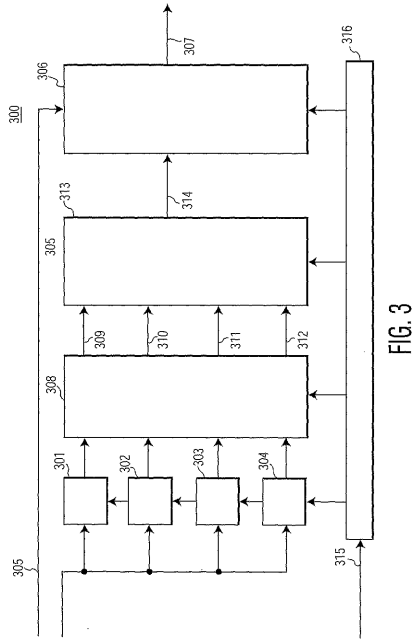
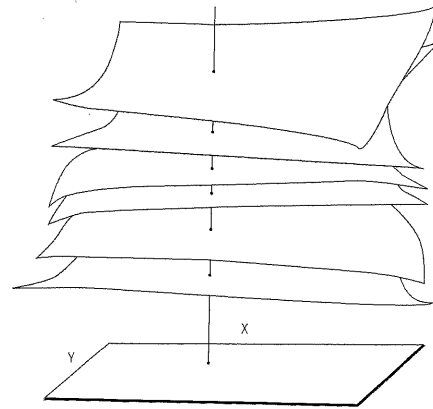


FIG. 2

【 図 3 】



【 図 4 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		Internat Application No PCT/JP 03/02772
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H04N17/04 H04N9/31		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H04N		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) PAJ, EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 11, 29 November 1996 (1996-11-29) & JP 08 171371 A (SANYO ELECTRIC CO LTD), 2 July 1996 (1996-07-02) abstract	1-3, 10-12, 15
A	WO 00 28516 A (FAN NONGQIANG) 18 May 2000 (2000-05-18) abstract page 3, line 3 - line 18 page 4, line 1 - page 5, line 27 page 20, line 1 - line 27; figures 7A-7B --- -/-	1, 10
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents :		
A document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family
Date of the actual completion of the international search 24 September 2003		Date of mailing of the International search report 01/10/2003
Name and mailing address of the ISA European Patent Office, P.B. 5618 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo.nl Fax: (+31-70) 340-3016		Authorized officer Fuchs, P

INTERNATIONAL SEARCH REPORT

Internu Application No
PCT, 11 03/02772

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	GB 2 327 170 A (DAE WOO ELECTRONICS CO LTD) 13 January 1999 (1999-01-13) abstract page 4, line 24 -page 6, line 6 page 12, line 14; figures 3,5 -----	1,10

INTERNATIONAL SEARCH REPORT

Intern	Application No
PCT, JP	03/02772

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 08171371	A	02-07-1996	NONE
WO 0028516	A	18-05-2000	WO 0028516 A1 18-05-2000
GB 2327170	A	13-01-1999	KR 217277 B1 01-09-1999 KR 217281 B1 01-09-1999 JP 11149275 A 02-06-1999

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA, GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ, EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,M W,MX,MZ,NI,NO,NZ,OM,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,UZ,VC,VN,YU,ZA,ZM,ZW

(74)代理人 100107766

弁理士 伊東 忠重

(72)発明者 バクムトスキー, マイケル

アメリカ合衆国 ニューヨーク州 10510-8001 ブライアクリフ・マナー ピー・オー
・ボックス 3001

Fターム(参考) 5C079 HB01 LA28 LA31 LB01 MA01 NA03 PA05