



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

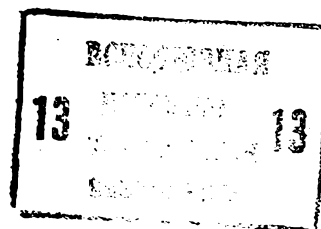
(19) SU (11) 1145355 A

4(51) G 06 K 9/36

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3676049/24-24

(22) 21.11.83

(46) 15.03.85. Бюл. № 10

(72) Е.П. Путятин, Н.К. Сергеева
и А.А. Галькевич

(71) Харьковский ордена Трудового
Красного Знамени институт радио-
электроники им. акад. М.К. Янгеля

(53) 681.327.12(088.8)

(56) 1. Авторское свидетельство СССР
№ 614478, кл. G 06 K 9/00, 1975.

2. Патент США № 3863218,
кл. 340.146.3, опублик. 1975 (прото-
тип).

(54) (57) УСТРОЙСТВО ДЛЯ ФОРМИРОВАНИЯ
ПРИЗНАКОВ РАСПОЗНАВАЕМЫХ ОБРАЗОВ,
содержащее сумматор, вход которого
соединен с первым формирователем
сигналов, а выход подключен к второ-
рому формирователю сигналов, соеди-
ненному с одним входом аналогового
преобразователя, другой вход которо-
го подключен к выходу первого элемен-
та И, а выход соединен с одним вхо-
дом регистра, другой вход которого
подключен к выходу первого элемента
И, а выход соединен с одним входом
блока памяти, другие входы которого
подключены к выходам первого элемен-
та И и первого счетчика, генератор
импульсов, соединенный с делителем
частоты и с одними входами первого
и второго элементов И, другие входы
которых подключены к дешифратору,
третий элемент И, один вход которого
соединен с делителем частоты, другой
подключен к дешифратору, а выход
соединен с входом первого счетчика,
подключенным к выходу второго эле-

мента И, первую группу блоков памяти,
входы которых соединены с блоком
памяти, отличающееся
тем, что, с целью повышения надеж-
ности распознавания, оно содержит
второй счетчик, один вход которого
является входом устройства, другой
подключен к выходу первого счетчика,
а выход соединен с дешифратором,
вторую группу блоков памяти, входы
которых подключены к выходу первого
счетчика, первую группу умножите-
лей, одни входы которых соединены
с соответствующими блоками памяти
первой группы, четвертый элемент И,
входы которого соединены с дели-
телем частоты и с дешифратором, пер-
вую группу интеграторов, входы ко-
торых подключены к выходу четвертого
элемента И и к соответствующим бло-
кам памяти первой группы, а выходы
являются первой группой выходов
устройства, вторую группу умножите-
лей, входы которых соединены с выхо-
дом соответствующего блока памяти
первой группы и выходами соответст-
вующих блоков памяти второй группы,
и вторую группу интеграторов, входы
которых подключены к соответствую-
щим умножителям первой и второй
группы и к выходу четвертого элемен-
та И, а выходы являются второй груп-
пой выходов устройства, при этом
другой вход одного умножителя первой
группы соединен с выходом соответст-
вующего блока памяти второй группы,
а другие входы других умножителей
первой группы соединены с выходом
первого счетчика.

(19) SU (11) 1145355 A

Изобретение относится к автоматике и вычислительной технике и может найти применение в системах машинного анализа и обработки изображений, допускающих либо однострочное представление объектов, либо построчное сканирование при анализе двумерных изображений. Устройство может стать частью автоматических систем контроля и управления, использоваться в телевизионных и радиолокационных следящих и распознающих системах, а также при цифровой обработке изображений, полученных при дистанционных исследованиях.

Известно устройство для формирования признаков распознаваемых образов, содержащее приемник излучения, блок определения разности сигналов, подключенный к выходам приемника излучения, и блок вычисления модуля, входы которого соединены с блоком определения разности сигналов [1].

В этом устройстве в качестве признаков распознаваемых образов используются, во-первых, суммарная яркость изображения и, во-вторых, сумма модулей разности сигналов [2].

Однако в тех случаях, когда происходит изменение формы изображения и изменение его положения в поле зрения (что происходит при проективных преобразованиях), характеристики изображения, определяемые данным устройством, не могут оставаться неизменными, т.е. они не являются в таком случае признаками-инвариантами. Использование таких признаков либoв значительной степени снижает точность распознавания, либо приводит к появлению аномальных ошибок, ставящих под сомнение целесообразность использования устройства.

Наиболее близко к изобретению устройство, содержащее первый и второй формирователи сигналов, соединенные с сумматором, блок памяти, подключенный через регистр к аналого-цифровому преобразователю, через первый элемент И - к генератору импульсов и через регистр считывания - к вычислительному блоку, второй и третий элементы И, входы которых подключены к дешифратору, соединенному с управляющим блоком, и к генератору импульсов и к делителю частоты соответственно, первый счетчик, соединенный с выходами второго

и третьего элементов И, с входами блока памяти и блока управления, выходы которого через группу блоков памяти подключены к другим входам вычислительного блока [2].

Данное устройство имеет недостаточно высокую надежность распознавания по сформированным признакам.

Цель изобретения - повышение надежности распознавания.

Поставленная цель достигается тем, что в устройство, содержащее сумматор, вход которого соединен с первым формирователем сигналов, а выход подключен к второму формирователю сигналов, соединенному с одним входом аналого-цифрового преобразователя, другой вход которого подключен к выходу первого элемента И, а выход соединен с одним входом регистра, другой вход которого подключен к выходу первого элемента И, а выход соединен с одним входом блока памяти, другие входы которого подключены к выходам первого элемента И и первого счетчика, генератор импульсов, соединенный с делителем частоты и с одними входами первого и второго элементов И, другие входы которых подключены к дешифратору, третий элемент И, один вход которого соединен с делителем частоты, другой подключен к дешифратору, а выход соединен с входом первого счетчика, подключенным к выходу второго элемента И, первую группу блоков памяти, входы которых соединены с блоком памяти, введены второй счетчик, один вход которого является входом устройства, другой подключен к выходу первого счетчика, а выход соединен с дешифратором, вторую группу блоков памяти, входы которых подключены к выходу первого счетчика, первая группа умножителей, одни входы которых соединены с соответствующими блоками памяти первой группы, четвертый элемент И, входы которого соединены с делителем частоты и с дешифратором, первая группа интеграторов, входы которых подключены к выходу четвертого элемента И и к соответствующим блокам памяти первой группы, а выходы являются первой группой выходов устройства, вторая группа умножителей, входы которых соединены с выходом соответствующего блока памяти первой группы

и выходами соответствующих блоков памяти второй группы, и вторая группа интеграторов, входы которых подключены к соответствующим умножителям первой и второй групп и к выходу четвертого элемента И, а выходы являются второй группой выходов устройства, при этом другой вход одного умножителя первой группы соединен с выходом соответствующего блока памяти второй группы, а другие входы других умножителей первой группы соединены с выходом первого счетчика.

На чертеже представлена блок-схема предложенного устройства.

Устройство включает первый формирователь 1 сигнала из сигналов изображения, поступающих на вход устройства, сумматор 2, предназначенный для определения разности сигналов, второй формирователь 3 сигнала, предназначенный для формирования сигнала, пропорционального модулю сигнала, полученного с выхода сумматора 2, аналого-цифровой преобразователь 4 (АЦП), регистр 5, блок 6 памяти, выполненный, например, в виде оперативного запоминающего устройства, делитель 7 частоты, первый 8, второй 9 и третий 10 элементы И, генератор 11 импульсов, первый 12 и второй 13 счетчики, дешифратор 14, четвертый элемент И 15, первая 16-17 и вторая 18, 19 и 20 группы блоков памяти, выполненные, например, в виде постоянных запоминающих устройств, первая 21-23 и вторая 24-26 группы умножителей, первая 27-28 и вторая 29-34 группы интеграторов.

В формирователе 1 происходит преобразование изображения в электрический сигнал. Сумматор 2 предназначен для определения разности сигналов яркости. В формирователе 3 определяется модуль разности сигналов яркости. АЦП 4 предназначен для преобразования значений модуля разности сигналов в цифровую форму. Регистр 5 предназначен для хранения и передачи в блок 6 значений модуля разности сигналов, где они запоминаются.

Генератор 11 импульсов вырабатывает последовательность импульсов, которая через элемент И 8 управляет работой АЦП 4, регистра 5, записью данных в блок 6, а через элемент И

9 - работой счетчика 12, предназначенного для формирования адреса, счетчика 13, служащего для управления входами дешифратора 14.

Делитель 7 частоты предназначен для выработки последовательности импульсов, которая через элемент И 10 управляет работой счетчиков 12 и 13, дешифратора 14 и записью информации в цифровых интеграторах 27-34.

В зависимости от состояния выходов дешифратора 14 переключение счетчика 12 осуществляется сигналами, проходящими на вход счетчика 12 через элементы И 9 или 10.

Временные интервалы управляющих сигналов выбираются с учетом полного окончания переходных процессов и появления установившихся кодов на входах соответствующих элементов устройства.

Блок 16 предназначен для возведения модуля разности сигналов в квадрат, блок 17 - в куб, блоки 18-20 предназначены для возведения в квадрат, третью и четвертую степень значений координаты. В эти блоки записываются таблицы значений соответствующих функций. В этих блоках код аргумента функции поступает на адресные входы. Через некоторое время, определяемое типом ПЗУ, на выходе появляется числовое значение функции, которое было занесено заранее, на этапе изготовления этого ПЗУ.

Умножители 21-25 предназначены для вычисления произведений.

Блоки 27-34 являются цифровыми интеграторами, предназначенными для вычисления сумм.

Работа предлагаемого устройства состоит из двух циклов.

1. Прием изображения, определение разности сигналов, вычисление модуля разности сигналов, аналого-цифровое преобразование значений модуля разности сигналов и запоминание значений кодов.

2. Считывание информации из первого блока памяти, определение признаков изображения.

В первом цикле изображение, характеризующее некоторой функцией распределения яркости и подвергнутое действие группы проективных преобразователей, принимается приемником излучения.

Сигнал "Пуск", поступающий на первый вход счетчика 13, устанавли-

вадет в исходное состояние счетчики 12 и 13. Комбинация разрядов счетчика 13 поступает на дешифратор 14, с нулевого выхода которого появляется разрешающий сигнал.

При поступлении сигнала "Начало строки" на первый вход счетчика 13 генератором 11 импульсов вырабатывается последовательность импульсов, которая проходит через элемент И 8 на управляющие входы АЦП 4, регистра 5 и на вход "Запись" блока 6.

Последовательно для всех точек изображения в плоскости приемника излучения в заданных направлениях для каждых двух соседних элементов разложения определяется разность сигналов в блоке 2, вычисляется модуль разности и сигнал поступает на вход АЦП, где на каждом периоде частоты происходит аналого-цифровое преобразование информации, запись информации в регистре 5 и затем в блоке 6 по адресу, который формируется счетчиком 12 при поступлении на его вход через элемент И 9 импульсов.

После перебора всех значений адреса с выхода счетчика 12 появляется сигнал переноса, который поступает на вход счетчика режимов 13, изменяет его состояние на 01 и переводит работу устройства во второй цикл.

Во втором цикле активируется единственный выход дешифратора 14, который разрешает прохождение импульсов с делителя 7 частоты через элемент И 10 на счетчик 12 и через элемент И 15 на первые входы цифровых интеграторов для управления записью информации. Работа АЦП 4 и

регистра 5 блокируется, блок 6 работает в режиме считывания. С его выхода выдается последовательность значений модуля разности сигналов, а с выхода счетчика 12 выдается последовательность значений координат.

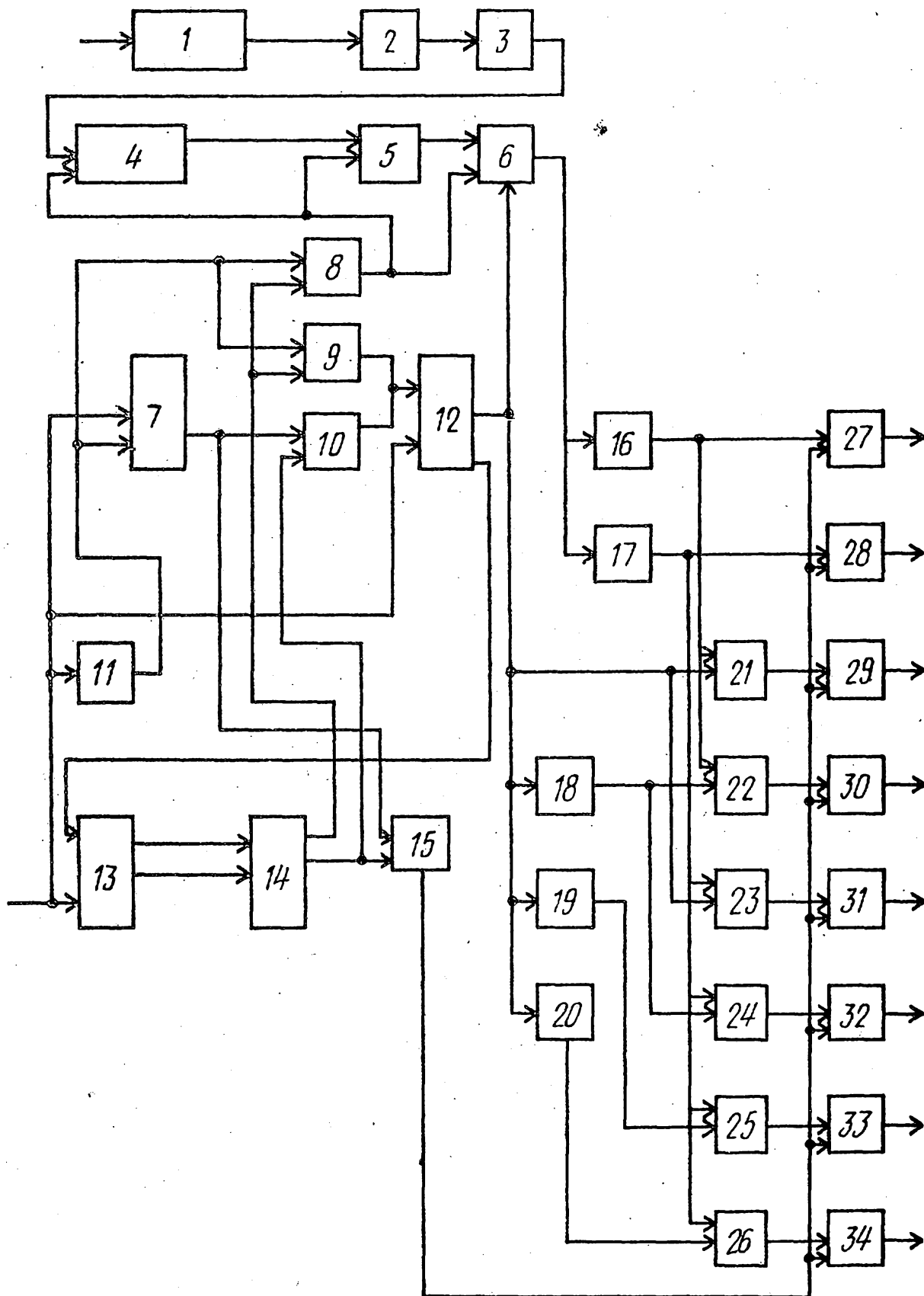
Полученные значения поступают на входы блоков 16 и 17, с выходов которых снимаются квадрат (ПЗУ 16) и куб (ПЗУ 17) значений модуля разности сигналов. Значения кодов из счетчика 12 поступают на входы блоков 18-20, с выходов которых снимаются квадрат (ПЗУ 18), куб (ПЗУ 19) и четвертая степень (ПЗУ 20) значений координаты каждого элемента разложения.

С выхода блока 16 коды поступают на первые входы умножителей 21, 22 и на первый вход цифрового интегратора 27. С выхода блока 17 коды поступают на первые входы умножителей 23-26 и на первый вход цифрового интегратора 28. Коды с второго выхода счетчика 12 поступают на вторые входы умножителей 21 и 23. С выходов блока 18 коды поступают на вторые входы умножителей 22 и 24. С выхода блока 19 коды поступают на второй вход умножителя 25, а с выхода блока 20 коды - на второй вход умножителя 26.

С выходов умножителей 21-26 сигналы поступают на первые входы цифровых интеграторов 29-34.

После проведения всех тактов суммирования на выходах цифровых интеграторов 27-34 формируются значения признаков изображения.

Введение в устройство новых узлов и элементов, а также новых конструктивных связей существенно повышает надежность распознавания.



ВНИИПИ Заказ 1174/37 Тираж 710 Подписное

Филиал ИПП "Патент", г.Ужгород, ул.Проектная, 4