

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4308855号  
(P4308855)

(45) 発行日 平成21年8月5日 (2009.8.5)

(24) 登録日 平成21年5月15日 (2009.5.15)

(51) Int. Cl.

F I

H O 2 J 17/00 (2006.01)

H O 2 J 17/00 B

H O 2 J 7/00 (2006.01)

H O 2 J 7/00 3 O 1 D

H O 1 M 10/46 (2006.01)

H O 1 M 10/46

請求項の数 15 (全 26 頁)

(21) 出願番号 特願2007-7996 (P2007-7996)  
 (22) 出願日 平成19年1月17日 (2007.1.17)  
 (65) 公開番号 特開2008-178196 (P2008-178196A)  
 (43) 公開日 平成20年7月31日 (2008.7.31)  
 審査請求日 平成20年9月18日 (2008.9.18)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (73) 特許権者 501431073  
 ソニー・エリクソン・モバイルコミュニケ  
 ーションズ株式会社  
 東京都港区港南1丁目8番15号  
 (74) 代理人 100090479  
 弁理士 井上 一  
 (74) 代理人 100104710  
 弁理士 竹腰 昇  
 (74) 代理人 100124626  
 弁理士 榎並 智和  
 (74) 代理人 100124682  
 弁理士 黒田 泰

最終頁に続く

(54) 【発明の名称】 受電制御装置、受電装置および電子機器

(57) 【特許請求の範囲】

【請求項 1】

1 次コイルと 2 次コイルを電磁的に結合させて送電装置から、整流回路およびレギュレータを含む受電装置に対して電力を伝送し、前記整流回路の出力電圧を前記レギュレータに供給し、前記レギュレータの出力電圧を前記受電装置の電圧出力ノードから負荷に対して供給する無接点電力伝送システムの前記受電装置に設けられる受電制御装置であって、前記受電装置に設けられた前記レギュレータの入力端の電圧および出力端の電圧の少なくとも一つを監視し、前記入力端の電圧および出力端の電圧の少なくとも一つが低下して前記負荷に対する給電能力が低下すると、前記レギュレータの前記入力端と出力端との間に設けられたスイッチ回路をオンさせ、前記レギュレータの前記入力端と前記出力端とを結ぶバイパス経路を形成することを特徴とする受電制御装置。

【請求項 2】

請求項 1 記載の受電制御装置であって、

前記入力端の電圧が、前記レギュレータの入力電圧の定格値を下回った時に前記バイパス経路が形成されることを特徴とする受電制御装置。

【請求項 3】

請求項 1 または請求項 2 記載の受電制御装置であって、

前記レギュレータは、電源回路として機能するシリーズレギュレータであり、

前記負荷は、2 次電池を含むことを特徴とする受電制御装置。

【請求項 4】

10

20

請求項 1 ~ 請求項 3 のいずれかに記載の受電制御装置であって、  
前記レギュレータの前記入力端の電圧に基づいて前記スイッチ回路をオンさせ、あるいはオフさせることを特徴とする受電制御装置。

【請求項 5】

請求項 1 ~ 請求項 3 のいずれかに記載の受電制御装置であって、  
前記レギュレータの前記出力端の電圧に基づいて前記スイッチ回路をオンさせ、あるいはオフさせることを特徴とする受電制御装置。

【請求項 6】

請求項 1 ~ 請求項 3 のいずれかに記載の受電制御装置であって、  
前記レギュレータの前記入力端の電圧に基づいて前記スイッチ回路をオンさせ、前記レギュレータの前記出力端の電圧に基づいて前記スイッチ回路をオフさせることを特徴とする受電制御装置。

10

【請求項 7】

請求項 1 ~ 請求項 6 のいずれかに記載の受電制御装置であって、  
前記スイッチ回路をオンさせるための第 1 の閾値電圧よりも、前記スイッチ回路をオフさせるための第 2 の閾値電圧を高く設定することを特徴とする受電制御装置。

【請求項 8】

請求項 7 記載の受電制御装置であって、  
前記受電制御装置は、前記スイッチ回路のオン / オフを切替える切替え制御信号を生成する切替え制御信号生成回路を有し、この切替え制御信号生成回路は、  
前記レギュレータの出力端の電圧を分圧するための第 1、第 2 および第 3 の分圧抵抗と、

20

反転端子に、前記第 1 および第 2 の分圧抵抗の共通接続点の電圧が印加され、非反転端子に基準電圧が印加される第 1 のヒステリシスコンパレータと、

反転端子に、前記第 3 および第 4 の分圧抵抗の共通接続点の電圧が印加され、非反転端子に前記基準電圧が印加される第 2 のヒステリシスコンパレータと、

前記第 1 のヒステリシスコンパレータの出力電圧のポジティブエッジまたはネガティブエッジによりセットされ、前記第 2 のヒステリシスコンパレータのポジティブエッジまたはネガティブエッジによりリセットされ、その出力端から前記切替え制御信号を出力する RS フリップフロップと、

30

を有することを特徴とする受電制御装置。

【請求項 9】

請求項 1 ~ 請求項 8 のいずれかに記載の受電制御装置であって、前記スイッチ回路をオンして前記バイパス経路を形成すると共に、前記レギュレータの全部または一部を非動作状態とすることを特徴とする受電制御装置。

【請求項 10】

請求項 9 記載の受電制御装置であって、  
前記レギュレータの全部または一部の非動作状態 / 動作状態は、前記スイッチ回路をオン / オフさせる切替え制御信号に基づいて制御されることを特徴とする受電制御装置。

【請求項 11】

40

請求項 1 ~ 請求項 10 のいずれかに記載の受電制御装置と、  
前記整流回路を含み、前記 2 次コイルの誘起電圧を直流電圧に変換する受電部と、  
前記レギュレータと、前記レギュレータの前記入力端および出力端との間に設けられた前記スイッチ回路と、を含み、前記負荷への給電を制御する給電制御部と、  
を有することを特徴とする受電装置。

【請求項 12】

請求項 11 記載の受電装置であって、  
さらに、前記スイッチ回路のオン / オフを制御するためのバイパス制御回路を有し、前記受電制御回路は、前記バイパス制御回路の動作を制御することによって、前記スイッチ回路のオン / オフを制御することを特徴とする受電装置。

50

## 【請求項 1 3】

請求項 1 2 記載の受電装置であって、  
前記スイッチ回路は、  
ソースおよびドレインが各々、前記レギュレータの入力端および出力端に接続された P M O S トランジスタにより構成され、  
前記バイパス制御回路は、  
ソースが接地され、ドレインが前記 P M O S トランジスタのゲートに接続された N M O S トランジスタと、  
前記 P M O S トランジスタの前記ゲートと前記レギュレータの入力端との間に接続されたプルアップ抵抗と、により構成されることを特徴とする受電装置。

10

## 【請求項 1 4】

請求項 1 1 ~ 請求項 1 3 のいずれか記載の受電装置と、  
前記受電装置により電力が供給される負荷と、を含むことを特徴とする電子機器。

## 【請求項 1 5】

請求項 1 4 記載の電子機器であって、  
前記電子機器は、携帯端末であることを特徴とする電子機器。

## 【発明の詳細な説明】

## 【技術分野】

## 【0 0 0 1】

本発明は、受電制御装置、受電装置および電子機器に関する。

20

## 【背景技術】

## 【0 0 0 2】

近年、電磁誘導を利用し、金属部分の接点がなくとも電力伝送を可能にする無接点電力伝送（非接触電力伝送）が脚光を浴びている。この無接点電力伝送の適用例として、携帯電話機や家庭用機器（例えば電話機の子機）の充電などが提案されている。

## 【0 0 0 3】

無接点電力伝送装置は、例えば、特許文献 1 に記載されている。特許文献 1 に記載の技術は、複数の負荷に対して電力を供給し得る小型の無接点電力供給装置を提供することを目的とし、複数の誘導コイルを設けている。

## 【0 0 0 4】

30

また、この特許文献 1 に記載の技術では、電力供給を受けるポータブルの電子機器に、誘導コイルと整流回路を内蔵させ、その整流回路の出力電圧によって、リチウムイオン電池等の二次電池を充電している。

## 【特許文献 1】特開平 1 0 - 2 2 5 0 2 0 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0 0 0 5】

近年、携帯型電話機やノートブック型パーソナルコンピュータ等の携帯端末のバッテリーとして、リチウムイオン電池やリチウムポリマー電池等の二次電池が広く利用されている。これらリチウムイオン電池やリチウムポリマー電池等の二次電池は、他の電池と比べてエネルギー密度が極めて高いという利点を有するが、一方で、劣化や安全性を考慮した厳密な充電制御を行う必要があり、高精度の充電管理技術が必要となる。

40

## 【0 0 0 6】

したがって、二次電池を充電するために、高精度な出力制御を行い得るレギュレータ（例えば、シリーズレギュレータ）を利用した充電回路を用いるのが好ましいといえる。

## 【0 0 0 7】

また、携帯端末のユーザの使い勝手を考慮すれば、2 次電池の充電時間は短い方がよいが、無接点電力伝送を利用した場合の 2 次電池の充電効率は、通常の充電器（A C アダプタを使用した充電器）による充電効率よりも低く、充電時間が長くなる傾向がある。したがって、無接点電力伝送を用いて携帯端末の充電を行う際、充電中の電力損失を、可能な

50

限り低減することが重要となる。

【 0 0 0 8 】

本発明の発明者の検討によれば、例えば、消耗の激しい2次電池を充電するときのように、大量の充電電流を流す必要がある場合において、上述のレギュレータにおいて電力損失（電力ロス）が発生し、このことが充電時間の短縮の妨げとなる場合があることが明らかとなった。また、携帯端末の安全性を考慮すれば、充電中におけるレギュレータの発熱は最小限に抑制するのが望ましい。

【 0 0 0 9 】

本発明は、このような考察に基づいてなされたものであり、その目的は、無接点電力伝送技術を利用する受電装置（電力供給を受ける側の装置）における電力損失および発熱を、簡単な構成によって効果的に低減することにある。

【課題を解決するための手段】

【 0 0 1 0 】

本発明の受電制御装置は、1次コイルと2次コイルを電磁的に結合させて送電装置から、整流回路およびレギュレータを含む受電装置に対して電力を伝送し、前記受電装置の電圧出力ノードから負荷に対して電力を供給する無接点電力伝送システムの前記受電装置に設けられる受電制御装置であって、前記受電装置に設けられた前記レギュレータの入力端の電圧および出力端の電圧の少なくとも一つを監視し、前記入力端の電圧および出力端の電圧の少なくとも一つが低下して前記負荷に対する給電能力が低下すると、前記レギュレータの前記入力端と出力端との間に設けられたスイッチ回路をオンさせ、前記レギュレータの前記入力端と前記出力端とを直結するバイパス経路を形成する受電制御回路を有する。

【 0 0 1 1 】

レギュレータの入力端（あるいは出力端）の電圧低下によって負荷への給電能力が低下したときに、スイッチ回路をオンさせて低損失のバイパス経路（迂回経路）を形成し、このバイパス経路を経由して負荷に電流を供給する。これによって、負荷への給電能力を無理なく高めることができる。また、負荷に大量の電流を供給するとき（つまり、高負荷時）におけるレギュレータにおける発熱を抑制することができる。また、電源回路としてのレギュレータの主要な働きの一つは、定格を超える過大な電圧が入力されたときに、その振幅を制限することであるが、バイパス経路が形成されるのは、レギュレータの入力端（あるいは出力端）の電圧が低下している場合に限られ、したがって、過大な電圧が負荷に印加されるという心配はなく、レギュレータを迂回することに関して、特別な問題は生じない。

【 0 0 1 2 】

また、本発明の受電制御装置の一態様では、前記レギュレータは、電源回路として機能するシリーズレギュレータであり、前記負荷は、2次電池を含む。

【 0 0 1 3 】

シリーズレギュレータは、負荷に直列に電圧制御素子が接続された、降圧のみ可能な連続電流の定電圧直流電源回路であり、スイッチング制御電源と比べ、電源リップルやノイズが少なく、安定性が高く、回路面積も小さい。したがって、LDO（ロー・ドロップアウト・レギュレータ）のような低ノイズで低損失のシリーズレギュレータは、小型の受電装置に搭載するのに適している。また、2次電池は、電池電圧よりも少しでも高い電圧が供給されれば充電が可能であり、レギュレータをバイパスする経路を経由して電流を供給することに不都合はない。また、レギュレータをバイパスする経路を介して、電圧降下のない電圧（入力電圧そのまま）を供給すれば（すなわち、低インピーダンスのバイパス経路を経由して大量の電流を供給すれば）、その分だけ充電期間を短くすることができる。携帯端末等における2次電池の充電期間の長大化の抑制は、ユーザの使い勝手向上の点から重要である。本態様によれば、低損失のスイッチ回路を用いてレギュレータを迂回するという簡単な構成により、2次電池の充電時間を無理なく短縮できる。

【 0 0 1 4 】

また、本発明の受電制御装置の他の態様では、前記受電制御回路は、前記レギュレータの前記入力端の電圧に基づいて前記スイッチ回路をオンさせ、あるいはオフさせる。

【0015】

スイッチ回路のオン/オフ（レギュレータをバイパスすることの可否）を、レギュレータの入力端の電圧に基づいて制御するものである。レギュレータの入力電圧が、定格値を下回っていることを確認した後にレギュレータの迂回を実行できることから、入力電圧が十分に高いときに、誤ってバイパス経路を形成することを確実に防止できる。また、レギュレータの入力電圧が低下していれば、レギュレータの実際の出力電圧も低下しているはずであり、したがって、レギュレータの入力端の電圧のみを監視する方式をとった場合でも、スイッチ回路のオン/オフを適正に制御可能である。また、電圧を監視するための経路が1本で済むという効果もある。

10

【0016】

また、本発明の受電制御装置の他の態様では、前記受電制御回路は、前記レギュレータの前記出力端の電圧に基づいて前記スイッチ回路をオンさせ、あるいはオフさせる。

【0017】

スイッチ回路のオン/オフ（レギュレータをバイパスすることの可否）を、レギュレータの出力端の電圧に基づいて制御するものである。レギュレータの出力電圧（実際に負荷に供給される電圧）に基づいてスイッチ回路のオン/オフが制御されるため、正確なオン/オフ制御が可能である。レギュレータの出力電圧が低下しているときは、レギュレータの入力電圧も低下しているはずであり、したがって、レギュレータの出力端の電圧のみを監視する方式をとっても、入力電圧が高い状態でバイパス経路をオンさせてしまう心配はない。また、レギュレータの出力電圧（実際に負荷に供給される電圧）が十分に回復（上昇している）ことを確認してから、スイッチ回路をオフすること（つまり、レギュレータのバイパスを終了させること）が可能であり、したがって、適切なスイッチ回路のオフ制御も担保される。また、電圧を監視するための経路が1本で済むという効果もある。レギュレータの出力電圧（実際に負荷に供給される電圧）を直接に監視することから、信頼性が高い方式であるといえる。

20

【0018】

また、本発明の受電制御装置の他の態様では、前記受電制御回路は、前記レギュレータの前記入力端の電圧に基づいて前記スイッチ回路をオンさせ、前記レギュレータの前記出力端の電圧に基づいて前記スイッチ回路をオフさせる。

30

【0019】

スイッチ回路のオン/オフ（レギュレータをバイパスすることの可否）を、レギュレータの入力端の電圧および出力端の電圧の双方に基づいて制御するものである。レギュレータの入力電圧が、定格値を下回っていることを確認した後にスイッチ回路をオンさせる（つまり、レギュレータの迂回を実行する）ことから、入力電圧が十分に高いときに、誤ってバイパス経路を形成することを確実に防止できる。また、レギュレータの出力電圧（実際に負荷に供給される電圧）が十分に回復（上昇している）ことを確認してから、スイッチ回路をオフすること（つまり、レギュレータのバイパスを終了させること）が可能であり、したがって、スイッチ回路の正確なオフ制御も担保される。

40

【0020】

また、本発明の受電制御装置の他の態様では、前記スイッチ回路をオンさせるための第1の閾値電圧よりも、前記スイッチ回路をオフさせるための閾値電圧を高く設定する。

【0021】

スイッチ回路のオン/オフの各閾値にオフセットを設け、スイッチ回路のオン/オフの制御にヒステリシス特性を持たせるものである。これによって、レギュレータの入力端あるいは出力端の電圧の微小な変動に追従して、スイッチ回路のオン/オフが繰り返されるような誤作動が生じず、安定したレギュレータのバイパス制御が実現される。すなわち、例えば、負荷に供給される電圧が、正常といえる範囲を超えて低くなったときにスイッチ回路をオンさせてレギュレータの迂回を開始させることができ、また、負荷に供給される

50

電圧が、正常といえる範囲内になり、かつ十分に回復（上昇）したときに、スイッチ回路をオフしてレギュレータの迂回を終了させることができ、安定した適正なバイパス制御が実現される。

【 0 0 2 2 】

また、本発明の受電制御装置の他の態様では、前記受電制御装置は、前記スイッチ回路のオン／オフを切換える切換え制御信号を生成する切換え制御信号生成回路を有し、この切換え制御信号生成回路は、前記レギュレータの出力端の電圧を分圧するための第 1、第 2 および第 3 の分圧抵抗と、反転端子に、前記第 1 および第 2 の分圧抵抗の共通接続点の電圧が印加され、非反転端子に基準電圧が印加される第 1 のヒステリシスコンパレータと、反転端子に、前記第 3 および第 4 の分圧抵抗の共通接続点の電圧が印加され、非反転端子に前記基準電圧が印加される第 2 のヒステリシスコンパレータと、前記第 1 のヒステリシスコンパレータの出力電圧のポジティブエッジまたはネガティブエッジによりセットされ、前記第 2 のヒステリシスコンパレータの出力電圧のポジティブエッジまたはネガティブエッジによりリセットされ、その出力端から前記切換え制御信号を出力する R S フリップフロップと、を有する。

10

【 0 0 2 3 】

スイッチ回路のオン／オフの制御特性にヒステリシス特性をもたせるための、具体的な回路構成の例を明らかとしたものである。すなわち、スイッチ回路のオン／オフを切換える切換え制御信号を生成する切換え制御信号生成回路は、複数の分圧抵抗と、少なくとも 2 つのヒステリシスコンパレータと、R S フリップフロップと、を含んで構成される。この回路は構成が簡単であり、設計が容易である。

20

【 0 0 2 4 】

また、本発明の受電制御装置の他の態様では、前記受電制御回路は、前記スイッチ回路をオンして前記バイパス経路を形成すると共に、前記レギュレータの全部または一部を非動作状態とする。

【 0 0 2 5 】

レギュレータをバイパスした場合でも、レギュレータ自体が動作していれば、レギュレータにおける電力の消費や発熱が生じ、受電した電力のロスが生じる。そこで、スイッチ回路をオンし、レギュレータをバイパスするときに、併せてレギュレータ自体の動作を停止させて、無駄な電力消費および発熱を抑制し、受電した電力のロスを最小限化するものである。レギュレータの構成要素の全部を非動作とする場合には、レギュレータにおける消費電力および発熱を零にすることができる。但し、全構成要素を非動作とすることが、レギュレータの動作に悪影響を与える場合（例えば、レギュレータを動作状態に戻すときに遅延が生じる等の不都合が生じる場合）には、一部の構成要素だけを非動作状態とすればよく、この場合でも、レギュレータの消費電力および発熱の低減が可能である。本態様によって、無接点電力伝送を用いた受電装置における、受電した電力のロスを最小化しつつ、負荷に対する給電能力を効果的に向上させることができ、レギュレータにおける発熱の問題も解消する。

30

【 0 0 2 6 】

また、本発明の受電制御装置の他の態様では、前記レギュレータの全部または一部の非動作状態／動作状態は、前記スイッチ回路をオン／オフさせる切換え制御信号に基づいて制御される。

40

【 0 0 2 7 】

スイッチ回路をオン／オフさせるための切換え制御信号を、レギュレータの全部または一部を非動作状態／動作状態を切換えるために援用するものである。これにより、スイッチ回路のオン／オフの制御と、レギュレータの非動作状態／動作状態の制御を、共通の切換え制御信号を用いて実行することができる。このことは制御回路の簡素化に貢献する。

【 0 0 2 8 】

また、本発明の受電装置は、上記いずれかの受電制御装置と、前記整流回路を含み、前記 2 次コイルの誘起電圧を直流電圧に変換する受電部と、前記レギュレータと、前記レギ

50

レギュレータの前記入力端および出力端との間に設けられた前記スイッチ回路とを含み、前記負荷への給電を制御する給電制御部と、を有する。

【0029】

本発明によれば、無接点電力伝送技術を利用する受電装置（電力供給を受ける側の装置）において、簡単な構成により、電力損失および発熱を効果的に抑制することができる。したがって、小型、低損失、低発熱という優れた特性をもつ、無接点電力伝送用の受電装置が実現される。無接点電力伝送では、誘導コイル間の電力伝送に伴うロスは避けられないことから、受電装置では、受電した電力を発熱等により無駄に消費することなく、効率的に負荷に供給することが特に求められが、本発明によれば、これらの要求をすべて満足することができる。

10

【0030】

また、本発明の受電装置の一態様では、さらに、前記スイッチ回路のオン/オフを制御するためのバイパス制御回路を有し、前記受電制御回路は、前記バイパス制御回路の動作を制御することによって、前記スイッチ回路のオン/オフを制御する。

【0031】

受電装置における、レギュレータをバイパスするためのスイッチ回路のオン/オフの切換えを、バイパス制御回路により行う点を明らかなとしたものである。

【0032】

また、本発明の受電装置の他の態様では、前記スイッチ回路は、ソースおよびドレインが各々、前記レギュレータの入力端および出力端に接続されたPMOSトランジスタにより構成され、前記バイパス制御回路は、ソースが接地され、ドレインが前記PMOSトランジスタのゲートに接続されたNMOSトランジスタと、前記PMOSトランジスタの前記ゲートと前記レギュレータの入力端との間に接続されたプルアップ抵抗と、により構成される。

20

【0033】

スイッチ回路が、PMOSトランジスタ（低損失の絶縁ゲート型電界効果トランジスタ）により構成され、バイパス制御回路が、NMOSトランジスタとプルアップ抵抗により構成されることを明らかなとしたものである。このプルアップ抵抗は、バイパス制御回路としてのNMOSトランジスタがオフしているときに、スイッチ回路としてのPMOSトランジスタのゲートをハイレベルに維持して、そのPMOSトランジスタを確実にオフさせる働きをする。また、スイッチ回路としてのPMOSトランジスタのゲートが、プルアップ抵抗を経由して常にレギュレータの入力端に接続されることになり、このことは、PMOSトランジスタのゲート電位の安定化につながり、したがって、そのPMOSトランジスタが不用意にオンするのを防止するという働きも有する。無接点電力伝送では、2次側の機器（受電装置）の各部の動作が不安定になる傾向があるため、バイパス素子としてのPMOSトランジスタのゲート電圧を、プルアップ抵抗によって安定化させることは重要である。なお、トランジスタの導電型を逆にしてもよい。本態様の回路構成によれば、最小限の構成要素（2つのMOSトランジスタと1つのプルアップ抵抗）によりレギュレータのバイパスを実現できる。回路構成が簡単であるため実現が容易であり、かつ、各MOSトランジスタは高速に動作するため、高速なスイッチング制御も可能である。

30

40

【0034】

また、本発明の電子機器は、本発明の受電装置と、前記受電装置により電力が供給される負荷と、を含む。

【0035】

本発明では、無接点電力伝送用の受電装置が搭載される電子機器の種類は問わない。本発明は、例えば、腕時計、コードレス電話器、シェーバー、電動歯ブラシ、リストコンピュータ、ハンディターミナル、携帯情報端末、あるいは電動自転車などの種々の電子機器に適用できる。特に好適な電子機器の例としては、携帯端末（携帯電話端末、PDA端末、持ち運び可能なパーソナルコンピュータ端末を含む）や時計（ウォッチ）があげられる。本発明の受電装置は、構成が簡単で小型であるため携帯端末等への搭載も可能であり、

50

低損失であるために、例えば、電子機器における２次電池の充電時間を短縮することが可能であり、また、発熱が低減されることから、電子機器の安全面からみた信頼性も向上する。

【００３６】

また、本発明の電子機器の一態様では、前記電子機器は、携帯端末である。

【００３７】

携帯端末（携帯電話端末、ＰＤＡ端末、持ち運び可能なパーソナルコンピュータ端末を含む）は、高負荷時の充電電流量が大きく、発熱の問題も顕在化しやすい。よって、本発明が有する低損失かつ低発熱という特性を十分に活かすことが可能な機器といえる。

【００３８】

このように、本発明によれば、無接点電力伝送技術を利用する受電装置（電力供給を受ける側の装置）における電力損失および発熱を、簡単な構成によって効果的に低減することが可能である。

【発明を実施するための最良の形態】

【００３９】

以下、図面を参照して、本発明の好適な実施の形態について説明する。

なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【００４０】

（第１の実施形態）

まず、本発明が適用される好適な電子機器の例、ならびに、無接点電力伝送技術の原理について説明する。

【００４１】

（電子機器の例と無接点電力伝送の原理）

図１（Ａ）、（Ｂ）は無接点電力伝送技術について説明するための図であり、（Ａ）は無接点電力伝送手法が適用される電子機器の例を示す図であり、（Ｂ）は誘導トランスを用いた無接点電力伝送の原理を説明するための図である。

図１（Ａ）に示されるように、電子機器の１つである充電器５００（クレードル）は、送電装置１０を有する。また電子機器の１つである携帯電話機５１０は、受電装置４０を有する。また携帯電話機５１０は、ＬＣＤなどの表示部５１２、ボタン等で構成される操作部５１４、マイク５１６（音入力部）、スピーカ５１８（音出力部）、アンテナ５２０を有する。

【００４２】

充電器５００にはＡＣアダプタ５０２を介して電力が供給され、この電力が、無接点電力伝送により送電装置１０から受電装置４０に送電される。これにより、携帯電話機５１０のバッテリーを充電したり、携帯電話機５１０内のデバイスを動作させたりすることができる。

【００４３】

なお、本実施形態が適用される電子機器は携帯電話機５１０に限定されない。例えば腕時計、コードレス電話器、シェーバー、電動歯ブラシ、リストコンピュータ、ハンディターミナル、携帯情報端末、あるいは電動自転車などの種々の電子機器に適用できる。

【００４４】

特に好適な電子機器の例としては、携帯端末（携帯電話端末、ＰＤＡ端末、持ち運び可能なパーソナルコンピュータ端末を含む）や時計（ウォッチ）があげられる。本発明の受電装置は、構成が簡単で小型であるため携帯端末等への搭載も可能であり、低損失であるために、例えば、電子機器における２次電池の充電時間を短縮することが可能であり、また、発熱が低減されることから、電子機器の安全面からみた信頼性も向上する。

【００４５】

特に、携帯端末（携帯電話端末、ＰＤＡ端末、持ち運び可能なパーソナルコンピュータ

10

20

30

40

50



端末を含む)は、高負荷時の充電電流量が大きく、発熱の問題も顕在化しやすい。よって、本発明が有する低損失かつ低発熱という特性を十分に活かすことが可能な機器といえる。

#### 【0046】

図1(B)に模式的に示すように、送電装置10から受電装置40への電力伝送は、送電装置10側に設けられた1次コイルL1(送電コイル)と、受電装置40側に設けられた2次コイルL2(受電コイル)を電磁的に結合させて電力伝送トランスを形成することで実現される。これにより非接触での電力伝送が可能になる。

#### 【0047】

(送電装置および受電装置の構成例)

図2は、送電装置、受電装置ならびに負荷からなる無接点電力伝送システムにおける、各部の具体的な構成の一例を示す回路図である。図示されるように、送電装置10には、送電制御装置20と、送電部12が設けられている。また、受電装置40には、受電部40と、負荷変調部46と、給電制御部48とが設けられている。また、負荷90は、充電制御装置92とバッテリー(2次電池)94が含まれる。以下具体的に説明する。

#### 【0048】

図1(A)の充電器500などの送電側の電子機器は、少なくとも図2に示される送電装置10を含む。また、携帯電話機510などの受電側の電子機器は、少なくとも受電装置40と負荷90(本負荷)を含む。そして、図2の構成により、1次コイルL1と2次コイルL2を電磁的に結合させて送電装置10から受電装置40に対して電力を伝送し、受電装置40の電圧出力ノードNB7から負荷90に対して電力(電圧VOUT)を供給する無接点電力伝送(非接触電力伝送)システムが実現される。

#### 【0049】

送電装置10(送電モジュール、1次モジュール)は、1次コイルL1、送電部12、電圧検出回路14、表示部16、送電制御装置20を含むことができる。なお、送電装置10や送電制御装置20は図2の構成に限定されず、その構成要素の一部(例えば表示部、電圧検出回路)を省略したり、他の構成要素を追加したり、接続関係を変更するなどの種々の変形実施が可能である。

#### 【0050】

送電部12は、電力伝送時には所定周波数の交流電圧を生成し、データ転送時にはデータに応じて周波数が異なる交流電圧を生成して、1次コイルL1に供給する。具体的には例えば、データ「1」を受電装置40に対して送信する場合には、周波数f1の交流電圧を生成し、データ「0」を送信する場合には、周波数f2の交流電圧を生成する。この送電部12は、1次コイルL1の一端を駆動する第1の送電ドライバと、1次コイルL1の他端を駆動する第2の送電ドライバと、1次コイルL1と共に共振回路を構成する少なくとも1つのコンデンサを含むことができる。そして、送電部12が含む第1、第2の送電ドライバの各々は、例えば、パワーMOSトランジスタにより構成されるインバータ回路(あるいはバッファ回路)であり、送電制御装置20のドライバ制御回路26により制御される。

#### 【0051】

1次コイルL1(送電側コイル)は、2次コイルL2(受電側コイル)と電磁結合して電力伝送用トランスを形成する。例えば、電力伝送が必要なときには、図1(A)、図1(B)に示すように、充電器500の上に携帯電話機510を置き、1次コイルL1の磁束が2次コイルL2を通るような状態にする。一方、電力伝送が不要なときには、充電器500と携帯電話機510を物理的に離して、1次コイルL1の磁束が2次コイルL2を通らないような状態にする。

#### 【0052】

1次コイルL1と2次コイルL2としては、例えば、絶縁された単線を同一平面内で渦巻き状に巻いた平面コイルを用いることができる。但し、単線を縫い線に代え、この縫い線(絶縁された複数の細い単線を縫い合わせたもの)を渦巻き状に巻いた平面コイルを用

10

20

30

40

50

いてもよい。

【 0 0 5 3 】

電圧検出回路 1 4 は、1 次コイル L 1 の誘起電圧を検出する回路であり、例えば、抵抗 R A 1、R A 2 や、R A 1 と R A 2 の接続ノード N A 3 と G N D（広義には低電位側電源）との間に設けられるダイオード D A 1 を含む。具体的には、1 次コイルの誘起電圧を抵抗 R A 1、R A 2 で分圧することによって得られた信号 P H I N が、送電制御装置 2 0 の波形検出回路 2 8 に入力される。

【 0 0 5 4 】

表示部 1 6 は、無接点電力伝送システムの各種状態（電力伝送中、I D 認証等）を、色や画像などを用いて表示するものであり、例えば L E D（発光ダイオード）や L C D（液晶表示装置）などにより実現される。

10

【 0 0 5 5 】

送電制御装置 2 0 は、送電装置 1 0 の各種制御を行う装置であり、集積回路装置（I C）などにより実現できる。この送電制御装置 2 0 は、制御回路 2 2（送電側）、発振回路 2 4、ドライバ制御回路 2 6、波形検出回路 2 8 を含むことができる。

【 0 0 5 6 】

また、制御回路 2 2（制御部）は、送電装置 1 0 や送電制御装置 2 0 の制御を行うものであり、例えば、ゲートアレイやマイクロコンピュータなどにより実現できる。具体的には、制御回路 2 2 は、電力伝送、負荷検出、周波数変調、異物検出、あるいは着脱検出などに必要な各種のシーケンス制御や判定処理を行う。

20

【 0 0 5 7 】

発振回路 2 4 は、例えば、水晶発振回路により構成され、1 次側のクロックを生成する。ドライバ制御回路 2 6 は、発振回路 2 4 で生成されたクロックや制御回路 2 2 からの周波数設定信号などに基づいて、所望の周波数の制御信号を生成し、送電部 1 2 の送電ドライバ（不図示）に出力し、その送電ドライバの動作を制御する。

【 0 0 5 8 】

波形検出回路 2 8 は、1 次コイル L 1 の一端の誘起電圧に相当する信号 P H I N の波形をモニタし、負荷検出、異物検出等を行う。例えば、受電装置 4 0 の負荷変調部 4 6 が、送電装置 1 0 に対してデータを送信するための負荷変調を行うと、1 次コイル L 1 の誘起電圧の信号波形が、それに対応して変化する。

30

【 0 0 5 9 】

具体的には、データ「0」を送信するために負荷変調部 4 6 が負荷を低くすると、信号波形の振幅（ピーク電圧）が小さくなり、データ「1」を送信するために負荷を高くすると、信号波形の振幅が大きくなる。したがって、波形検出回路 2 8 は、誘起電圧の信号波形のピークホールド処理などを行って、ピーク電圧がしきい値電圧を超えたか否かを判断することで、受電装置 4 0 からのデータが「0」なのか「1」なのかを判断できる。なお波形検出の手法は、上述の手法に限定されない。例えば、受電側の負荷が高くなったか低くなったかを、ピーク電圧以外の物理量を用いて判断してもよい。

【 0 0 6 0 】

受電装置 4 0（受電モジュール、2 次モジュール）は、2 次コイル L 2、受電部 4 2、負荷変調部 4 6、給電制御部 4 8、受電制御装置 5 0 を含むことができる。なお、受電装置 4 0 や受電制御装置 5 0 は図 2 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加したり、接続関係を変更するなどの種々の変形実施が可能である。

40

【 0 0 6 1 】

受電部 4 2 は、2 次コイル L 2 の交流の誘起電圧を直流電圧に変換する。この変換は受電部 4 2 が有する整流回路 4 3 により行われる。この整流回路 4 3 は、ダイオード D B 1 ~ D B 4 を含む。ダイオード D B 1 は、2 次コイル L 2 の一端のノード N B 1 と直流電圧 V D C の生成ノード N B 3 との間に設けられ、D B 2 は、ノード N B 3 と 2 次コイル L 2 の他端のノード N B 2 との間に設けられ、D B 3 は、ノード N B 2 と V S S のノード N B 4 との間に設けられ、D B 4 は、ノード N B 4 と N B 1 との間に設けられる。

50

## 【 0 0 6 2 】

受電部 4 2 の抵抗  $R B 1$ 、 $R B 2$  はノード  $N B 1$  と  $N B 4$  との間に設けられる。そしてノード  $N B 1$ 、 $N B 4$  間の電圧を抵抗  $R B 1$ 、 $R B 2$  により分圧することで得られた信号  $C C M P I$  が、受電制御装置 5 0 の周波数検出回路 6 0 に入力される。

## 【 0 0 6 3 】

受電部 4 2 のコンデンサ  $C B 1$  及び抵抗  $R B 4$ 、 $R B 5$  は、直流電圧  $V D C$  のノード  $N B 3$  と  $V S S$  のノード  $N B 4$  との間に設けられる。そしてノード  $N B 3$ 、 $N B 4$  間の電圧を抵抗  $R B 4$ 、 $R B 5$  により分圧することで得られた信号  $A D I N$  が、受電制御装置 5 0 の位置検出回路 5 6 に入力される。

## 【 0 0 6 4 】

負荷変調部 4 6 は、負荷変調処理を行う。具体的には、受電装置 4 0 から送電装置 1 0 に所望のデータを送信する場合に、送信データに応じて負荷変調部 4 6 ( 2 次側 ) での負荷を可変に変化させ、1 次コイル  $L 1$  の誘起電圧の信号波形を変化させる。このために負荷変調部 4 6 は、ノード  $N B 3$ 、 $N B 4$  の間に直列に設けられた抵抗  $R B 3$ 、トランジスタ  $T B 3$  (  $N$  型の  $C M O S$  トランジスタ ) を含む。

## 【 0 0 6 5 】

このトランジスタ  $T B 3$  は受電制御装置 5 0 の制御回路 5 2 からの信号  $P 3 Q$  によりオン・オフ制御される。そして、トランジスタ  $T B 3$  をオン・オフ制御して負荷変調を行う際には、給電制御部 4 8 のトランジスタ  $T B 1$ 、 $T B 2$  はオフにされ、負荷 9 0 が受電装置 4 0 に電氣的に接続されない状態になる。

## 【 0 0 6 6 】

例えば、データ「0」を送信するために2次側を低負荷（インピーダンス大）にする場合には、信号  $P 3 Q$  が  $L$  レベルになってトランジスタ  $T B 3$  がオフになる。これにより負荷変調部 4 6 の負荷はほぼ無限大（無負荷）になる。一方、データ「1」を送信するために2次側を高負荷（インピーダンス小）にする場合には、信号  $P 3 Q$  が  $H$  レベルになってトランジスタ  $T B 3$  がオンになる。これにより負荷変調部 4 6 の負荷は、抵抗  $R B 3$  （高負荷）になる。

## 【 0 0 6 7 】

給電制御部 4 8 は、負荷 9 0 への電力の給電を制御する。レギュレータ (  $L D O$  ) 4 9 は、整流回路 4 3 での変換で得られた直流電圧  $V D C$  の電圧レベルを調整して、電源電圧  $V D 5$  ( 例えば  $5 V$  ) を生成する。受電制御装置 5 0 は、例えばこの電源電圧  $V D 5$  が供給されて動作する。

## 【 0 0 6 8 】

ここで、注目すべき点は、レギュレータ (  $L D O$  ) 4 9 の入力端と出力端との間には、 $P M O S$  トランジスタ (  $M 1$  ) からなるスイッチ回路が設けられていることである。このスイッチ回路としての  $P M O S$  トランジスタ (  $M 1$  ) をオンすることによって、レギュレータ (  $L D O$  ) 4 9 をバイパスする経路が形成される。例えば、高負荷時（例えば、消耗が激しい2次電池の充電の初期においては、ほぼ一定の大電流を定常的に流すことが必要となり、このようなときが高負荷時に該当する）においては、レギュレータ 4 9 自体の等価インピーダンスによって電力ロスが増大し、発熱も増大することから、レギュレータを迂回して、バイパス経路を経由して電流を負荷に供給するようにする。

## 【 0 0 6 9 】

スイッチ回路としての  $P M O S$  トランジスタ (  $M 1$  ) のオン/オフを制御するために、バイパス制御回路として機能する  $N M O S$  トランジスタ (  $M 2$  ) およびプルアップ抵抗  $R 8$  が設けられている。 $N M O S$  トランジスタ (  $M 2$  ) がオンすると、 $P M O S$  トランジスタ (  $M 1$  ) のゲートがローレベルになり、 $P M O S$  トランジスタ (  $M 1$  ) がオンしてレギュレータ (  $L D O$  ) 4 9 をバイパスする経路が形成される。一方、 $N M O S$  トランジスタ (  $M 2$  ) がオフ状態のときは、 $P M O S$  トランジスタ (  $M 1$  ) のゲートは、プルアップ抵抗  $R 8$  を介してハイレベルに維持されるため、 $P M O S$  トランジスタ (  $M 1$  ) はオフし、バイパス経路は形成されない。

10

20

30

40

50

## 【 0 0 7 0 】

N M O S トランジスタ ( M 2 ) のオン / オフは、受電制御装置 5 0 に含まれる受電制御回路 5 2 によって制御される。

## 【 0 0 7 1 】

また、トランジスタ T B 2 ( P 型の C M O S トランジスタ ) は、電源電圧 V D 5 の生成ノード N B 5 ( レギュレータ 4 9 の出力ノード ) とトランジスタ T B 1 ( ノード N B 6 ) との間に設けられ、受電制御装置 5 0 の制御回路 5 2 からの信号 P 1 Q により制御される。具体的には、トランジスタ T B 2 は、 I D 認証が完了 ( 確立 ) して通常の電力伝送を行う場合にはオンになり、負荷変調の場合等にはオフになる。なお、電源電圧生成ノード N B 5 とトランジスタ T B 2 のゲートのノード N B 8 との間にはプルアップ抵抗 R U 2 が設けられる。

10

## 【 0 0 7 2 】

トランジスタ T B 1 ( P 型の C M O S トランジスタ ) は、トランジスタ T B 2 ( ノード N B 6 ) と V O U T の電圧出力ノード N B 7 との間に設けられ、出力保証回路 5 4 からの信号 P 4 Q により制御される。具体的には、 I D 認証が完了して通常の電力伝送を行う場合にはオンになる。一方、 A C アダプタの接続が検出されたり、電源電圧 V D 5 が受電制御装置 5 0 ( 制御回路 5 2 ) の動作下限電圧よりも小さいといった場合には、オフになる。なお、電圧出力ノード N B 7 とトランジスタ T B 1 のゲートのノード N B 9 との間にはプルアップ抵抗 R U 1 が設けられる。

## 【 0 0 7 3 】

受電制御装置 5 0 は、受電装置 4 0 の各種制御を行う装置であり、集積回路装置 ( I C ) などにより実現できる。この受電制御装置 5 0 は、 2 次コイル L 2 の誘起電圧から生成される電源電圧 V D 5 により動作することができる。また、受電制御装置 5 0 は、制御回路 5 2 ( 受電側 ) 、出力保証回路 5 4 、位置検出回路 5 6 、発振回路 5 8 、周波数検出回路 6 0 、満充電検出回路 6 2 を含むことができる。

20

## 【 0 0 7 4 】

制御回路 5 2 ( 制御部 ) は、受電装置 4 0 や受電制御装置 5 0 の制御を行うものであり、例えば、ゲートアレイやマイクロコンピュータなどにより実現できる。具体的には制御回路 5 2 は、 I D 認証、位置検出、周波数検出、負荷変調、或いは満充電検出などに必要な各種のシーケンス制御や判定処理を行う。

30

## 【 0 0 7 5 】

出力保証回路 5 4 は、低電圧時 ( 0 V 時 ) の受電装置 4 0 の出力を保証する回路である。すなわち、トランジスタ T B 1 を制御し、 A C アダプタの接続が検出されたり電源電圧 V D 5 が動作下限電圧よりも小さい場合に、トランジスタ T B 1 をオフにする設定を行い、電圧出力ノード N B 7 から受電装置 4 0 側への電流の逆流を防止する。

## 【 0 0 7 6 】

位置検出回路 5 6 は、 2 次コイル L 2 の誘起電圧の波形に相当する信号 A D I N の波形を監視して、 1 次コイル L 1 と 2 次コイル L 2 の位置関係が適正であるかを判断する。具体的には、信号 A D I N をコンパレータで 2 値に変換して、位置関係が適正であるか否かを判断する。

40

## 【 0 0 7 7 】

発振回路 5 8 は、例えば C R 発振回路により構成され、 2 次側のクロックを生成する。周波数検出回路 6 0 は、信号 C C M P I の周波数 ( f 1 、 f 2 ) を検出して、送電装置 1 0 からの送信データが「 1 」なのか「 0 」なのかを判断する。

## 【 0 0 7 8 】

満充電検出回路 6 2 ( 充電検出回路 ) は、負荷 9 0 のバッテリー 9 4 が、満充電状態 ( 充電状態 ) になったか否かを検出する回路である。具体的には満充電検出回路 6 2 は、例えば、充電状態の表示に使用される L E D R のオン・オフを検出することによって、満充電状態を検出する。すなわち、所定時間 ( 例えば 5 秒 ) 連続で L E D R が消灯した場合に、バッテリー 9 4 が満充電状態 ( 充電完了 ) であると判断する。

50

## 【 0 0 7 9 】

また、負荷 9 0 は、バッテリー 9 4 の充電制御等を行う充電制御装置 9 2 を含む。この充電制御装置 9 2 (充電制御 IC) は集積回路装置などにより実現できる。なお、スマートバッテリーのように、バッテリー 9 4 自体に充電制御装置 9 2 の機能を持たせてもよい。なお、負荷 9 0 は、2 次電池に限定されるものではない。

## 【 0 0 8 0 】

(レギュレータのバイパス制御)

次に、図 3 ~ 図 7 を参照して、L D O (ロー・ドロップアウト・レギュレータ) のバイパス制御の具体例について説明する。L D O は、両端電圧が、例えば 1 V 程度でも動作可能な飽和型のシ리즈レギュレータである。シ리즈レギュレータは、負荷に直列に電圧制御素子が接続された、降圧のみ可能な連続電流の定電圧直流電源回路であり、スイッチング制御電源と比べ、電源リプルやノイズが少なく、安定性が高く、回路面積も小さい。したがって、L D O (ロー・ドロップアウト・レギュレータ) のような低ノイズで低損失のシ리즈レギュレータは、小型の受電装置に搭載するのに適している。

10

## 【 0 0 8 1 】

図 3 は、レギュレータのバイパス制御に関連する回路 (L D O の周辺回路、受電制御回路、負荷) の構成の一例を示す回路図である。

## 【 0 0 8 2 】

L D O 4 9 の入力端と出力端には、P M O S トランジスタ (M 1) のソース・ドレインが接続されている。この P M O S トランジスタ (M 1) は、バイパス用のスイッチ回路 (A) を構成する。なお、スイッチ回路 (A) は、できるだけ簡単な構成がよいが、必要に応じて、2 素子 (あるいはそれ以上) を用いる回路構成であってもよい。

20

## 【 0 0 8 3 】

スイッチ回路 (A) としての P M O S トランジスタ (M 1) がオンすると、L D O 4 9 のバイパス経路が形成され、このバイパス経路を経由して、充電電流が負荷 9 0 に供給される。

## 【 0 0 8 4 】

また、スイッチ回路 (A) のオン/オフは、バイパス制御回路 (B) によって制御される。バイパス制御回路 (B) は、ソースが接地された N M O S トランジスタ (M 2) と、一端が L D O 4 9 の入力端に接続され、他端が N M O S トランジスタ (M 2) のドレインに接続されたプルアップ抵抗 (R 8) と、によって構成される。

30

## 【 0 0 8 5 】

プルアップ抵抗 (R 8) は、バイパス制御回路 (B) の構成要素である N M O S トランジスタ (M 2) がオフしているときに、スイッチ回路 (A) としての P M O S トランジスタ (M 1) のゲートをハイレベルに維持して、その P M O S トランジスタ (M 1) を確実にオフさせる働きをする。

## 【 0 0 8 6 】

また、スイッチ回路 (A) としての P M O S トランジスタ (M 1) のゲートが、プルアップ抵抗 (R 8) を経由して常にレギュレータ (L D O) 4 9 の入力端に接続されることになり、このことは、P M O S トランジスタ (M 1) のゲート電位の安定化につながり、したがって、その P M O S トランジスタ (M 1) が不用意にオンするのを防止するという働きも有する。無接点電力伝送では、2 次側の機器 (受電装置 4 0) の各部の動作が不安定になる傾向があるため、バイパス素子としての P M O S トランジスタ (M 1) のゲート電圧を、プルアップ抵抗 (R 8) によって常に安定化させることは重要である。

40

## 【 0 0 8 7 】

なお、バイパス回路 (B) の構成も簡単なほどよいが、必要に応じて、他の回路構成を採ることができる。

## 【 0 0 8 8 】

また、負荷 9 0 は、リチウムイオン電池のような 2 次電池 9 4 を含み、かつ、この 2 次電池 9 4 の充電を制御するための充電制御回路 9 2 と、充電制御トランジスタ M 5 と、充

50

電電流を検出するための検出抵抗  $R15$  とを含む。負荷  $90$  には、給電制御部  $48$  (図2参照)の出力電圧 ( $V_{out}$ ) が印加される。

【0089】

受電制御装置  $50$  (図2参照)内に含まれる受電制御回路  $52$  は、バイパスの切換え制御信号 ( $V_{PP}$ ) を生成する回路 (切換え制御信号生成回路)  $53$  を有する。この切換え制御信号生成回路  $53$  は、 $LDO49$  の出力端の電圧 ( $V_D5$ ) を監視線 ( $LP1$ ) を経由して常に監視し、その出力電圧 ( $V_D5$ ) に基づいて、バイパス制御回路 ( $B$ ) を構成する  $NMOS$  トランジスタ ( $M2$ ) のオン/オフを切換えるための切換え制御信号 ( $V_{PP}$ ) を生成する。

【0090】

図3の回路では、 $LDO49$  の出力電圧 ( $V_D5$  : 実際に負荷  $90$  に供給される電圧) に基づいてスイッチ回路 ( $A$ ) のオン/オフが制御されるため、正確なオン/オフ制御が可能である。 $LDO49$  の出力電圧 ( $V_D5$ ) が低下しているときは、 $LDO49$  の入力電圧 ( $V_{in}$ ) も低下しているはずであり、したがって、 $LDO49$  の出力端の電圧 ( $V_D5$ ) のみを監視する方式をとっても、入力電圧 ( $V_{in}$ ) が高い状態でバイパス経路をオンさせてしまう心配はない。また、 $LDO49$  の出力電圧 ( $V_D5$  : 実際に負荷に供給される電圧) が十分に回復 (上昇している) ことを確認してから、スイッチ回路 ( $A$ ) をオフすること (つまり、 $LDO49$  のバイパスを終了させること) が可能であり、したがって、適切なスイッチ回路 ( $A$ ) のオフ制御も担保される。また、電圧を監視するための経路が1本で済むという効果もある。 $LDO49$  の出力電圧 ( $V_D5$  : 実際に負荷  $90$  に供給される電圧) を直接に監視することから、信頼性が高い方式であるといえる。

【0091】

なお、 $LDO49$  の出力端の電圧 ( $V_D5$ ) の代わりに、入力端 ( $V_{in}$ ) の電圧を監視してもよく、また、両方の電圧を監視してもよい (この点については、図6を用いて後述する)。

【0092】

受電制御回路  $52$  内に設けられる切換え制御信号生成回路  $53$  は、切換え制御信号 ( $V_{PP}$ ) の生成のために、少なくとも2つの閾値を利用すると共に、各閾値間にオフセットを設けて、ヒステリシス特性をもたせた、スイッチ回路 ( $A$ ) のオン/オフ制御を実行する。

【0093】

すなわち、スイッチ回路 ( $A$ ) としての  $PMOS$  トランジスタ ( $M1$ ) をオンさせる閾値 (バイパスをオンさせる閾値) よりも、 $PMOS$  トランジスタ ( $M1$ ) をオフさせるための閾値 (バイパスをオフさせる閾値) を高く設定して、スイッチ回路 ( $A$ ) のオン/オフの制御にヒステリシス特性を持たせる。これによって、 $LDO49$  の出力端の電圧の微小な変動に追従して、スイッチ回路のオン/オフが繰り返されるような誤作動が生じず、安定したレギュレータのバイパス制御が実現される。

【0094】

すなわち、例えば、負荷に供給される電圧が、正常といえる範囲を超えて十分に低くなったときに (例えば、定格値を  $5.2V$  とすれば、 $4.7V$  以下に低下したときに) スwitch回路 ( $A$ ) をオンさせて  $LDO49$  の迂回を開始させることができ、また、負荷  $90$  に供給される電圧が、正常といえる範囲内になり、かつ十分に回復 (上昇) したときに (例えば、定格値の  $5.2V$  に回復したときに)、スイッチ回路 ( $A$ ) をオフして  $LDO49$  の迂回を終了させることができる。この例では、“ $4.7V$ ” がスイッチ回路 ( $A$ ) をオンするための第1の閾値であり、“ $5.2V$ ” がスイッチ回路 ( $A$ ) をオフするための第2の閾値であり、第1の閾値 < 第2の閾値となっている。このように、ヒステリシス特性をもたせたスイッチ回路 ( $A$ ) のオン/オフ制御によって、安定した適正なバイパス制御が実現される。

【0095】

具体的には、受電制御回路  $52$  は、ヒステリシス特性をもつ第1および第2の電圧比較

10

20

30

40

50

器（１０２，１０４）と、分圧抵抗（Ｒ１０～Ｒ１２：Ｒ１０およびＲ１１は可変抵抗）と、基準電圧発生回路１０５と、第１および第２の電圧比較器（１０２，１０４）の各々の出力電圧（ＶＱ１，ＶＱ２）をラッチするＲＳフリップフロップ（ＲＳ・Ｆ／Ｆ）と、を有する。以下、「ヒステリシス特性付きの電圧比較器」のことを「ヒステリシスコンパレータ」という。

#### 【００９６】

すなわち、切換え制御信号生成回路５３は、ＬＤＯ４９の出力端の電圧（ＶＤ５）を分圧するための第１、第２および第３の分圧抵抗（Ｒ１０，Ｒ１１，Ｒ１２）と、反転端子に、第１および第２の分圧抵抗（Ｒ１０，Ｒ１１）の共通接続点の電圧が印加され、非反転端子に基準電圧（Ｖｒｅｆ１）が印加される第１のヒステリシスコンパレータ（１０２）と、反転端子に、第３および第４の分圧抵抗（Ｒ１１，Ｒ１２）の共通接続点の電圧が印加され、非反転端子に上述の基準電圧（Ｖｒｅｆ１）が印加される第２のヒステリシスコンパレータ（１０４）と、第１のヒステリシスコンパレータ（１０２）の出力電圧のポジティブエッジまたはネガティブエッジによりセットされ、第２のヒステリシスコンパレータ（１０４）のポジティブエッジまたはネガティブエッジによりリセットされ、かつ、その出力端から切換え制御信号（ＶＰＢＰ）を出力するＲＳフリップフロップ（１０６）と、を有しており、回路構成が簡単であり、実現が容易である。

#### 【００９７】

図４は、図３に示される受電制御回路におけるヒステリシス特性をもったスイッチ回路のオン／オフ制御について説明するためのタイミング図である。図４では、時刻ｔ０から時刻ｔ２にかけてはＬＤＯ４９の入力電圧（ＶＤ５）は連続的に下降し、その後、時刻ｔ４からｔ５にかけては連続的に上昇する。

#### 【００９８】

そして、第１の電圧比較器（１０２）の出力電圧（ＶＱ１）は、ＬＤＯ４９の出力電圧（ＶＤ５）が４．７Ｖ以下になると、ローレベルからハイレベルに変化し（時刻ｔ２）、同様に、４．８Ｖ以上になると、ハイレベルからローレベルに変化する（時刻ｔ４）。また、第２の電圧比較器（１０４）の出力電圧（ＶＱ２）は、ＬＤＯ４９の出力電圧（ＶＤ５）が５．０Ｖ以下になると、ハイレベルからローレベルに変化し（時刻ｔ１）、同様に、５．２Ｖ（定格値）以上になると、ローレベルからハイレベルに変化する（時刻ｔ５）。

#### 【００９９】

フリップフロップ（Ｆ／Ｆ）１０６から出力されるバイパスの切換え制御信号（ＶＰＢＰ）は、ＶＱ１のポジティブエッジをトリガーとしてローレベルからハイレベルに変化し（時刻ｔ１）、ＶＱ２のポジティブエッジをトリガーとしてハイレベルからローレベルに変化する（時刻ｔ５）。

#### 【０１００】

図５は、図４に示すヒステリシス特性をもった、ＬＤＯのバイパス制御の手順を示すフロー図である。まず、第１および第２の電圧比較器（１０２，１０４）の出力電圧（ＶＱ１，ＶＱ２）が各々、“Ｌ”および“Ｈ”となっているとする（ステップＳＴ１、図４の時刻ｔ０の状態）。この状態では、バイパスの切換え制御信号（ＶＰＢＰ）は“Ｌ”レベルである（ステップＳＴ２）。

#### 【０１０１】

次に、ＬＤＯ４９の出力電圧（ＶＤ５）の電圧レベルが下降し、４．７Ｖ以下となると（ステップＳＴ３）、バイパスの切換え制御信号（ＶＰＢＰ）は“Ｈ”レベルに変化する（ステップＳＴ４、図４の時刻ｔ２）。次に、ＬＤＯ４９の出力電圧（ＶＤ５）の電圧レベルが上昇し、５．２Ｖ以上となると（ステップＳＴ５、図４の時刻ｔ４）、再びステップＳＴ２に戻り、バイパスの切換え制御信号（ＶＰＢＰ）は“Ｈ”レベルに変化する。

#### 【０１０２】

このように、図３の受電制御回路５２によれば、ヒステリシス特性をもたせたバイパス制御を、簡単な構成でもって実現することができる。

10

20

30

40

50

## 【 0 1 0 3 】

次に、L D O 4 9 の電圧を監視する場合の変形例（バリエーション）について説明する。図 6（A）、（B）は、L D O の電圧を監視方式の変形例（バリエーション）を説明するための図であり、（A）は L D O の入力端の電圧を監視する場合の回路構成を示す図であり、（B）は L D O の入力端および出力端の双方の電圧を監視する場合の回路構成を示す図である。

## 【 0 1 0 4 】

図 6（A）では、バイパス用のスイッチ回路としての P M O S トランジスタ（M 1）のオン/オフを、V D O 4 9 の入力端の電圧（V i n）に基づいて制御する。すなわち、V D O 4 9 の入力端の電圧（V i n）は、抵抗 R 2 1、R 2 3 によって分圧され、その分圧された電圧が、監視線 L P 2 を経由して受電制御回路 5 2 に入力される。受電制御回路 5 2 は、図 3 に示したものと同様の回路構成によって、バイパスの切換え制御信号（V P B P）を生成する。

10

## 【 0 1 0 5 】

図 6（A）の回路構成の場合、入力電圧（V i n）が、定格値を下回っていることを確認した後にレギュレータの迂回を実行できることから、入力電圧（V i n）が十分に高いときに、誤ってバイパス経路を形成することを確実に防止できる。なお、L D O 4 9 の入力電圧（V i n）が低下していれば、L D O 4 9 の実際の出力電圧（V D 5）も低下しているはずであり、したがって、L D O 4 9 の入力端の電圧（V i n）のみを監視する方式をとった場合でも、P M O S トランジスタ（M 1）のオン/オフを適正に制御可能である。また、電圧を監視するための経路が 1 本で済むという効果もある。

20

## 【 0 1 0 6 】

図 6（B）の回路構成の場合、L D O 4 9 の入力端の電圧（V i n）および出力端の電圧（V D 5）の各々を、監視線 L P 3 および L P 4 を経由して監視する。そして、バイパス用のスイッチ回路としての P M O S トランジスタ（M 1）のオンを入力電圧（V i n）に基づいて制御し、P M O S トランジスタ（M 1）のオフを出力電圧（V D 5）に基づいて制御する。

## 【 0 1 0 7 】

これにより、L D O 4 9 の入力電圧（V i n）が、定格値を十分に下回っている（例えば、4.7 V 以下となっている）ことを確認した後に P M O S トランジスタ（M 1）をオンさせる（つまり、L D O 4 9 の迂回を実行する）ことから、入力電圧が十分に高いときに、誤ってバイパス経路を形成することを確実に防止できる。また、L D O 4 9 の出力電圧（V D 5：実際に負荷に供給される電圧）が十分に回復（上昇している：例えば定格値の 5.2 V に戻っている）ことを確認してから、P M O S トランジスタ（M 1）をオフすること（つまり、レギュレータのバイパスを終了させること）が可能である。したがって、バイパス用のスイッチ回路としての P M O S トランジスタ（M 1）の正確なオフ制御も担保される。

30

## 【 0 1 0 8 】

図 7 は、図 3 に示される回路による、2 次電池の充電特性の一例を示す図である。図 7 の横軸は経過時間を示し、縦軸は電圧値または電流値を示す。

40

## 【 0 1 0 9 】

図 7 において、特性線 L 1 は、L O D 4 9 のバイパス有りのときの、図 2 に示される給電制御部 4 8 の出力（V o u t）の変化を示し、特性線 L 2 は、バイパス無しのときの出力電圧（V o u t）の変化を示す。

## 【 0 1 1 0 】

また、特性線 L 3 は、バイパス有りのときの 2 次電池 9 4 の電池電圧（正極の電圧）の変化を示し、特性線 L 4 は、バイパス無しのときにお 2 次電池 9 4 の電池電圧（正極の電圧）の変化を示す。

## 【 0 1 1 1 】

また、特性線 L 5 は、バイパス有りのときの 2 次電池 9 4 の充電電流の変化を示し、特

50



性線 L 6 は、バイパス無しのときの 2 次電池 9 4 の充電電流の変化を示す。

【 0 1 1 2 】

まず、特性線 L 1 に着目する。ここでは、時刻  $t_2 \sim t_4$  の期間においてバイパスがオンする。このとき、低インピーダンスの FET (PMOS トランジスタ M 1) を経由して負荷 9 0 に電力が供給されるため、給電部 4 8 の出力電圧 ( $V_{out}$ ) は、バイパス無しの場合の電圧 (特性線 L 2) よりも、ステップ的に増大する。図中、特性線 L 1 と L 2 との間に記載される矢印は、バイパスによる電圧の増加分を示している。時刻  $t_4$  において、バイパスをオフすると、給電部 4 8 の出力電圧 ( $V_{out}$ ) は若干低下し、その後、定電圧を維持する。

【 0 1 1 3 】

特性線 L 3 と L 4 を比較すると、特性線 L 1 と L 2 の場合と同様に、バイパス有りの場合の特性線 L 3 の方が、L 4 に比べて、より早く定電圧モードに移行することがわかる。

【 0 1 1 4 】

次に、特性線 L 5 と L 6 に着目する。バイパス有り (特性線 L 5) の場合、時刻  $t_3$  に定電流モード (CC モード) が終了し、時刻  $t_6$  に満充電となる。一方、バイパス無し (特性線 L 6) の場合、時刻  $t_5$  に定電流モード (CC モード) が終了し、時刻  $t_7$  に満充電となる。明らかなように、バイパスをオンさせることによって、2 次電池 9 4 が満充電となるまでの期間を、大幅に短縮することができる。

【 0 1 1 5 】

上述のとおり、無接点電力伝送を利用した場合の 2 次電池の充電効率は、通常の充電器 (AC アダプタを使用した充電器) による充電効率よりも低く、充電時間が長くなる傾向があり、したがって、充電時間を短縮することは重要な課題である。本発明によれば、簡単な構成で、充電時間を大幅に短縮することができる。

【 0 1 1 6 】

また、例えば、携帯端末 (携帯電話端末、PDA 端末、持ち運び可能なパーソナルコンピュータ端末を含む) は、高負荷時の充電電流量が大きく、発熱の問題も顕在化しやすいが、本発明によって、低損失かつ低発熱という特性が実現されることから、ユーザは、携帯端末等の電子機器を安心して利用することができる。

【 0 1 1 7 】

( 第 2 の実施形態 )

本実施形態では、LDO 4 9 をバイパスするときに、LDO 4 9 自体の電源もオフして無駄な電力消費、発熱を抑止する。

【 0 1 1 8 】

すなわち、前掲の実施形態では、高負荷時等に LDO 4 9 をバイパスした場合でも、LDO 4 9 自体の電力消費は継続され、発熱も生じることは否めない。つまり、その分だけ、送電装置 1 0 (図 2 参照) による送電電力を無駄にしていることになり、電力の利用効率が低下する。

【 0 1 1 9 】

そこで、本実施形態では、LDO 4 9 をバイパスすると同時に、LDO 4 9 の全部 (または一部) を非動作状態として、無駄な電力消費と発熱を、さらに抑制する。これにより、無接点電力伝送を用いた受電装置における、電力の利用効率がさらに改善される。

【 0 1 2 0 】

以下、具体的に説明する。図 8 は、本発明の受電装置の他の例 (LDO のバイパスと共に、LDO の電源をオフして LDO を非動作状態とする例) を示す、受電装置の要部の回路図である。図 8 において、前掲の図と共通する部分には同じ参照符号を付してある。

【 0 1 2 1 】

図 8 に示される LDO (レギュレータ) 4 9 は、電源遮断用のスイッチとして機能する PMOS トランジスタ (M 1 0) と、電源が遮断されたときに、LDO 4 9 の電源ラインを接地電位にするためのプルダウン素子 (NMOS トランジスタ) M 1 2 と、電源電圧が遮断されたときに、LDO 4 9 を負荷 9 0 から切り離すためのアイソレーション素子 (P

10

20

30

40

50

M O S トランジスタ) M 1 3 と、基準電圧回路 3 と、電圧比較器 ( オペアンプ ) 1 と、平滑容量 ( C P ) と、N M O S トランジスタ ( M 1 1 ) と、N M O S トランジスタ ( M 1 1 ) のゲート・ソース間に接続された容量 ( C Q ) と、分圧回路 2 ( 分圧抵抗 R 1 , R 2 を有する ) と、を有する。分圧回路 2 から得られる電圧は、電圧比較器 ( オペアンプ ) 1 の非反転端子に戻される。

【 0 1 2 2 】

基準電圧回路 3 は、入力電圧 ( V i n ) に基づいて基準電圧 ( V r e f ) を生成し、電圧比較器 ( オペアンプ ) 1 の非反転端子に供給する。電圧比較器 ( オペアンプ ) 1 は、非反転端子の電圧が基準電圧 ( V r e f ) に等しくなるように、N M O S トランジスタ ( M 1 1 ) のゲート電圧を制御する。

10

【 0 1 2 3 】

すなわち、L D O の出力電圧 ( V D 5 ) は、 $V r e f \cdot ( R 1 / R 1 + R 2 )$  となり、送電装置から供給される電力が十分な場合には、定低電圧出力となる。

【 0 1 2 4 】

前掲の実施形態と同様に、受電制御装置 5 0 に含まれる受電制御回路 5 2 は、L D O 4 9 の出力電圧 ( V D 5 ) を監視し、この出力電圧 ( V D 5 ) に基づいて、バイパスの有無を制御するための切換え制御信号 ( V P B P ) を生成し、この切換え制御信号 ( V P B P ) によって、バイパス制御回路としての N M O S トランジスタ ( M 2 ) のオン / オフを制御する。

【 0 1 2 5 】

20

また、バイパス回路としての P M O S トランジスタ ( M 1 ) は、L D O の入力端 ( T E 1 ) と出力端 ( T E 2 ) との間に接続されている。

【 0 1 2 6 】

そして、N M O S トランジスタ ( M 2 ) がオンすると、バイパス用のスイッチ回路としての P M O S トランジスタ ( M 1 ) がオンして、L D O 4 9 を迂回するバイパス経路が形成される。N M O S トランジスタ ( M 2 ) がオフのときは、P M O S トランジスタ ( M 1 ) がオフするため、バイパス経路は形成されない。

【 0 1 2 7 】

ここで注目すべき点は、L D O 4 9 の電源ライン ( 入力電圧 V i n を伝達するラインがそのまま電源ラインとなる ) に P M O S トランジスタ M 1 0 が挿入され、この P M O S トランジスタ M 1 0 をオフすることによって L D O 4 9 への電源供給が遮断される点、電源が遮断されるときは、プルダウン素子 ( M 1 2 ) がオンして電源ラインが接地電位となり、L D O 4 9 の全体が非動作状態となる点、ならびに、電源が遮断されるときは、アイソレーション素子 ( M 1 3 ) がオフして、L D O 4 9 が負荷 9 0 から切り離される点、さらに、これらの制御は、上述の切換え制御信号 ( V P B P ) を援用してなされる点である。

30

【 0 1 2 8 】

バイパスの有無を切換えるための切換え制御信号 ( V P B P ) がアクティブ ( ハイレベル ) となってバイパス制御回路としての N M O S トランジスタ ( M 2 ) がオンすると、同時に、L D O 4 9 内に設けられた P M O S トランジスタ ( M 1 0 , M 1 3 ) はオフし、かつ、プルダウン素子としての N M O S トランジスタ M 1 2 がオンする。したがって、L D O 4 9 は非動作状態となる。

40

【 0 1 2 9 】

これによって、L D O 4 9 における不要な電力消費ならびに発熱が零となり、無接点電力伝送を用いた受電装置における、電力の利用効率がさらに改善される。

【 0 1 3 0 】

また、L D O 4 9 の非動作状態 / 動作状態を切換えることは、簡単なスイッチ素子 ( 例えば、図 8 の P M O S トランジスタ M 1 0 ) を追加するだけで実現でき、素子数の増加の問題は生じず、実現が容易である。

【 0 1 3 1 】

また、そのスイッチ素子 ( 図 8 の P M O S トランジスタ M 1 0 ) のオン / オフの制御は

50

、バイパス制御信号（VPBP）を援用して行うことができる。すなわち、バイパス用のスイッチ回路（PMOSTランジスタM1）のオン/オフの制御と、LDO（レギュレータ）49の非動作状態/動作状態の制御を、共通の切換え制御信号（VPBP）を用いて実行することができ、特別な制御信号の生成が不要であり、制御系も複雑化しない。

【0132】

また、上述の例では、LDO49のバイパス時において、LDO49の全体（全部の構成要素）を非動作状態としているが、構成要素の一部のみを非動作状態としてもよい。例えば、LDO49の全部の構成要素を非動作とすることが、レギュレータの動作に悪影響を与えるような場合（例えば、レギュレータを動作状態に戻すときに遅延が生じる等の不都合が生じる場合）には、影響の少ない一部の構成要素だけを非動作状態とすればよく、この場合でも、レギュレータの消費電力および発熱の低減が可能である。

10

【0133】

本実施形態によって、無接点電力伝送を用いた受電装置における、受電した電力のロスを最小化しつつ、負荷に対する給電能力を効果的に向上させることができ、レギュレータにおける発熱の問題も解消する。

【0134】

図9は、本発明の受電装置のさらに他の例（LDOのバイパスと共に、LDOの構成要素をディスイネーブル状態としてLDOを非動作状態とする例）を示す、受電装置の要部の回路図である。

【0135】

20

図9において実現される機能は図8の回路と同様である。但し、図9の場合、基準電圧回路3および電圧比較器1を、イネーブル端子付きの回路素子として構成しておく。そして、バイパスの有無を切換えるための切換え制御信号（VPBP）をインバータ4で反転し、これによってアクティブハイのイネーブル信号（VENB）を形成する。基準電圧回路3および電圧比較器1は、VENBがハイレベルのときは通常に動作し、ローレベルになるとディスイネーブル状態となる。

【0136】

バイパスが形成されるときは、上述のとおり、切換え制御信号（VPBP）がハイレベルになるため、イネーブル信号（VENB）はローレベルになり、したがって、基準電圧3および電圧比較器1はディスイネーブル状態となり、電力消費は零となる。なお、電圧比較器1は、ディスイネーブル状態となったときに、PMOSTランジスタ（M11）のゲート・ソース間を同電位とする機能を内蔵する。ゲートとソースが同電位となったPMOSTランジスタ（M11）はオフし、これによって、LDO49は負荷（50）から切り離される。図9では、図8において使用されているアイソレーション素子（PMOSTランジスタM13）は不要なため、削除されている。

30

【0137】

このように、本実施形態においても、無接点電力伝送を用いた受電装置における、受電した電力のロスを無理なく最小化しつつ、負荷に対する給電能力を効果的に向上させることができ、レギュレータにおける発熱の問題も解消する。また、図9の回路の場合、給電経路にスイッチ素子（MOSTランジスタ）が介在しないため、給電時における損失が問題とならないという利点がある。

40

【0138】

以上説明したように、本発明の実施形態によれば、以下の主要な効果を得ることができる。但し、下記の効果が同時に得られるとは限らず、下記の効果の列挙が、本発明を不当に限定する根拠とされてはならない。

（1）レギュレータの入力端（あるいは出力端）の電圧低下によって負荷への給電能力が低下したときに、スイッチ回路をオンさせて低損失のバイパス経路（迂回経路）を形成し、このバイパス経路を経由して負荷に電流を供給することによって、負荷への給電能力を無理なく高めることができる。また、負荷に大量の電流を供給するとき（つまり、高負荷時）におけるレギュレータにおける発熱を抑制することができる。また、バイパス経路が

50

形成されるのは、レギュレータの入力端（あるいは出力端）の電圧が低下している場合に限られ、したがって、過大な電圧が負荷に印加されるという心配はなく、レギュレータを迂回することに関して、特別な問題は生じない。

（２）また、小型、低ノイズ、低損失という特性をもつシリーズレギュレータを使用し、高負荷時等に低損失のスイッチ回路を用いてレギュレータを迂回するという簡単な構成を採用し、かつ、負荷として２次電池を使用することによって、充電器の小型化を達成しつつ、２次電池の充電時間を無理なく短縮することができる。

（３）また、スイッチ回路のオン／オフを、レギュレータの入力端の電圧に基づいて制御することによって、入力電圧が十分に高いときに、誤ってバイパス経路を形成することを確実に防止できる。

10

（４）また、スイッチ回路のオン／オフを、レギュレータの出力端の電圧に基づいて制御することによって、実際に負荷に供給される電圧の監視に基づいた正確なオン／オフ制御が担保される。また、レギュレータの出力電圧（実際に負荷に供給される電圧）が十分に回復（上昇している）ことを確認してから、スイッチ回路をオフすること（つまり、レギュレータのバイパスを終了させること）が可能であり、したがって、適切なスイッチ回路のオフ制御も実現される。

（５）また、スイッチ回路のオン／オフを、レギュレータの入力端の電圧および出力端の電圧の双方に基づいて制御することによって、入力電圧が十分に高いときに、誤ってバイパス経路を形成することを確実に防止でき、かつ、スイッチ回路の正確なオフ制御も実現することができる。

20

（６）また、スイッチ回路のオン／オフの制御にヒステリシス特性を持たせることによって、レギュレータの入力端あるいは出力端の電圧の微小な変動に追従して、スイッチ回路のオン／オフが繰り返されるような誤作動が生じず、安定したレギュレータのバイパス制御が実現される。

（７）また、スイッチ回路をオンしてレギュレータをバイパスするときに、併せてレギュレータ自体の動作を停止させることによって、無駄な電力消費および発熱をさらに抑制し、受電した電力のロスをも最小限化することができる。レギュレータの構成要素の全部を非動作とする場合には、レギュレータにおける消費電力および発熱を零にすることができる。また、一部の構成要素だけを非動作状態とする場合にも、レギュレータの消費電力および発熱の低減が可能である。したがって、この態様によれば、無接点電力伝送を用いた受電装置における、受電した電力のロスを最小化しつつ、負荷に対する給電能力を効果的に向上させることができ、レギュレータにおける発熱の問題も解消する。

30

（８）また、スイッチ回路をオン／オフさせるための切換え制御信号を、レギュレータの全部または一部を非動作状態／動作状態を切換えるために援用することによって、スイッチ回路のオン／オフを制御するための回路の構成を簡素化することができる。

（９）また、無接点電力伝送技術を利用する受電装置（電力供給を受ける側の装置）において、簡単な構成により、電力損失および発熱を効果的に抑制することができる。したがって、小型、低損失、低発熱という優れた特性をもつ、無接点電力伝送用の受電装置が実現される。無接点電力伝送では、誘導コイル間の電力伝送に伴うロスは避けられないことから、受電装置では、受電した電力を発熱等により無駄に消費することなく、効率的に負荷に供給することが特に求められ、本発明の各実施形態によれば、これらの要求をすべて満足することができる。

40

（１０）例えば、スイッチ回路を、PMOSトランジスタ（低損失の絶縁ゲート型電界効果トランジスタ）により構成し、バイパス制御回路を、NMOSトランジスタとプルアップ抵抗により構成することができ、この構成によれば、最小限の構成要素（２つのMOSトランジスタと１つの抵抗）によりレギュレータのバイパスを実現できる。回路構成が簡単であるため実現が容易であり、かつ、各MOSトランジスタは高速に動作するため、高速なスイッチング制御が可能である。

（１１）また、本発明は、多様な電子機器（例えば、腕時計、コードレス電話器、シェーバー、電動歯ブラシ、リストコンピュータ、ハンディターミナル、携帯情報端末、あるいは

50

は電動自転車など)に適用可能である。特に好適な電子機器の例としては、携帯端末(携帯電話端末、PDA端末、持ち運び可能なパーソナルコンピュータ端末を含む)や時計(ウォッチ)があげられる。本発明の受電装置は、構成が簡単で小型であるため携帯端末等への搭載も可能であり、低損失であるために、例えば、電子機器における2次電池の充電時間を短縮することが可能であり、また、発熱が低減されることから、電子機器の安全面からみた信頼性も向上する。

(12) 携帯端末(携帯電話端末、PDA端末、持ち運び可能なパーソナルコンピュータ端末を含む)は、高負荷時の充電電流量が大きく、発熱の問題も顕在化しやすい。本発明を携帯端末に適用することによって、低損失かつ低発熱という特性をもつ信頼性の高い携帯端末が実現する。

10

(13) このように、本発明の各実施形態によれば、無接点電力伝送技術を利用する受電装置(電力供給を受ける側の装置)における電力損失および発熱を、簡単な構成によって効果的に低減することが可能である。

#### 【0139】

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。したがって、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語(外部電源供給装置、低電位側電源、電子機器等)と共に記載された用語(ACアダプタ、GND、携帯電話端末・充電器等)は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また本実施形態及び変形例の全ての組み合わせも、本発明の範囲に含まれる。また受電制御装置、その他の制御回路の構成・動作や、ACアダプタ接続検出時の送電手法等も、本実施形態で説明したものに限定されず、種々の変形実施が可能である。

20

#### 【0140】

レギュレータ(LDO)をバイパスさせるためのスイッチ回路の構成、そのオン/オフのためのバイパス制御回路の構成も適宜、最適なものを選択することができる。例えば、複数の半導体素子からなる高機能な回路を用いることもできる。また、レギュレータ周りの温度を検出し、その温度が高温となったときに、バイパス経路をオンさせてレギュレータの発熱を積極的に低減する、といった使用方法も可能である。

30

#### 【0141】

本発明は、無接点電力伝送技術を利用する受電装置(電力供給を受ける側の装置)における電力損失および発熱を、簡単な構成によって効果的に低減することが可能という効果を奏し、したがって、無接点電力伝送を用いた受電制御装置(受電制御LSI)、受電装置(受電用ICモジュール)および電子機器(携帯端末等)として有用である。

#### 【図面の簡単な説明】

#### 【0142】

【図1】(A)、(B)は無接点電力伝送技術について説明するための図であり、(A)は無接点電力伝送手法が適用される電子機器の例を示す図であり、(B)は誘導トランスを用いた無接点電力伝送の原理を説明するための図である。

40

【図2】送電装置、受電装置ならびに負荷からなる本発明の無接点電力伝送システムにおける、の各部の具体的な構成の一例を示す回路図である。

【図3】本発明の受電装置における、レギュレータのバイパス制御に関連する回路(LDOの周辺回路、受電制御回路、負荷)の構成の一例を示す回路図である。

【図4】図3に示される受電制御回路におけるヒステリシス特性をもったスイッチ回路のオン/オフ制御について説明するためのタイミング図である。

【図5】図4に示すヒステリシス特性をもった、LDOのバイパス制御の手順を示すフロー図である。

【図6】(A)、(B)は、LDOの電圧を監視方式の変形例(パリエーション)を説明するための図であり、(A)はLDOの入力端の電圧を監視する場合の回路構成を示す図

50

であり、(B)はLDOの入力端および出力端の双方の電圧を監視する場合の回路構成を示す図である。

【図7】図3に示される回路による、2次電池の充電特性の一例を示す図である。

【図8】本発明の受電装置の回路構成の他の例(LDOのバイパスと共に、LDOの電源を遮断して、LDOを非動作状態とする例)を示す、受電装置の要部の回路図である。

【図9】本発明の受電装置の回路構成のさらに他の例(LDOのバイパスと共に、LDOをディスイネーブル状態として、LDOを非動作状態とする例)を示す、受電装置の要部の回路図である。

【符号の説明】

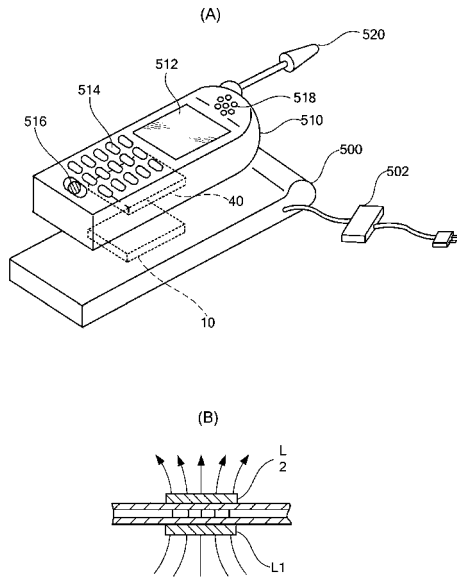
【0143】

L1 1次コイル、L2 2次コイル、TB1、TB2、第1、第2のトランジスタ、  
 RU1、RU2 プルアップ抵抗、TD1 出力保証用トランジスタ、  
 RDW プルダウン抵抗、3 基準電圧回路、10 送電装置、12 送電部、  
 14 電圧検出回路、16 表示部、20 送電制御装置、22 制御回路(送電側)、  
 24 発振回路、26 ドライバ制御回路、28 波形検出回路、40 受電装置、  
 42 受電部、43 整流回路、46 負荷変調部、48 給電制御部、  
 49 レギュレータ(LDO)、50 受電制御装置、52 受電制御回路、  
 54 出力保証回路、56 位置検出回路、58 発振回路、  
 60 周波数検出回路、62 満充電検出回路、72 電圧検出回路、  
 74 接続検出回路、90 負荷、92 充電制御装置、94 バッテリ(2次電池)、  
 A バイパス用のスイッチ回路、B バイパス制御回路、  
 M1 バイパス用のスイッチ回路としてのPMOSトランジスタ、  
 M2 バイパス制御回路としてのNMOSトランジスタ、  
 M5 充電制御トランジスタ、  
 M10 LDOを非動作とするためのスイッチ回路としてのPMOSトランジスタ、  
 VPBP バイパスの切換え制御信号、  
 VENB 基準電圧回路と電圧比較器のイネーブル信号

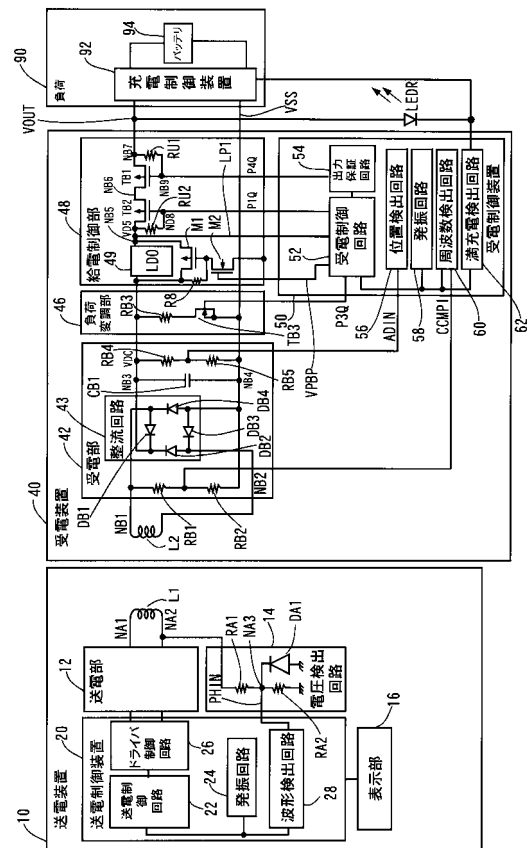
10

20

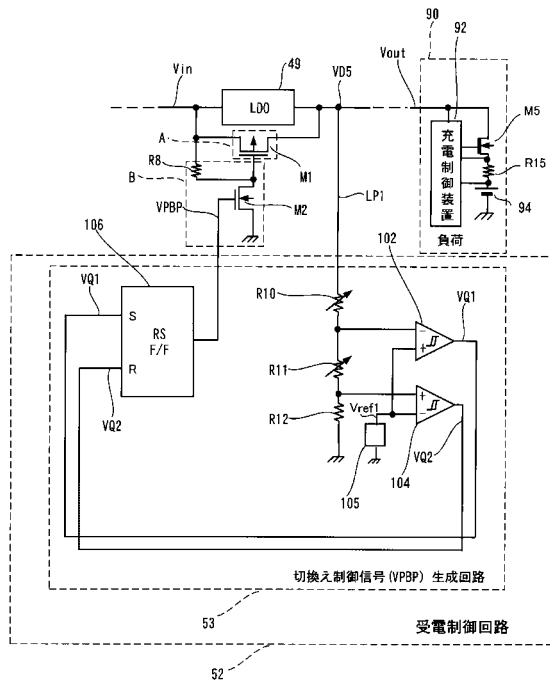
【図 1】



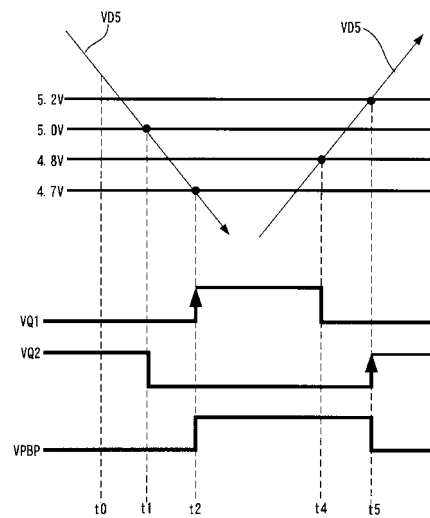
【図 2】



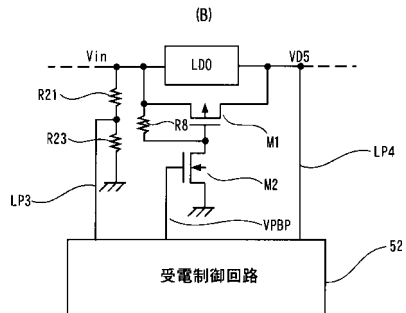
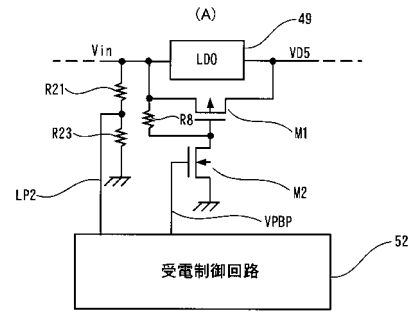
【図 3】



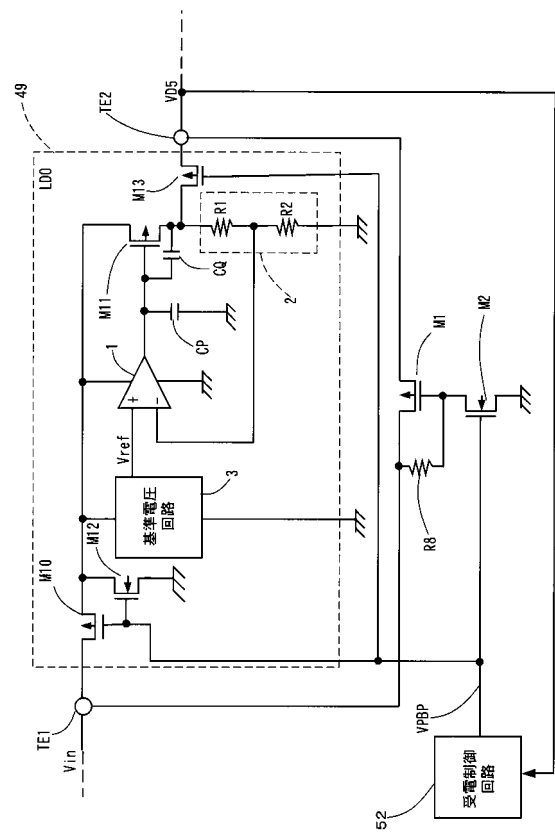
【図 4】



【 図 6 】

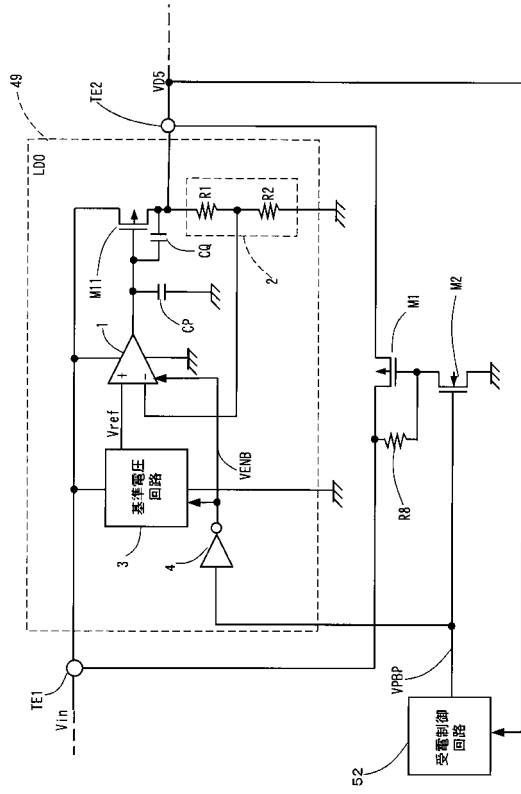


【 図 8 】





【図 9】



## フロントページの続き

- (72)発明者 大西 幸太  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
- (72)発明者 依田 健太郎  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
- (72)発明者 上條 貴宏  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
- (72)発明者 曽我部 治彦  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
- (72)発明者 鈴木 邦治  
東京都港区港南1丁目8番15号 ソニー・エリクソン・モバイルコミュニケーションズ株式会社内
- (72)発明者 加藤 博  
東京都港区港南1丁目8番15号 ソニー・エリクソン・モバイルコミュニケーションズ株式会社内
- (72)発明者 鈴木 克哉  
東京都港区港南1丁目8番15号 ソニー・エリクソン・モバイルコミュニケーションズ株式会社内
- (72)発明者 山崎 学  
東京都港区港南1丁目8番15号 ソニー・エリクソン・モバイルコミュニケーションズ株式会社内

審査官 高野 誠治

- (56)参考文献 特開2002-165458(JP, A)  
特開平08-030752(JP, A)  
特開平11-110501(JP, A)

- (58)調査した分野(Int.Cl., DB名)
- |      |       |
|------|-------|
| H02J | 17/00 |
| H01M | 10/46 |
| H02J | 7/00  |