



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0111762
(43) 공개일자 2016년09월27일

(51) 국제특허분류(Int. Cl.)
G06K 9/00 (2006.01) H03K 17/955 (2006.01)
(52) CPC특허분류
G06K 9/0002 (2013.01)
H03K 17/955 (2013.01)
(21) 출원번호 10-2015-0036833
(22) 출원일자 2015년03월17일
심사청구일자 2015년03월17일

(71) 출원인
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
김재준
서울특별시 강남구 압구정로29길 71, 61-406 (압구정동, 현대아파트)
변영재
울산광역시 울주군 범서읍 천상2길 16, 1410호 (신한다솜아파트)
(74) 대리인
제일특허법인

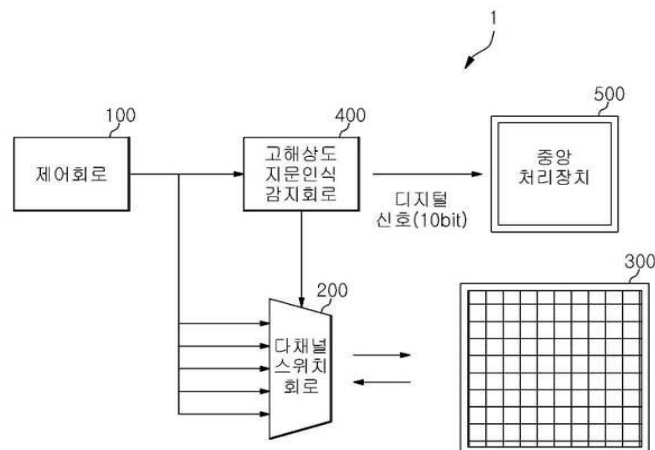
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **고해상도 지문인식 감지장치**

(57) 요약

고해상도 지문인식 감지장치가 제공되며, 출력된 펄스에 기반하여 적어도 하나의 스위치가 턴 온 또는 턴 오프되는 다채널 스위치 회로, 지문의 골 또는 마루가 접촉되는 고해상도 지문인식패널, 제어 회로의 제어에 따라 고해상도 지문인식패널에 접촉된 지문을 감지하는 고해상도 지문인식 감지회로, 고해상도 지문인식 감지회로에서 감지된 지문을 출력하는 중앙처리장치를 포함한다.

대표도 - 도1



(72) 발명자

엄원진

경상남도 양산시 북안남1길 2, 5층 (북부동)

김성우

경상남도 창원시 진해구 벚꽃로60번길 19, 6동 50
3호 (송학동, 중앙상가아파트)

명세서

청구범위

청구항 1

기 설정된 주기마다 펄스를 출력하여 스위치 또는 채널을 턴 온 시키는 제어 회로;
 상기 출력된 펄스에 기반하여 적어도 하나의 스위치가 턴 온 또는 턴 오프되는 다채널 스위치 회로;
 지문의 골 또는 마루가 접촉되는 고해상도 지문인식패널;
 상기 제어 회로의 제어에 따라 고해상도 지문인식패널에 접촉된 지문을 감지하는 고해상도 지문인식 감지회로;
 상기 고해상도 지문인식 감지회로에서 감지된 지문을 출력하는 중앙처리장치
 을 포함하는, 고해상도 지문인식 감지장치.

청구항 2

제 1 항에 있어서,
 상기 고해상도 지문인식 감지회로는, 완전 차동 증폭기를 포함하는 것인, 고해상도 지문인식 감지장치.

청구항 3

제 2 항에 있어서,
 상기 고해상도 지문인식 감지회로는,
 상기 완전 차동 증폭기의 상위 노드에 연결된 적어도 하나의 기준 커패시터; 및
 상기 완전 차동 증폭기의 하위 노드에 연결된 적어도 하나의 감지 커패시터
 를 더 포함하는 것인, 고해상도 지문인식 감지장치.

청구항 4

제 3 항에 있어서,
 상기 적어도 하나의 기준 커패시터는 상기 고해상도 지문인식패널에 지문 골이 접촉된 경우의 상기 적어도 하나의 감지 커패시터에서 감지되는 감지값과, 상기 고해상도 지문인식패널에 지문 마루가 접촉된 경우의 상기 적어도 하나의 감지 커패시터에서 감지되는 감지값 간의 값으로 결정되는 것인, 고해상도 지문인식 감지장치.

청구항 5

제 1 항에 있어서,
 상기 고해상도 지문인식패널은 적어도 하나의 채널을 포함하고,
 상기 적어도 하나의 채널 중 하나의 채널은 픽셀별로 포트 번호가 부여되고,
 상기 고해상도 지문인식 감지회로는, 한 쌍의 포트 번호별로 순차적으로 픽셀을 이동하면서 1 포트의 해상도를 가지도록 센싱하는 것인, 고해상도 지문인식 감지장치.

청구항 6

제 1 항에 있어서,

상기 제어 회로는, 로우 로직(Low Logic) 및 하이 로직(High Logic)을 포함하고,

상기 제어 회로에 포함된 각 로직은, SIPO(Serial Input Parallel Output)의 동작을 수행하는 것인, 고해상도 지문인식 감지장치.

청구항 7

제 6 항에 있어서,

상기 로우 로직 및 하이 로직은, 상기 로우 로직의 최종 출력 신호를 하이 로직의 클럭 신호로 사용함으로써 동기화되는 것인, 고해상도 지문인식 감지장치.

청구항 8

제 1 항에 있어서,

상기 제어 회로는, 시프트 레지스터(Shift Register)로 구성되는 것인, 고해상도 지문인식 감지장치.

청구항 9

제 1 항에 있어서,

상기 제어 회로는, 상기 다채널 스위치 회로를 이용하여 상기 고해상도 지문인식패널에 포함된 복수개의 픽셀을 상기 고해상도 지문인식 감지회로에서 감지하도록 하는 것인, 고해상도 지문인식 감지장치.

청구항 10

제 1 항에 있어서,

상기 다채널 스위치 회로에 의해 발생하는 기생 커패시터를 제거하기 위하여 밸런싱 스위치를 더 포함하는 것인, 고해상도 지문인식 감지장치.

발명의 설명

기술 분야

[0001] 본 발명은 고해상도 지문인식 감지장치에 관한 것으로, 보다 상세하게는 클럭으로 인한 스위치의 제어로 하나의 증폭기에서도 복수개의 픽셀의 지문을 감지할 수 있는 고해상도 지문인식 감지장치에 관한 것이다.

배경 기술

[0002] 최근 지문인식기술이 발전함에 따라 다양한 단말에서 지문인식기능을 이용하고 있으며, 정확하고 전력 소비도가 낮은 지문인식기술을 위하여 많은 연구와 개발이 이루어지고 있다.

[0003] 이때, 터치 패널을 이용하여 지문을 인식하는 방법으로 이루어지고 있다. 이와 관련하여, 선행기술인 한국공개특허 제2011-0095565호(2011.08.25 공개)에는, 센서 그리드 패널과 센서 그리드 패널로부터 전달받은 위치 데이터 및 지문 데이터를 저장하는 방법이 개시되어 있다.

[0004] 다만, 단일 출력 증폭기를 이용하는 방식으로 복수의 픽셀을 감지할 때 복수의 증폭기가 요구되어 전력 소모가 커지고, 커패시턴스의 변화량을 아날로그 디지털 컨버터를 이용하여 디지털화하기 때문에 기생 커패시턴스의 영향을 받아 정확한 감지값이 출력되지 않음과 동시에 아날로그 디지털 컨버터의 사용으로 인한 전력 소비가 증대

된다.

선행기술문헌

특허문헌

- [0005] (특허문헌 0001) 한국공개특허 제2011-0095565호(2011.08.25 공개)에는 "지문 인식 또는 멀티 터치가 가능한 센서 그리드 방식의 투명 패널 사용자 입력 장치, 사용자 지문 인식 방법, 및 사용자 터치 인식 방법"이 개시되어 있다.

발명의 내용

해결하려는 과제

- [0006] 본 발명의 일 실시예는, 커패시터의 변화를 전압으로 변환한 후 ADC를 거쳐 디지털화하는 과정을 제거하고, 변환된 커패시터를 기준 커패시터와 비교하는 과정만 거쳐 바로 디지털 신호로 출력하고, 2 포트 방식을 이용하지만 한 픽셀씩 이동(Shift)하며 감지하기 때문에 1 포트 방식의 정확도를 가질 수 있으며, 뱀런싱 스위치를 추가하여 스위치에 발생하는 기생 커패시터에 의해 발생하는 미스매치를 줄일 수 있는, 고해상도 지문인식 감지장치를 제공할 수 있다. 다만, 본 실시예가 이루고자 하는 기술적 과제는 상기된 바와 같은 기술적 과제로 한정되지 않으며, 또 다른 기술적 과제들이 존재할 수 있다.

과제의 해결 수단

- [0007] 상술한 기술적 과제를 달성하기 위한 기술적 수단으로서, 본 발명의 일 실시예는, 출력된 펄스에 기반하여 적어도 하나의 스위치가 턴 온 또는 턴 오프되는 다채널 스위치 회로, 지문의 골 또는 마루가 접촉되는 고해상도 지문인식패널, 제어 회로의 제어에 따라 고해상도 지문인식패널에 접촉된 지문을 감지하는 고해상도 지문인식 감지회로, 고해상도 지문인식 감지회로에서 감지된 지문을 출력하는 중앙처리장치를 포함한다.

발명의 효과

- [0008] 전술한 본 발명의 과제 해결 수단 중 어느 하나에 의하면, 완전 차동 증폭기를 사용함으로써 하나의 증폭기로도 복수의 픽셀을 감지할 수 있으며, 감지 커패시터와 기준 커패시터의 차이값만을 출력함으로써 해상도를 높임과 동시에 전력 소모를 줄일 수 있으며, 2 포트로 동작하지만 1 포트의 해상도를 가질 수 있을 뿐만 아니라, 기생 커패시터에 의한 미스매치를 뱀런싱 스위치로 줄임으로써 고해상도의 지문인식이 가능하다.

도면의 간단한 설명

- [0009] 도 1은 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치를 설명하기 위한 블록 구성도이다.
 도 2는 도 1에 도시된 고해상도 지문인식 감지장치에서 지문을 감지하는 방법을 설명하기 위한 도면이다.
 도 3은 도 1에 도시된 제어 회로에서 제어 신호를 출력하는 방법을 설명하기 위한 도면이다.
 도 4는 도 1에 도시된 고해상도 지문인식 감지장치에서 발생하는 기생 커패시턴스를 등가 회로로 도시한 회로도이다.
 도 5는 도 1에 도시된 고해상도 지문인식 감지장치의 하나의 증폭기에서 3 개의 픽셀을 감지할 수 있는 회로 및 등가회로를 도시한 회로도이다.
 도 6은 도 1에 도시된 고해상도 지문인식 감지장치에서 발생하는 기생 커패시턴스를 제거하기 위한 뱀런싱 스위치를 도시한 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0010] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관

계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0011] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미하며, 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0012] 이하 첨부된 도면을 참고하여 본 발명을 상세히 설명하기로 한다.

[0013] 도 1은 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치를 설명하기 위한 블록 구성도이다. 도 1을 참조하면, 고해상도 지문인식 감지장치(1)는, 제어 회로(100), 다채널 스위치 회로(200), 고해상도 지문인식패널(300), 고해상도 지문인식 감지회로(400), 중앙처리장치(500)를 포함할 수 있다.

[0014] 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 제어 회로(100)를 이용하여 한 개의 증폭기만을 사용하여 100개 이상의 픽셀을 인식할 수 있다. 또한, 고해상도 지문인식 감지장치(1)는, 고해상도 지문인식 감지회로(400)는 완전 차동 증폭기를 이용하여 작은 입력 신호의 변화에도 출력 전압이 크게 변화하도록 하고, 이에 따라 높은 정확도로 지문을 인식할 수 있도록 한다. 또한, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 지문의 패턴을 인식하기 위하여 지문 패턴의 경계값만 정의하면 되므로, 즉 지문의 어느 부분이 패턴과 접촉되어 있는지만을 인식하기만 하면 되므로, 전력 소모가 크고 동작하는 많은 시간이 필요한 고성능 ADC(Analog Digital Converter)를 사용하는 대신, 비교기를 이용하여 셀(Cell)의 정전 용량을 기준 정전 용량과 비교하여 출력하도록 구성할 수 있다. 이때, 비교기는 동적 비교기(Dynamic Comparator)를 사용하여 신호가 입력될 때만 동작하도록 하여 전력 소모를 줄이도록 구현될 수 있다. 여기서, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 완전 차동 증폭기를 적분기로 사용한다.

[0015] 또한, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 셀프-커패시터(Self-Cap) 방식에 적합한 지문 인식 방식으로, 하나의 노이즈만 입력되어도 지문인식패널의 한 줄(Row) 전체가 영향을 받는 상호-커패시터(Mutual-Cap) 방식에 비하여 외부 잡음에 강하다. 그리고, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)의 고해상도 지문인식 감지회로(400)를 완전 차동 증폭기를 이용하여 구성하고, 제어 회로(100)에서 고해상도 지문인식패널(300)의 행과 열을 이동시켜가며 다채널 스위치 회로(200)를 턴 온시킴으로써, 고해상도 지문인식 감지회로(400)에 포함된 하나의 완전 차동 증폭기로 100 개의 픽셀을 인식하도록 할 수 있다. 그리고, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는 밸런싱 커패시터(600)를 추가하여 구현함으로써, 기준 정전 용량을 상쇄하고 기생 커패시턴스를 제거할 수 있도록 구성된다.

[0016] 상술한 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)와 기존의 감지장치(Type1 ~ Type4) 간의 특성을 비교하면, 하기 표 1과 같다.

표 1

감지형태	기생성분에 대한 면역성	전하이동성에 대한 선형도	감지출력범위 (전압)	패널 형태		응용 가능성
				Self-cap	Mutual-cap	
Type1	Poor	Poor	Full supply volt	0	0	X
Type2	Poor	Medium	Less than half volt	0	0	X
Type3	Good	Good	Less than half volt	X	0	X
Type4	Good	Good	Full supply volt	X	0	X
본 발명	Good	Good	Full supply volt	0	X	X

[0017]

[0018] 상술한 특성을 가지는 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)의 구성은 아래와 같다.

[0019] 제어 회로(100)는 기 설정된 주기마다 펄스를 출력하여 스위치 또는 채널을 턴 온 시킬 수 있다. 여기서, 제어

회로(100)는, 로우 로직(Low Logic) 및 하이 로직(High Logic)을 포함할 수 있고, 제어 회로(100)에 포함된 각 로직은, SIPO(Serial Input Parallel Output)의 동작을 수행할 수 있다. 이때, 로우 로직 및 하이 로직은, 로우 로직의 최종 출력 신호를 하이 로직의 클럭 신호로 사용함으로써 동기화될 수 있다. 그리고, 제어 회로(100)는, 시프트 레지스터(Shift Register)로 구성될 수 있다. 또한, 제어 회로(100)는, 다채널 스위치 회로(200)를 이용하여 고해상도 지문인식패널(300)에 포함된 복수개의 픽셀을 고해상도 감지회로(400)에서 감지하도록 할 수 있다.

- [0020] 다채널 스위치 회로(200)는, 출력된 펄스에 기반하여 적어도 하나의 스위치가 턴 온 또는 턴 오프될 수 있다.
- [0021] 고해상도 지문인식패널(300)은, 지문의 골 또는 마루가 접촉되는 패널일 수 있다. 여기서, 고해상도 지문인식패널(300)은 적어도 하나의 채널을 포함할 수 있다. 그리고, 적어도 하나의 채널 중 하나의 채널은 픽셀별로 포트 번호가 부여되고, 고해상도 지문인식 감지회로(400)는, 한 쌍의 포트 번호별로 순차적으로 픽셀을 이동하면서 1 포트의 해상도를 가지도록 센싱할 수 있다.
- [0022] 고해상도 지문인식 감지회로(400)는, 제어 회로(100)의 제어에 따라 고해상도 지문인식패널(300)에 접촉된 지문을 감지할 수 있다. 여기서, 고해상도 지문인식 감지회로(400)는, 완전 차동 증폭기를 포함할 수 있다. 이때, 고해상도 지문인식 감지회로(400)는, 완전 차동 증폭기(400)의 상위 노드에 연결된 적어도 하나의 기준 커패시터 및 완전 차동 증폭기(400)의 하위 노드에 연결된 적어도 하나의 감지 커패시터를 더 포함할 수 있다.
- [0023] 이때, 적어도 하나의 기준 커패시터는 고해상도 지문인식패널(300)에 지문 골이 접촉된 경우의 적어도 하나의 감지 커패시터에서 감지되는 감지값과, 고해상도 지문인식패널(300)에 지문 마루가 접촉된 경우의 적어도 하나의 감지 커패시터에서 감지되는 감지값 간의 값으로 결정될 수 있다.
- [0024] 중앙처리장치(500)는 고해상도 지문인식 감지회로(400)에서 감지된 지문을 출력할 수 있다.
- [0025] 밸런싱 스위치(600)는, 다채널 스위치 회로(200)에 의해 발생하는 기생 커패시터를 제거할 수 있다.
- [0026] 상술한 구성을 가지는 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)의 구동 원리 및 동작을 이하에서 설명하기로 한다. 다만, 이하의 일 실시예로 본 발명의 구동 원리 및 동작이 한정되는 것은 아니다.
- [0027] 도 2는 도 1에 도시된 고해상도 지문인식 감지장치에서 지문을 감지하는 방법을 설명하기 위한 도면이고, 도 3은 도 1에 도시된 제어 회로에서 제어 신호를 출력하는 방법을 설명하기 위한 도면이고, 도 4는 도 1에 도시된 고해상도 지문인식 감지장치에서 발생하는 기생 커패시터를 등가 회로로 도식한 회로도이고, 도 5는 도 1에 도시된 고해상도 지문인식 감지장치의 하나의 증폭기에서 3 개의 픽셀을 감지할 수 있는 회로 및 등가회로를 도식한 회로도이고, 도 6은 도 1에 도시된 고해상도 지문인식 감지장치에서 발생하는 기생 커패시터를 제거하기 위한 밸런싱 스위치를 도식한 회로도이다.
- [0028] 도 2를 참조하면, 고해상도 지문인식패널(300)은 10 픽셀씩 10 채널로, 총 100 픽셀로 구성될 수 있다. 이는, 고해상도 지문인식패널(300)의 크기에 따라 변경될 수 있으므로, 본 사항으로 한정되는 것은 아니다.
- [0029] 여기서, 고해상도 지문인식 감지회로(400)는 완전 차동 증폭기로 구성될 수 있으며, 하위 노드에는 기준 커패시터를, 상위 노드에는 감지 커패시터를 연결하여 기준 커패시터와 감지 커패시터를 비교하는 방식으로 감지할 수 있다. 이때, 감지 커패시터의 값이 기준 커패시터보다 큰 경우에는, 고해상도 지문인식 감지회로(400)의 출력은 1, 감지 커패시터의 값이 기준 커패시터보다 작은 경우에는, 고해상도 지문인식 감지회로(400)의 출력은 0일 수 있다.
- [0030] 감지 커패시터는 두 개의 픽셀이 그룹화된 것으로 구성될 수 있으며, (a)는 지문의 마루가 고해상도 지문인식패널(300)에 접촉된 경우이고, (b)는 지문의 골이 고해상도 지문인식패널(300)에 접촉된 경우를 도식한다. 여기서, 기준 커패시터는 지문의 골이 고해상도 지문인식패널(300)에 접촉된 경우와, 지문의 마루가 고해상도 지문인식패널(300)에 접촉된 경우의 감지 커패시터 간의 값을 이용할 수 있다.
- [0031] 이때, 고해상도 지문인식패널(300)의 하나의 채널에서, 왼쪽 끝부터 픽셀별로 각각 $p<0>\sim p<9>$ 까지의 번호를 부여할 수 있다. 이때, 다채널 스위치 회로(200)를 통하여 $p<0>\sim p<1>/p<1>\sim p<2>/p<2>\sim p<3>/\dots$ 의 순서로 픽셀을 그룹화하여 센싱할 수 있도록 할 수 있다. 즉, 2 포트 방식이지만, 하나의 픽셀씩 이동하기 때문에 1 포트의 해상도를 가질 수 있다.
- [0032] 그리고, 고해상도 지문인식 감지회로(400)에서 완전 차동 증폭기를 이용하여 비교 방식의 지문 인식을 수행하기 때문에, 빠른 속도와 낮은 전력을 동작할 수 있으며, 경계값을 정확히 출력할 수 있다.

- [0033] 도 3을 참조하면, 제어 회로(100)는, 로우 로직과 하이 로직의 두 가지 타입의 로직을 사용할 수 있다. (a) 각각의 로직은 하나의 클럭 신호에 의해 제어되고, 클럭이 상승할 때마다 수신한 신호를 다음 단으로 차례로 이동되도록 출력하는 SIPO(Serial Input Parallel Output)의 형태로 구현될 수 있다. 이때, (b)는 시프트 레지스터의 출력 신호를 그래프로 도시한다. (c) 로우 로직은 1씩 총 $1\mu s$ 개의 펄스를 출력하는 시프트 레지스터로 구성될 수 있다. 그리고, 로우 로직의 각 신호는 다채널 스위치 회로(200)의 스위치를 두 개씩 턴 온시키고, 턴 온된 스위치를 한 노드씩 이동시키는 역할을 수행할 수 있다. (d) 그리고, 하이 로직은, $11\mu s$ 씩 총 10개의 펄스를 출력하는 시프트 레지스터로 구성될 수 있다. 여기서, 하이 로직은, 고해상도 지문인식패널(300)의 각 채널을 순차적으로 켜는 역할을 한다.
- [0034] 두 로직은, 로우 로직의 마지막 출력 신호를 하이 로직의 클럭으로 사용함으로써 동기화될 수 있으므로, 하나의 클럭으로 두 개의 로직을 동시에 제어할 수 있다. 이와 같이, 제어 회로(100)를 이용하여 100개의 픽셀을 감지할 수 있으며, 많은 전력을 소모하는 증폭기의 구성을 줄임으로써 전체 시스템의 전력 소모를 낮출 수 있다.
- [0035] 도 4를 참조하면, 제어 회로(100)를 이용하여 하나의 증폭기로 복수개의 픽셀을 감지하기 위해서는 각 픽셀별로 다채널 스위치 회로(200)를 통하여 증폭기에 연결해야 한다. 이때, 다채널 스위치 회로(200)에 존재하는 기생 커패시터에 의해 예상한 것과는 다른 결과가 출력될 수 있는데, 지문 인식의 경우에는 감지하는 커패시터의 범위가 좁기 때문에, 기생 커패시터에 의한 오류가 커질 수 있다. 따라서, 이를 보상하기 위한 방법이 요구된다.
- [0036] (a)를 참조하면, (a)의 왼쪽은 다채널 스위치 회로(200)에 포함된 적어도 하나의 스위치가 턴 온된 상태에서 커패시터와 연결된 경우를 도시하고, (a)의 오른쪽은 적어도 하나의 스위치가 턴 온된 상태를 하나의 임피던스로 가정하여 등가회로로 도시한 도면이다. 이때, 적어도 하나의 스위치에는 커패시터 뿐만 아니라, 저항도 포함되어 있으므로 임피던스로 나타내기로 한다.
- [0037] (b)를 참조하면, 다채널 스위치 회로(200)에 포함된 적어도 하나의 스위치가 턴 오프된 경우를 도시한다. 양단이 연결된 상태가 아니기 때문에, 커패시터와 관계없이 동일한 임피던스를 가지게 되고, 이에 따라 커패시터는 제외하고 임피던스만으로 등가회로가 표현될 수 있다.
- [0038] 도 5의 (a)를 참조하면, 하나의 증폭기로 세 개의 픽셀을 감지하는 회로를 도시한다. 이때, 증폭기의 하위 노드에는 기준 커패시터가 연결되어 있고, 상위 노드에는 세 개의 픽셀의 감지 커패시터가 각각 스위치와 함께 연결되어 있다. 세 개의 스위치 중 하나만 턴 온된 상태이고, 나머지 두 개의 스위치는 항상 턴 오프된 상태이다. 따라서, (a)의 회로는 (b)와 같은 등가회로로 표현될 수 있다. 이때, 감지 커패시터와 기준 커패시터를 비교하는 과정에서 미스매치(Mismatch)가 발생할 수 있다.
- [0039] 따라서, 도 6을 참조하면, (a)는 도 5의 (a) 회로에 밸런싱 스위치(600)를 추가하여 미스매치를 제거할 수 있도록 한다. 도 6의 (a)를 참조하면, 기준 커패시터는 항상 턴 온 상태인 스위치를 직렬로 연결하고, 항상 턴 오프인 상태의 스위치 두 개를 병렬로 연결할 수 있다. 여기서, 항상 턴 오프인 상태의 병렬로 연결된 스위치 두 개는 밸런싱 스위치(600)일 수 있다. 도 6의 (b)는 (a)의 등가회로이다. 도 6의 밸런싱 스위치(600)가 추가된 회로에 따르면, 상위 노드 및 하위 노드의 스위치로 인한 효과가 상쇄되므로, 기준 커패시터와 감지 커패시터를 정확히 비교할 수 있다.
- [0040] 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 지문인식에서 가장 큰 전력 소모를 차지하는 증폭기를 하나로 줄이고, ADC를 배제함으로써 전력 소비를 줄일 수 있다. 또한, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 커패시터의 변화를 전압으로 변환한 후 ADC를 거쳐 디지털화하는 과정을 제거하고, 변화된 커패시터를 기준 커패시터와 비교하는 과정만 거쳐 바로 디지털 신호로 출력하므로, 이 과정에서 전력 소모를 줄일 수 있다. 또한, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 2 포트 방식을 이용하지만 한 픽셀씩 이동(Shift)하며 감지하기 때문에 1 포트 방식의 정확도를 가질 수 있다. 그리고, 본 발명의 일 실시예에 따른 고해상도 지문인식 감지장치(1)는, 밸런싱 스위치를 추가하여 스위치에 발생하는 기생 커패시터에 의해 발생하는 미스매치를 줄일 수 있다.
- [0041] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로

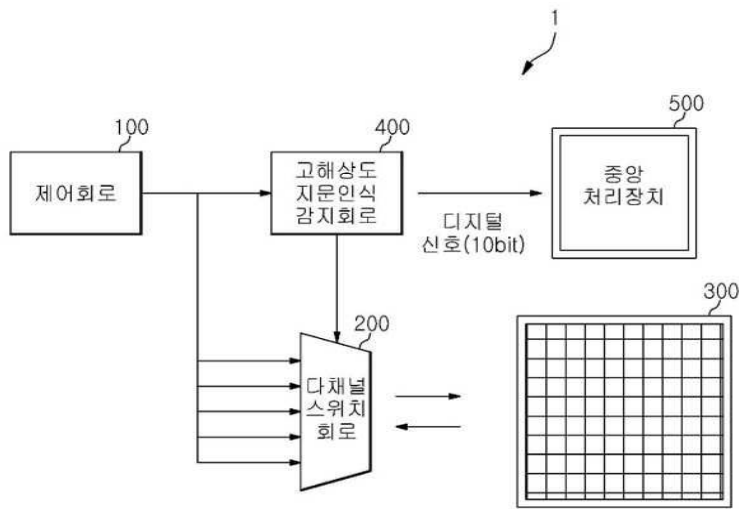
지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.

[0042]

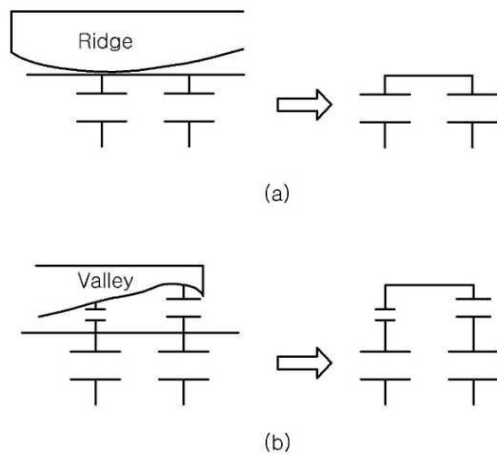
본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면

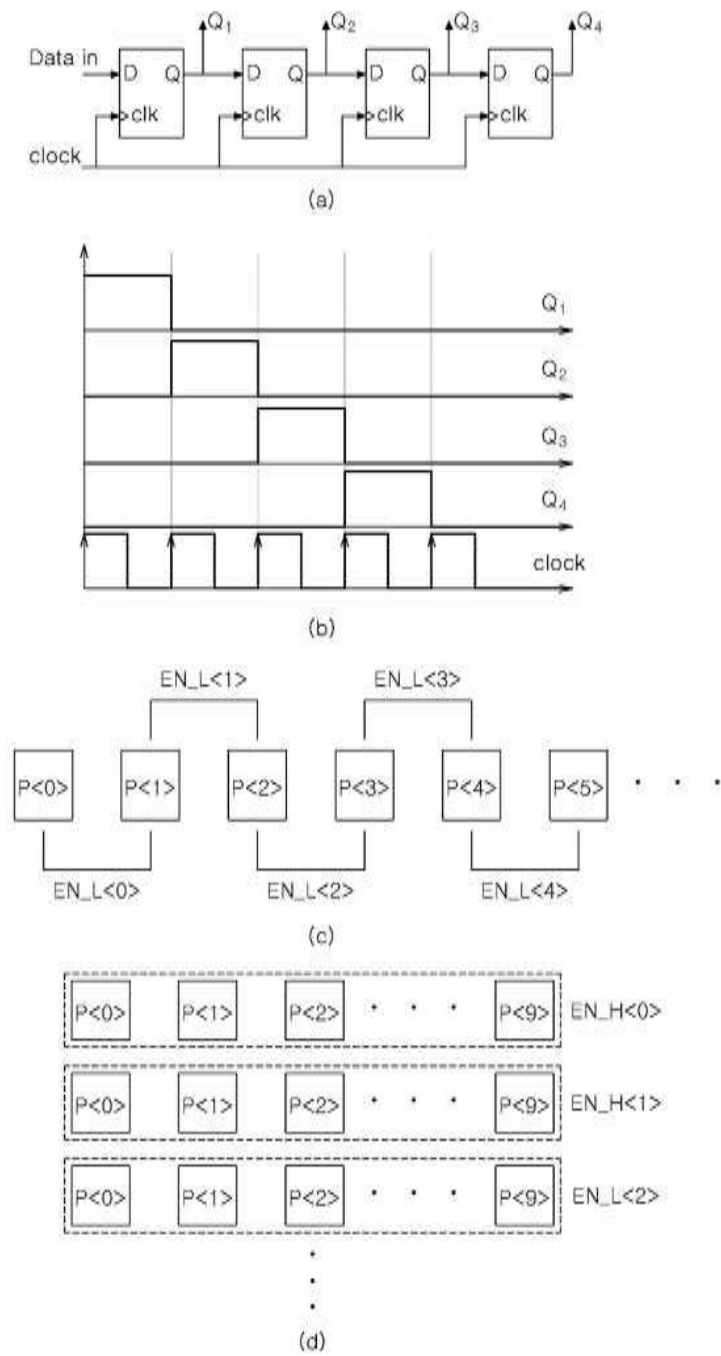
도면1



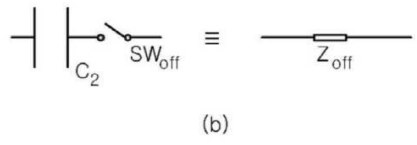
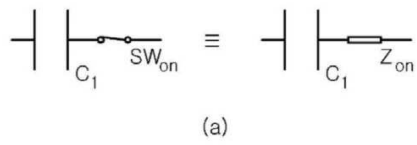
도면2



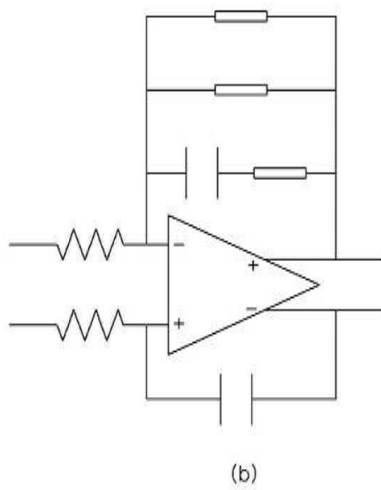
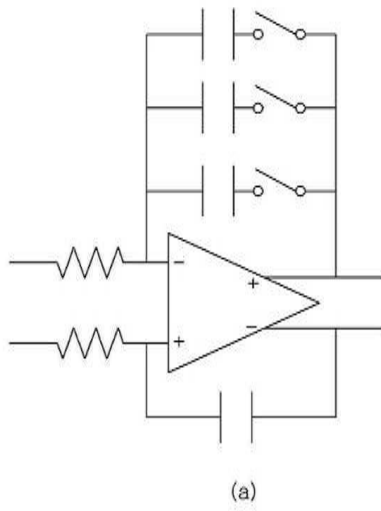
도면3



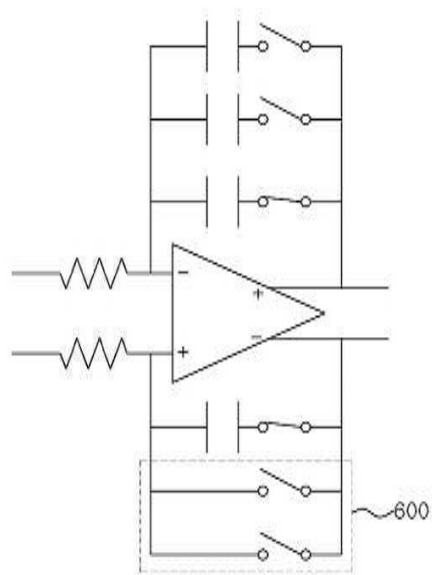
도면4



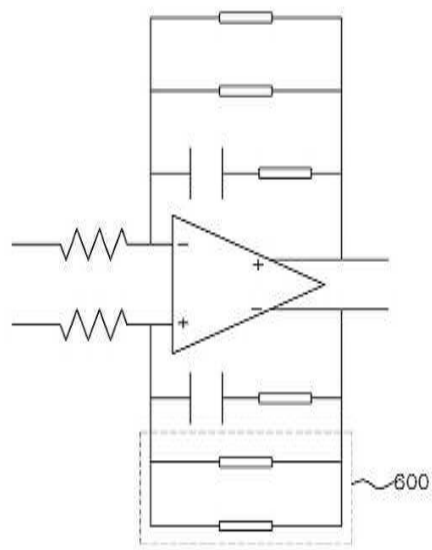
도면5



도면6



(a)



(b)