

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年7月25日(2024.7.25)

【国際公開番号】WO2023/084911

【出願番号】特願2023-559452(P2023-559452)

【国際特許分類】

H 0 1 L 2 9 / 7 8 (2 0 0 6 . 0 1)

H 0 1 L 2 9 / 1 2 (2 0 0 6 . 0 1)

H 0 1 L 2 9 / 7 3 9 (2 0 0 6 . 0 1)

H 0 1 L 2 5 / 0 7 (2 0 0 6 . 0 1)

10

【F I】

H 0 1 L 2 9 / 7 8 6 5 2 Q

H 0 1 L 2 9 / 7 8 6 5 2 T

H 0 1 L 2 9 / 7 8 6 5 3 A

H 0 1 L 2 9 / 7 8 6 5 2 H

H 0 1 L 2 9 / 7 8 6 5 5 A

H 0 1 L 2 5 / 0 4 C

【手続補正書】

20

【提出日】令和6年4月11日(2024.4.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

絶縁基板と、

前記絶縁基板の上に形成された導電パターンと、

前記導電パターンの上に設けられ、かつ電氣的に並列に接続された複数の半導体素子と

30

を有し、

前記導電パターンは、平面視で前記複数の半導体素子を囲む最小の矩形領域を有し、

前記複数の半導体素子は、それぞれ第1導電型のエピタキシャル層を有し、

前記複数の半導体素子は、

前記矩形領域の重心から最も近くに位置する第1半導体素子と、

前記矩形領域の重心から最も遠くに位置する第2半導体素子と、

を含み、

前記第1半導体素子の前記エピタキシャル層における第1不純物濃度は、前記第2半導体素子の前記エピタキシャル層における第2不純物濃度よりも高い、

40

半導体装置。

【請求項2】

前記複数の半導体素子のうちで前記第1不純物濃度が最も高く、

前記複数の半導体素子のうちで前記第2不純物濃度が最も低い、

請求項1に記載の半導体装置。

【請求項3】

前記複数の半導体素子は、前記矩形領域の重心からの距離が前記第1半導体素子よりも遠くかつ前記第2半導体素子よりも近い第3半導体素子を含み、

前記第3半導体素子の前記エピタキシャル層における第3不純物濃度は、前記第2不純

50

物濃度よりも高く、かつ前記第 1 不純物濃度よりも低い、
請求項 1 又は請求項 2 に記載の半導体装置。

【請求項 4】

絶縁基板と、
前記絶縁基板の上に形成された導電パターンと、
前記導電パターンの上に設けられ、かつ電氣的に並列に接続された複数の半導体素子と、
を有し、
前記複数の半導体素子は、それぞれ第 1 導電型のエピタキシャル層を有し、
前記複数の半導体素子は、
隣り合う前記半導体素子の数が最も多い第 4 半導体素子と、
隣り合う前記半導体素子の数が最も少ない第 5 半導体素子と、
を含み、
前記第 4 半導体素子の前記エピタキシャル層における第 4 不純物濃度は、前記第 5 半導体素子の前記エピタキシャル層における第 5 不純物濃度よりも高い、
半導体装置。

10

【請求項 5】

前記複数の半導体素子のうちで前記第 4 不純物濃度が最も高く、
前記複数の半導体素子のうちで前記第 5 不純物濃度が最も低い、
請求項 4 に記載の半導体装置。

20

【請求項 6】

前記複数の半導体素子は、隣り合う前記半導体素子の数が前記第 4 半導体素子よりも少なくかつ前記第 5 半導体素子よりも多い第 6 半導体素子を含み、
前記第 6 半導体素子の前記エピタキシャル層における第 6 不純物濃度は、前記第 5 不純物濃度よりも高く、かつ前記第 4 不純物濃度よりも低い、
請求項 4 又は請求項 5 に記載の半導体装置。

【請求項 7】

絶縁基板と、
前記絶縁基板の上に形成された導電パターンと、
前記導電パターンの上に設けられ、かつ電氣的に並列に接続された複数の半導体素子と、
を有し、
前記複数の半導体素子は、それぞれ第 1 導電型のエピタキシャル層を有し、
前記複数の半導体素子は、
動作時の温度が最も高い第 7 半導体素子と、
動作時の温度が最も低い第 8 半導体素子と、
を含み、
前記第 7 半導体素子の前記エピタキシャル層における第 7 不純物濃度は、前記第 8 半導体素子の前記エピタキシャル層における第 8 不純物濃度よりも高い、
半導体装置。

30

40

【請求項 8】

前記複数の半導体素子のうちで前記第 7 不純物濃度が最も高く、
前記複数の半導体素子のうちで前記第 8 不純物濃度が最も低い、
請求項 7 に記載の半導体装置。

【請求項 9】

前記複数の半導体素子は、動作時の温度が前記第 7 半導体素子よりも低くかつ前記第 8 半導体素子よりも高い第 9 半導体素子を含み、
前記第 9 半導体素子の前記エピタキシャル層における第 9 不純物濃度は、前記第 8 不純物濃度よりも高く、かつ前記第 7 不純物濃度よりも低い、
請求項 7 又は請求項 8 に記載の半導体装置。

50

【請求項 10】

前記複数の半導体素子は一列に配置され、
前記第7半導体素子は、中央に配置される半導体素子であり、
前記第8半導体素子は、端部に配置される半導体素子である、
請求項7又は請求項8に記載の半導体装置。

【請求項 11】

前記エピタキシャル層は、ワイドバンドギャップ半導体材料により形成されている、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【請求項 12】

前記ワイドバンドギャップ半導体材料は、炭化珪素、窒化ガリウム又は酸化ガリウムである、
請求項11に記載の半導体装置。

【請求項 13】

前記絶縁基板を複数有し、
前記複数の絶縁基板の上のそれぞれに前記導電パターンが形成され、
前記導電パターンの上に前記複数の半導体素子が設けられる、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【請求項 14】

前記導電パターンを複数有し、
前記複数の導電パターンの上のそれぞれに前記複数の半導体素子が設けられる、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【請求項 15】

前記絶縁基板を複数有し、
前記複数の絶縁基板の上のそれぞれに前記導電パターンが複数形成され、
前記複数の導電パターンの上のそれぞれに前記複数の半導体素子が設けられる、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【請求項 16】

前記絶縁基板を複数有し、
前記複数の絶縁基板の上のそれぞれに前記導電パターンが形成され、
前記導電パターンの上に前記複数の半導体素子が設けられる、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【請求項 17】

前記複数の半導体素子は、電界効果トランジスタを含む、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【請求項 18】

前記複数の半導体素子は、絶縁ゲートバイポーラトランジスタを含む、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【請求項 19】

前記複数の半導体素子は、ショットキーバリアダイオードを含む、
請求項1、請求項2、請求項4、請求項5、請求項7又は請求項8に記載の半導体装置

【手続補正2】

【補正対象書類名】明細書

10

20

30

40

50

【補正対象項目名】 0 0 7 6

【補正方法】 変更

【補正の内容】

【 0 0 7 6 】

複数の半導体素子 2 4 0 f から半導体素子 2 4 0 j は、導電パターン 2 3 2 b の上に設けられている。複数の半導体素子 2 4 0 f から半導体素子 2 4 0 j は、はんだ等の接合材（図示せず）により導電パターン 2 3 2 b の上面に接合されている。複数の半導体素子 2 4 0 f から半導体素子 2 4 0 j は、導電パターン 2 3 2 b の長手方向に沿って一列に配置されている。半導体素子 2 4 0 f, 2 4 0 j は矩形領域 A 2 2 の端部に配置され、半導体素子 2 4 0 h は矩形領域 A 2 2 の中央に配置されている。複数の半導体素子 2 4 0 f から半導体素子 2 4 0 j は、電氣的に並列に接続されている。各半導体素子 2 4 0 f から半導体素子 2 4 0 j の構成は、半導体素子 2 4 0 a から半導体素子 2 4 0 e の構成と同様である。

10

【手続補正 3】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 8 5

【補正方法】 変更

【補正の内容】

【 0 0 8 5 】

導電パターン 3 3 2 a から導電パターン 3 3 2 d は、銅等の金属により形成される。

20

30

40

50