



(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(10) 国际公布号

W O 2013/123795 A 1

(43) 国际公布日

2013 年 8 月 29 日 (29.08.2013)

- (51) 国际分类号 : G09G 3/32 (2006.01)
- (21) 国际申请号 : PCT/CN20 12/0860 19
- (22) 国际申请日 : 2012 年 12 月 6 日 (06.12.2012)
- (25) 申报语言 : 中文
- (26) 公布语言 : 中文
- (30) 优先权 : 2012 10041261 .9 2012 年 2 月 21 日 (21.02.2012) CN
- (71) 申请人 : 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号 ,Beijing 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号 ,Sichuan 611731 (CN)。
- (74) 代理人 : 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路 8 号汇宾大厦 A0601, Beijing 100101 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA,
- (72) 发明人 : 祁小敬 (QI, Xiaojing); 中国北京市经济技术开发区地泽路 9 号 ,Beijing 100176 (CN)。青海刚

[见续页]

(54) Title: PIXEL CELL DRIVING CIRCUIT, PIXEL CELL DRIVING METHOD, PIXEL CELL AND DISPLAY DEVICE

(54) 发明名称 : 一种像素单元驱动电路和方法、像素单元以及显示装置

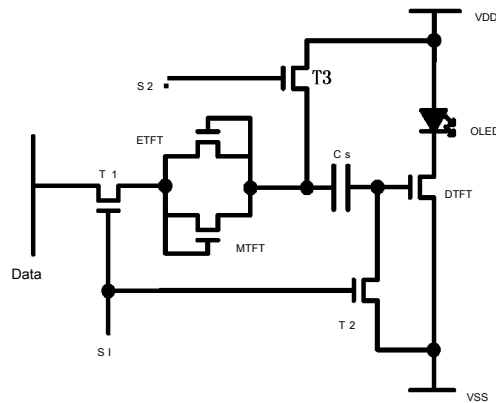


图 5 / Fig. 5

(57) Abstract: A pixel cell driving circuit, a pixel cell driving method, a pixel cell and a display device can improve brightness uniformity of an OLED panel. The pixel cell driving circuit comprises a driving thin film transistor (DTFT), a matching thin film transistor (MTFT), a signal clearing thin film transistor (ETFT), a charge control unit (31), a driving control unit (32) and a storage capacitor (Cs). The gate electrode of the driving thin film transistor (DTFT) is connected with a first end of the storage capacitor (Cs) and is connected with a driving power source (VDD) through the charge control unit (32), the source electrode of the driving thin film transistor (DTFT) is connected with a driving power source (VSS), and the drain electrode of the driving thin film transistor (DTFT) is connected with an OLED. The gate electrode and the drain electrode of the signal clearing thin film transistor (ETFT) are connected with a second end of the storage capacitor (Cs), and the source electrode of the signal clearing thin film transistor (ETFT) is connected with the gate electrode and the drain electrode of the matching thin film transistor (MTFT) and is connected with a data line through the charge control unit (31). The source electrode of the matching thin film transistor (MTFT) is connected with the second end of the storage capacitor (Cs).

(57) 摘要 :

[见续页]



1
2 13/1237



RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG,

CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布：

- 包括国际检索报告(条约第 21 条(3))。

一种像素单元驱动电路和方法、像素单元以及显示装置，可以提高 OLED 面板亮度的均匀性。像素单元驱动电路包括驱动薄膜晶体管 (DTFT)、匹配薄膜晶体管 (MTFT)、信号清除薄膜晶体管 (ETFT)、充电控制单元 (31)、驱动控制单元 (32) 和存储电容 (Cs)。驱动薄膜晶体管 (DTFT) 的栅极与存储电容 (Cs) 的第一端连接并通过充电控制单元 (32) 与驱动电源 (VDD) 连接，其源极与驱动电源 (VSS) 连接，其漏极与 OLED 连接。信号清除薄膜晶体管 (ETFT) 的栅极和漏极与存储电容 (Cs) 的第二端连接，其源极与匹配薄膜晶体管 (MTFT) 的栅极和漏极连接，并通过充电控制单元 (31) 与数据线连接。匹配薄膜晶体管 (MTFT) 的源极与存储电容 (Cs) 的第二端连接。

一种像素单元驱动电路和方法、像素单元以及显示装置

技术领域

5 本发明涉及液晶显示领域，尤其涉及一种像素单元驱动电路和方法、像素单元以及显示装置。

背景技术

AMOLED (Active Matrix Organic Light Emitting Diode, 有源矩阵有机发光二极管) 能够发光是由于驱动 TFT 在饱和状态时产生的电流所驱动。
10 因为输入相同的灰阶电压时，不同的临界电压会产生不同的驱动电流，造成电流的不一致性。LTPS (低温多晶硅) 制程上 V_{th} (晶体管阈值电压) 的均匀性非常差，同时 V_{th} 也有漂移，因此传统的 2T1C 像素单元驱动电路亮度均匀性一直很差。

传统的 2T1C 像素单元驱动电路如图 1 所示，电路只含有两个 TFT，T1
15 用作开关，DTFT 用于像素驱动。传统的 2T1C 像素单元驱动电路操作也比较简单，对该 2T1C 像素单元驱动电路的控制时序图如图 2 所示，当扫描线 Scan 上的扫描电平 V_{scan} 为低时，T1 开启，数据线 Data 上的灰阶电压 V_{data} 对电容 C 充电，当扫描电平 V_{scan} 为高时，T1 关断，电容 C 用来保存灰阶电压。由于 VDD (驱动电源的高电平输出端的输出电压) 较高，因此 DTFT 处于饱
20 和状态，OLED 的驱动电流 $I = K(V_{sg} - V_{th})^2 = K(V_{DD} - V_{data} - V_{th})^2$ ， V_{data} 为数据线 Data 输出的数据电压， K 是与晶体管尺寸和载流子迁移率有关的常数，一旦 TFT 尺寸和工艺确定， K 确定。该 2T1C 电路的驱动电流公式中包含了 V_{th} ，如前所述，由于 LTPS 工艺的不成熟，即便是同样的工艺参数，制作出来的面板不同位置的 TFT 的 V_{th} 也有较大差异，导致了同一灰阶电压下 OLED
25 的驱动电流不一样，因此该驱动方案下的面板不同位置亮度会有差异，亮度均匀性差。

发明内容

30 本发明提供一种像素单元驱动电路和方法、像素单元以及显示装置，以提高 OLED 面板亮度的均匀性。

根据一个方面，本发明提供了一种像素单元驱动电路，用于驱动 OLED，包括驱动薄膜晶体管、匹配薄膜晶体管、信号清除薄膜晶体管、充电控制单元、驱动控制单元和存储电容，其中，

5 所述驱动薄膜晶体管的栅极与所述存储电容的第一端连接并通过所述充电控制单元与所述驱动电源的低电平输出端连接，其源极与驱动电源的低电平输出端连接，漏极与所述 OLED 的阴极连接；

所述匹配薄膜晶体管的栅极和漏极通过所述充电控制单元与数据线连接，源极与所述存储电容的第二端连接；

10 所述信号清除薄膜晶体管的栅极和漏极与所述存储电容的第二端连接；
所述信号清除薄膜晶体管的源极，与所述匹配薄膜晶体管的栅极和漏极连接，并通过所述充电控制单元与所述数据线连接；

所述存储电容的第二端通过所述驱动控制单元与所述驱动电源的高电平输出端连接；

15 所述驱动薄膜晶体管、所述匹配薄膜晶体管和所述信号清除薄膜晶体管是 n 型 TFT。

根据本发明的一个实施例，所述充电控制单元包括第一薄膜晶体管和第二薄膜晶体管，所述驱动控制单元包括第三薄膜晶体管；

所述匹配薄膜晶体管的栅极和漏极，以及所述信号清除薄膜晶体管的源极，通过所述第一薄膜晶体管与所述数据线连接；

20 所述驱动薄膜晶体管的栅极通过所述第二薄膜晶体管与所述驱动电源的低电平输出端连接；

所述存储电容的第二端通过所述第三薄膜晶体管与所述驱动电源的高电平输出端连接。

25 根据本发明的一个实施例，所述第一薄膜晶体管、所述第二薄膜晶体管和所述第三薄膜晶体管是 n 型 TFT；

所述第一薄膜晶体管的栅极与第一控制线连接，漏极与所述数据线连接；

所述第一薄膜晶体管的源极，分别与所述匹配薄膜晶体管的栅极、漏极以及所述信号清除薄膜晶体管的源极连接；

30 所述第二薄膜晶体管的栅极与所述第一控制线连接，其源极与所述驱动电源的低电平输出端连接，漏极与所述驱动薄膜晶体管的栅极连接；

所述第三薄膜晶体管的栅极与第二控制线连接，其源极与所述存储电容

的第二端连接，漏极与所述驱动电源的高电平输出端连接。

根据一个方面，本发明还提供了一种像素单元驱动方法，应用于上述的像素单元驱动电路，所述像素单元驱动方法包括以下步骤：

5 控制充电控制单元使得信号清除薄膜晶体管开启，并且存储电容通过信号清除薄膜晶体管对数据线放电，直到所述存储电容的第二端的电压降低到使得所述信号清除薄膜晶体管关断，并且控制充电控制单元使得驱动薄膜晶体管的栅极下拉到驱动电源的低电平输出端输出的电压 VSS；

10 控制充电控制单元使得匹配薄膜晶体管开启，并且所述数据线输出的数据电压 Vdata 对所述存储电容进行充电，直到所述存储电容的第二端的电压上升至等于所述数据电压与所述匹配薄膜晶体管的阈值电压之差的电压 Vdata- Vthm；

控制所述驱动控制单元使得所述存储电容的第二端的电压上拉到所述驱动电源的高电平输出端输出的电压 VDD，并且控制所述充电控制单元使得所述驱动薄膜晶体管的栅极处于悬空状态，以使得所述驱动薄膜晶体管导通。

15 根据一个方面，本发明还提供了一种像素单元，其中，包括 OLED 和上述的像素单元驱动电路，所述 OLED 的阴极与所述像素单元驱动电路中的驱动薄膜晶体管的漏极连接，所述 OLED 的阳极与驱动电源的高电平输出端连接。

根据一个方面，本发明还提供了一种显示装置，包括上述的像素单元。

20 根据一个方面，本发明还提供了一种像素单元驱动电路，用于驱动 OLED，包括驱动薄膜晶体管、匹配薄膜晶体管、信号清除薄膜晶体管、充电控制单元、驱动控制单元和存储电容，其中，

25 所述驱动薄膜晶体管的栅极与所述存储电容的第一端连接并通过所述充电控制单元与所述驱动电源的高电平输出端连接，其源极与驱动电源的高电平输出端连接，漏极与所述 OLED 的阳极连接；

所述匹配薄膜晶体管的栅极和源极通过所述充电控制单元与数据线连接，其漏极与所述存储电容的第二端连接；

所述信号清除薄膜晶体管的栅极和源极与所述存储电容的第二端连接；

30 所述信号清除薄膜晶体管的漏极，与所述匹配薄膜晶体管的栅极和源极连接，并通过所述充电控制单元与所述数据线连接；

所述存储电容的第二端通过所述驱动控制单元与所述驱动电源的低电平

输出端连接；

所述驱动薄膜晶体管、所述匹配薄膜晶体管和所述信号清除薄膜晶体管是 p 型 TFT。

5 根据本发明的一个实施例，所述充电控制单元包括第一薄膜晶体管和第一第二薄膜晶体管，所述驱动控制单元包括第三薄膜晶体管；

所述匹配薄膜晶体管的栅极和源极，以及所述信号清除薄膜晶体管的漏极，通过所述第一薄膜晶体管与所述数据线连接；

所述驱动薄膜晶体管的栅极通过所述第二薄膜晶体管与所述驱动电源的高电平输出端连接；

10 所述存储电容的第二端通过所述第三薄膜晶体管与所述驱动电源的低电平输出端连接。

根据本发明的一个实施例，所述第一薄膜晶体管、所述第二薄膜晶体管和所述第三薄膜晶体管是 p 型 TFT；

15 所述第一薄膜晶体管的栅极与第一控制线连接，其源极与所述数据线连接；

所述第一薄膜晶体管的漏极，分别与所述匹配薄膜晶体管的栅极、源极以及所述信号清除薄膜晶体管的漏极连接；

所述第二薄膜晶体管的栅极与所述第一控制线连接，其源极与所述驱动电源的高电平输出端连接，漏极与所述驱动薄膜晶体管的栅极连接；

20 所述第三薄膜晶体管的栅极与第二控制线连接，其源极与所述存储电容的第二端连接，漏极与所述驱动电源的低电平输出端连接。

根据一个方面，本发明还提供了一种像素单元驱动方法，应用于如上所述的像素单元驱动电路，其中，所述像素单元驱动方法包括以下步骤：

25 控制充电控制单元使得信号清除薄膜晶体管开启，并且数据线通过信号清除薄膜晶体管对存储电容进行充电，直到所述存储电容的第二端的电压上升到使得所述信号清除薄膜晶体管关断，并且控制充电控制单元使得驱动薄膜晶体管的栅极上拉到驱动电源的高电平输出端输出的电压 VDD；

30 控制所述充电控制单元使得匹配薄膜晶体管开启，并且所述存储电容通过所述匹配薄膜晶体管对数据线放电，直到所述存储电容的第二端的电压降低到等于所述数据线输出的数据电压与所述匹配薄膜晶体管的阈值电压之和的电压 $V_{data} + |V_{thm}|$ ；

控制所述驱动控制单元使得所述存储电容的第二端的电压下拉到所述驱动电源的低电平输出端输出的电压 VSS，并且控制所述充电控制单元使得所述驱动薄膜晶体管的栅极处于悬空状态，以使得所述驱动薄膜晶体管导通。

5 本发明还提供了一种像素单元，包括 OLED 和上述的像素单元驱动电路，所述 OLED 的阳极与所述像素单元驱动电路中的驱动薄膜晶体管的漏极连接，所述 OLED 的阴极与驱动电源的低电平输出端连接。

本发明还提供了一种显示装置，包括上述的像素单元。

与现有技术相比，本发明所述的像素单元驱动电路和方法、像素单元以及显示装置，利用同一像素内两个相同设计的 TFT 电性较匹配的原理，补偿
10 OLED 驱动管的临界电压，改善了 OLED 面板亮度不均匀性。

附图说明

图 1 是传统的 2T1C 像素单元驱动电路的电路图；

图 2 是对该传统的 2T1C 像素单元驱动电路的控制时序图；

15 图 3 是本发明第一实施例所述的像素单元驱动电路的电路图；

图 4 是本发明第二实施例所述的像素单元驱动电路的电路图；

图 5 是本发明第三实施例所述的像素单元驱动电路的电路图；

图 6 是本发明第四实施例所述的像素单元驱动电路的电路图；

图 7 是本发明第五实施例所述的像素单元驱动电路的电路图；

20 图 8 是本发明第六实施例所述的像素单元驱动电路的电路图；

图 9A 是本发明第三实施例所述的像素单元驱动电路工作时在第一时间段的等效电路图；

图 9B 是本发明第三实施例所述的像素单元驱动电路工作时在第二时间段的等效电路图；

25 图 9C 是本发明第三实施例所述的像素单元驱动电路工作时在第三时间段的等效电路图；

图 10 是本发明第三实施例所述的像素单元驱动电路在工作时，第一控制信号 S1、数据线 Data 输出的信号以及第二控制信号 S2 的时序图；

图 11 是本发明第六实施例所述的像素单元驱动电路在工作时，第一控制
30 信号 S1、数据线 Data 输出的信号以及第二控制信号 S2 的时序图。

具体实施方式

如图 3 所示，本发明第一实施例所述的像素单元驱动电路，用于驱动 OLED，包括驱动薄膜晶体管 DTFT、匹配薄膜晶体管 MTFT、信号清除薄膜晶体管 ETFT、充电控制单元 31、驱动控制单元 32 和存储电容 Cs，其中，

5 所述驱动薄膜晶体管 DTFT 的栅极与所述存储电容 Cs 的第一端连接，还通过所述充电控制单元 31 与所述驱动电源的低电平输出端连接；

所述驱动薄膜晶体管 DTFT 的源极与驱动电源的低电平输出端连接，漏极与所述 OLED 的阴极连接；

10 所述匹配薄膜晶体管 MTFT 的栅极和漏极通过所述充电控制单元 31 与数据线 Data 连接，源极与所述存储电容 Cs 的第二端连接；

所述信号清除薄膜晶体管 ETFT 的栅极和漏极与所述存储电容 Cs 的第二端连接；

所述信号清除薄膜晶体管 ETFT 的源极与所述匹配薄膜晶体管 MTFT 的栅极和漏极连接，并通过所述充电控制单元 31 与数据线 Data 连接；

15 所述存储电容 Cs 的第二端通过所述驱动控制单元 32 与所述驱动电源的高电平输出端连接；

所述 OLED 的阳极与所述驱动电源的高电平输出端连接；

20 所述驱动薄膜晶体管 DTFT、所述匹配薄膜晶体管 MTFT 和所述信号清除薄膜晶体管 ETFT 是 n 型 TFT；所述驱动电源的高电平输出端的输出电压为 VDD，所述驱动电源的低电平输出端的输出电压为 VSS。

如图 4 所示，本发明第二实施例所述的像素单元驱动电路的电路图。本发明第二实施例所述的像素单元驱动电路基于本发明第一实施例所述的像素单元驱动电路。

25 在本发明第二实施例所述的像素单元驱动电路中，所述充电控制单元 31 包括第一薄膜晶体管 T1 和第二薄膜晶体管 T2，所述驱动控制单元 32 包括第三薄膜晶体管 T3；

所述匹配薄膜晶体管 MTFT 的栅极和漏极，以及所述信号清除薄膜晶体管 ETFT 的源极，通过所述第一薄膜晶体管 T1 与所述数据线 Data 连接；

30 所述驱动薄膜晶体管 DTFT 的栅极通过所述第二薄膜晶体管 T2 与所述驱动电源的低电平输出端连接；

所述存储电容 Cs 的第二端通过所述第三薄膜晶体管 T3 与所述驱动电源

的高电平输出端连接。

如图 5 所示，本发明第三实施例所述的像素单元驱动电路的电路图。本发明第三实施例所述的像素单元驱动电路基于本发明第二实施例所述的像素单元驱动电路。

5 在本发明第三实施例所述的像素单元驱动电路中，所述第一薄膜晶体管 T1、所述第二薄膜晶体管 T2 和所述第三薄膜晶体管 T3 是 η 型 TFT；

所述第一薄膜晶体管 T1 的栅极与输出第一控制信号 S1 的第一控制线连接，其漏极与所述数据线 Data 连接；

10 所述第一薄膜晶体管 T1 的源极分别与所述匹配薄膜晶体管 MTFT 的栅极、漏极以及所述信号清除薄膜晶体管 ETFT 的源极连接；

所述第二薄膜晶体管 T2 的栅极与所述第一控制线连接，源极与所述驱动电源的低电平输出端连接，漏极与所述驱动薄膜晶体管 DTFT 的栅极连接；

15 所述第三薄膜晶体管 T3 的栅极与输出第二控制信号 S2 的第二控制线连接，源极与所述存储电容 Cs 的第二端连接，漏极与所述驱动电源的高电平输出端连接。

如图 6 所示，本发明第四实施例所述的像素单元驱动电路，用于驱动 OLED，包括驱动薄膜晶体管 DTFT、匹配薄膜晶体管 MTFT、信号清除薄膜晶体管 ETFT、充电控制单元 61、驱动控制单元 62 和存储电容 Cs，其中，

20 所述驱动薄膜晶体管 DTFT 的栅极与所述存储电容 Cs 的第一端连接，还通过所述充电控制单元 61 与所述驱动电源的高电平输出端连接；

所述驱动薄膜晶体管 DTFT 的源极与驱动电源的高电平输出端连接，漏极与所述 OLED 的阳极连接；

所述匹配薄膜晶体管 MTFT 的栅极和源极通过所述充电控制单元 61 与数据线 Data 连接，其漏极与所述存储电容 Cs 的第二端连接；

25 所述信号清除薄膜晶体管 ETFT 的栅极和源极与所述存储电容 Cs 的第二端连接；

所述信号清除薄膜晶体管 ETFT 的漏极与所述匹配薄膜晶体管 MTFT 的栅极和源极连接，并通过所述充电控制单元 61 与数据线 Data 连接；

30 所述存储电容 Cs 的第二端通过所述驱动控制单元 62 与所述驱动电源的低电平输出端连接；

所述 OLED 的阴极与所述驱动电源的低电平输出端连接；

所述驱动薄膜晶体管 DTFT、所述匹配薄膜晶体管 MTFT 和所述信号清除薄膜晶体管 ETFT 是 p 型 TFT;

所述驱动电源的高电平输出端的输出电压为 VDD, 所述驱动电源的低电平输出端的输出电压为 VSS。

5 如图 7 所示, 在本发明第五实施例所述的像素单元驱动电路中, 所述充电控制单元 61 包括第一薄膜晶体管 T1 和第二薄膜晶体管 T2, 所述驱动控制单元 62 包括第三薄膜晶体管 T3;

所述匹配薄膜晶体管 MTFT 的栅极和源极, 以及所述信号清除薄膜晶体管 ETFT 的漏极, 通过所述第一薄膜晶体管 T1 与所述数据线 Data 连接;

10 所述驱动薄膜晶体管 DTFT 的栅极通过所述第二薄膜晶体管 T2 与所述驱动电源的高电平输出端连接;

所述存储电容 Cs 的第二端通过所述第三薄膜晶体管 T3 与所述驱动电源的低电平输出端连接。

15 如图 8 所示, 在本发明第六实施例所述的像素单元驱动电路中, 所述第一薄膜晶体管 T1、所述第二薄膜晶体管 T2 和所述第三薄膜晶体管 T3 是 p 型 TFT;

所述第一薄膜晶体管 T1 的栅极与输出第一控制信号 S1 的第一控制线连接, 其源极与所述数据线 Data 连接;

20 所述第一薄膜晶体管 T1 的漏极分别与所述匹配薄膜晶体管 MTFT 的栅极、源极以及所述信号清除薄膜晶体管 ETFT 的漏极连接;

所述第二薄膜晶体管 T2 的栅极与所述第一控制线连接, 源极与所述驱动电源的高电平输出端连接, 其漏极与所述驱动薄膜晶体管 DTFT 的栅极连接;

25 所述第三薄膜晶体管 T3 的栅极与输出第二控制信号 S2 的第二控制线连接, 其源极与所述存储电容 Cs 的第二端连接, 其漏极与所述驱动电源的低电平输出端连接。

下面介绍本发明第三实施例所述的像素单元驱动电路的工作过程:

图 10 是本发明第三实施例所述的像素单元驱动电路在工作时, 第一控制信号 S1、数据线 Data 输出的信号以及第二控制信号 S2 的时序图, 其中, A、B、C 分别指的是第一时间段、第二时间段、第三时间段。

30 如图 10 所示, 本发明第三实施例所述的像素单元驱动电路在工作时,

在第一时间段，即开始阶段，如图 9A 所示，T1、T2 均开启，T3 为关断，由于 T1 开启，数据线 Data 输入一个很低的电压 V_{dl} ；由于 ETFT 为二极管连接，且旧的信号电压远大于 V_{dl} ，因此 ETFT 开启。此时由于 T2 开启，DTFT 的栅极被下拉为 VSS，DTFT 关断；由于 ETFT 开启，存储电容 C_s 通过 ETFT 对数据线放电以清除上一帧的信号，放电直到 P 点（即与所述存储电容 C_s 的第二端连接的节点）的电位 V_p 为 $V_{dl}+V_{the}$ ，此时 ETFT 关断；

接着在第二时间段，如图 9B 所示，T1、T2 开启，T3 为关断。DTFT 由于栅极的下拉仍然关断，处于工作停止状态；数据线 Data 输出的电压从 V_{dl} 跳变为 V_{data} ，由于 V_{data} 远大于 V_{dl} ，因此 MTFT 开启，数据线 Data 输出的数据电压 V_{data} 对存储电容 C_s 充电，直到 P 点电位上升为 $V_{data}-V_{thm}$ ， $V_c=V_g-V_p=VSS-(V_{data}-V_{thm})$ ；

在第三时间段，如图 9C 所示，T1、T2 关断，T3 开启，由于 P 点电位由 $V_{data}-V_{thm}$ 跳变至 VDD，T2 关断，DTFT 的栅极处于悬空状态，因此 G 点（即与 DTFT 的栅极和存储电容 C_s 的第一端连接的节点）的电位 V_g 跳变为 $V_g=VSS-(V_{data}-V_{thm})+VDD$ ，此时 $V_{gs}=V_g-VSS=VSS-(V_{data}-V_{thm})+VDD-VSS=VDD-(V_{data}-V_{thm})$ ；DTFT 工作，流过 DTFT 的电流 $I=K(V_{gs}-V_{thd})^2=K(VDD-(V_{data}-V_{thm})-V_{thd})^2=K(VDD-V_{data})^2$ ，其中 $V_{thm}=V_{thd}$ ；OLED 开始发光，直到下一帧；

V_{thm} 为 MTFT 的阈值电压， V_{gs} 为 DTFT 的栅源电压， V_{thd} 为 DTFT 的阈值电压， V_{the} 为 ETFT 的阈值电压， V_{data} 为数据电压，VDD 为驱动电源的高电平输出端的输出电压，VSS 为驱动电源的低电平输出端的输出电压；

可以发现流过 DTFT 的电流 I 和 DTFT 的阈值电压 V_{th} 没有关系了，如此可以改善电流的均匀性，达到亮度的均匀。

图 11 是本发明第六实施例所述的像素单元驱动电路在工作时，第一控制信号 S1、数据线 Data 输出的信号以及第二控制信号 S2 的时序图，其中，A、B、C 分别指的是第一时间段、第二时间段、第三时间段。

如图 11 所示，本发明第六实施例所述的像素单元驱动电路在工作时：

第一时间段，T1、T2 开启，T3 关断，DTFT 栅极的电压被拉到 VDD，DTFT 关断，此时数据线上的电压为 V_{dh} ，该电压是比所有 V_{data} 高的电压，

由于 ETFT 是二极管连接，因此 ETFT 开启，P 点电位被充电至 $V_{dh}-|V_{the}|$ ，然后 ETFT 关断。

第二时间段，T1、T2 开启，T3 关断，数据线上的电压从 V_{dh} 跳变到 V_{data} ，由于 V_{data} 相比 V_{dh} 要低很多，因此 MTFT 的连接形成一个二极管，MTFT 5 开启，P 点通过 MTFT 对数据线放电，直到 P 点电位下降到 $V_{data}+|V_{thm}|$ ，此时 MTFT 关断。

第三时间段，T1，T2 关断，T3 开启，此时 DTFT 的栅极处于悬空状态，而 P 点的电位从 $V_{data}+|V_{thm}|$ 跳变到 V_{SS} ，因此 G 点的电位 V_g 的电位也跳变为 $V_g=V_{DD}+V_{SS}- (V_{data}+|V_{thm}|)$ ，DTFT 的源极和栅极之间的电压差值 10 $V_{sg}=V_{DD}-V_g=V_{data}+|V_{thm}|-V_{SS}$ ，流过 DTFT 的电流 $I=K(V_{sg}-|V_{thd}|)^2=(V_{data}+|V_{thm}|-V_{SS}-|V_{thd}|)^2=(V_{data}-V_{SS})^2$ ；其中， $V_{thm}=V_{thd}$ ；OLED 开始发光，直到下一帧；

其中， V_{thm} 为 MTFT 的阈值电压， V_{sg} 为 DTFT 的源极和栅极之间的电压差值， V_{thd} 为 DTFT 的阈值电压， V_{the} 为 ETFT 的阈值电压， V_{data} 为数据 15 电压， V_{DD} 为驱动电源的高电平输出端的输出电压， V_{SS} 为驱动电源的低电平输出端的输出电压。

本发明所述的像素单元驱动电路的最大特点是利用同一像素内两个相同设计的 TFT 电性较匹配的原理，补偿 OLED 驱动管的临界电压（在同一个像素内部，两个相同设计的 TFT 由于相互的位置非常接近，即使在现有的不成熟 20 的工艺条件下，它们的工艺环境也非常一致，因此工艺上引起的电性差异非常小，可以视为等同，即匹配薄膜晶体管的阈值电压 V_{thm} 与驱动管 DTFT 的阈值电压 V_{thd} 相同）。

以上说明对本发明而言只是说明性的，而非限制性的，本领域普通技术人员理解，在不脱离所附权利要求所限定的精神和范围的情况下，可做出许 25 多修改、变化或等效，但都将落入本发明的保护范围内。

权 利 要 求 书

1、一种像素单元驱动电路，用于驱动 OLED，包括驱动薄膜晶体管、匹配薄膜晶体管、信号清除薄膜晶体管、充电控制单元、驱动控制单元和存储电容，其中，

5 所述驱动薄膜晶体管的栅极与所述存储电容的第一端连接并通过所述充电控制单元与所述驱动电源的低电平输出端连接，其源极与驱动电源的低电平输出端连接，漏极与所述 OLED 的阴极连接；

10 所述匹配薄膜晶体管的栅极和漏极通过所述充电控制单元与数据线连接，源极与所述存储电容的第二端连接；

所述信号清除薄膜晶体管的栅极和漏极与所述存储电容的第二端连接，其源极与所述匹配薄膜晶体管的栅极和漏极连接，并通过所述充电控制单元与所述数据线连接；

15 所述存储电容的第二端通过所述驱动控制单元与所述驱动电源的高电平输出端连接；

所述驱动薄膜晶体管、所述匹配薄膜晶体管和所述信号清除薄膜晶体管是 n 型 TFT。

2、如权利要求 1 所述的像素单元驱动电路，其中，所述充电控制单元包括第一薄膜晶体管和第二薄膜晶体管，所述驱动控制单元包括第三薄膜晶体管；

20 所述匹配薄膜晶体管的栅极和漏极，以及所述信号清除薄膜晶体管的源极，通过所述第一薄膜晶体管与所述数据线连接；

所述驱动薄膜晶体管的栅极通过所述第二薄膜晶体管与所述驱动电源的低电平输出端连接；

25 所述存储电容的第二端通过所述第三薄膜晶体管与所述驱动电源的高电平输出端连接。

3、如权利要求 2 所述的像素单元驱动电路，其中，所述第一薄膜晶体管、所述第二薄膜晶体管和所述第三薄膜晶体管是 n_1 型 TFT；

所述第一薄膜晶体管的栅极与第一控制线连接，漏极与所述数据线连接；

30 所述第一薄膜晶体管的源极分别与所述匹配薄膜晶体管的栅极、漏极以及所述信号清除薄膜晶体管的源极连接；

所述第二薄膜晶体管的栅极与所述第一控制线连接，其源极与所述驱动电源的低电平输出端连接，其漏极与所述驱动薄膜晶体管的栅极连接；

所述第三薄膜晶体管的栅极与第二控制线连接，其源极与所述存储电容的第二端连接，其漏极与所述驱动电源的高电平输出端连接。

5 4、一种像素单元驱动方法，应用于如权利要求 1 所述的像素单元驱动电路，其中，所述像素单元驱动方法包括以下步骤：

控制充电控制单元使得信号清除薄膜晶体管开启，并且存储电容通过信号清除薄膜晶体管对数据线放电，直到所述存储电容的第二端的电压降低到使得所述信号清除薄膜晶体管关断，并且控制充电控制单元使得驱动薄膜晶
10 体管的栅极下拉到驱动电源的低电平输出端输出的电压（VSS）；

控制所述充电控制单元使得匹配薄膜晶体管开启，并且所述数据线输出的数据电压（Vdata）对所述存储电容进行充电，直到所述存储电容的第二端的电压上升至等于所述数据电压与所述匹配薄膜晶体管的阈值电压之差的电压（Vdata-V_{thm}）；

15 控制所述驱动控制单元使得所述存储电容的第二端的电压上拉到所述驱动电源的高电平输出端输出的电压（VDD），并且控制所述充电控制单元使得所述驱动薄膜晶体管的栅极处于悬空状态，以使得所述驱动薄膜晶体管导通。

20 5、一种像素单元，其中，包括 OLED 和如权利要求 1 至 3 中任一权利要求所述的像素单元驱动电路，所述 OLED 的阴极与所述像素单元驱动电路中的驱动薄膜晶体管的漏极连接，所述 OLED 的阳极与驱动电源的高电平输出端连接。

6、一种显示装置，其中，包括如权利要求 5 所述的像素单元。

25 7、一种像素单元驱动电路，用于驱动 OLED，其中，包括驱动薄膜晶体管、匹配薄膜晶体管、信号清除薄膜晶体管、充电控制单元、驱动控制单元和存储电容，其中，

所述驱动薄膜晶体管的栅极与所述存储电容的第一端连接并通过所述充电控制单元与所述驱动电源的高电平输出端连接，其源极与驱动电源的高电平输出端连接，漏极与所述 OLED 的阳极连接；

30 所述匹配薄膜晶体管的栅极和源极通过所述充电控制单元与数据线连接，其漏极与所述存储电容的第二端连接；

所述信号清除薄膜晶体管的栅极和源极与所述存储电容的第二端连接，

其漏极与所述匹配薄膜晶体管的栅极和源极连接，并通过所述充电控制单元与所述数据线连接；

所述存储电容的第二端通过所述驱动控制单元与所述驱动电源的低电平输出端连接；

5 所述驱动薄膜晶体管、所述匹配薄膜晶体管和所述信号清除薄膜晶体管是 p 型 TFT。

8、如权利要求 7 所述的像素单元驱动电路，其中，所述充电控制单元包括第一薄膜晶体管和第二薄膜晶体管，所述驱动控制单元包括第三薄膜晶体管；

10 所述匹配薄膜晶体管的栅极和源极，以及所述信号清除薄膜晶体管的漏极，通过所述第一薄膜晶体管与所述数据线连接；

所述驱动薄膜晶体管的栅极通过所述第二薄膜晶体管与所述驱动电源的高电平输出端连接；

15 所述存储电容的第二端通过所述第三薄膜晶体管与所述驱动电源的低电平输出端连接。

9、如权利要求 8 所述的像素单元驱动电路，其中，所述第一薄膜晶体管、所述第二薄膜晶体管和所述第三薄膜晶体管是 p 型 TFT；

所述第一薄膜晶体管的栅极与第一控制线连接，源极与所述数据线连接；

20 所述第一薄膜晶体管的漏极，分别与所述匹配薄膜晶体管的栅极、源极以及所述信号清除薄膜晶体管的漏极连接；

所述第二薄膜晶体管的栅极与所述第一控制线连接，其源极与所述驱动电源的高电平输出端连接，漏极与所述驱动薄膜晶体管的栅极连接；

所述第三薄膜晶体管的栅极与第二控制线连接，其源极与所述存储电容的第二端连接，漏极与所述驱动电源的低电平输出端连接。

25 10、一种像素单元驱动方法，应用于如权利要求 7 所述的像素单元驱动电路，其中，所述像素单元驱动方法包括以下步骤：

控制充电控制单元使得信号清除薄膜晶体管开启，并且数据线通过信号清除薄膜晶体管对存储电容进行充电，直到所述存储电容的第二端的电压上升到使得所述信号清除薄膜晶体管关断，并且控制充电控制单元使得驱动薄膜晶体管的栅极上拉到驱动电源的高电平输出端输出的电压 (VDD)；

30

控制所述充电控制单元使得匹配薄膜晶体管开启，并且所述存储电容通

过所述匹配薄膜晶体管对数据线放电，直到所述存储电容的第二端的电压降低到等于所述数据线输出的数据电压与所述匹配薄膜晶体管的阈值电压之和的电压 ($V_{data} + |V_{thm}|$)；

5 控制所述驱动控制单元使得所述存储电容的第二端的电压下拉到所述驱动电源的低电平输出端输出的电压 (V_{SS})，并且控制所述充电控制单元使得所述驱动薄膜晶体管的栅极处于悬空状态，以使得所述驱动薄膜晶体管导通。

10 11、一种像素单元，其中，包括 OLED 和如权利要求 7 至 9 中任一权利要求所述的像素单元驱动电路，所述 OLED 的阳极与所述像素单元驱动电路中的驱动薄膜晶体管的漏极连接，所述 OLED 的阴极与驱动电源的低电平输出端连接。

12、一种显示装置，其中，包括如权利要求 11 所述的像素单元。

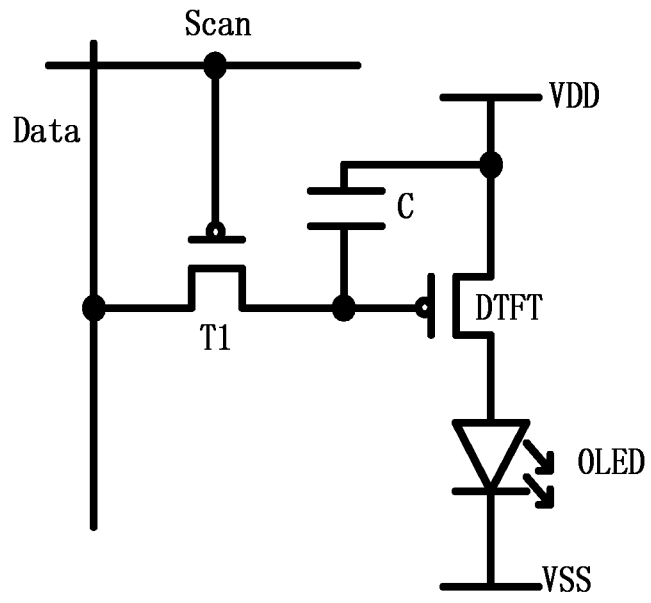


图 1

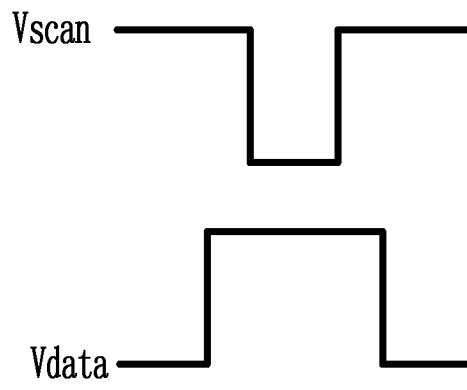


图 2

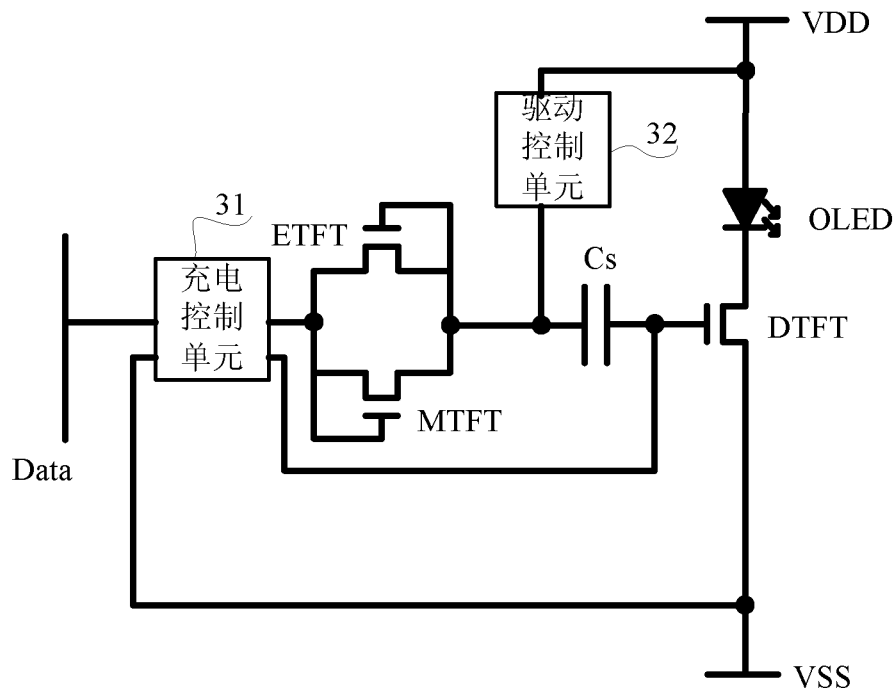


图 3

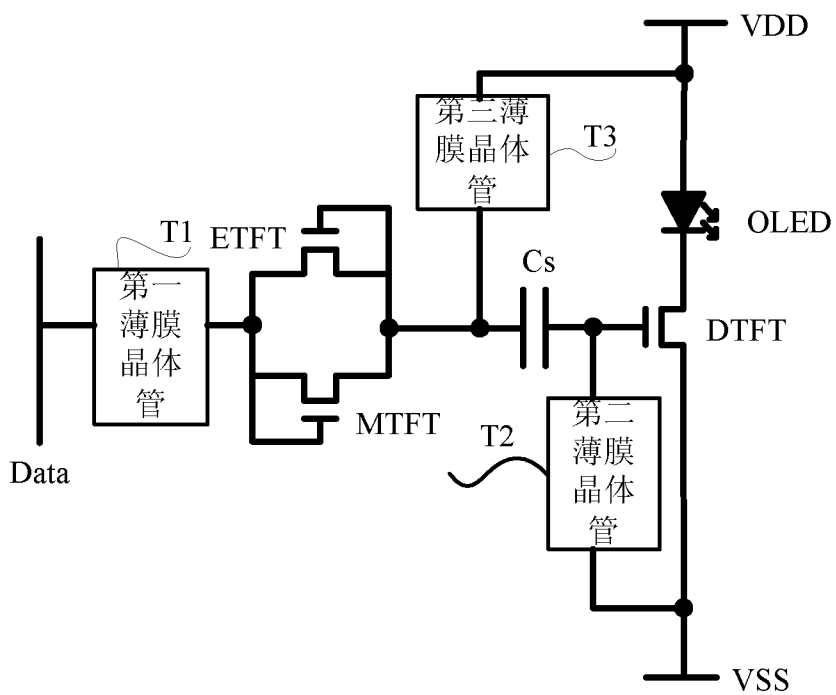


图 4

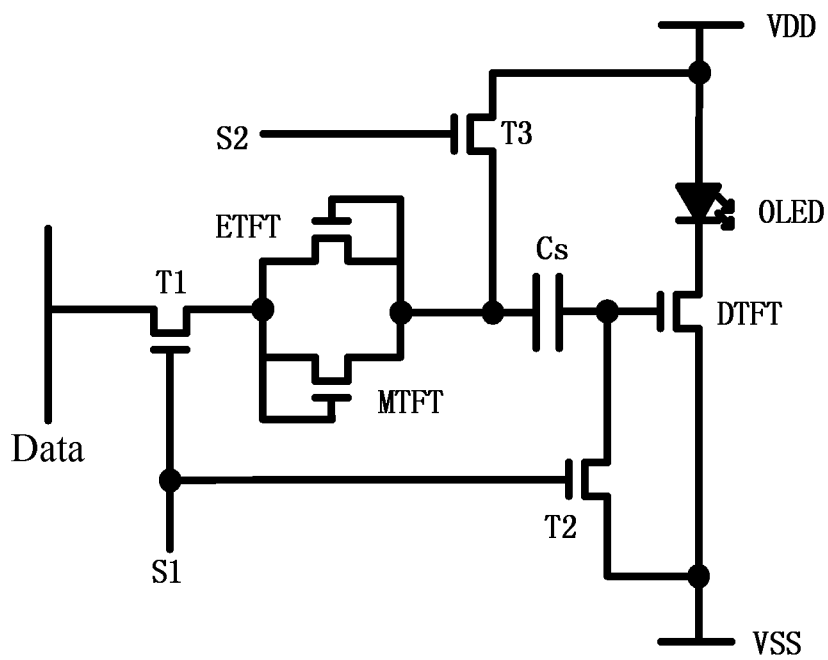


图 5

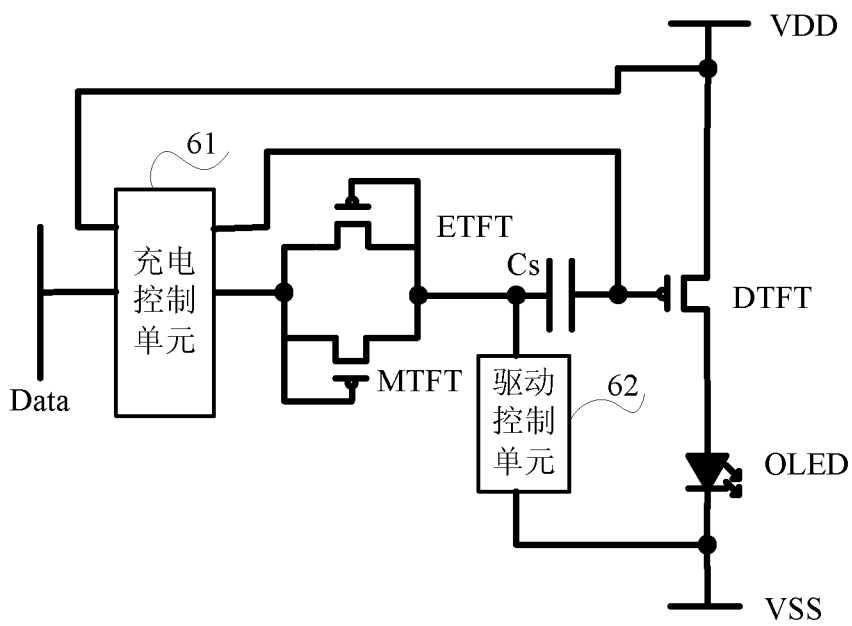


图 6

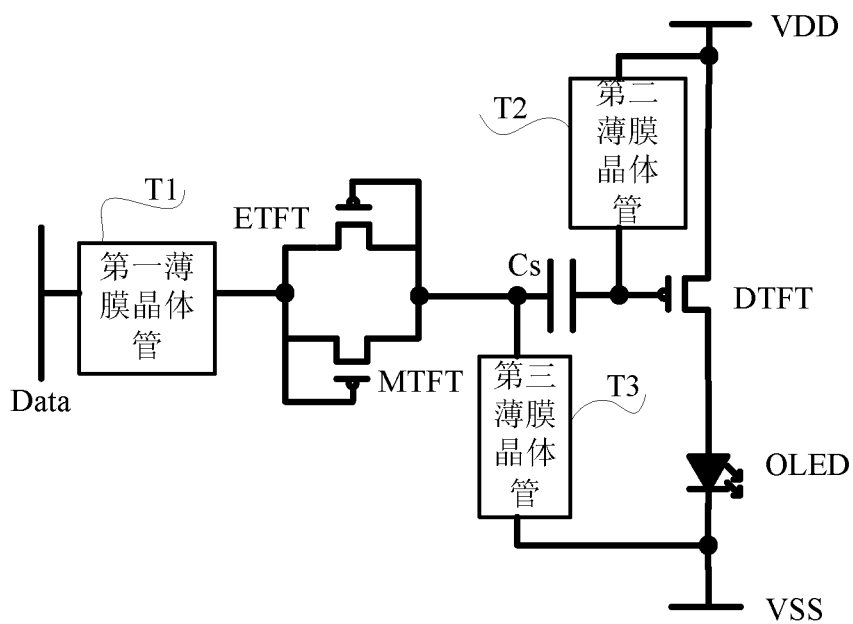


图 7

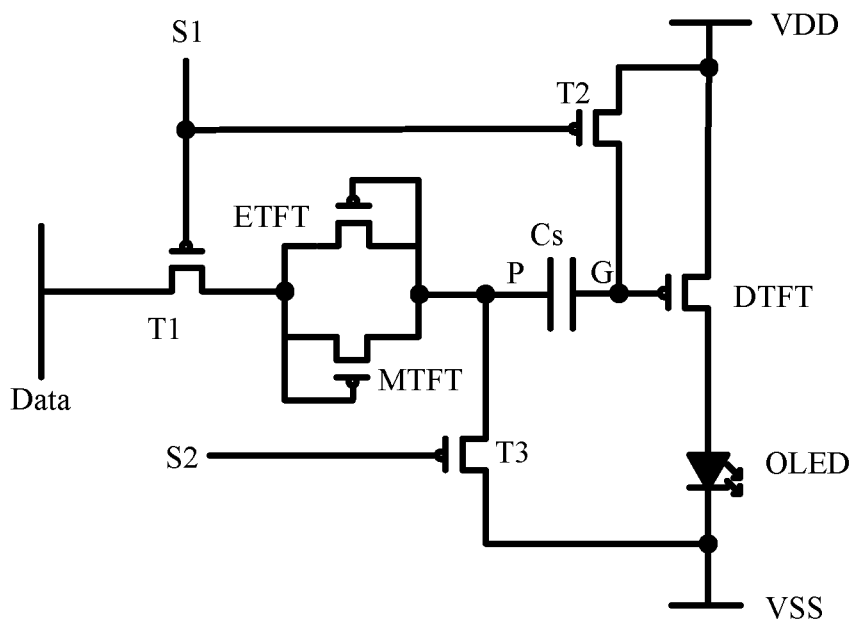


图 8

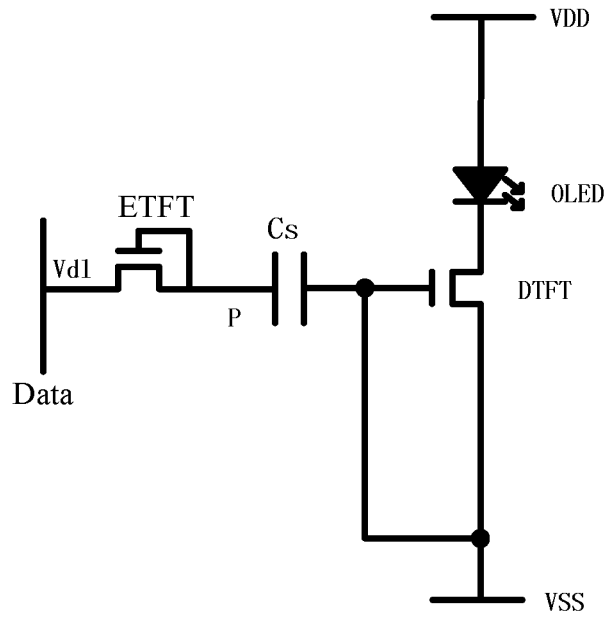


图 9A

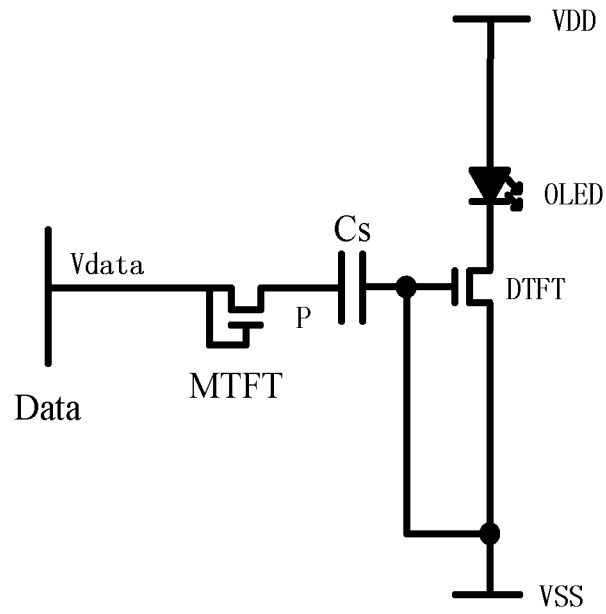


图 9B

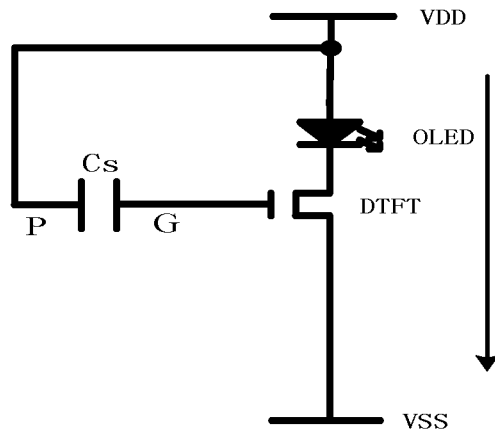


图 9C

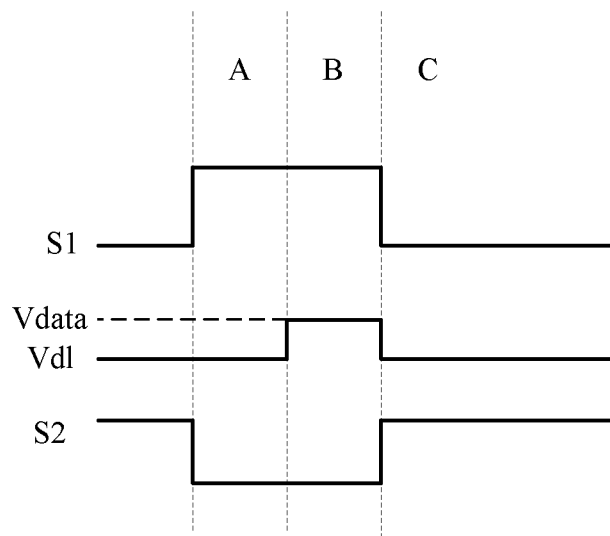


图 10

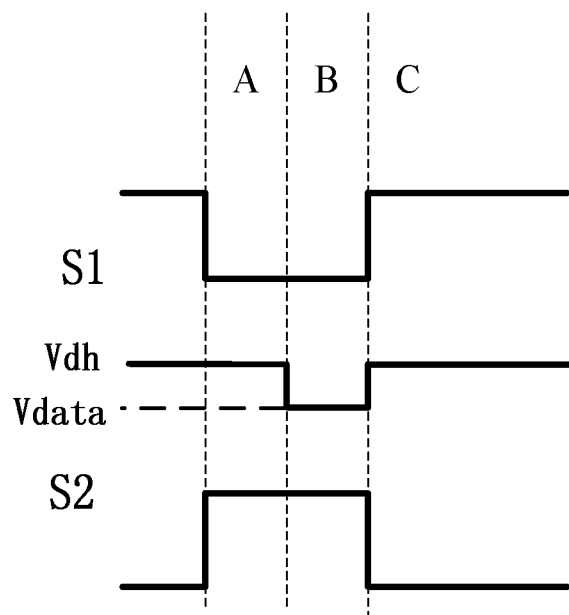


图 11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/086019

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G 3/30, G09G 3/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS: sixth, 6th, six, 6, transistor, switch, tft, oled, organic light emitting, second, 2nd, capacitance, shift register, charging, clean, matching, fourth, 4th, four, 4CNTXT: sixth transistor, sixth switch, sixth thin film transistor, sixth tft, 6th transistor, 6th switch, 6th thin film transistor, 6th tft, second capacitance, 2nd capacitance, shift registerVEN; DWPI: 6th, sixth, six, transistor?, switch??. tft?, second 3w capacit+, 2nd 2w capacit+, 4th, fourth, four, charg+, control+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 102708792 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 03 October 2012 (03.10.2012), claims 1-11, description [0059]-[0111], and figures 3-11	1-12
A	KR 1066490 B I (LG DISPLAY CO., LTD.), 21 September 2011 (21.09.2011), the whole document	1-12
A	CN 1917015 A (SAMSUNG SDI CO., LTD.), 21 February 2007 (21.02.2007), the whole document	1-12
A	CN 101059932 A (SAMSUNG SDI CO., LTD.), 24 October 2007 (24.10.2007), the whole document	1-12
A	US 20110115764 A I (CHUNG, K.H.), 19 May 2011 (19.05.2011), the whole document	1-12

II Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 01 March 2013 (01.03.2013)	Date of mailing of the international search report 14 March 2013 (14.03.2013)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer WANG, Ji Telephone No.: (86-10) 62085829

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/086019

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102708792 A	03.10.2012	None	
KR 1066490 B I	21.09.2011	K R 20060064194 A	13.06.2006
CN 1917015 A	21.02.2007	CN 100592363 C	24.02.2010
		EP 1755104 A 3	02.07.2008
		EP 1755104 B I	13.10.2010
		JP 2007052422 A	01.03.2007
		US 2007040770 A I	22.02.2007
		US 8289234 B 2	16.10.2012
		EP 1755104 A 2	21.02.2007
		K R 100635509 B I	17.10.2006
		DE 602006017478 D I	25.11 .2010
CN 101059932 A	24.10.2007	K R 100784014 B I	07.12.2007
		EP 1847982 A 3	01.04.2009
		US 2007242016 A I	18.10.2007
		EP 1847982 A 2	24.10.2007
		CN 100524424 C	05.08.2009
		JP 2007286572 A	01.11 .2007
		K R 20070102861 A	22.10.2007
US 201 1115764 A I	19.05.2011	K R 20110053709 A	24.05.2011
		K R 1058115 B I	24.08.2011

A. 主题的分类
G09G3/32 (2006.01) ;
按照国际专利分类(IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域
检索的最低限度文献(标明分类系统和分类号)
IPC: G09G3/30, G09G3/32

包含在检索领域中的除最低限度文献以外的检索文献
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词 (如使用))
CNABS: 第六, 第 6, 六个, 6 个, 晶体管, 开关, tft, oled, 有机电致发光, 第二, 第 2, 电容, 移位寄存器, 充电, 清除, 匹配, 第四, 第 4, 四个, 4 个
CNTXT: 第六晶体管, 第六开关, 第六薄膜晶体管, 第六 tft, 第 6 晶体管, 第 6 开关, 第 6 薄膜晶体管, 第 6tft 第二电容, 第 2 电容, 移位寄存器
VEN; DWPI: 6th, sixth, six, transistor?, switch??. tft?, second 3w capacit+, 2nd 2w capacit+, 4th, fourth, four, charg+, control+

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN102708792A (京东方科技集团股份等)03.10月2012(03.10.2012) 权利要求 1-11, 说明书[0059]-[0111], 附图 3-11	1-12
A	KR1066490B1 (LG DISPLAY CO LTD) 21.9月2011(21.09.2011) 全文	1-12
A	CN1917015A (三星 SDI 株式会社)21.2月2007(21.02.2007) 全文	1-12
A	CN101059932A (三星 SDI 株式会社)24.10月2007(24.10.2007) 全文	1-12
A	US20110115764A1 (Kyung-Hoom Chung) 19.5月2011(19.05.2011) 全文	1-12

其余文件在 C 栏的续页中列出。 见同族专利附件。

* 引用文件的具体类型:
"A" 认为不特别相关的表示了现有技术一般状态的文件
"E" 在国际申请日的 3/4 之前公布的在先申请或专利
"L" 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)
"O" 涉及口头公开、使用、展览或其他方式公开的文件
"P" 公布日先于国际申请日但迟于所要求的优先权日的文件
"T" 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件
"X" 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性
"Y" 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性
"&" 同族专利的文件

国际检索实际完成的日期 01.3月2013(01.03.2013)	国际检索报告邮寄日期 14.3月2013(14.03.2013)
--------------------------------------	-------------------------------------

ISA/CN 的名称和邮寄地址: 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号: (86-10)62019451	受权官员 王冀 电话号码: (86-10) 62085829
--	--

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2012/086019

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN102708792A	03. 10.2012	无	
KR1066490B1	21.09.201 1	KR20060064194A	13.06.2006
CN1917015A	21.02.2007	CN100592363C	24.02.2010
		EP1755 104A3	02.07.2008
		EP1755 104B1	13. 10.2010
		JP2007052422A	01.03.2007
		US2007040770A1	22.02.2007
		US8289234B2	16. 10.2012
		EP1755 104A2	21.02.2007
		KR100635509B1	17. 10.2006
		DE602006017478D1	25. 11.2010
CN101059932A	24. 10.2007	KR100784014B1	07. 12.2007
		EP 1847982 A 3	01.04.2009
		US2007242016A1	18. 10.2007
		EP1 847982 A 2	24. 10.2007
		CN100524424C	05.08.2009
		JP2007286572A	01. 11.2007
		KR20070 102861 A	22. 10.2007
US201 1115764A1	19.05.201 1	KR201 10053709A	24.05.201 1
		KR10581 15B1	24.08.201 1