

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2011 年 8 月 18 日(18.08.2011)

PCT

(10) 国際公開番号  
WO 2011/099407 A1

- (51) 国際特許分類:  
H04N 7/173 (2011.01)
- (21) 国際出願番号: PCT/JP2011/052180
- (22) 国際出願日: 2011 年 2 月 2 日(02.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2010-029545 2010 年 2 月 12 日(12.02.2010) JP  
特願 2010-044778 2010 年 3 月 1 日(01.03.2010) JP  
特願 2010-067089 2010 年 3 月 23 日(23.03.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社(SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 田尾 昭彦(TAO, Akihiko) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 齋藤 武比古(SAITO, Takehiko) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式

会社内 Tokyo (JP). 林 俊英(HAYASHI, Toshihide) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 市村 元(ICHIMURA, Gen) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP).

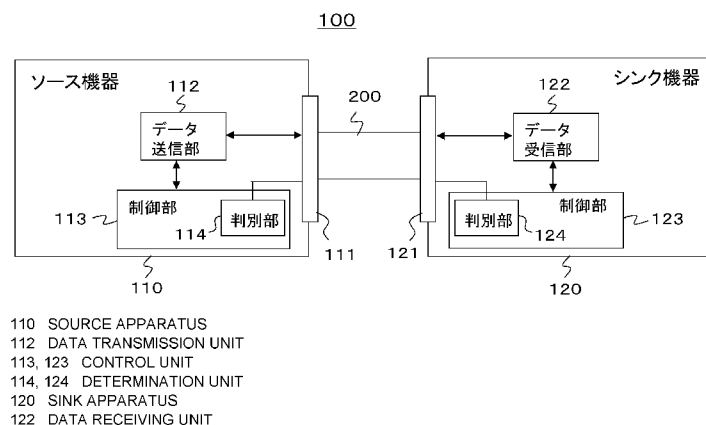
- (74) 代理人: 佐々木 榮二, 外(SASAKI, Eiji et al.); 〒1040032 東京都中央区八丁堀三丁目 2 5 番 9 号 K S Kビル西館 8 階 特許業務法人 大同特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,

[続葉有]

(54) Title: ELECTRONIC APPARATUS AND METHOD OF EXTERNAL CONNECTION DEVICE DIGITAL INTERFACE DETERMINATION

(54) 発明の名称: 電子機器および接続外部機器のデジタルインタフェース判別方法

[図1]



(57) Abstract: The objective of the invention is to determine an electronic apparatus digital interface with a circuit, and to allow switching a data transmission unit operation to conform with the electronic apparatus digital interface. To fulfill the objective, a control unit (123) of a sink apparatus (120) includes a determination unit (124). The determination unit (124) determines such as whether a source apparatus (110) is connected to the sink apparatus (120), as well as whether a digital interface of a data transmission unit (112) of the source apparatus (110) is HDMI-compliant or a new standard. The control unit (123) switches an operation of a data receiving unit (122) such that the data receiving unit (122) operates in accordance with the digital interface of the data transmission unit (112) of the source apparatus (110), on the basis of the determination result of the determination unit (124), when the data receiving unit (122) supports both the HDMI-compliant and new standard digital interfaces. Connector units for connecting external apparatuses that operate with HDMI-compliant and new standard digital interfaces can be used for both, which is effectual in both cost and space terms.

(57) 要約:

[続葉有]

WO 2011/099407 A1



MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア  
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ  
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,  
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,  
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI  
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,  
NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))
- 補正された請求の範囲 (条約第 19 条(1))

【課題】 接続外部機器のデジタル I/F を回路で判別し、データ伝送部の動作を接続外部機器のデジタル I/F に合うように切換可能とする。 【解決手段】 シンク機器 120 の制御部 123 は、判別部 124 を含んでいる。この判別部 124 は、このシンク機器 120 にソース機器 110 が接続されているか、ソース機器 110 のデータ送信部 112 のデジタル I/F が HDMI 規格であるか新規格であるかを判別する。制御部 123 は、データ受信部 122 が HDMI 規格および新規格の双方のデジタル I/F に対応している場合、判別部 124 の判別結果に基づいて、ソース機器 110 のデータ送信部 112 のデジタル I/F に対応した動作を行うように、データ受信部 122 の動作を切り換える。HDMI および新規格のデジタル I/F で動作する外部機器を接続するためのコネクタ部を兼用でき、コスト面、スペース面で有利となる。

## 明 細 書

### 発明の名称：

### 電子機器および接続外部機器のデジタルインタフェース判別方法

### 技術分野

[0001] この発明は、電子機器および接続外部機器のデジタルインタフェース判別方法に関し、特に、接続外部機器のデジタルインタフェースを判別してデータ伝送部の動作を制御する電子機器等に関する。

### 背景技術

[0002] 近年、例えば、ソース機器からシンク機器に画像および音声のデータを高速に伝送する通信インタフェースとして、HDMI (High Definition Multimedia Interface) 等のインタフェースが普及しつつある。ソース機器は、例えば、ゲーム機、DVD (Digital Versatile Disc) レコーダや、セットトップボックス、その他のAVソース (Audio Visual source) である。シンク機器は、例えば、テレビ受信機、プロジェクタ、その他のディスプレイである。例えば、非特許文献1には、HDMI規格の詳細についての記載がある。

### 先行技術文献

### 非特許文献

[0003] 非特許文献1: High-Definition Multimedia Interface Specification Version 1.4, June5 2009

### 発明の概要

### 発明が解決しようとする課題

[0004] HDMI規格は、主に固定機器間の接続を想定している。そのため、コネクタのピン数も19ピンと多く、コネクタ外形寸法も大きく、携帯機器にとっては不利である。そこで、少ないピン数でコネクタを小型化し、さらにHDMIと同等のベースバンドビデオ伝送を行う規格が検討され始めている。

[0005] 一方、テレビ受信機等のシンク機器にとっては、新規格のコネクタを追加することは、ユーザの利便性を損なうし、またスペース面、コスト面から不

利である。広く普及したデジタルA/V入力ポートであるHDMIレセプタクルを新規格でも兼用できれば都合がよい。つまり、従来のHDMIレセプタクルを兼用し、回路のみで対応したいという要望がある。

[0006] この発明の目的は、接続外部機器のデジタルインタフェースを判別し、データ伝送部の動作を接続外部機器のデジタルインタフェースに合うように切換可能とすることにある。

### 課題を解決するための手段

[0007] この発明の概念は、

複数のピンを有するコネクタ部を備え、

第1のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには上記複数のピンのうち第1の数のピンが使用され、第2のデジタルインタフェースで動作する外部機器が接続されるときには上記複数のピンのうち上記第1の数より少ない第2の数のピンが使用され、

上記複数のピンのうち、上記第2のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには使用されない所定のピンの電圧または電流の状態に基づいて、上記コネクタ部に接続されている外部機器の伝送モードが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別するデジタルインタフェース判別部と、

上記コネクタ部に接続されるデータ伝送部が、上記デジタルインタフェース判別部で判別されたデジタルインタフェースで動作するように切換制御する制御部と、をさらに備える

電子機器にある。

[0008] この発明において、電子機器は複数のピンを有するコネクタ部（レセプタクル）を備えている。第1のデジタルインタフェースで動作する外部機器がコネクタ部に接続されるときには、複数のピンのうち第1の数のピンが使用される。また、第2のデジタルインタフェースで動作する外部機器が接続されるときには、複数のピンのうち第1の数より少ない第2の数のピンが使用される。例えば、コネクタ部がHDMIレセプタクルである場合、ピン数は

１９ピンである。

[0009] 例えば、第１のデジタルインタフェースがＨＤＭＩであって、このＨＤＭＩで動作する外部機器が接続される場合には、１９ピンの全てが使用される。例えば、第２のデジタルインタフェースは、ＨＤＭＩに対して、ＴＭＤＳクロックの周波数を上げて、ＴＭＤＳチャネル数を少なくする等した新規格のデジタルインタフェースである。この第２のデジタルインタフェースで動作する外部機器が接続されるとき、例えば、ＨＤＭＩレセプタクルの１９ピンのうち、使用されないピンがでてくる。

[0010] デジタルインタフェース判別部により、コネクタ部に接続されている外部機器のデジタルインタフェースが第１のデジタルインタフェースであるか第２のデジタルインタフェースであるか判別される。この場合、コネクタ部の複数のピンのうち、第２のデジタルインタフェースが接続されるときには使用されない所定のピンの電圧または電流の状態に基づいて、判別される。

[0011] そして、動作制御部により、コネクタ部に接続されるデータ伝送部が、デジタルインタフェース判別部で判別されたデジタルインタフェースで動作するように切換制御される。すなわち、コネクタ部に接続されている外部機器のデジタルインタフェースが第１のデジタルインタフェースであるとき、データ伝送部の動作は第１のデジタルインタフェースに合うようにされる。一方、コネクタ部に接続されている外部機器のデジタルインタフェースが第２のデジタルインタフェースであるとき、データ伝送部の動作は第２のデジタルインタフェースに合うようにされる。

[0012] この発明においては、接続外部機器のデジタルインタフェースがデジタルインタフェース判別部で判別され、データ伝送部の動作が接続外部機器のデジタルインタフェースに合うように切り換えられる。そのため、第１のデジタルインタフェースで動作する外部機器を接続するためのコネクタ部と、第２のデジタルインタフェースで動作する外部機器を接続するためのコネクタ部を兼用でき、コスト面、スペース面で有利となる。

[0013] この発明において、例えば、デジタルインタフェース判別部は、第１のデ

デジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力され、第2のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力されない一対のピンの電圧状態に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースを判別する、ようにされる。この場合、シンク機器側で、ソース機器のデジタルインタフェースを判別できる。

[0014] ここで、例えば、第1のデジタルインタフェースで動作する外部機器が接続される場合および第2のデジタルインタフェースで動作する外部機器が接続される場合のいずれの場合にも差動信号が入力される一対のピンの電圧状態に基づいて、コネクタ部にケーブルを介して外部機器が接続されているか否かを判別する接続判別部をさらに備える、ようにされてもよい。

[0015] また、この発明において、例えば、デジタルインタフェース判別部は、第1のデジタルインタフェースで動作する外部機器が接続される場合に差動信号を出力し、第2のデジタルインタフェースで動作する外部機器が接続される場合に差動信号を出力しない一対のピンの電圧状態に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースが第1のデジタルインタフェースであるか第2のデジタルインタフェースであるかを判別する、ようにされる。この場合、ソース機器側で、シンク機器のデジタルインタフェースを判別できる。

[0016] ここで、例えば、第1のデジタルインタフェースで動作する外部機器が接続される場合および第2のデジタルインタフェースで動作する外部機器が接続される場合のいずれの場合にも差動信号を出力する一対のピンの電圧状態に基づいて、コネクタ部にケーブルを介して外部機器が接続されているか否かを判別する接続判別部をさらに備える、ようにされてもよい。

[0017] また、この発明において、例えば、デジタルインタフェース判別部は、第1のデジタルインタフェースで動作する外部機器が接続される場合に、この外部機器から電源が供給されるピンとこのピンにダイオードおよび抵抗を介して接続されているピンの電圧状態に基づいて、コネクタ部に接続されてい

る外部機器のデジタルインタフェースが第1のデジタルインタフェースであるか第2のデジタルインタフェースであるかを判別する、ようにする。

[0018] また、この発明において、例えば、デジタルインタフェース判別部は、第1のデジタルインタフェースで動作する外部機器が接続される場合に接地され、第2のデジタルインタフェースで動作する外部機器が接続される場合に接地電圧より高い電圧が印加されるか電氣的に浮いた状態とされ、かつ抵抗を介して接地電圧より高い電圧にプルアップされたピンの電圧状態に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースが第1のデジタルインタフェースであるか第2のデジタルインタフェースであるかを判別する、ようにされる。

[0019] また、この発明において、例えば、デジタルインタフェース判別部は、第1のデジタルインタフェースで動作する外部機器が接続される場合に接地され、第2のデジタルインタフェースで動作する外部機器が接続される場合に第1の抵抗を介して接地され、かつ第2の抵抗を介して接地電圧より高い所定電圧にプルアップされたピンの電圧を、所定電圧を第1の抵抗および第2の抵抗で分圧して得られる電圧の上側および下側の電圧と比較した結果に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースが第1のデジタルインタフェースであるか第2のデジタルインタフェースであるかを判別する、ようにされる。

[0020] また、この発明において、例えば、デジタルインタフェース判別部は、第1のデジタルインタフェースで動作する外部機器が接続される場合に接地され、第2のデジタルインタフェースで動作する外部機器が接続される場合に所定電圧が第1の抵抗および第2の抵抗で分圧されて得られた電圧が印加され、かつ第3の抵抗を介して所定電圧にプルアップされたピンの電圧を、所定電圧を第1の抵抗および第3の抵抗の並列抵抗と第2の抵抗とで分圧して得られる電圧の上側および下側の電圧と比較した結果に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースが第1のデジタルインタフェースであるか第2のデジタルインタフェースであるかを判別する、

ようにされる。

[0021] また、この発明において、例えば、デジタルインタフェース判別部は、第 1 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力され、第 2 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力されない一対のピンに着目し、第 2 のデジタルインタフェースで動作する外部機器が接続される場合に一対のピンが短絡または第 1 の抵抗を介して接続され、一対のピンの一方のピンは第 2 の抵抗を介して所定電圧にプルアップされ、一対のピンの他方のピンは接地された状態で、一方のピンの電圧を、所定電圧を第 1 の抵抗および第 2 の抵抗で分圧して得られる電圧よりも高い電圧と比較した結果に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースが第 1 のデジタルインタフェースであるか第 2 のデジタルインタフェースであるかを判別する、ようにされる。

[0022] ここで、例えば、第 2 のデジタルインタフェースで動作する外部機器が接続される場合に一対のピンが短絡または上記第 1 の抵抗を介して接続される状態は、外部機器をコネクタ部に接続するためのケーブルのプラグ内で行われる。また、コネクタ部へのケーブルの接続を判別する接続判別部をさらに備え、デジタルインタフェース判別部は、接続判別部でコネクタ部にケーブルが接続されたことが判別された後に、コネクタ部に接続されている外部機器のデジタルインタフェースが第 1 のデジタルインタフェースであるか第 2 のデジタルインタフェースであるかを判別する、ようにされてもよい。

[0023] また、この発明において、例えば、デジタルインタフェース判別部は、第 1 のデジタルインタフェースで動作する外部機器が接続される場合に使用され、第 2 のデジタルインタフェースで動作する外部機器が接続される場合に使用されない一対のピンに着目し、第 2 のデジタルインタフェースで動作する外部機器が接続される場合に、一対のピンが短絡または抵抗を介して接続され、この一対のピンの一方のピンは抵抗を介して所定電圧にプルアップされ、この一対のピンの他方のピンの電流または電圧の状態を検出する第 1 の

検出部を有し、第1のデジタルインタフェースで動作する外部機器が接続される場合、この外部機器から電源が供給される電源ピンに着目し、この電源ピンの電圧状態を検出する第2の検出部をさらに有し、第1の検出部および第2の検出部の検出結果に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースが第1のデジタルインタフェースであるか第2のデジタルインタフェースであるかを判別する、ようにされる。

[0024] ここで、例えば、第2のデジタルインタフェースで動作する外部機器が接続される場合に一对のピンが短絡または抵抗を介して接続される状態は、外部機器をコネクタ部に接続するためのケーブルのプラグ内で行われる。また、例えば、第1のデジタルインタフェースはHDMIであり、一对のピンの一方のピンはSCL用のピンであり、一对のピンの他方のピンはSDA用のピンである。

[0025] この場合、例えば、デジタルインタフェース判別部は、第2の検出部で電源ピンの電圧状態が電源の電圧であることが検出されるとき、コネクタ部に接続されている外部機器のデジタルインタフェースが第1のデジタルインタフェースであると判別する、ようにされる。

[0026] また、この場合、例えば、デジタルインタフェース判別部は、第2の検出部で電源ピンの電圧状態が電源の電圧でないことが検出され、さらに、第1の検出部で一对のピンの他方のピンを通して電流が流れていること、あるいは一对のピンの他方のピンの電圧が所定電圧にあることが検出されるとき、コネクタ部に接続されている外部機器のデジタルインタフェースが第2のデジタルインタフェースであると判別する、ようにされる。

[0027] また、この発明において、例えば、デジタルインタフェース判別部でコネクタ部に接続されている外部機器のデジタルインタフェースが第2のデジタルインタフェースであると判別されるとき、電源ピンを介して外部機器に電源を供給する電源供給部をさらに備える、ようにされる。

[0028] この場合、例えば、デジタルインタフェースが第2のデジタルインタフェースである外部機器がバッテリー駆動の電子機器であって、このバッテリーが完

全に上がっている場合にあって、この外部機器のデジタルインタフェースが第2のデジタルインタフェースであることが判別可能となる。そのため、上述の電源供給部により外部機器に電源を供給して、充電することが可能となる。

[0029] また、この発明において、例えば、デジタルインタフェース判別部は、第1のデジタルインタフェースで動作する外部機器が接続される場合に使用され、第2のデジタルインタフェースで動作する外部機器が接続される場合に使用されない一対のピンに着目し、第2のデジタルインタフェースで動作する外部機器が接続される場合に、一対のピン的一方のピンおよび他方のピンは、一方のピンから他方のピンに一方向に信号を流す電子素子を通じて接続され、一対のピン的一方のピンに第1の信号を供給する第1の信号供給部と、一対のピンの他方のピンに第2の信号を供給する第2の信号供給部と、第1の信号供給部から一対のピン的一方のピンに第1の信号が供給される期間に、一対のピンの他方のピンから第1の信号を検出する第1の信号検出部と、第2の信号供給部から一対のピンの他方のピンに第2の信号が供給される期間に、一対のピン的一方のピンから第2の信号を検出する第2の信号検出部とを有し、第1の信号検出部および第2の信号検出部の検出結果に基づいて、コネクタ部に接続されている外部機器のデジタルインタフェースが第2のデジタルインタフェースであるか否かを判別する、ようにされる。

[0030] ここで、例えば、第2のデジタルインタフェースで動作する外部機器が接続される場合に一対のピンが電子素子で接続される状態は、外部機器をコネクタ部に接続するためのケーブルのプラグ内で行われる。また、例えば、第1のデジタルインタフェースはHDMIであり、一対のピン的一方のピンはSCL用のピンであり、一対のピンの他方のピンはSDA用のピンである。また、例えば、電子素子は、ダイオードである。

[0031] また、この発明において、例えば、デジタルインタフェース判別部は、第1の信号検出部で第1の信号が検出され、第2の信号検出部で第2の信号が検出されないとき、コネクタ部に接続されている外部機器のデジタルインタ

フェースが第2のデジタルインタフェースであると判別する、ようにされる。

[0032] また、この発明において、例えば、デジタルインタフェース判別部は、第1のデジタルインタフェースで動作する外部機器が接続される場合、この外部機器から電源が供給される電源ピンに着目し、この電源ピンの電圧状態を検出する電圧検出部をさらに有し、電圧検出部で電源ピンの電圧状態が電源の電圧であることが検出されるとき、コネクタ部に接続されている外部機器のデジタルインタフェースが第1のデジタルインタフェースであると判別する、ようにされる。

[0033] また、この発明において、例えば、第1の信号および第2の信号はパルス信号とされる。この場合、例えば、第1の信号供給部は、一対のピンの一方のピンを所定電圧が供給される端子に接続する第1の抵抗素子と、この一方のピンを接地端子に接続する第1のスイッチング素子と、この第1のスイッチング素子を駆動するパルス信号を発生する第1のパルス発生器を有し、第2の信号供給部は、一対のピンの他方のピンを所定電圧が供給される端子に接続する第2の抵抗素子と、この他方のピンを接地端子に接続する第2のスイッチング素子と、この第2のスイッチング素子を駆動するパルス信号を発生する第2のパルス発生器を有する、ようにされる。例えば、スイッチング素子は、電界効果トランジスタとされる。

### 発明の効果

[0034] この発明によれば、接続外部機器のデジタルインタフェースが判別され、データ伝送部の動作が接続外部機器のデジタルインタフェースに合うように切り換えられるため、第1、第2のデジタルインタフェースで動作する外部機器を接続するためのコネクタ部を兼用でき、コスト面、スペース面で有利となる。

### 図面の簡単な説明

[0035] [図1] この発明の実施の形態としてのAVシステムの構成例を示すブロック図である。

[図2] A Vシステムにおける、ソース機器のデータ送信部と、シンク機器のデータ受信部の構成例を示す図である（HDMI規格のデジタルインタフェースの場合）。

[図3] HDMIのTMDSチャネルで伝送されるTMDS伝送データ構造の一例を示す図である。

[図4] HDMI機器に設けられるHDMI端子のピン配列（タイプA）を示す図である。

[図5] A Vシステムにおける、ソース機器のデータ送信部と、シンク機器のデータ受信部の構成例を示す図である（新規規格のデジタルインタフェースの場合）。

[図6] A Vシステムにおける、ソース機器のデータ送信部と、シンク機器のデータ受信部の構成例を示す図である（他の新規規格のデジタルインタフェースの場合）。

[図7] 制御部の制御手順を示すフローチャートである。

[図8] TMDS差動信号ペアの模式図である。

[図9] TMDS差動信号が、上限電圧 $V_{high}$ 、下限電圧 $V_{low}$ 、振幅 $V_{swing}$ として、この範囲内で動作することを示す図である。

[図10] デジタルインタフェース判断用のアクティブ範囲検出回路の具体的な回路例を示す図である。

[図11] ソース機器接続判断用のアクティブ範囲検出回路の具体的な回路例を示す図である。

[図12] ソース機器がHDMI機器である場合、ソース機器からシンク機器に電源ラインで+5Vの電源が供給されることを示す図である。

[図13] ソース機器が新規規格機器である場合、19ピンはHDMI規格で印加される電圧（最低+4.7V）を下回る電圧、例えば0Vに設定されることを示す図である。

[図14] ソース機器がHDMI機器である場合、ソース機器において、DDC-GNDラインが接続される17ピンが接地されることを示す図である。

[図15] ソース機器が新規規格機器である場合、ソース機器において、D D C-G N Dラインが接続される17ピンにはVcc(例えば+5V)が印加されるか、またはこの17ピンは未接続、つまり電氣的に浮いた状態とされることを示す図である。

[図16] ソース機器がH D M I 機器である場合、ソース機器において、D D C-G N Dラインが接続される17ピンは接地されることを示す図である。

[図17] ソース機器が新規規格機器である場合、ソース機器において、D D C-G N Dラインが接続される17ピンは抵抗R2を介して接地されることを示す図である。

[図18] ソース機器がH D M I 機器である場合、ソース機器において、D D C-G N Dラインが接続される17ピンは接地されること等を示す図である。

[図19] ソース機器が新規規格機器である場合、ソース機器において、Vcc(例えば、+5V)が抵抗R1とR2で分圧されて得られた電圧が17ピンに印加されること等を示す図である。

[図20] シンク機器がH D M I 機器である場合、シンク機器において、D D C-G N Dラインが接続される17ピンは接地されること等を示す図である。

[図21] 新規規格におけるType-Aプラグ内部の処理例を説明するための図である。

[図22] シンク機器の制御部内の判別部に設けられるケーブル検出回路の構成例を示す図である。

[図23] T M D S 差動ペア模式図に、ケーブル検出回路を挿入した場合の回路例を示す図である。

[図24] ケーブル未挿入時にケーブル検出回路の電圧コンパレータに入力する電圧を示す図である。

[図25] P I N 1 (T M D S Data2+)、P I N 3 (T M D S Data2-)の間を抵抗器R T (50Ω)でつないだ新規規格ケーブルが挿入された場合に電圧コンパレータに入力する電圧を示す図である。

[図26] P I N 1 (T M D S Data2+)、P I N 3 (T M D S Data2-)の間を導線でシ

ョートさせた新規格ケーブルが挿入された場合に電圧コンパレータに入力する電圧を示す図である。

[図27] H D M I ケーブル挿入時（H D M I ソース機器はなし）に電圧コンパレータに入力する電圧を示す図である。

[図28] H D M I ケーブル挿入時（HDMI Source機器有り）に電圧コンパレータに入力する電圧を示す図である。

[図29] レセプタクル内部メカスイッチを説明するための図である。

[図30] レセプタクル内部メカスイッチによる検出方法を使った場合における、シンク機器の制御部の制御手順を示すフローチャートである。

[図31] + 5 V ピン（1 8 ピン）の電圧を監視する検出方法を使った場合における、シンク機器の制御部の制御手順を示すフローチャートである。

[図32] + 5 V ピン（1 8 ピン）の電圧を監視する検出方法を使った場合における、シンク機器の制御部の他の制御手順を示すフローチャートである。

[図33] 新規格に基づくケーブル線配置を示す図である。

[図34] 新規格ケーブルのケーブル線配置を示す図である。

[図35] シンク機器の制御部内の判別部内の構成を概略的に示す図である。

[図36] シンク機器の制御部の制御手順を示すフローチャートである。

[図37] 新規格ケーブルのケーブル線配置を示す図である。

[図38] シンク機器の制御部内の判別部内の構成を概略的に示す図である。

[図39] 「（１）ケーブル未接続の場合」に検出手順 A，B を実行したときの検出結果を説明するための接続状態図である。

[図40] 「（２）新規格ケーブルが接続された場合」に検出手順 A，B を実行したときの検出結果を説明するための接続状態図である。

[図41] 「（３）新規格ケーブル＋新規格ソース機器が接続された場合」に検出手順 A，B を実行したときの検出結果を説明するための接続状態図である。

[図42] 「（４）H D M I ケーブルが接続された場合」に検出手順 A，B を実行したときの検出結果を説明するための接続状態図である。

[図43] 「(5) HDMI ケーブル+HDMI ソース機器が接続された場合」に検出手順A、Bを実行したときの検出結果を説明するための接続状態図である。

[図44] 各場合の検出手順A、検出手順Bにおける検出結果out3, out2の一覧を示す図である。

[図45] シンク機器の制御部の制御手順を示すフローチャートである。

### 発明を実施するための形態

[0036] 以下、発明を実施するための形態（以下、「実施の形態」とする）について説明する。なお、説明は以下の順序で行う。

1. 実施の形態
2. 変形例

[0037] < 1. 実施の形態 >

[AVシステムの構成]

図1は、実施の形態としてのAV（Audio and Visual）システム100の構成例を示している。このAVシステム100は、ソース機器とシンク機器とが接続されて構成されている。ソース機器110は、例えば、ゲーム機、ディスクプレーヤ、セットトップボックス、デジタルカメラ、携帯電話などのAVソースである。シンク機器120は、例えば、テレビ受信機、プロジェクタ等である。

[0038] ソース機器110およびシンク機器120は、ケーブル200を介して接続されている。ソース機器110には、データ送信部112が接続されたコネクタ部111が設けられている。シンク機器120には、データ受信部122が接続されたコネクタ部121が設けられている。ケーブル200の一端はソース機器110のコネクタ部111に接続され、このケーブル200の他端はシンク機器120のコネクタ部121に接続される。

[0039] ソース機器110は、制御部113を有している。この制御部113は、ソース機器110の全体を制御する。ソース機器110のデータ送信部112は、HDMI規格のデジタルインタフェースにのみ対応している場合、新

規格のデジタルインタフェースにのみ対応している場合、あるいはその双方に対応している場合がある。データ送信部 112 が双方のデジタルインタフェースに対応している場合、いずれかのデジタルインタフェースの動作を行うように、制御部 113 により選択的に切り換えられる。

[0040] このソース機器 110 の制御部 113 は、判別部 114 を含んでいる。この判別部 114 は、このソース機器 110 にシンク機器 120 が接続されているか、シンク機器 120 のデータ受信部 122 のデジタルインタフェースが H D M I 規格であるか新規格であるか等を回路を用いて判別する。制御部 113 は、データ送信部 112 が H D M I 規格および新規格の双方のデジタルインタフェースに対応している場合、判別部 114 の判別結果に基づいて、シンク機器 120 のデータ受信部 122 のデジタルインタフェースに対応した動作を行うように、データ送信部 112 の動作を切り換える。

[0041] シンク機器 120 は、制御部 123 を有している。この制御部 123 は、シンク機器 120 の全体を制御する。シンク機器 120 のデータ受信部 122 は、H D M I 規格のデジタルインタフェースにのみ対応している場合、新規格のデジタルインタフェースにのみ対応している場合、あるいはその双方に対応している場合がある。データ受信部 122 が双方のデジタルインタフェースに対応している場合、いずれかのデジタルインタフェースの動作を行うように、制御部 123 により選択的に切り換えられる。

[0042] このシンク機器 120 の制御部 123 は、判別部 124 を含んでいる。この判別部 124 は、このシンク機器 120 にソース機器 110 が接続されているか、ソース機器 110 のデータ送信部 112 のデジタルインタフェースが H D M I 規格であるか新規格であるか等を回路を用いて判別する。制御部 123 は、データ受信部 122 が H D M I 規格および新規格の双方のデジタルインタフェースに対応している場合、判別部 124 の判別結果に基づいて、ソース機器 110 のデータ送信部 112 のデジタルインタフェースに対応した動作を行うように、データ受信部 122 の動作を切り換える。

[0043] [データ送信部、データ受信部の構成例]

図2は、図1のAVシステム100における、ソース機器110のデータ送信部112と、シンク機器120のデータ受信部122の構成例を示している。この構成例は、データ送信部112およびデータ受信部122のデジタルインタフェースが、HDMI規格のデジタルインタフェースの場合を示している。

[0044] データ送信部112は、有効画像区間（以下、適宜、アクティブビデオ区間ともいう）において、非圧縮の1画面分の画像の画素データに対応する差動信号を、複数のチャンネルで、データ受信部122に一方向に送信する。ここで、有効画像区間は、一の垂直同期信号から次の垂直同期信号までの区間から、水平帰線区間及び垂直帰線区間を除いた区間である。また、データ送信部112は、水平帰線区間または垂直帰線区間において、少なくとも画像に付随する音声データや制御データ、その他の補助データ等に対応する差動信号を、複数のチャンネルで、データ受信部122に一方向に送信する。

[0045] データ送信部112とデータ受信部122とからなるHDMIシステムの伝送チャンネルには、以下の伝送チャンネルがある。すなわち、データ送信部112からデータ受信部122に対して、画素データおよび音声データを、ピクセルクロックに同期して、一方向にシリアル伝送するための伝送チャンネルとしての、3つのTMDSチャンネル#0～#2がある。また、TMDSクロックを伝送する伝送チャンネルとしての、TMDSクロックチャンネルがある。

[0046] データ送信部112は、HDMIトランスミッタ81を有する。このHDMIトランスミッタ81は、例えば、非圧縮の画像の画素データに対応する差動信号に変換し、複数のチャンネルである3つのTMDSチャンネル#0、#1、#2で、HDMIケーブルを介して接続されているデータ受信部122に、一方向にシリアル伝送する。

[0047] また、HDMIトランスミッタ81は、非圧縮の画像に付随する音声データ、さらには、必要な制御データその他の補助データ等を、対応する差動信号に変換し、3つのTMDSチャンネル#0、#1、#2でデータ受信部122に、一方向にシリアル伝送する。

- [0048] さらに、HDMI トランスミッタ 8 1 は、3つのTMD Sチャンネル# 0, # 1, # 2で送信する画素データに同期したTMD Sクロックを、TMD Sクロックチャンネルで、HDMI ケーブルを介して接続されているデータ送信部 1 2 2に送信する。ここで、1つのTMD Sチャンネル#  $i$  ( $i = 0, 1, 2$ )では、TMD Sクロックの1クロックの間に、10ビットの画素データが送信される。
- [0049] データ受信部 1 2 2は、アクティブビデオ区間において、複数のチャンネルで、データ送信部 1 2 2から一方向に送信されてくる、画素データに対応する差動信号を受信する。また、このデータ受信部 1 2 2は、水平帰線区間または垂直帰線区間において、複数のチャンネルで、データ送信部 1 1 2から一方向に送信されてくる、音声データや制御データに対応する差動信号を受信する。
- [0050] すなわち、データ受信部 1 2 2は、HDMI レシーバ 8 2を有する。このHDMI レシーバ 8 2は、TMD Sチャンネル# 0, # 1, # 2で、データ送信部 1 1 2から一方向に送信されてくる、画素データに対応する差動信号と、音声データや制御データに対応する差動信号を受信する。この場合、データ送信部 1 1 2からTMD Sクロックチャンネルで送信されてくるピクセルクロック (TMD Sクロック)に同期して受信する。
- [0051] HDMI システムの伝送チャンネルには、上述のTMD Sチャンネル# 0 ~ # 2およびTMD Sクロックチャンネルの他に、DDC (Display Data Channel) やCECラインと呼ばれる伝送チャンネルがある。DDCは、HDMI ケーブルに含まれる図示しない2本の信号線からなる。DDCは、データ送信部 1 1 2が、データ受信部 1 2 2から、E-EDID (Enhanced Extended Display Identification Data)を読み出すために使用される。
- [0052] すなわち、データ受信部 1 2 2は、HDMI レシーバ 8 1の他に、自身の性能 (Configuration/capability)に関する性能情報であるE-EDIDを記憶している、EDID ROM (Read Only Memory)を有している。データ送信部 1 1 2は、例えば、制御部 1 1 3からの要求に応じて、HDMI ケー

ブルを介して接続されているデータ受信部 122 から、E-EDID を、DDC を介して読み出す。

[0053] データ送信部 112 は、読み出した E-EDID を制御部 113 に送る。制御部 113 は、この E-EDID を、図示しないフラッシュROMあるいはDRAMに格納する。制御部 113 は、E-EDID に基づき、データ受信部 122 の性能の設定を認識できる。例えば、制御部 113 は、データ受信部 122 を有するシンク機器 120 が立体画像データの取り扱いが可能か否か、可能である場合はさらにいかなる TMD S 伝送データ構造に対応可能であるか等を認識する。

[0054] CEC ラインは、HDMI ケーブルに含まれる図示しない 1 本の信号線からなり、データ送信部 112 とデータ受信部 122 との間で、制御用のデータの双方向通信を行うために用いられる。この CEC ラインは、制御データラインを構成している。

[0055] また、HDMI ケーブルには、HPD (Hot Plug Detect) と呼ばれるピンに接続されるライン (HPD ライン) が含まれている。ソース機器は、この HPD ラインを利用して、シンク機器の接続を検出することができる。なお、この HPD ラインは双方向通信路を構成する HEAC-ラインとしても使用される。また、HDMI ケーブルには、ソース機器からシンク機器に電源を供給するために用いられる電源ライン (+5V Power Line) が含まれている。さらに、HDMI ケーブルには、ユーティリティラインが含まれている。このユーティリティラインは双方向通信路を構成する HEAC+ラインとしても使用される。

[0056] 図 3 は、TMD S 伝送データの構造例を示している。この図 3 は、TMD S チャンネル #0, #1, #2 において、横×縦が 1920 ピクセル×1080 ラインの画像データが伝送される場合の、各種の伝送データの区間を示している。

[0057] HDMI の 3 つの TMD S チャンネル #0, #1, #2 で伝送データが伝送されるビデオフィールド (Video Field) には、伝送データの種類に応じて、

3種類の区間が存在する。この3種類の区間は、ビデオデータ区間（Video Data period）、データアイランド区間（Data Island period）、およびコントロール区間（Control period）である。

[0058] ここで、ビデオフィールド区間は、ある垂直同期信号の立ち上がりエッジ（active edge）から次の垂直同期信号の立ち上がりエッジまでの区間である。このビデオフィールド区間は、水平ブランキング期間（horizontal blanking）、垂直ブランキング期間（vertical blanking）、並びに、アクティブビデオ区間（Active Video）に分けられる。このアクティブビデオ区間は、ビデオフィールド区間から、水平ブランキング期間および垂直ブランキング期間を除いた区間である

[0059] ビデオデータ区間は、アクティブビデオ区間に割り当てられる。このビデオデータ区間では、非圧縮の1画面分の画像データを構成する1920ピクセル（画素）×1080ライン分の有効画素（Active pixel）のデータが伝送される。

[0060] データアイランド区間およびコントロール区間は、水平ブランキング期間および垂直ブランキング期間に割り当てられる。このデータアイランド区間およびコントロール区間では、補助データ（Auxiliary data）が伝送される。すなわち、データアイランド区間は、水平ブランキング期間と垂直ブランキング期間の一部分に割り当てられている。このデータアイランド区間では、補助データのうち、制御に関係しないデータである、例えば、音声データの packets 等が伝送される。

[0061] コントロール区間は、水平ブランキング期間と垂直ブランキング期間の他の部分に割り当てられている。このコントロール区間では、補助データのうちの、制御に関係するデータである、例えば、垂直同期信号および水平同期信号、制御 packets 等が伝送される。

[0062] 図4は、HDMI レセプタクルのピン配列の一例を示している。図4に示すピン配列はタイプA（type-A）と呼ばれている。TMDSチャネル#iの差動信号であるTMDS Data #i+とTMDS Data #i-は差

動線である2本のラインにより伝送される。この2本のラインは、TMD S Data # i + が割り当てられているピン（ピン番号が1, 4, 7のピン）と、TMD S Data # i - が割り当てられているピン（ピン番号が3, 6, 9のピン）に接続される。

[0063] また、制御用のデータであるCEC信号が伝送されるCECラインは、ピン番号が13であるピンに接続される。また、E-EDID等のSDA (Serial Data) 信号が伝送されるラインは、ピン番号が16であるピンに接続される。SDA信号の送受信時の同期に用いられるクロック信号であるSCL (Serial Clock) 信号が伝送されるラインは、ピン番号が15であるピンに接続される。上述のDDCは、SDA信号が伝送されるラインおよびSCL信号が伝送されるラインにより構成される。

[0064] また、上述したようにソース機器がシンク機器の接続を検出するためのHPDライン（HEAC-ライン）は、ピン番号が19であるピンに接続される。また、ユーティリティライン（HEAC+ライン）は、ピン番号が14であるピンに接続される。また、上述したように電源を供給するための電源ラインは、ピン番号が18であるピンに接続される。

[0065] 図5は、図1のAVシステム100における、ソース機器110のデータ送信部112と、シンク機器120のデータ受信部122の構成例を示している。この構成例は、データ送信部112およびデータ受信部122のデジタルインタフェースが、新規格のデジタルインタフェースの場合を示している。この図5において、図2と対応する部分には同一符号を付して示し、適宜、その詳細説明を省略する。

[0066] データ送信部112は、有効画像区間（以下、適宜、アクティブビデオ区間ともいう）において、非圧縮の1画面分の画像の画素データに対応する差動信号を、複数のチャネルで、データ受信部122に一方向に送信する。ここで、有効画像区間は、一の垂直同期信号から次の垂直同期信号までの区間から、水平帰線区間及び垂直帰線区間を除いた区間である。また、データ送信部112は、水平帰線区間または垂直帰線区間において、少なくとも画像

に付随する音声データや制御データ、その他の補助データ等に対応する差動信号を、１つのＴＭＤＳチャンネル＃０で、データ受信部１２２に一方向に送信する。

[0067] この場合、ＴＭＤＳクロックは、ＨＤＭＩ規格（図２参照）の場合の三倍とされることで、ＴＭＤＳチャンネル＃０だけでの伝送を可能にしている。また、ＴＭＤＳクロック自身も、ＴＭＤＳチャンネル＃０にコモンモードで挿入することで、ＴＭＤＳクロックチャンネルも不要としている。そのため、この新規格のデジタルインタフェースでは、ＨＤＭＩレセプタクル（Ａタイプ）の各ピンのうち、ＨＤＭＩ規格のデジタルインタフェースの場合にＴＭＤＳチャンネル＃１、ＴＭＤＳチャンネル＃２、ＴＭＤＳクロックチャンネルで使用されている９本のピン（ＰＩＮ１－６，１０－１２）は、未使用となる。

[0068] データ送信部１１２は、トランスミッタ８１Ａを有する。このトランスミッタ８１Ａは、例えば、非圧縮の画像の画素データを対応する差動信号に変換し、１つのＴＭＤＳチャンネル＃０で、ＨＤＭＩケーブルあるいは新規格ケーブルを介して接続されているデータ受信部１２２に、一方向にシリアル伝送する。

[0069] また、トランスミッタ８１Ａは、非圧縮の画像に付随する音声データ、さらには、必要な制御データその他の補助データ等を、対応する差動信号に変換し、１つのＴＭＤＳチャンネル＃０でデータ受信部１２２に、一方向にシリアル伝送する。

[0070] データ受信部１２２は、アクティブビデオ区間において、１つのチャンネル＃０で、データ送信部１１２から一方向に送信されてくる、画素データに対応する差動信号を受信する。また、このデータ受信部１２２は、水平帰線区間または垂直帰線区間において、１つの複数のチャンネル＃０で、データ送信部１１２から一方向に送信されてくる、音声データや制御データに対応する差動信号を受信する。

[0071] すなわち、データ受信部１２２は、レシーバ８２Ａを有する。このレシーバ８２Ａは、ＴＭＤＳチャンネル＃０で、データ送信部１１２から一方向に送

信されてくる、画素データに対応する差動信号と、音声データや制御データに対応する差動信号を受信する。

[0072] 図5に示す新規格の場合におけるデータ送信部112とデータ受信部122の構成例のその他は、図2に示すHDMI規格の場合におけるデータ送信部112とデータ受信部122の構成例と同様であるので、その詳細説明は省略する。

[0073] 図6は、図1のAVシステム100における、ソース機器110のデータ送信部112と、シンク機器120のデータ受信部122の構成例を示している。この構成例も、データ送信部112およびデータ受信部122のデジタルインタフェースが、新規格のデジタルインタフェースの場合を示している。この図6において、図5と対応する部分には同一符号を付して示し、適宜、その詳細説明を省略する。

[0074] この図6に示す構成例の場合、図5の構成例と同様に、データ送信部112は、水平帰線区間または垂直帰線区間において、少なくとも画像に付随する音声データや制御データ、その他の補助データ等に対応する差動信号を、1つのTMDSチャネル#0で、データ受信部122に一方向に送信する。

[0075] この場合、TMDSクロックは、HDMI規格（図2参照）の場合の三倍とされることで、TMDSチャネル#0だけでの伝送を可能にしている。また、TMDSクロック自身も、TMDSチャネル#0にコモンモードで挿入することで、TMDSクロックチャネルも不要としている。この場合、HDMIレセプタクルのPIN1, 2の2ピンが使用される。

[0076] また、この図6の構成例では、CEC, DDC, HPDのラインとして、1本のコントロールライン（Control Line）が使用される。また、電源ライン（+5V Power Line）は省略される。また、USBのように携帯ソース機器充電用にVBUSライン（VBUS Line）が追加され、さらに、共通にグランドライン（Grand Line）が設けられる。

[0077] コントロールラインは、ピン番号が3であるピンに接続される。また、VBUSラインは、ピン番号が4であるピンに接続される。さらに、グランド

ラインは、ピン番号が5であるピンに接続される。そのため、この図6に示す新規格のデジタルインタフェースでは、HDMIレセプタクル（Aタイプ）の各ピンのうち、PIN6-19の14ピンが未使用となる。

[0078] 図1に示すAVシステム100において、シンク機器120のデータ受信部122は、HDMI規格および新規格の双方のデジタルインタフェースに対応可能である場合、ソース機器110のデータ送信部112のデジタルインタフェースに合わせた動作を行うように制御される。すなわち、制御部123は、パワーオン後に、コネクタ部121にケーブル200が接続されているとき、ソース機器110のデータ送信部112のデジタルインタフェースがHDMI規格か新規格かを判別し、その判別結果に応じてデータ受信部122の動作を制御する。

[0079] 図7のフローチャートは、制御部123の制御手順を示している。まず、制御部123は、ステップST1において、パワーオンで処理を開始し、その後に、ステップST2のケーブル検出モードの処理に移る。このケーブル検出モードでは、コネクタ部121の18ピンの電圧、ケーブル接続を検出するセンサの出力等から、ケーブル200のコネクタ部121への接続を検出する。

[0080] 次に、制御部123は、ステップST3において、ステップST2の検出結果に基づいて、ケーブル200がコネクタ部121に接続されたか否かを判断する。コネクタ部121にケーブル200が接続されているとき、制御部123は、ステップST4の処理に移る。このステップST4において、制御部123は、判別部124の判別結果に基づいて、ソース機器110のデータ送信部112のデジタルインタフェースがHDMI規格か新規格かを判別する。

[0081] HDMI規格であるとき、制御部123は、ステップST5において、データ受信部122を、HDMI規格のデジタルインタフェースに合わせた動作モード（HDMIモード）に制御する。また、新規格であるとき、制御部123は、ステップST6において、データ受信部122を、新規格のデジ

タルインタフェースに合わせた動作モード（新規格モード）に制御する。制御部 123 は、ステップ S T 5 あるいはステップ S T 6 の処理の後、ステップ S T 7 において、ケーブル 200 の引き抜きがあったか否かを判別し、ケーブル 200 の引き抜きがない限り、データ受信部 122 の動作モードをそのまま維持する。一方、データの引き抜きがあったときは、直ちに、ステップ S T 2 に戻る。

[0082] また、図 1 に示す A V システム 100 において、ソース機器 110 のデータ送信部 122 は、H D M I 規格および新規格の双方のデジタルインタフェースに対応可能である場合、シンク機器 120 のデータ受信部 122 のデジタルインタフェースに合わせた動作を行うように制御される。すなわち、制御部 113 は、パワーオン後に、コネクタ部 111 にケーブル 200 が接続されているとき、シンク機器 120 のデータ受信部 122 のデジタルインタフェースが H D M I 規格か新規格かを判別し、その判別結果に応じてデータ送信部 112 の動作を制御する。この制御部 113 の制御手順は、詳細説明は省略するが、上述したシンク機器 120 の制御部 123 の制御手順と同様である（図 7 参照）。

[0083] [判別部の構成例]

次に、シンク機器 120 の制御部 123 内の判別部 124、ソース機器 110 の制御部 113 内の判別部 114 の構成例を説明する。

[0084] [第 1 の構成例]

この構成例は、T M D S 差動信号線のみで判別する例である。複数の T M D S 差動信号ペアのうち、1 ペアだけがアクティブな信号ペアであることを検出する。例えば、図 5 の構成例で示したように、H D M I 規格では 3 つの T M D S チャンネル # 0 ~ # 2 が使用されるが、新規格（図 5 参照）では 1 つの T M D S チャンネル # 0 のみが使用される。そのため、新規格では、T M D S チャンネル # 1、# 2 および T M D S クロックチャンネルは未使用とされる。

[0085] この構成例では、ソース機器 110 のデータ送信部 112 が H D M I 規格のデジタルインタフェースで動作する場合に差動信号が入力され、また、ソ

ース機器 110 の送信部 112 が新規格（図 5 参照）のデジタルインタフェースで動作する場合に差動信号が入力されない一対のピン、例えば P I N 1, 3 に対して、アクティブ範囲検出回路が設けられる。このアクティブ範囲検出回路の検出結果により、ソース機器 110 のデータ送信部 112 のデジタルインタフェースが H D M I 規格であるか新規格であるかの判断が可能となる。

[0086] 図 8 は、T M D S 差動信号ペアの模式図を示している。この図 8 において、T M D S 差動信号は、図 9 に示すように、上限電圧  $V_{high}$ 、下限電圧  $V_{low}$ 、振幅  $V_{swing}$  として、この範囲内で動作する。アクティブ範囲検出回路は、差動信号ペアのいずれも T M D S の規定電圧範囲内であれば、「H」を出力し、差動信号ペアのうちいずれか一方、または両方が T M D S の規定電圧範囲外であれば、「L」を出力する回路である。

[0087] 図 10 は、デジタルインタフェース判断用のアクティブ範囲検出回路 310 の具体的な回路例を示している。この回路例は、2 個のウインドコンパレータ 311, 312 と、1 個のアンド回路 313 により構成される。ウインドコンパレータ 311, 312 は、T M D S の上限電圧を  $V_{high}$ 、下限電圧を  $V_{low}$  とし、差動信号ペアの 1 本を  $V_c$  に接続すると、 $V_{high} > V_c > V_{low}$  の指定範囲内であれば、アンド回路出力は「H」となる。ウインドコンパレータ 311 には、P I N 1 の電圧  $V_{c1}$  が入力され、ウインドコンパレータ 312 には、P I N 3 の電圧  $V_{c3}$  が入力される。そして、ウインドコンパレータ 311, 312 の出力がアンド回路 313 に入力され、このアンド回路 313 の出力がアクティブ範囲検出回路 310 の出力 outA となる。

[0088] また、この構成例では、ソース機器 110 のデータ送信部 112 が H D M I 規格のデジタルインタフェースで動作する場合およびソース機器 110 の送信部 112 が新規格（図 5 参照）のデジタルインタフェースで動作する場合のいずれの場合にも差動信号が入力される一対のピン、例えば P I N 7, 9 に対して、アクティブ範囲検出回路が設けられる。このアクティブ範囲検出回路の検出結果により、ソース機器 110 がケーブル 200 を介して接続

されているか否かの判断が可能となる。

[0089] 図 11 は、ソース機器接続判断用のアクティブ範囲検出回路 320 の具体的な回路例を示している。この回路例は、2 個のウィンドコンパレータ 321, 322 と、1 個のアンド回路 323 により構成される。ウィンドコンパレータ 321, 322 は、TMD S の上限電圧を  $V_{high}$ 、下限電圧を  $V_{low}$  とし、差動信号ペアの 1 本を  $V_c$  に接続すると、 $V_{high} > V_c > V_{low}$  の指定範囲内であれば、アンド回路出力は「H」となる。ウィンドコンパレータ 321 には、PIN 7 の電圧  $V_{c7}$  が入力され、ウィンドコンパレータ 322 には、PIN 9 の電圧  $V_{c9}$  が入力される。そして、ウィンドコンパレータ 321, 322 の出力がアンド回路 323 に入力され、このアンド回路 323 の出力がアクティブ範囲検出回路 320 の出力 outB となる。

[0090] 図 10、図 11 に示すアクティブ範囲検出回路 310, 320 の出力 outA, outB は以下になる。すなわち、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースが HDMI 規格である場合には、outA = 「H」、outB = 「H」となる。また、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースが新規格である場合には、outA = 「L」、outB = 「H」となる。さらに、ソース機器 110 が接続されていない場合には、outA = 「L」、outB = 「L」となる。

[0091] 図 10、図 11 に示すアクティブ範囲検出回路 310, 320 を設けることで、ソース機器 110 が接続されているか否かの判断、および、そのデータ送信部 112 のデジタルインタフェースが HDMI 規格であるか新規格であるかの判断が可能となる。

[0092] なお、上述の説明では、シンク機器 120 の制御部 123 内の判別部 124 に設けられるアクティブ範囲検出回路 310, 320 について説明した。しかし、同様のアクティブ範囲検出回路を、ソース機器 110 の制御部 113 内の判別部 114 に設けることで、シンク機器 120 が接続されているか否かの判断、および、そのデータ受信部 122 のデジタルインタフェースが

HDMI規格であるか新規格であるかの判断が可能となる。

[0093] この場合、ソース機器110のデータ送信部112がHDMI規格のデジタルインタフェースで動作する場合に差動信号を出力し、また、ソース機器110の送信部112が新規格（図5参照）のデジタルインタフェースで動作する場合に差動信号を出力しない一対のピン、例えばPIN1, 3に対して、アクティブ範囲検出回路が設けられる。このアクティブ範囲検出回路の検出結果により、シンク機器120のデータ受信部122のデジタルインタフェースがHDMI規格であるか新規格であるかの判断が可能となる。

[0094] また、この場合、ソース機器110のデータ送信部112がHDMI規格のデジタルインタフェースで動作する場合およびソース機器110の送信部112が新規格（図5参照）のデジタルインタフェースで動作する場合のいずれの場合にも差動信号を出力する一対のピン、例えばPIN7, 9に対して、アクティブ範囲検出回路が設けられる。このアクティブ範囲検出回路の検出結果により、シンク機器120がケーブル200を介して接続されているか否かの判断が可能となる。

[0095] [第2の構成例]

この構成例は、TMD S差動信号線以外で判別する例である。新規格（図6参照）では、18ピンに接続される電源ライン（+5V Power Line）、および19ピンに接続されるHPDラインは使用されない。そこで、この例では、この電源ラインおよびHPDラインを使用する。

[0096] ソース機器110のデータ送信部112がHDMI規格のデジタルインタフェースで動作する場合、図12に示すように、ソース機器110からシンク機器120に電源ラインで+5Vの電源が供給される。シンク機器120では、この電源ラインが接続されるコネクタ部121の18ピンと、HPDラインが接続されるコネクタ部121の19ピンとが、ダイオードおよび抵抗を介して接続されている。そのため、ソース機器110にシンク機器120が接続される場合にはHPDラインの電圧が高くなるので、ソース機器110ではシンク機器120が接続されたことを確認できる。

- [0097] この構成例では、ソース機器 110 のデータ送信部 112 が新規格（図 6 参照）のデジタルインタフェースで動作する場合、図 13 に示すように、18 ピンは H D M I 規格で印加される電圧（最低 + 4.7 V）を下回る電圧、例えば 0 V に設定される。また、19 ピンは、18 ピンに印加される電圧より高い電圧、例えば、+ 3.3 V に設定される。
- [0098] この構成例では、シンク機器 120 の制御部 123 内の判別部 124 には、2 個の電圧コンパレータ 331, 332 が設けられる。電圧コンパレータ 331 の正入力端子には + 4.7 V が入力され、その負入力端子には、コネクタ部 121 の 18 ピンの電圧が入力される。また、電圧コンパレータ 332 の正入力端子には、コネクタ部 121 の 19 ピンの電圧が入力され、その負入力端子は 0 V が入力される。
- [0099] 図 12、図 13 に示す電圧コンパレータ 331, 332 の出力 out1, out2 は以下ようになる。すなわち、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースが H D M I 規格である場合には、out1 = 「L」、out2 = 「H」となる。また、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースが新規格である場合には、out1 = 「H」、out2 = 「H」となる。
- [0100] このように、この構成例では、電圧コンパレータ 331, 332 の出力 out1, out2 によって、データ送信部 112 のデジタルインタフェースが H D M I 規格であるか新規格であるかの判断が可能となる。ケーブル未接続の場合、H P D ライン + 3.3 V に設定できないので、ケーブル接続判定は不要である。なお、ダイオードと抵抗は、H D M I 規格機器の場合必要であるが、新規格接続の場合にはダイオードが逆バイアスのため非道通となり、何ら動作に支障はない。
- [0101] [第 3 の構成例]
- この構成例も、T M D S 差動信号線以外で判別する例である。新規格（図 6 参照）では、17 ピンに接続される D D C - G N D ラインは使用されない。

そこで、この例では、このDDC-GNDラインを使用する。

[0102] ソース機器 110 のデータ送信部 112 がHDMI規格のデジタルインタフェースで動作する場合、図14に示すように、ソース機器 110 において、DDC-GNDラインが接続される17ピンは接地される。この構成例では、ソース機器 110 のデータ送信部 112 が新規格（図6参照）のデジタルインタフェースで動作する場合、図15に示すように、17ピンにはVcc（例えば+5V）が印加されるか、またはこの17ピンは未接続、つまり電氣的に浮いた状態とされる。

[0103] この構成例では、シンク機器 120 において、コネクタ部 121 の17ピンは抵抗Rを介してVccにプルアップされる。また、シンク機器 120 の制御部 123 内の判別部 124 には、1個の電圧コンパレータ 341 が設けられる。電圧コンパレータ 341 の正入力端子には、コネクタ部 121 の17ピンの電圧が入力される。また、電圧コンパレータ 341 の負入力端子には、 $V_{cc}/2$ が入力される。

[0104] 図14、図15に示す電圧コンパレータ 341 の出力out1は以下のようになる。すなわち、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースがHDMI規格である場合には、out1=「L」となる。また、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースが新規格である場合には、out1=「H」となる。

[0105] このように、この構成例では、電圧コンパレータ 341 の出力out1によって、データ送信部 112 のデジタルインタフェースがHDMI規格であるか新規格であるかの判断が可能となる。この構成例では、ソース機器 110 のデータ送信部 112 のデジタルインタフェースが新規格である場合と、未接続の場合との区別がつかないので、別途ケーブル接続判定が必要である。

[0106] [第4の構成例]

この構成例も、TMD S 差動信号線以外で判別する例である。新規格（図6参照）では、17ピンに接続されるDDC-GNDラインは使用されない。

そこで、この例では、このDDC-GNDラインを使用する。

- [0107] ソース機器 110 のデータ送信部 112 が HDMI 規格のデジタルインタフェースで動作する場合、図 16 に示すように、ソース機器 110 において、DDC-GNDラインが接続される 17 ピンは接地される。この構成例では、ソース機器 110 のデータ送信部 112 が新規格（図 6 参照）のデジタルインタフェースで動作する場合、図 17 に示すように、17 ピンは抵抗 R2 を介して接地される。
- [0108] この構成例では、シンク機器 120 において、コネクタ部 121 の 17 ピンは抵抗 R1（=R1）を介して Vcc（例えば、+5V）にプルアップされる。また、シンク機器 120 の制御部 123 内の判別部 124 には、2 個の電圧コンパレータ 351, 352 が設けられる。電圧コンパレータ 351, 352 の正入力端子には、コネクタ部 121 の 17 ピンの電圧が入力される。
- [0109] また、電圧コンパレータ 351 の負入力端子には、 $3V_{cc}/4$  が入力される。この場合、この電圧コンパレータ 351 では、17 ピンの電圧が、Vcc を抵抗 R1 と抵抗 R2 で分圧して得られる電圧の上側の電圧と比較される。また、電圧コンパレータ 352 の負入力端子には、 $V_{cc}/4$  が入力される。この場合、この電圧コンパレータ 352 では、17 ピンの電圧が、Vcc を抵抗 R1 と抵抗 R2 で分圧して得られる電圧の下側の電圧と比較される。
- [0110] 図 16、図 17 に示す電圧コンパレータ 351, 352 の出力 out1, out2 は以下ようになる。すなわち、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースが HDMI 規格である場合には、out1 = 「L」、out2 = 「L」となる。また、ソース機器 110 が接続されており、このソース機器 110 のデータ送信部 112 のデジタルインタフェースが新規格である場合には、out1 = 「L」、out2 = 「H」となる。さらに、ソース機器 110 が接続されていない場合には、out1 = 「H」、out2 = 「H」となる。
- [0111] このように、この構成例では、電圧コンパレータ 351, 352 の出力 out

1, out2によって、ソース機器 110 が接続されているか否かの判断、データ送信部 112 のデジタルインタフェースが HDMI 規格であるか新規格であるかの判断が可能となる。

[0112] [第 5 の構成例]

この構成例も、TMD S 差動信号線以外で判別する例である。新規格（図 6 参照）では、17 ピンに接続される DDC-GND ラインは使用されない。そこで、この例では、この DDC-GND ラインを使用する。

[0113] ソース機器 110 が HDMI 機器である場合、図 18 に示すように、ソース機器 110 において、DDC-GND ラインが接続される 17 ピンは接地される。また、ソース機器 110 の新規格機器（図 6 参照）である場合、図 19 に示すように、Vcc（例えば、+5 V）が抵抗 R1 と R2 で分圧されて得られた電圧が、17 ピンに印加される。また、制御部 113 内の判別部 114 には、2 個の電圧コンパレータ 361, 362 が設けられる。この電圧コンパレータ 361 の負入力端子および電圧コンパレータ 362 の正入力端子には、コネクタ部 111 の 17 ピンの電圧が入力される。また、電圧コンパレータ 361 の正入力端子には、電圧 V3 が入力される。また、電圧コンパレータ 362 の負入力端子には、電圧 V4 が入力される。

[0114] また、シンク機器 120 が HDMI 機器である場合、図 20 に示すように、シンク機器 120 において、DDC-GND ラインが接続される 17 ピンは接地される。また、シンク機器 120 が新規格機器（図 6 参照）である場合、図 19 に示すように、17 ピンは、抵抗 R1 を介して電圧 Vcc にプルアップされる。また、制御部 123 内の判別部 124 には、2 個の電圧コンパレータ 363, 364 が設けられる。この電圧コンパレータ 363 の負入力端子および電圧コンパレータ 364 の正入力端子には、コネクタ部 111 の 17 ピンの電圧が入力される。また、電圧コンパレータ 363 の正入力端子には、電圧 V1 が入力される。また、電圧コンパレータ 364 の負入力端子には、電圧 V2 が入力される。

[0115] ここで、 $R1 = 2 * R2$  とされる。シンク機器 120 側のコネクタ部 12

1の17ピンの電圧 $V_{\text{sink}}$ は、以下のように計算される。すなわち、図18の場合には、 $V_{\text{sink}} = 0$ 、図19の場合には、 $V_{\text{sink}} = V_{\text{cc}} / 2$ 、ケーブル未接続の場合には、 $V_{\text{sink}} = V_{\text{cc}}$ となる。また、ソース機器110側のコネクタ部111の17ピンの電圧 $V_{\text{source}}$ は、以下のように計算される。すなわち、図19の場合には、 $V_{\text{source}} = V_{\text{cc}} / 2$ 、図20の場合には、 $V_{\text{source}} = 0$ 、ケーブル未接続の場合には、 $V_{\text{sink}} = V_{\text{cc}} / 3$ となる。

[0116] したがって、従って比較電圧 $V_1$ 、 $V_2$ 、 $V_3$ 、 $V_4$ を次式のように設定すれば、電圧コンパレータの出力out1とout2、out3とout4の組み合わせで各接続状態を検出できる。なお、ケーブル未接続の場合は、out1～out4全ての出力が「H」となる。

$$V_1 = 3 / 4 * V_{\text{cc}}$$

$$V_2 = 1 / 4 * V_{\text{cc}}$$

$$V_3 = 5 / 12 * V_{\text{cc}}$$

$$V_4 = 1 / 4 * V_{\text{cc}}$$

[0117] なお、図19の場合には、シンク機器120の電圧コンパレータ363では、17ピンの電圧が、 $V_{\text{cc}}$ を抵抗 $R_1$ 、 $R_1$ の並列抵抗と抵抗 $R_2$ で分圧して得られる電圧の上側の電圧と比較される。また、シンク機器120の電圧コンパレータ364では、17ピンの電圧が、 $V_{\text{cc}}$ を抵抗 $R_1$ 、 $R_1$ の並列抵抗と抵抗 $R_2$ で分圧して得られる電圧の下側の電圧と比較される。

[0118] [第6の構成例]

この構成例は、TMD S差動信号線のみで判別する例である。この構成例では、ソース機器110のデータ送信部112がHDMI規格のデジタルインタフェースで動作する場合に差動信号が入力され、また、ソース機器110の送信部112が新規格（図5参照）のデジタルインタフェースで動作する場合に差動信号が入力されない一対のピン、例えばPIN1、3に着目する。

[0119] ここで、シンク機器側のPIN1とPIN3とのインピーダンスは、以下のようになる。

- (1) HDMIケーブルが挿入されていない場合：ハイインピーダンス
- (2) HDMIケーブルのみ挿入されている場合：ハイインピーダンス
- (3) HDMIケーブル+HDMIソース機器が接続されている場合：ハイインピーダンス

[0120] 以上のように、ソース機器が接続されていない2つのケース(1)、(2)では、PIN 1、PIN 3は非接続なのでハイインピーダンスとなる。また、HDMIソース機器が接続されている場合でも、機器を保護するためハイインピーダンスとなっている。

[0121] 一方、新規格(図5参照)では、PIN 1、3は未使用なので、図21(a)のようにType-Aプラグ内部でPIN 1とPIN 3を導線でショートさせるか、または、図21(b)に示すように、PIN 1とPIN 3とを抵抗 $R$ ( $50\Omega$ )でつなぐ。これにより、新規格のケーブルがシンク側Type-AのHDMIレセプタクルに挿入されている場合、ソース機器の有無に拘わらず、PIN 1とPIN 3との間では、シンク機器側から見て導通することになる。また、ここではPIN 1とPIN 3を例に挙げたが、新規格で使用しないピンのうち、HDMIソース機器側でハイインピーダンスとなるPINの組み合わせならば、いずれも適用可能である。

[0122] 上述したように、PIN 1とPIN 3のインピーダンス特性から新規格のケーブルが挿入されているかどうか判断できる。

[0123] 図22は、シンク機器120の制御部123内の判別部124に設けられるケーブル検出回路370を示している。このケーブル検出回路370は、電圧コンパレータ371により構成される。1ピンは抵抗 $R_T$ を介して電圧 $V_{cc}$ にプルアップされる。電圧コンパレータ370の正入力端子には、1ピンの電圧が入力される。また、この電圧コンパレータ371の負入力端子には、電圧が抵抗 $R_T$ および $R_1$ ( $=2R_T$ )で分圧されて得られた電圧が、リファレンス電圧 $V_{ref}$ ( $=2.2V$ )として入力される。なお、PIN 3は、接地される。

[0124] 図23は、図8に示すTMD S差動ペア模式図に、図22のケーブル検出

回路 370 を挿入した場合の回路例である。この図 23 において、ケーブル検出を行う場合、スイッチ D1 : ON、スイッチ D2 : OFF、スイッチ D3 : ON、スイッチ D4 : ON とされる。逆に、スイッチ D1 : OFF、スイッチ D2 : ON、スイッチ D3 : OFF、スイッチ D4 : OFF とされると、図 8 と等価な回路に戻る。図 22 において、新規格ケーブルが挿入された場合のみ  $V_{out} = L$ 、それ以外の場合は  $V_{out} = H$  となる。その理由を、以下、5 つのケース別に示す。

[0125] (1) ケーブル未挿入時

図 24 は、ケーブル未挿入時に電圧コンパレータ 371 に入力する電圧を示している。PIN 1 (TMDS Data2+)、PIN 3 (TMDS Data2-) の間はハイインピーダンスなので  $V_{in} = 3.3 \text{ V}$  となり、 $V_{out} = H$  となる。

(2) 新規格ケーブル挿入時 1

図 25 は、PIN 1 (TMDS Data2+)、PIN 3 (TMDS Data2-) の間を抵抗器  $R_T (50 \Omega)$  でつないだ新規格ケーブルが挿入された場合を示している。 $V_{in} = 1.65 \text{ V}$  となり、 $V_{out} = L$  となる。

[0126] (3) 新規格ケーブル挿入時 2

図 26 は、PIN 1 (TMDS Data2+)、PIN 3 (TMDS Data2-) の間を導線でショートさせた新規格ケーブルが挿入された場合を示している。 $V_{in} = 0 \text{ V}$  となり、 $V_{out} = L$  となる。

(4) HDMI ケーブル挿入時

図 27 は、HDMI ケーブル挿入時 (HDMI ソース機器はなし) に電圧コンパレータ 371 に入力する電圧を示している。PIN 1 (TMDS Data2+)、PIN 3 (TMDS Data2-) の間はハイインピーダンスなので、 $V_{in} = 3.3 \text{ V}$  となり、 $V_{out} = H$  となる。

[0127] (5) HDMI ケーブル + HDMI ソース機器挿入時

図 28 は、HDMI ケーブル挿入時 (HDMI Source 機器有り) に電圧コンパレータ 371 に入力する電圧を示している。PIN 1 (TMDS Data2+)、PIN 3 (TMDS Data2-) の間はハイインピーダンスなので、 $V_{in} = 3.3 \text{ V}$  とな

り、 $V_{out}=H$ となる。

[0128] 以上、5つのケースにおけるケーブル検出回路370の動作を述べた。次に、ケーブル検出を行ってから、HDMIモード、または新規規格モードに切り換えるまでの処理を2つ述べる。ここで、このなかで述べる3つモード、すなわち「ケーブル検出モード」、「HDMIモード」、「新規規格モード」は以下のように定義される。

[0129] 「ケーブル検出モード」とは、新規機器120に電源が投入された直後の状態をいう。このモードの時だけ、図22に示すケーブル検出回路370は有効である。また、ケーブル検出回路370に関係ない全ての信号線は、ソース機器に予期せぬダメージを与えないように、ハイインピーダンスにしなければならない。

[0130] 「HDMIモード」とは、図2で示す信号構成で、かつシンク機器がHDMI Ver1.4で定義されたシンク機器の要件を満足する状態をいう。

「新規規格モード」とは、一例として挙げた図5、図6で示す信号構成で、かつシンク機器が新規規格で定義されたシンク機器の要件を満足する状態をいう。

[0131] A. 「Type-Aレセプタクル内部メカスイッチで検出する方法」

図29で示すように、Type-Aレセプタクル内部にスイッチS1を設け、Type-Aプラグ挿入の有無を判断できるようにする。Type-Aプラグが挿入されるとスイッチS1が接点S2と接触する構造にする。スイッチの接触、非接触状態は図中のケーブルセンサで選出する。

[0132] 図30のフローチャートは、この検出方法を使った場合における、シンク機器120の制御部123の制御手順を示している。まず、制御部123は、ステップST11において、パワーオンで処理を開始し、その後に、ステップST12のケーブル検出モードに移る。そして、制御部123は、ステップST13において、ケーブルセンサ（図29参照）が、ケーブルの挿入を検出したか否かを判断する。そして、ケーブルセンサがケーブルの挿入を検出したとき、制御部123は、ステップST14の処理に移る。このス

ステップ S T 1 4 において、制御部 1 2 3 は、ケーブル検出回路 3 7 0（図 2 2 参照）の電圧コンパレータ 3 7 1 の出力 Vout が「H」であるか「L」であるかを判別する。

[0133] Vout = 「H」であるとき、制御部 1 2 3 は、ステップ S T 1 5 において、データ受信部 1 2 2 を、HDMI 規格のデジタルインタフェースに合わせた動作モード（HDMI モード）に制御する。また、Vout = 「L」新規格であるとき、制御部 1 2 3 は、ステップ S T 1 6 において、データ受信部 1 2 2 を、新規格のデジタルインタフェースに合わせた動作モード（新規格モード）に制御する。制御部 1 2 3 は、ステップ S T 1 5 あるいはステップ S T 1 6 の処理の後、ステップ S T 7 において、ケーブルの引き抜きがあったか否かを判別し、ケーブルの引き抜きがない限り、データ受信部 1 2 2 の動作モードをそのまま維持する。一方、データの引き抜きがあったときは、直ちに、ステップ S T 1 2 に戻る。

[0134] B. 「+5 V ピン(1 8 ピン)の電圧を監視して検出する方法」

+5 V ピン(1 8 ピン)の電圧を監視し、+5 V の検出時、電圧コンパレータ 3 7 1 の出力 Vout を見て HDMI モード、または新規格モードへの切り換えを行う。

[0135] 図 3 1 のフローチャートは、この検出方法を使った場合における、シンク機器 1 2 0 の制御部 1 2 3 の制御手順を示している。まず、制御部 1 2 3 は、ステップ S T 2 1 において、パワーオンで処理を開始し、その後に、ステップ S T 2 2 のケーブル検出モードに移る。そして、制御部 1 2 3 は、ステップ S T 2 3 において、+5 V ピン(1 8 ピン)の電圧が+5 V であるか否かを判別する。そして、+5 V ピン(1 8 ピン)の電圧が+5 V であるとき、制御部 1 2 3 は、ステップ S T 2 4 の処理に移る。このステップ S T 2 4 において、制御部 1 2 3 は、ケーブル検出回路 3 7 0（図 2 2 参照）の電圧コンパレータ 3 7 1 の出力 Vout が「H」であるか「L」であるかを判別する。

[0136] Vout = 「H」であるとき、制御部 1 2 3 は、ステップ S T 2 5 において、データ受信部 1 2 2 を、HDMI 規格のデジタルインタフェースに合わせた動作モード（HDMI モード）に制御する。また、Vout = 「L」新規格であ

るとき、制御部 123 は、ステップ S T 26 において、データ受信部 122 を、新規格のデジタルインタフェースに合わせた動作モード（新規格モード）に制御する。

[0137] 制御部 123 は、ステップ S T 25 あるいはステップ S T 26 の処理の後、ステップ S T 27 において、ケーブルの引き抜きがあったか否かを判別する。すなわち、+5V ピン(18 ピン)の電圧が 0V であるときは、引き抜きがあったと判断する。ケーブルの引き抜きがない限り、データ受信部 122 の動作モードをそのまま維持する。一方、データの引き抜きがあったとき、制御部 123 は、直ちに、ステップ S T 22 に戻る。

[0138] 図 32 のフローチャートも、+5V ピン(18 ピン)の電圧を監視して検出する方法を使った場合における、シンク機器 120 の制御部 123 の制御手順を示している。ただし、新規格が +5V ピンを使用しない場合の処理である。+5V ピンに +5V の印加中には、常に HDMI モードとする点が、上述の図 31 のフローチャートの制御手順とは異なる。また、+5V ピンに +5V が印加されていない場合、電圧コンパレータ出力  $V_{out}$  を見て、HDMI モードまたは新規格モードに遷移する。

[0139] まず、制御部 123 は、ステップ S T 31 において、パワーオンで処理を開始し、その後に、ステップ S T 32 のケーブル検出モードに移る。そして、制御部 123 は、ステップ S T 33 において、+5V ピン(18 ピン)の電圧が +5V であるか否かを判別する。そして、+5V ピン(18 ピン)の電圧が +5V であるとき、制御部 123 は、ステップ S T 34 において、データ受信部 122 を、HDMI 規格のデジタルインタフェースに合わせた動作モード（HDMI モード）に制御する。

[0140] 次に、制御部 123 は、ステップ S T 35 において、+5V ピン(18 ピン)の電圧を判別する。+5V であるとき、制御部 123 は、データ受信部 122 の動作モード（HDMI モード）をそのまま維持する。一方、0V のとき、制御部 123 は、直ちに、ステップ S T 36 で、ケーブル検出モードに移り、その後に、ステップ S T 37 の処理に移る。

- [0141] ステップS T 3 3で、+5 Vピン(1 8ピン)の電圧が0 Vであるときも、制御部1 2 3は、ステップS T 3 7の処理に移る。このステップS T 3 7で、制御部1 2 3は、ケーブル検出回路3 7 0 (図2 2参照)の電圧コンパレータ3 7 1の出力Voutが「H」であるか「L」であるかを判別する。
- [0142] Vout=「H」であるとき、制御部1 2 3は、ステップS T 3 8において、データ受信部1 2 2を、HDMI規格のデジタルインタフェースに合わせた動作モード(HDMIモード)に制御する。また、Vout=「L」新規格であるとき、制御部1 2 3は、ステップS T 3 9において、データ受信部1 2 2を、新規格のデジタルインタフェースに合わせた動作モード(新規格モード)に制御する。
- [0143] 制御部1 2 3は、ステップS T 3 8あるいはステップS T 3 9の処理の後、ステップS T 4 0において、+5 Vピン(1 8ピン)の電圧を判別する。0 Vであるとき、制御部1 2 3は、データ受信部1 2 2の動作モード(HDMIモードまたは新規格モード)をそのまま維持する。一方、+5 Vのとき、制御部1 2 3は、直ちに、ステップS T 3 2に戻る。
- [0144] [第7の構成例]
- この構成例では、ソース機器1 1 0のデータ送信部1 1 2がHDMI規格のデジタルインタフェースで動作する場合に使用され、また、ソース機器1 1 0の送信部1 1 2が新規格(図5参照)のデジタルインタフェースで動作する場合に使用されない一対のピン、例えばPIN 1 5 (SCL用のピン)およびPIN 1 6 (SDA用のピン)に着目する。
- [0145] 図3 3は、新規格に基づく、ケーブル線配置図を示している。図3 4は、新規格ケーブルのケーブル線配置図を示している。この新規格ケーブルのシンク機器側のHDMI Type-Aプラグ内部で、PIN 1 5 (1 5ピン)とPIN 1 6 (1 6ピン)を導線で短絡(ショート)させるか、または、PIN 1 5とPIN 1 6を抵抗Rでつなぐ。
- [0146] 図3 5は、シンク機器1 2 0の制御部1 2 3内の判別部1 2 4の概略構成を示している。この判別部1 2 4は、電圧検出器3 8 1を有している。この

電圧検出器 381 の入力側に P I N 18 (18 ピン) が接続される。P I N 18 は、H D M I のソース機器が接続されるとき、電源ライン (+5V Power Line) が接続される電源ピンである。電圧検出器 381 は、P I N 18 の電圧状態を検出する。すなわち、電圧検出器 381 は、P I N 18 の電圧状態が電源の電圧であるか否かを検出し、その検出結果 out1 を出力する。

[0147] また、判別部 124 は、P I N 15 (15 ピン) を、抵抗 R を介して、電源電圧 Vcc にプルアップする。また、判別部 124 は、電流検出器 382 を有している。この電流検出器 382 の入力側に P I N 16 (16 ピン) が接続される。この電流検出器 382 は、P I N 16 の電流状態を検出する。すなわち、電流検出器 382 は、P I N 16 を通じて電流が流れているか否かを検出し、その検出結果 out2 を出力する。

[0148] 上述した判別部 124 内の電圧検出器 381 および電流検出器 382 の検出動作を、以下の 6 つのケースについて考察する。

- (1) ケーブル未接続の場合
- (2) H D M I ケーブルが接続された場合
- (3) H D M I ケーブル + H D M I ソース機器 (電源オフ) が接続された場合
- (4) H D M I ケーブル + H D M I ソース機器 (電源オン) が接続された場合
- (5) 新規格ケーブルが接続された場合
- (6) 新規格ケーブル + 新規格ソース機器 (電源オン/オフ両方) が接続された場合

[0149] 「(1) ケーブル未接続の場合」

ソース側から P I N 18 (18 ピン) に電源が供給されないので、電圧検出器 381 では、P I N 18 の電圧状態は、電源の電圧でないと検出される。また、P I N 15 と P I N 16 の間はハイインピーダンス状態にあるので、P I N 16 を通じて電流が流れることはなく、電流検出器 382 では電流が流れていないと検出される。

[0150] 「(2) HDMI ケーブルが接続された場合」

ソース側から P I N 1 8 (18 ピン) に電源が供給されないので、電圧検出器 3 8 1 では、P I N 1 8 の電圧状態は、電源の電圧でないと検出される。また、HDMI ケーブル内の S C L ラインと S D A ラインは未接続である。そのため、この場合も P I N 1 5 と P I N 1 6 の間はハイインピーダンス状態にある。そのため、P I N 1 6 を通じて電流が流れることはなく、電流検出器 3 8 2 では電流が流れていないと検出される。

[0151] 「(3) HDMI ケーブル+HDMI ソース機器(電源オフ)が接続された場合」

HDMI ソース機器の電源はオフとされているので、ソース側から P I N 1 8 (18 ピン) に電源が供給されない。そのため、電圧検出器 3 8 1 では、P I N 1 8 の電圧状態は、電源の電圧でないと検出される。また、HDMI ソース機器側の S C L - S D A 間は、電氣的なダメージを回避するためにハイインピーダンス状態にある。そのため、P I N 1 6 を通じて電流が流れることはなく、電流検出器 3 8 2 では電流が流れていないと検出される。

[0152] 「(4) HDMI ケーブル+HDMI ソース機器(電源オン)が接続された場合」

HDMI ソース機器の電源はオンとされているので、ソース側から P I N 1 8 (18 ピン) に電源が供給される。そのため、電圧検出器 3 8 1 では、P I N 1 8 の電圧状態は、電源の電圧であると検出される。また、HDMI ソース機器側の S C L - S D A 間は、電氣的なダメージを回避するためにハイインピーダンス状態にある。そのため、P I N 1 6 を通じて電流が流れることはなく、電流検出器 3 8 2 では電流が流れていないと検出される。

[0153] 「(5) 新規格ケーブルが接続された場合」

ソース側から P I N 1 8 (18 ピン) に電源が供給されないので、電圧検出器 3 8 1 では、P I N 1 8 の電圧状態は、電源の電圧でないと検出される。新規格ケーブルのシンク側 HDMI Type-A プラグ内部で、P I N 1 5 と P I N 1 6 とが導線で短絡(ショート)され、あるいは、抵抗 R を介して接続さ

れている。そのため、P I N 1 6を通じて電流が流れ、電流検出器 3 8 2 では電流が流れていると検出される。

[0154] 「(6) 新規格ケーブル+新規格ソース機器(電源オン/オフ両方)が接続された場合」

ソース側からP I N 1 8 (18ピン)に電源が供給されないので、電圧検出器 3 8 1では、P I N 1 8の電圧状態は、電源の電圧でないと検出される。新規格ケーブルのシンク側HDMI Type-Aプラグ内部で、P I N 1 5とP I N 1 6とが導線で短絡され、あるいは、抵抗Rを介して接続されている。そのため、P I N 1 6を通じて電流が流れ、電流検出器 3 8 2では電流が流れていると検出される。

[0155] 以上の考察から、この第7の構成例では、電圧検出器 3 8 1および電流検出器 3 8 2により、ケーブル検出を行う。図36のフローチャートは、この検出方法を使った場合における、シンク機器 1 2 0の制御部 1 2 3の制御手順を示している。

[0156] まず、制御部 1 2 3は、ステップS T 5 1において、パワーオンで処理を開始し、その後に、ステップS T 5 2のケーブル検出モードに移る。このケーブル検出モードでは、制御部 1 2 3は、電圧検出器 3 8 1および電流検出器 3 8 2の検出結果をポーリングする。そして、制御部 1 2 3は、ステップS T 5 3において、電圧検出器 3 8 1で電源電圧であることが検出されているか否か、つまり+5Vピン(18ピン)の電圧が+5V(電源電圧)であるか否かを判別する。

[0157] 電源電圧が検出されているとき、制御部 1 2 3は、上述の「(4) HDMIケーブル+HDMIソース機器(電源オン)が接続された場合」に相当するとして、ステップS T 5 4において、データ受信部 1 2 2を、HDMI規格のデジタルインタフェースに合わせた動作モード(HDMIモード)に制御する。そして、制御部 1 2 3はステップS T 5 5において、電圧検出器 3 8 1の電圧検出状態を監視し、電源電圧を検出している間は、データ受信部 1 2 2の動作モード(HDMIモード)をそのまま維持する。一方、電圧検出

器 3 8 1 で電源電圧が検出されなくなると、制御部 1 2 3 は、直ちに、ステップ S T 5 2 のケーブル検出モードに戻る。

[0158] また、ステップ S T 5 3 で、電圧検出器 3 8 1 で電源電圧が検出されていないとき、ステップ S T 5 6 において、電流検出器 3 8 2 で電流が検出されているか否かを判別する。電流が検出されていないとき、制御部 1 2 3 は、上述の「(1) ケーブル未接続の場合、(2) H D M I ケーブルが接続された場合、(3) H D M I ケーブル+H D M I ソース機器(電源オフ)が接続された場合」に相当するとして、ステップ S T 5 3, S T 5 6 のポーリング処理を繰り返す。

[0159] また、ステップ S T 5 6 において電流検出器 3 8 2 で電流が検出されているとき、制御部 1 2 3 は、上述の「(5) 新規格ケーブルが接続された場合、(6) 新規格ケーブル+新規格ソース機器(電源オン/オフ両方)が接続された場合」に相当するとして、制御部 1 2 3 は、ステップ S T 5 7 において、データ受信部 1 2 2 を、新規格のデジタルインタフェースに合わせた動作モード(新規格モード)に制御する。

[0160] そして、制御部 1 2 3 はステップ S T 5 8 において、電流検出器 3 8 2 の電流検出状態を監視し、電流を検出している間は、データ受信部 1 2 2 の動作モード(新規格モード)をそのまま維持する。一方、電流検出器 3 8 2 で電流が検出されなくなると、制御部 1 2 3 は、直ちに、ステップ S T 5 2 のケーブル検出モードに戻る。

[0161] なお、制御部 1 2 3 は、ステップ S T 5 7 において、データ受信部 1 2 2 を新規格モードに制御する際、図 3 5 に示す接続スイッチ 3 8 3 にスイッチ制御信号 C s w を供給して、オン状態とする。これにより、電源 V c c を、ソース機器側に供給できる。

[0162] 上述の第 7 の構成例においては、デジタルインタフェースが新規格のデジタルインタフェースであるソース機器がバッテリー駆動の電子機器であって、このバッテリーが完全に上がっている場合にあって、このソース機器のデジタルインタフェースが新規格のデジタルインタフェースであることを判別で

きる。そのため、上述したデータ受信部 122 を新規格モードに制御でき、また、ソース機器に電源を供給して、充電することが可能となる。

[0163] なお、上述の第 7 の構成例においては、ソース機器 110 のデータ送信部 112 が H D M I 規格のデジタルインタフェースで動作する場合に使用され、また、ソース機器 110 の送信部 112 が新規格（図 5 参照）のデジタルインタフェースで動作する場合に使用されない一対のピンとして、P I N 15（S C L 用のピン）および P I N 16（S D A 用のピン）に着目した。しかし、詳細説明は省略するが、その他の一対のピンを用いて同様に構成することも可能である。

[0164] また、上述の第 7 の構成例においては、P I N 16 の電流状態を検出する電流検出器 382 を有する構成を示している。しかし、P I N 16 の電流状態ではなく電圧状態を検出する構成とすることも考えられる。

[0165] [第 8 の構成例]

この構成例も、上述の第 7 の構成例と同様に、一対のピン、例えば P I N 15（S C L 用のピン）および P I N 16（S D A 用のピン）に着目する。この一対のピンは、ソース機器 110 のデータ送信部 112 が H D M I 規格のデジタルインタフェースで動作する場合には使用され、また、ソース機器 110 の送信部 112 が新規格（図 5 参照）のデジタルインタフェースで動作する場合には使用されない。

[0166] 図 37 は、新規格ケーブルのケーブル線配置図を示している。この新規格ケーブルのシンク機器側の H D M I Type-A プラグ内部で、P I N 16（16 ピン）と P I N 15（15 ピン）は、ダイオード D 1 を通じて接続される。この場合、ダイオード D 1 のアノードは P I N 15 に接続され、そのカソードは P I N 16 に接続され、P I N 15 から P I N 16 に一方向に信号（電流）が流れるようにされる。なお、ダイオード D 1 の代わりに、同様の機能を有する他の電子素子を使用してもよい。

[0167] 図 38 は、シンク機器 120 における制御部 123 内の判別部 124 の概略構成を示している。この判別部 124 は、電圧検出器 381 を有している

。この電圧検出器 381 の入力側に P I N 18 (18 ピン) が接続される。P I N 18 は、HDMI のソース機器が接続されるとき、電源ライン (+5V Power Line) が接続される電源ピンである。電圧検出器 381 は、P I N 18 の電圧状態を検出する。すなわち、電圧検出器 381 は、P I N 18 の電圧状態が電源の電圧であるか否かを検出し、その検出結果 out1 を出力する。

[0168] また、判別部 124 は、抵抗 (抵抗素子) 401 と、電界効果トランジスタ 402 と、パルス発生器 403 と、パルス検出器 404 と、抵抗 (抵抗素子) 405 と、電界効果トランジスタ 406 と、パルス発生器 407 と、パルス検出器 408 を有している。ここで、抵抗 401 は第 1 の抵抗素子を構成し、抵抗素子 405 は第 2 の抵抗素子を構成している。また、電界効果トランジスタ 402 は第 1 のスイッチング素子を構成し、電界効果トランジスタ 406 は第 2 のスイッチング素子を構成している。

[0169] 抵抗素子 401、電界効果トランジスタ 402 およびパルス発生器 403 は、第 1 の信号供給部を構成している。また、抵抗素子 405、電界効果トランジスタ 406 およびパルス発生器 407 は、第 2 の信号供給部を構成している。また、パルス検出器 408 は第 1 の信号検出部を構成し、パルス検出器 404 は第 2 の信号検出部を構成している。

[0170] 抵抗素子 401 は、P I N 15 (15 ピン) を、所定電圧、ここでは電源電圧 +V<sub>dd</sub> が供給される電源端子に接続する。すなわち、抵抗素子 401 は、P I N 15 を、電源電圧 +V<sub>dd</sub> にプルアップする。また、電界効果トランジスタ 402 のドレインは P I N 15 に接続され、そのソースは接地される。パルス発生器 403 は、スイッチング素子としての電界効果トランジスタ 402 を駆動するパルス信号を発生する。すなわち、パルス発生器 403 で発生されるパルス信号は、電界効果トランジスタ 402 のゲートに供給される。

[0171] 電界効果トランジスタ 402 は、パルス発生器 403 からのパルス信号に基づいて、オン (導通)、オフ (非導通) が交互に繰り返される。すなわち、パルス信号のハイレベル期間では、電界効果トランジスタ 402 はオン (

導通)となり、P I N 1 5の電位は接地電位(0 V)となる。一方、パルス信号のローレベル期間では、電界効果トランジスタ4 0 2はオフ(非導通)となり、P I N 1 5の電位は電源電圧+Vddとなる。このように、パルス発生器4 0 3から電界効果トランジスタ4 0 2にパルス信号が供給されるとき、P I N 1 5には、ハイレベルHが「+Vdd」で、ローレベルLが「0 V」であるパルス信号が供給される。

[0172] 抵抗素子4 0 5は、P I N 1 6(16ピン)を、所定電圧、ここでは電源電圧+Vddが供給される電源端子に接続する。すなわち、抵抗素子4 0 5は、P I N 1 6を、電源電圧+Vddにプルアップする。また、電界効果トランジスタ4 0 6のドレインはP I N 1 6に接続され、そのソースは接地される。パルス発生器4 0 7は、スイッチング素子としての電界効果トランジスタ4 0 6を駆動するパルス信号を発生する。すなわち、パルス発生器4 0 7で発生されるパルス信号は、電界効果トランジスタ4 0 6のゲートに供給される。

[0173] 電界効果トランジスタ4 0 6は、パルス発生器4 0 7からのパルス信号に基づいて、オン(導通)、オフ(非導通)が交互に繰り返される。すなわち、パルス信号のハイレベル期間では、電界効果トランジスタ4 0 6はオン(導通)となり、P I N 1 6の電位は接地電位(0 V)となる。一方、パルス信号のローレベル期間では、電界効果トランジスタ4 0 6はオフ(非導通)となり、P I N 1 6の電位は電源電圧+Vddとなる。このように、パルス発生器4 0 7から電界効果トランジスタ4 0 6にパルス信号が供給されるとき、P I N 1 6には、ハイレベルHが「+Vdd」で、ローレベルLが「0 V」であるパルス信号が供給される。

[0174] パルス検出器4 0 4は、上述したようにP I N 1 6に、ハイレベルHが「+Vdd」で、ローレベルLが「0 V」であるパルス信号が供給される期間に、P I N 1 5に得られる信号を検出し、その検出結果out2を出力する。また、パルス検出器4 0 8は、上述したようにP I N 1 5に、ハイレベルHが「+Vdd」で、ローレベルLが「0 V」であるパルス信号が供給される期間に

、P I N 1 6 に得られる信号を検出し、その検出結果out3を出力する。

[0175] 判別部 1 2 4 は、以下の検出手順 A, B で得られる検出結果out2および検出結果out3の組み合わせに基づいて、新規格ケーブルが接続されたケースを抽出する。まず、検出手順 A, B について説明する。

[0176] 「検出手順 A」

パルス発生器 4 0 3 からパルス信号を電界効果トランジスタ 4 0 2 のゲートに供給し、P I N 1 5 に、ハイレベル H が「+Vdd」で、ローレベル L が「0 V」であるパルス信号が供給される状態とする。この状態で、パルス検出器 4 0 8 で P I N 1 6 に得られる信号を検出し、検出結果out3を出力する。この場合、パルス検出器 4 0 8 が出力する検出結果out3は、以下のようになる。

[0177] パルス検出器 4 0 8 は、全くパルス信号を検出しなかった場合、つまり、P I N 1 6 の電圧が電源電圧+Vddのまま変化しない場合、検出結果out3として「N (No)」を出力する。また、パルス検出器 4 0 8 は、完全なパルス信号を検出した場合、つまり、ハイレベル H が「+Vdd」で、ローレベル L が「0 V」であるパルス信号を検出した場合、検出結果out3として「Y (Yes)」を出力する。さらに、パルス検出器 4 0 8 は、不完全なパルス信号を検出した場合、つまりローレベル L が、 $0 V < L < +Vdd$  であるパルス信号を検出した場合、検出結果out3として「M (Medium)」を出力する。

[0178] 「検出手順 B」

パルス発生器 4 0 7 からパルス信号を電界効果トランジスタ 4 0 6 のゲートに供給し、P I N 1 6 に、ハイレベル H が「+Vdd」で、ローレベル L が「0 V」であるパルス信号が供給される状態とする。この状態で、パルス検出器 4 0 4 で P I N 1 5 に得られる信号を検出し、検出結果out2を出力する。この場合、パルス検出器 4 0 4 が出力する検出結果out2は、以下のようになる。

[0179] パルス検出器 4 0 4 は、全くパルス信号を検出しなかった場合、つまり、P I N 1 5 の電圧が電源電圧+Vddのまま変化しない場合、検出結果out2と

して「N (No)」を出力する。また、パルス検出器 404 は、完全なパルス信号を検出した場合、つまり、ハイレベルHが「+V<sub>dd</sub>」で、ローレベルLが「0V」であるパルス信号を検出した場合、検出結果out2として「Y (Yes)」を出力する。さらに、パルス検出器 404 は、不完全なパルス信号を検出した場合、つまりローレベルLが、 $0V < L < +V_{dd}$ であるパルス信号を検出した場合、検出結果out2として「M (Medium)」を出力する。

[0180] 上述した検出手順A、Bにおける検出結果out2および検出結果out3を、以下の5つのケースについて考察する。

- (1) ケーブル未接続の場合
- (2) 新規格ケーブルが接続された場合
- (3) 新規格ケーブル+新規格ソース機器(電源オン/オフ両方)が接続された場合
- (4) HDMIケーブルが接続された場合(ソース機器なし)
- (5) HDMIケーブル+HDMIソース機器(電源オン/オフ)が接続された場合

[0181] 「(1) ケーブル未接続の場合」

この場合、図39に示すように、PIN15 (SCL) とPIN16 (SDA) との間は、未接続(ハイインピーダンス)である。そのため、検出手順Aを実行した場合、PIN16の電圧は電源電圧+V<sub>dd</sub>のまま変化せず、パルス検出器408は、全くパルス信号を検出しない。そのため、パルス検出器408は、検出結果out3として「N (No)」を出力する。また、検出手順Bを実行した場合、PIN15の電圧は電源電圧+V<sub>dd</sub>のまま変化せず、パルス検出器404は、全くパルス信号を検出しない。そのため、パルス検出器404は、検出結果out2として「N (No)」を出力する。

[0182] 「(2) 新規格ケーブルが接続された場合」

この場合、図40に示すように、PIN15 (SCL) とPIN16 (SDA) との間は、ダイオードD1で接続されている。この場合、PIN15 (SCL) からPIN16 (SDA) の方向がローインピーダンス、逆に、

PIN16 (SDA) から PIN15 (SCL) の方向がハイインピーダンスとなる。

[0183] そのため、検出手順Aを実行した場合、PIN16には、ハイレベルHが「+Vdd」で、ローレベルLが「0V」である完全なパルス信号が得られる。したがって、パルス検出器408は、完全なパルス信号を検出し、検出結果out3として「Y (Yes)」を出力する。また、検出手順Bを実行した場合、PIN15の電圧は電源電圧+Vddのまま変化せず、パルス検出器404は、全くパルス信号を検出しない。そのため、パルス検出器404は、検出結果out2として「N (No)」を出力する。

[0184] 「(3) 新規格ケーブル+新規格ソース機器が接続された場合」

この場合、図41に示すように、PIN15 (SCL) と PIN16 (SDA) との間は、ダイオードD1で接続されている。そのため、検出手順Aを実行した場合の検出結果out3と、検出手順Bを実行した場合の検出結果out2は、上述した「(2) 新規格ケーブルが接続された場合」と同じである。すなわち、検出手順Aを実行した場合、パルス検出器408は、検出結果out3として「Y (Yes)」を出力する。また、検出手順Bを実行した場合、パルス検出器404は、検出結果out2として「N (No)」を出力する。

[0185] 「(4) HDMIケーブルが接続された場合」

この場合、図42に示すように、PIN15 (SCL) と PIN16 (SDA) との間は、未接続 (ハイインピーダンス) である。そのため、検出手順Aを実行した場合の検出結果out3と、検出手順Bを実行した場合の検出結果out2は、上述した「(1) ケーブル未接続の場合」と同じである。検出手順Aを実行した場合、パルス検出器408は、検出結果out3として「N (No)」を出力する。また、検出手順Bを実行した場合、パルス検出器404は、検出結果out2として「N (No)」を出力する。

[0186] 「(5) HDMIケーブル+HDMIソース機器が接続された場合」

図43は、この場合の接続状態を示している。この場合、PIN15 (SCL) と PIN16 (SDA) との間のインピーダンスは、HDMIソース

機器側の状態により、以下の（5-1）～（5-3）のいずれかである。

（5-1）：ハイインピーダンス

（5-2）：ローインピーダンス

（5-3）：ハイインピーダンスとローインピーダンスの中間

[0187] ただし、PIN15（SCL）からPIN16（SDA）の方向と、PIN16（SDA）からPIN15（SCL）の方向とで、同じインピーダンス値を示すはずである。したがって、（5-1）の場合は、検出手順Aを実行した場合、パルス検出器408は、検出結果out3として「N(No)」を出力する。また、検出手順Bを実行した場合、パルス検出器404は、検出結果out2として「N(No)」を出力する。

[0188] また、（5-2）の場合は、検出手順Aを実行した場合、パルス検出器408は、検出結果out3として「Y(Yes)」を出力する。また、検出手順Bを実行した場合、パルス検出器404は、検出結果out2として「Y(Yes)」を出力する。さらに、（5-3）の場合は、検出手順Aを実行した場合、パルス検出器408は、検出結果out3として「M(Medium)」を出力する。また、検出手順Bを実行した場合、パルス検出器404は、検出結果out2として「M(Medium)」を出力する。

[0189] 図44は、上述の（1）～（5）の各場合における検出手順A、検出手順Bにおける検出結果out3, out2をまとめて示している。この図から明らかなように、「（2）新規格ケーブルが接続された場合」および「（3）新規格ケーブル+新規格ソース機器が接続された場合」、検出手順Aの検出結果out3と検出手順Bの検出結果out2が正反対となる。これらは、新規格ケーブルを使用したケースであり、インピーダンスにおいて極端な異方性（SCL→SDA方向がローインピーダンス、SDA→SCL方向がハイインピーダンス）を持つからである。なお、その他の場合は、インピーダンスにおいて等方性を持つため、検出手順Aの検出結果out3と検出手順Bの検出結果out2が一致する。

[0190] 以上の結果から、検出手順Aの検出結果out3がY（完全なパルスを検出）、かつ検出手順Bの検出結果out2がN（全くパルスを検出しなかった）の場合

のときだけ、図 37 に示す新規格ケーブルが接続されていると判断できる。

図 45 のフローチャートは、この検出方法を使った場合における、シンク機器 120 の制御部 123 の制御手順を示している。

[0191] まず、制御部 123 は、ステップ S T 7 1 において、パワーオンで処理を開始し、その後に、ステップ S T 7 2 のケーブル検出モードに移る。このケーブル検出モードは、図 38 に示すケーブル検出回路を有効とし、その他のピンは無効とするモードである。次に、制御部 123 は、ステップ S T 7 3 において、検出手順 A を実行し、パルス検出器 408 から出力される検出結果 out3 を取得する。次に、制御部 123 は、ステップ S T 7 4 において、検出手順 B を実行し、パルス検出器 404 から出力される検出結果 out2 を取得する。

[0192] 次に、制御部 123 は、ステップ S T 7 5 において、「検出手順 A の検出結果 out3 が「Y (Yes)」、かつ検出手順 B の検出結果 out2 が「N (No)」」という条件を満たすか否かを判断する。この条件を満たすとき、制御部 123 は、ステップ S T 7 6 の処理に移る。このステップ S T 7 6 において、制御部 123 は、データ受信部 122 を、新規格のデジタルインタフェースに合わせた動作モード（新規格モード）に制御する。

[0193] 次に、制御部 123 は、ステップ S T 7 7 において、検出手順 A を実行し、パルス検出器 408 から出力される検出結果 out3 を取得する。また、制御部 123 は、ステップ S T 7 8 において、検出手順 B を実行し、パルス検出器 404 から出力される検出結果 out2 を取得する。そして、制御部 123 は、ステップ S T 7 9 において、「検出手順 A の検出結果 out3 が「Y (Yes)」、かつ検出手順 B の検出結果 out2 が「N (No)」」という条件を満たすか否かを判断する。

[0194] 条件を満たすとき、制御部 123 は、データ受信部 122 の動作モード（新規格モード）をそのまま維持する。一方、この条件を満たさなくなるとき、制御部 123 は、新規格ケーブルが抜かれたと判断し、ステップ S T 7 2 のケーブル検出モードに戻る。

- [0195] また、ステップS T 7 5で条件を満たさないとき、ステップS T 8 0の処理に移る。このステップS T 8 0において、制御部 1 2 3は、電圧検出器 3 8 1で電源電圧であることが検出されているか否か、つまり+5 Vピン(1 8 ピン)の電圧が+5 V (電源電圧)であるか否かを判別する。電圧検出器 3 8 1で電源電圧が検出されていないとき、制御部 1 2 3は、ステップS T 7 3に戻り、検出手順A、検出手順Bの処理を繰り返す。
- [0196] 電源電圧が検出されているとき、制御部 1 2 3は、ステップS T 8 1において、データ受信部 1 2 2を、HDMI規格のデジタルインタフェースに合わせた動作モード(HDMIモード)に制御する。そして、制御部 1 2 3はステップS T 8 2において、電圧検出器 3 8 1の電圧検出状態を監視し、電源電圧を検出している間は、データ受信部 1 2 2の動作モード(HDMIモード)をそのまま維持する。HDMIモード中、SDAライン、SCLラインは、E D I D読出しや、HDCP認証など、HDMI本来の用途に使用されるため、検出手順A、Bは実行しない。電圧検出器 3 8 1で電源電圧が検出されなくなると、制御部 1 2 3は、直ちに、ステップS T 7 2のケーブル検出モードに戻る。
- [0197] なお、制御部 1 2 3は、ステップS T 7 6において、データ受信部 1 2 2を新規格モードに制御する際、図 3 8に示す接続スイッチ 3 8 3にスイッチ制御信号 Cswを供給して、オン状態とする。これにより、電源 Vccを、ソース機器側に供給できる。
- [0198] 上述の第 8 の構成例においては、デジタルインタフェースが新規格のデジタルインタフェースであるソース機器がバッテリー駆動の電子機器であって、このバッテリーが完全に上がっている場合にあって、このソース機器のデジタルインタフェースが新規格のデジタルインタフェースであることを判別できる。そのため、上述したデータ受信部 1 2 2を新規格モードに制御でき、また、ソース機器に電源を供給して、充電することが可能となる。
- [0199] なお、上述の第 8 の構成例においては、ソース機器 1 1 0のデータ送信部 1 1 2がHDMI規格のデジタルインタフェースで動作する場合に使用され

、また、ソース機器 110 の送信部 112 が新規格（図 5 参照）のデジタルインタフェースで動作する場合に使用されない一対のピンとして、PIN 15（SCL 用のピン）および PIN 16（SDA 用のピン）に着目した。しかし、詳細説明は省略するが、その他の一対のピンを用いて同様に構成することも可能である。

[0200] また、上述の第 8 の構成例においては、検出手順 A では電界効果トランジスタ 402 をパルス信号で駆動し、検出手順 B では電界効果トランジスタ 406 をパルス信号で駆動している。しかし、これらの検出手順 A、B で、電界効果トランジスタ 402、406 をオフからオンの状態に変化させて、パルス検出器 408、404 で、電圧レベルの変化を検出して、検出結果 out3、out2 を取得する構成も考えられる。この場合には、パルス発生器 403、407 は不要となる。

[0201] < 2. 変形例 >

なお、上述実施の形態においては、HDMI 規格、新規規格のデジタルインタフェースで動作する外部機器を接続するためのコネクタ部として HDMI レセプタクルを兼用する例を示した。しかし、この発明はこれに限定されるものではなく、その他の同様のデジタルインタフェース部に適用できることは勿論である。3 つ以上の規格のデジタルインタフェースで動作する外部機器を接続するためのコネクタ部として 1 つの規格のコネクタ部を兼用することも同様に考えられる。

### 産業上の利用可能性

[0202] この発明は、例えば、ソース機器およびシンク機器をデジタルインタフェースを介して接続してなる AV システム等に適用できる。

### 符号の説明

[0203] 100・・・AV システム  
110・・・ソース機器  
111・・・コネクタ部  
112・・・データ送信部

1 1 3 . . . 制御部  
1 1 4 . . . 判別部  
1 2 0 . . . シンク機器  
1 2 1 . . . コネクタ部  
1 2 2 . . . データ受信部  
1 2 3 . . . 制御部  
1 2 4 . . . 判別部  
2 0 0 . . . ケーブル  
3 1 0, 3 2 0 . . . アクティブ範囲検出回路  
3 3 1, 3 3 2, 3 4 1, 3 5 1, 3 5 2, 3 6 1 ~ 3 6 4 . . . 電圧コ  
ンパレータ  
3 7 0 . . . ケーブル検出回路  
3 7 1 . . . 電圧コンパレータ  
3 8 1 . . . 電圧検出器  
3 8 2 . . . 電流検出器  
3 8 3 . . . 接続スイッチ  
4 0 1, 4 0 5 . . . 抵抗（抵抗素子）  
4 0 2, 4 0 6 . . . 電界効果トランジスタ  
4 0 3, 4 0 7 . . . パルス発生器  
4 0 4, 4 0 8 . . . パルス検出器

## 請求の範囲

### [請求項1]

複数のピンを有するコネクタ部を備え、

第1のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには上記複数のピンのうち第1の数のピンが使用され、第2のデジタルインタフェースで動作する外部機器が接続されるときには上記複数のピンのうち上記第1の数より少ない第2の数のピンが使用され、

上記複数のピンのうち、上記第2のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには使用されない所定のピンの電圧または電流の状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別するデジタルインタフェース判別部と、

上記コネクタ部に接続されるデータ伝送部が、上記デジタルインタフェース判別部で判別されたデジタルインタフェースで動作するように切換制御する制御部とをさらに備える

電子機器。

### [請求項2]

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力され、上記第2のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力されない一対のピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

### [請求項3]

上記第1のデジタルインタフェースで動作する外部機器が接続される場合および上記第2のデジタルインタフェースで動作する外部機器が接続される場合のいずれの場合にも差動信号が入力される一対のピ

ンの電圧状態に基づいて、上記コネクタ部にケーブルを介して外部機器が接続されているか否かを判別する接続判別部をさらに備える

請求項 2 に記載の電子機器。

[請求項4]

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号を出力し、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号を出力しない一対のピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

請求項 1 に記載の電子機器。

[請求項5]

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合および上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合のいずれの場合にも差動信号を出力する一対のピンの電圧状態に基づいて、上記コネクタ部にケーブルを介して外部機器が接続されているか否かを判別する接続判別部をさらに備える

請求項 4 に記載の電子機器。

[請求項6]

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に、該外部機器から電源が供給されるピンと該ピンにダイオードおよび抵抗を介して接続されているピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

請求項 1 に記載の電子機器。

[請求項7]

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に接地され、上記第 2 のデジタルインタフェースで動作する外

部機器が接続される場合に接地電圧より高い電圧が印加されるか電氣的に浮いた状態とされ、かつ抵抗を介して接地電圧より高い電圧にプルアップされたピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

[請求項8]

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合に接地され、上記第2のデジタルインタフェースで動作する外部機器が接続される場合に第1の抵抗を介して接地され、かつ第2の抵抗を介して接地電圧より高い所定電圧にプルアップされたピンの電圧を、上記所定電圧を上記第1の抵抗および上記第2の抵抗で分圧して得られる電圧の上側および下側の電圧と比較した結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

[請求項9]

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合に接地され、上記第2のデジタルインタフェースで動作する外部機器が接続される場合に所定電圧が第1の抵抗および第2の抵抗で分圧されて得られた電圧が印加され、かつ第3の抵抗を介して上記所定電圧にプルアップされたピンの電圧を、上記所定電圧を上記第1の抵抗および上記第3の抵抗の並列抵抗と上記第2の抵抗とで分圧して得られる電圧の上側および下側の電圧と比較した結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルイン

タフェースであるかを判別する

請求項 1 に記載の電子機器。

[請求項10]

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力され、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力されない一対のピンに着目し、

上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に上記一対のピンが短絡または第 1 の抵抗を介して接続され、上記一対のピンの一方のピンは第 2 の抵抗を介して所定電圧にプルアップされ、上記一対のピンの他方のピンは接地された状態で、上記一方のピンの電圧を、上記所定電圧を上記第 1 の抵抗および上記第 2 の抵抗で分圧して得られる電圧よりも高い電圧と比較した結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

請求項 1 に記載の電子機器。

[請求項11]

上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に上記一対のピンが短絡または上記第 1 の抵抗を介して接続される状態は、上記外部機器を上記コネクタ部に接続するためのケーブルのプラグ内で行われる

請求項 10 に記載の電子機器。

[請求項12]

上記コネクタ部への上記ケーブルの接続を判別する接続判別部をさらに備え、

上記デジタルインタフェース判別部は、上記接続判別部で上記コネクタ部に上記ケーブルが接続されたことが判別された後に、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェ

ースであるかを判別する

請求項 10 に記載の電子機器。

[請求項13]

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に使用され、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に使用されない一対のピンに着目し、

上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に、上記一対のピンが短絡または抵抗を介して接続され、

上記一対のピンの一方のピンは抵抗を介して所定電圧にプルアップされ、

上記一対のピンの他方のピンの電流または電圧の状態を検出する第 1 の検出部を有し、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合、該外部機器から電源が供給される電源ピンに着目し、

上記電源ピンの電圧状態を検出する第 2 の検出部をさらに有し、

上記第 1 の検出部および上記第 2 の検出部の検出結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

請求項 1 に記載の電子機器。

[請求項14]

上記デジタルインタフェース判別部は、

上記第 2 の検出部で上記電源ピンの電圧状態が上記電源の電圧であることが検出されるとき、

上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであると判別する

請求項 13 に記載の電子機器。

[請求項15]

上記デジタルインタフェース判別部は、

上記第 2 の検出部で上記電源ピンの電圧状態が上記電源の電圧でな

いことが検出され、さらに、

上記第 1 の検出部で上記一对のピンの他方のピンを通して電流が流れていること、あるいは上記一对のピンの他方のピンの電圧が所定電圧にあることが検出されるとき、

上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 2 のデジタルインタフェースであると判別する

請求項 13 に記載の電子機器。

[請求項16]

上記デジタルインタフェース判別部で上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 2 のデジタルインタフェースであると判別されるとき、上記電源ピンを介して上記外部機器に電源を供給する電源供給部をさらに備える

請求項 13 に記載の電子機器。

[請求項17]

上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に上記一对のピンが短絡または抵抗を介して接続される状態は、上記外部機器を上記コネクタ部に接続するためのケーブルのプラグ内で行われる

請求項 13 に記載の電子機器。

[請求項18]

上記第 1 のデジタルインタフェースは H D M I であり、

上記一对のピンの一方のピンは S C L 用のピンであり、上記一对のピンの他方のピンは S D A 用のピンである

請求項 13 に記載の電子機器。

[請求項19]

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に使用され、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に使用されない一对のピンに着目し、

上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に、上記一对のピンの一方のピンおよび他方のピンは、該一方のピンから該他方のピンに一方向に信号を流す電子素子を通じて接続

され、

上記一对のピンの上記一方のピンに第1の信号を供給する第1の信号供給部と、

上記一对のピンの上記他方のピンに第2の信号を供給する第2の信号供給部と、

上記第1の信号供給部から上記一对のピンの上記一方のピンに上記第1の信号が供給される期間に、上記一对のピンの上記他方のピンから上記第1の信号を検出する第1の信号検出部と、

上記第2の信号供給部から上記一对のピンの上記他方のピンに上記第2の信号が供給される期間に、上記一对のピンの上記一方のピンから上記第2の信号を検出する第2の信号検出部とを有し、

上記第1の信号検出部および上記第2の信号検出部の検出結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第2のデジタルインタフェースであるか否かを判別する

請求項1に記載の電子機器。

[請求項20]

上記デジタルインタフェース判別部は、

上記第1の信号検出部で上記第1の信号が検出され、上記第2の信号検出部で上記第2の信号が検出されないとき、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第2のデジタルインタフェースであると判別する

請求項19に記載の電子機器。

[請求項21]

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合、該外部機器から電源が供給される電源ピンに着目し、

上記電源ピンの電圧状態を検出する電圧検出部をさらに有し、

上記電圧検出部で上記電源ピンの電圧状態が上記電源の電圧であることが検出されるとき、

上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであると判別する

請求項 20 に記載の電子機器。

[請求項22]      上記第 1 の信号および上記第 2 の信号はパルス信号である  
請求項 19 に記載の電子機器。

[請求項23]      上記第 1 の信号供給部は、  
上記一対のピンの上記一方のピンを所定電圧が供給される端子に接続する第 1 の抵抗素子と、上記一方のピンを接地端子に接続する第 1 のスイッチング素子と、該第 1 のスイッチング素子を駆動するパルス信号を発生する第 1 のパルス発生器を有し、

上記第 2 の信号供給部は、

上記一対のピンの上記他方のピンを所定電圧が供給される端子に接続する第 2 の抵抗素子と、上記他方のピンを接地端子に接続する第 2 のスイッチング素子と、該第 2 のスイッチング素子を駆動するパルス信号を発生する第 2 のパルス発生器を有する

請求項 22 に記載の電子機器。

[請求項24]      上記第 1 のスイッチング素子および上記第 2 のスイッチング素子は、電界効果トランジスタである  
請求項 23 に記載の電子機器。

[請求項25]      上記デジタルインタフェース判別部で上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 2 のデジタルインタフェースであると判別されるとき、上記電源ピンを介して上記外部機器に電源を供給する電源供給部をさらに備える

請求項 21 に記載の電子機器。

[請求項26]      上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に上記一対のピンが上記電子素子を通じて接続される状態は、上記外部機器を上記コネクタ部に接続するためのケーブルのプラグ内で行われる

請求項 19 に記載の電子機器。

[請求項27]

上記第 1 のデジタルインタフェースは H D M I であり、

上記一対のピンの一方のピンは S C L 用のピンであり、上記一対のピンの他方のピンは S D A 用のピンである

請求項 19 に記載の電子機器。

[請求項28]

上記電子素子は、ダイオードである

請求項 19 に記載の電子機器。

[請求項29]

上記第 1 のデジタルインタフェースは、H D M I である

請求項 1 に記載の電子機器。

[請求項30]

複数のピンを有するコネクタ部を備え、

第 1 のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには上記複数のピンのうち第 1 の数のピンが使用され、第 2 のデジタルインタフェースで動作する外部機器が接続されるときには上記複数のピンのうち上記第 1 の数より少ない第 2 の数のピンが使用される電子機器における接続外部機器の伝送モード判別方法であって、

上記複数のピンのうち、上記第 2 のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには使用されない所定のピンの電圧状態または電流状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

接続外部機器のデジタルインタフェース判別方法。

**補正された請求の範囲**  
**[2011年5月20日(20.05.2011)国際事務局受理]**

**[請求項 1]**

複数のピンを有するコネクタ部を備え、

第1のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには上記複数のピンのうち第1の数のピンが使用され、第2のデジタルインタフェースで動作する外部機器が接続されるときには上記複数のピンのうち上記第1の数より少ない第2の数のピンが使用され、

上記複数のピンのうち、上記第2のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには使用されない所定のピンの電圧または電流の状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別するデジタルインタフェース判別部と、

上記コネクタ部に接続されるデータ伝送部が、上記デジタルインタフェース判別部で判別されたデジタルインタフェースで動作するように切換制御する制御部とをさらに備える

電子機器。

**【請求項 2】**

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力され、上記第2のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力されない一対のピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

**【請求項 3】**

上記第1のデジタルインタフェースで動作する外部機器が接続される場合および上記第2のデジタルインタフェースで動作する外部機器が接続される場合のいずれの場合にも差動信号が入力される一対のピンの電圧状態に基づいて、上記コネクタ部にケーブルを介して外部機器が接続されているか否かを判別する接続判別部をさらに備える

請求項2に記載の電子機器。

**【請求項 4】**

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合に差動信号を出力し、上記第2のデジタルインタフェースで動作する外部機器が接続される場合に差動信号を出力しない一対のピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

**【請求項 5】**

上記第1のデジタルインタフェースで動作する外部機器が接続される場合および上記第2のデジタルインタフェースで動作する外部機器が接続される場合のいずれの場合にも差動信号を出力する一対のピンの電圧状態に基づいて、上記コネクタ部にケーブルを介して外部機器が接続されているか否かを判別する接続判別部をさらに備える

請求項4に記載の電子機器。

**【請求項 6】**

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合に、該外部機器から電源が供給されるピンと該ピンにダイオードおよび抵抗を介して接続されているピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

**【請求項 7】**

上記デジタルインタフェース判別部は、

上記第1のデジタルインタフェースで動作する外部機器が接続される場合に接地され、上記第2のデジタルインタフェースで動作する外部機器が接続される場合に接地電圧より高い電圧が印加されるか電氣的に浮いた状態とされ、かつ抵抗を介して接地電圧より高い電圧にプルアップされたピンの電圧状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項 1 に記載の電子機器。

**【請求項 8】**

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に接地され、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に第 1 の抵抗を介して接地され、かつ第 2 の抵抗を介して接地電圧より高い所定電圧にプルアップされたピンの電圧を、上記所定電圧を上記第 1 の抵抗および上記第 2 の抵抗で分圧して得られる電圧の上側および下側の電圧と比較した結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

請求項 1 に記載の電子機器。

**【請求項 9】**

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に接地され、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に所定電圧が第 1 の抵抗および第 2 の抵抗で分圧されて得られた電圧が印加され、かつ第 3 の抵抗を介して上記所定電圧にプルアップされたピンの電圧を、上記所定電圧を上記第 1 の抵抗および上記第 3 の抵抗の並列抵抗と上記第 2 の抵抗とで分圧して得られる電圧の上側および下側の電圧と比較した結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

請求項 1 に記載の電子機器。

**【請求項 10】**

上記デジタルインタフェース判別部は、

上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力され、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に差動信号が入力されない一対のピンに着目し、

上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に上記一対のピンが短絡または第 1 の抵抗を介して接続され、上記一対のピンの一方のピンは第 2 の抵抗を介して所定電圧にプルアップされ、上記一対のピンの他方のピン

は接地された状態で、上記一方のピンの電圧を、上記所定電圧を上記第1の抵抗および上記第2の抵抗で分圧して得られる電圧よりも高い電圧と比較した結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

**【請求項 11】**

上記第2のデジタルインタフェースで動作する外部機器が接続される場合に上記一对のピンが短絡または上記第1の抵抗を介して接続される状態は、上記外部機器を上記コネクタ部に接続するためのケーブルのプラグ内で行われる

請求項10に記載の電子機器。

**【請求項 12】**

上記コネクタ部への上記ケーブルの接続を判別する接続判別部をさらに備え、  
上記デジタルインタフェース判別部は、上記接続判別部で上記コネクタ部に上記ケーブルが接続されたことが判別された後に、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項10に記載の電子機器。

**【請求項 13】**

上記デジタルインタフェース判別部は、  
上記第1のデジタルインタフェースで動作する外部機器が接続される場合に使用され、上記第2のデジタルインタフェースで動作する外部機器が接続される場合に使用されない一对のピンに着目し、  
上記第2のデジタルインタフェースで動作する外部機器が接続される場合に、上記一对のピンが短絡または抵抗を介して接続され、  
上記一对のピンの一方のピンは抵抗を介して所定電圧にプルアップされ、  
上記一对のピンの他方のピンの電流または電圧の状態を検出する第1の検出部を有し、  
上記第1のデジタルインタフェースで動作する外部機器が接続される場合、該外部機器から電源が供給される電源ピンに着目し、  
上記電源ピンの電圧状態を検出する第2の検出部をさらに有し、

上記第1の検出部および上記第2の検出部の検出結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであるか上記第2のデジタルインタフェースであるかを判別する

請求項1に記載の電子機器。

**【請求項14】**

上記デジタルインタフェース判別部は、

上記第2の検出部で上記電源ピンの電圧状態が上記電源の電圧であることが検出されるとき、

上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであると判別する

請求項13に記載の電子機器。

**【請求項15】**

上記デジタルインタフェース判別部は、

上記第2の検出部で上記電源ピンの電圧状態が上記電源の電圧でないことが検出され、さらに、

上記第1の検出部で上記一対のピンの他方のピンを通して電流が流れていること、あるいは上記一対のピンの他方のピンの電圧が所定電圧にあることが検出されるとき、

上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第2のデジタルインタフェースであると判別する

請求項13に記載の電子機器。

**【請求項16】**

上記デジタルインタフェース判別部で上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第2のデジタルインタフェースであると判別されるとき、上記電源ピンを介して上記外部機器に電源を供給する電源供給部をさらに備える

請求項13に記載の電子機器。

**【請求項17】**

上記第2のデジタルインタフェースで動作する外部機器が接続される場合に上記一対のピンが短絡または抵抗を介して接続される状態は、上記外部機器を上記コネ

クタ部に接続するためのケーブルのプラグ内で行われる  
請求項 13 に記載の電子機器。

**【請求項 18】**

上記第 1 のデジタルインタフェースは H D M I であり、  
上記一対のピンの一方のピンは S C L 用のピンであり、上記一対のピンの他方の  
ピンは S D A 用のピンである  
請求項 13 に記載の電子機器。

**【請求項 19】**

上記デジタルインタフェース判別部は、  
上記第 1 のデジタルインタフェースで動作する外部機器が接続される場合に使用  
され、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に  
使用されない一対のピンに着目し、  
上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に、上  
記一対のピンの一方のピンおよび他方のピンは、該一方のピンから該他方のピンに  
一方向に信号を流す電子素子を通じて接続され、  
上記一対のピンの上記一方のピンに第 1 の信号を供給する第 1 の信号供給部と、  
上記一対のピンの上記他方のピンに第 2 の信号を供給する第 2 の信号供給部と、  
上記第 1 の信号供給部から上記一対のピンの上記一方のピンに上記第 1 の信号が  
供給される期間に、上記一対のピンの上記他方のピンから上記第 1 の信号を検出す  
る第 1 の信号検出部と、  
上記第 2 の信号供給部から上記一対のピンの上記他方のピンに上記第 2 の信号が  
供給される期間に、上記一対のピンの上記一方のピンから上記第 2 の信号を検出す  
る第 2 の信号検出部とを有し、  
上記第 1 の信号検出部および上記第 2 の信号検出部の検出結果に基づいて、上記  
コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 2 のデジ  
タルインタフェースであるか否かを判別する  
請求項 1 に記載の電子機器。

**【請求項 20】**

上記デジタルインタフェース判別部は、  
上記第 1 の信号検出部で上記第 1 の信号が検出され、上記第 2 の信号検出部で上  
記第 2 の信号が検出されないとき、上記コネクタ部に接続されている外部機器のデ

ジタルインタフェースが上記第2のデジタルインタフェースであると判別する  
請求項19に記載の電子機器。

**【請求項21】**

上記デジタルインタフェース判別部は、  
上記第1のデジタルインタフェースで動作する外部機器が接続される場合、該外部機器から電源が供給される電源ピンに着目し、  
上記電源ピンの電圧状態を検出する電圧検出部をさらに有し、  
上記電圧検出部で上記電源ピンの電圧状態が上記電源の電圧であることが検出されるとき、  
上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第1のデジタルインタフェースであると判別する  
請求項20に記載の電子機器。

**【請求項22】**

上記第1の信号および上記第2の信号はパルス信号である  
請求項19に記載の電子機器。

**【請求項23】**

上記第1の信号供給部は、  
上記一対のピンの上記一方のピンを所定電圧が供給される端子に接続する第1の抵抗素子と、上記一方のピンを接地端子に接続する第1のスイッチング素子と、該第1のスイッチング素子を駆動するパルス信号を発生する第1のパルス発生器を有し、  
上記第2の信号供給部は、  
上記一対のピンの上記他方のピンを所定電圧が供給される端子に接続する第2の抵抗素子と、上記他方のピンを接地端子に接続する第2のスイッチング素子と、該第2のスイッチング素子を駆動するパルス信号を発生する第2のパルス発生器を有する  
請求項22に記載の電子機器。

**【請求項24】**

上記第1のスイッチング素子および上記第2のスイッチング素子は、電界効果トランジスタである

請求項 23 に記載の電子機器。

**【請求項 25】**

上記デジタルインタフェース判別部で上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第2のデジタルインタフェースであると判別されるとき、上記電源ピンを介して上記外部機器に電源を供給する電源供給部をさらに備える

請求項 21 に記載の電子機器。

**【請求項 26】**

上記第2のデジタルインタフェースで動作する外部機器が接続される場合に上記一対のピンが上記電子素子を通じて接続される状態は、上記外部機器を上記コネクタ部に接続するためのケーブルのプラグ内で行われる

請求項 19 に記載の電子機器。

**【請求項 27】**

上記第1のデジタルインタフェースはHDMIであり、

上記一対のピンの一方のピンはSCL用のピンであり、上記一対のピンの他方のピンはSDA用のピンである

請求項 19 に記載の電子機器。

**【請求項 28】**

上記電子素子は、ダイオードである

請求項 19 に記載の電子機器。

**【請求項 29】**

上記第1のデジタルインタフェースは、HDMIである

請求項 1 に記載の電子機器。

**【請求項 30】**

複数のピンを有するコネクタ部を備え、

第1のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには上記複数のピンのうち第1の数のピンが使用され、第2のデジタルインタフェースで動作する外部機器が接続されるときには上記複数のピンのうち上記第

1 の数より少ない第 2 の数のピンが使用される電子機器における接続外部機器の伝送モード判別方法であって、

上記複数のピンのうち、上記第 2 のデジタルインタフェースで動作する外部機器が上記コネクタ部に接続されるときには使用されない所定のピンの電圧状態または電流状態に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

接続外部機器のデジタルインタフェース判別方法。

**【請求項 31】（追加）**

上記デジタルインタフェース判別部は、

上記所定のピンのうち一对のピンに着目し、

上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に上記一对のピンが短絡または第 1 の抵抗を介して接続され、上記一对のピンの一方のピンは第 2 の抵抗を介して所定電圧にプルアップされ、上記一对のピンのうち、いずれかのピンの電圧を、所定の電圧と比較した結果に基づいて、上記コネクタ部に接続されている外部機器のデジタルインタフェースが上記第 1 のデジタルインタフェースであるか上記第 2 のデジタルインタフェースであるかを判別する

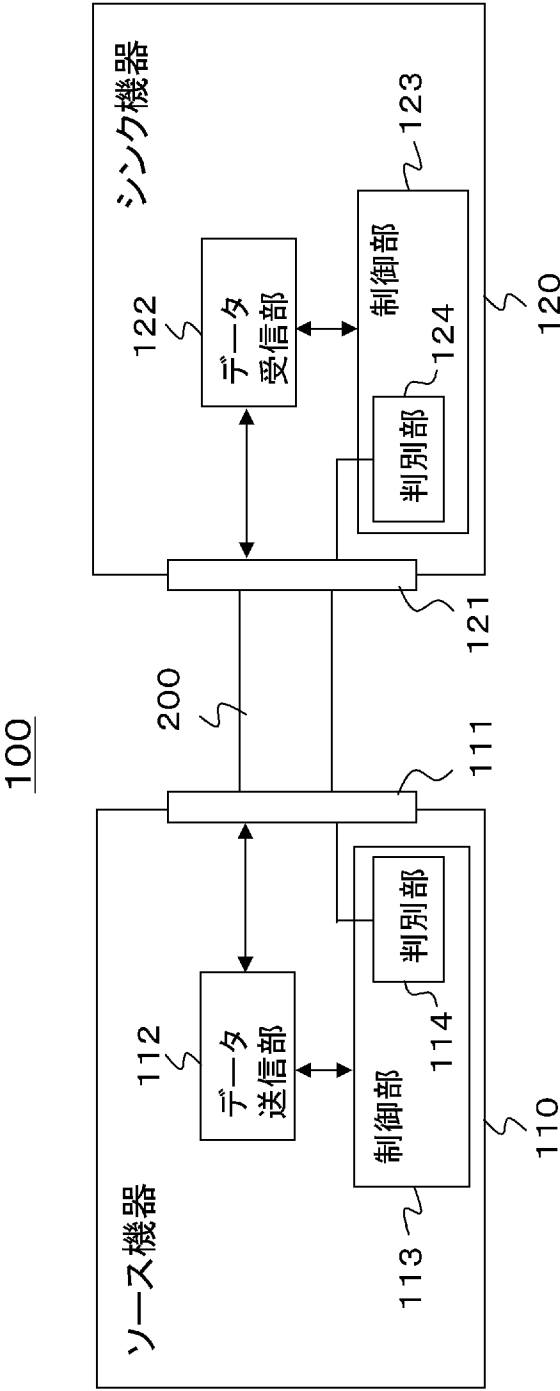
請求項 1 に記載の電子機器。

**【請求項 32】（追加）**

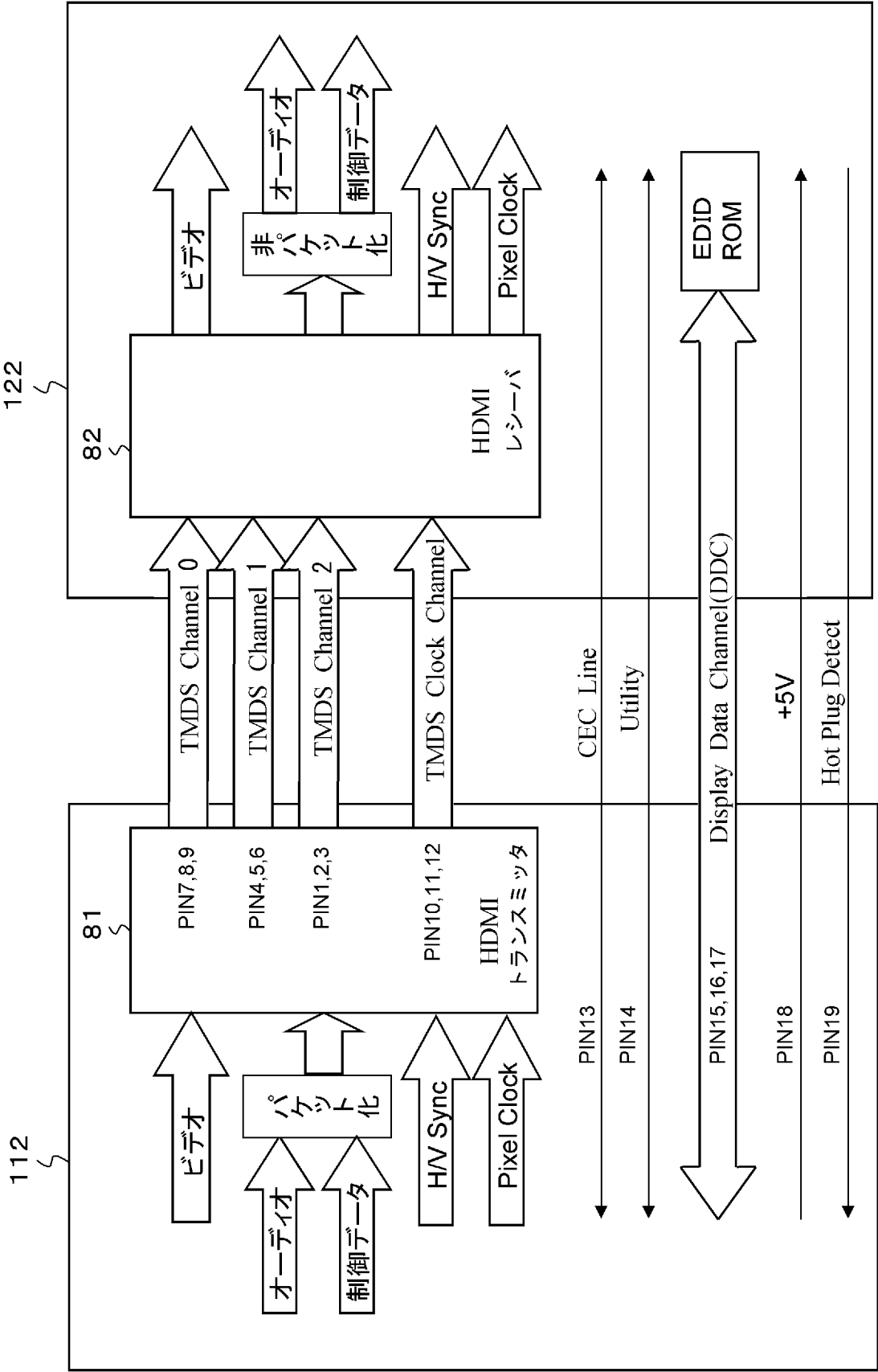
上記いずれかのピンの電圧は、上記第 2 のデジタルインタフェースで動作する外部機器が接続される場合に、上記所定電圧を上記第 1 の抵抗および上記第 2 の抵抗を含む複数の抵抗で分圧して得られる電圧である

請求項 31 に記載の電子機器。

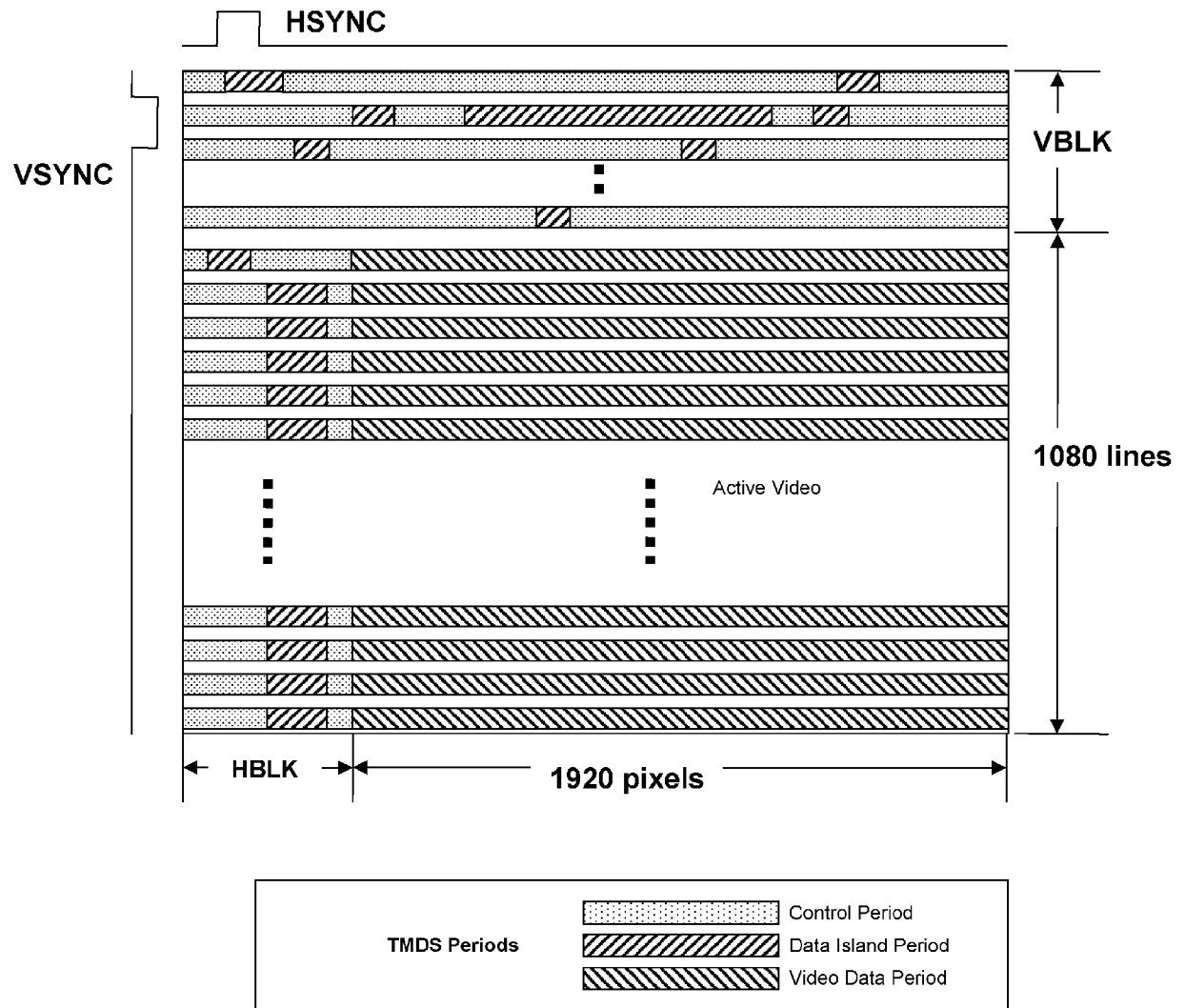
[図1]



[図2]



[図3]

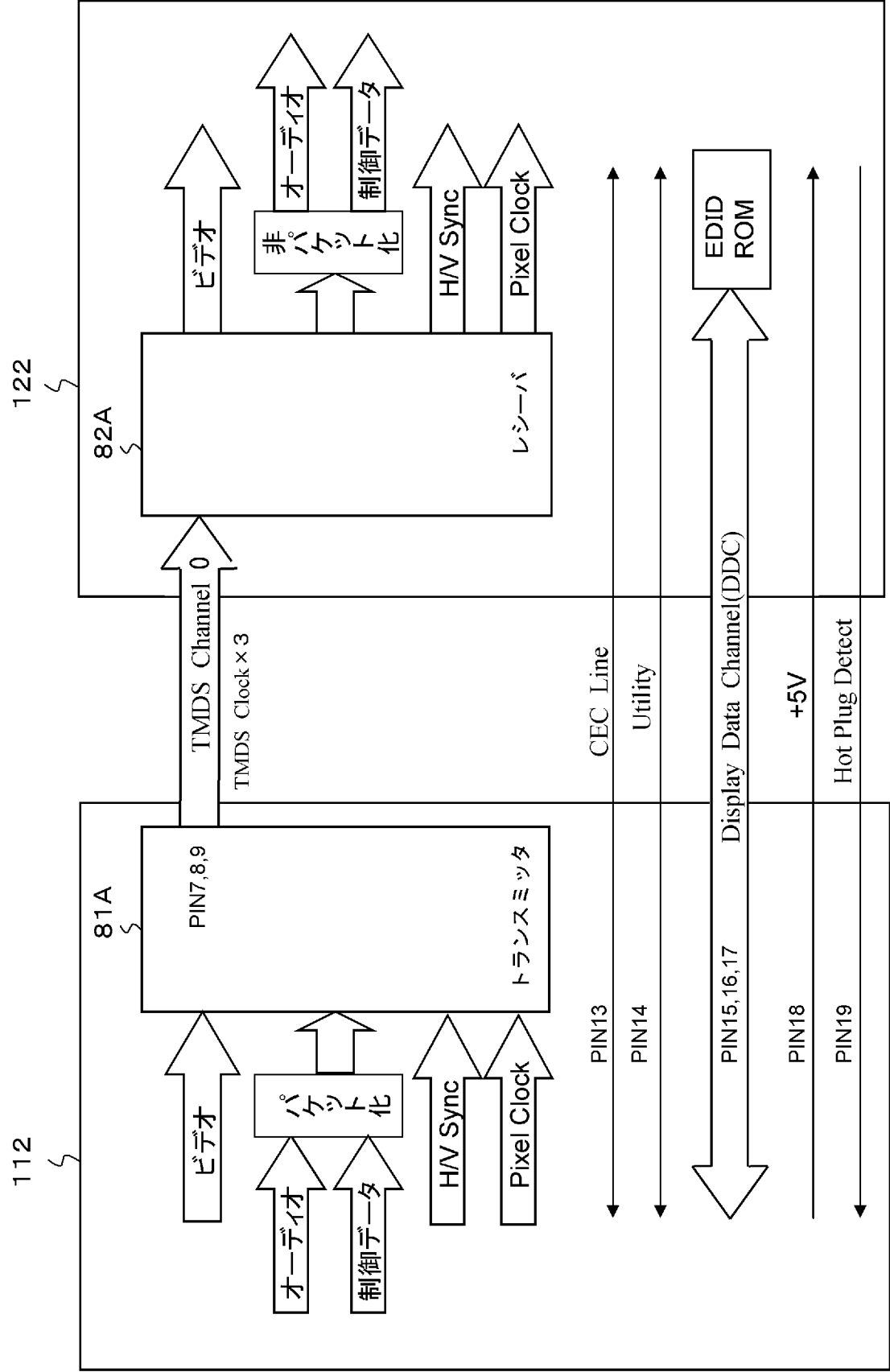


[図4]

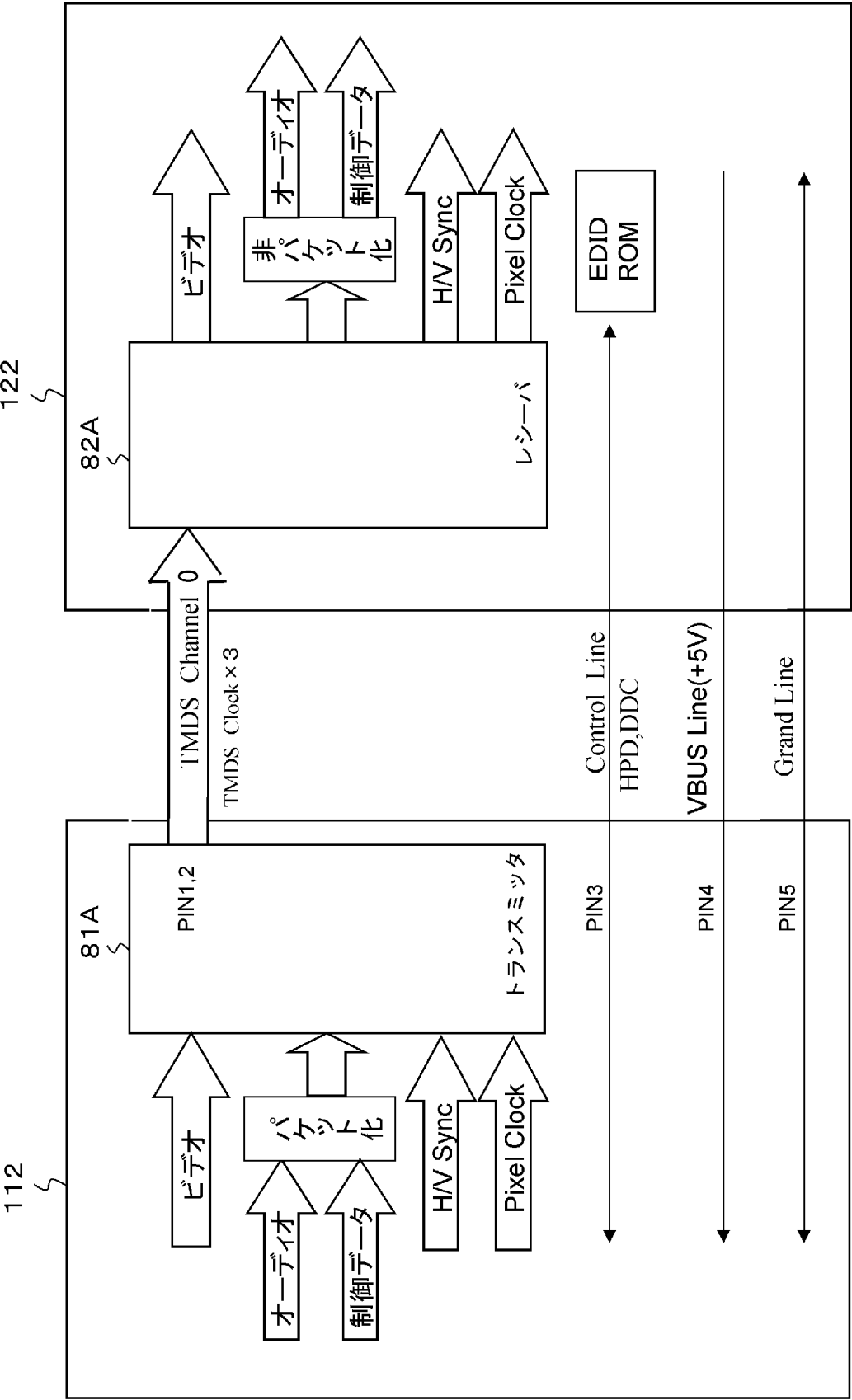
| PIN | Signal Assignment |
|-----|-------------------|
| 2   | TMDS Data2 Shield |
| 4   | TMDS Data1+       |
| 6   | TMDS Data1−       |
| 8   | TMDS Data0 Shield |
| 10  | TMDS Clock+       |
| 12  | TMDS Clock−       |
| 14  | Utility/HEAC+     |
| 16  | SDA               |
| 18  | +5V Power         |

| PIN | Signal Assignment           |
|-----|-----------------------------|
| 1   | TMDS Data2+                 |
| 3   | TMDS Data2−                 |
| 5   | TMDS Data1 Shield           |
| 7   | TMDS Data0+                 |
| 9   | TMDS Data0−                 |
| 11  | TMDS Clock Shield           |
| 13  | CEC                         |
| 15  | SCL                         |
| 17  | DDC/CEC Ground /HEAC Shield |
| 19  | Hot Plug Detect/HEAC−       |

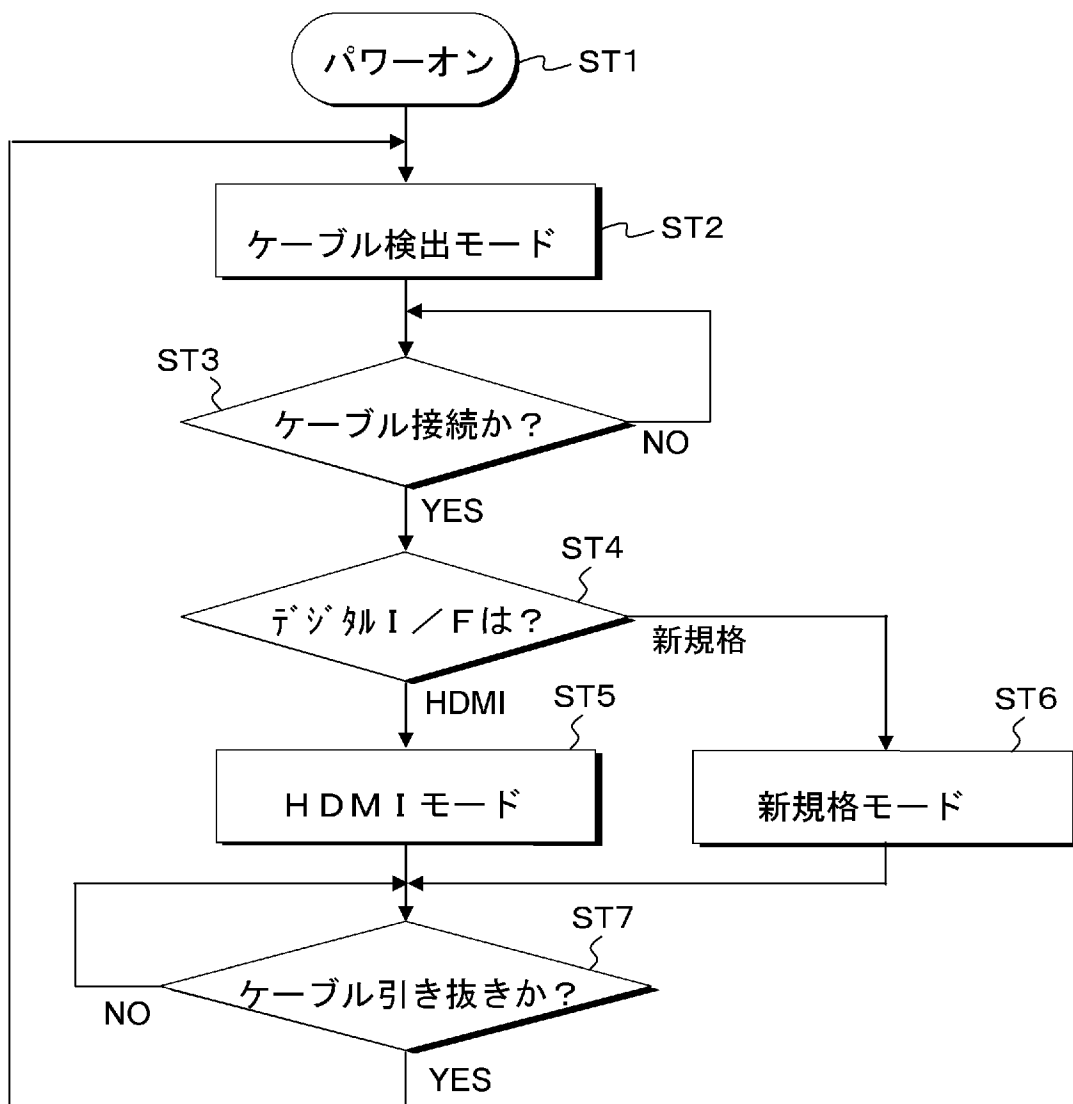
[図5]



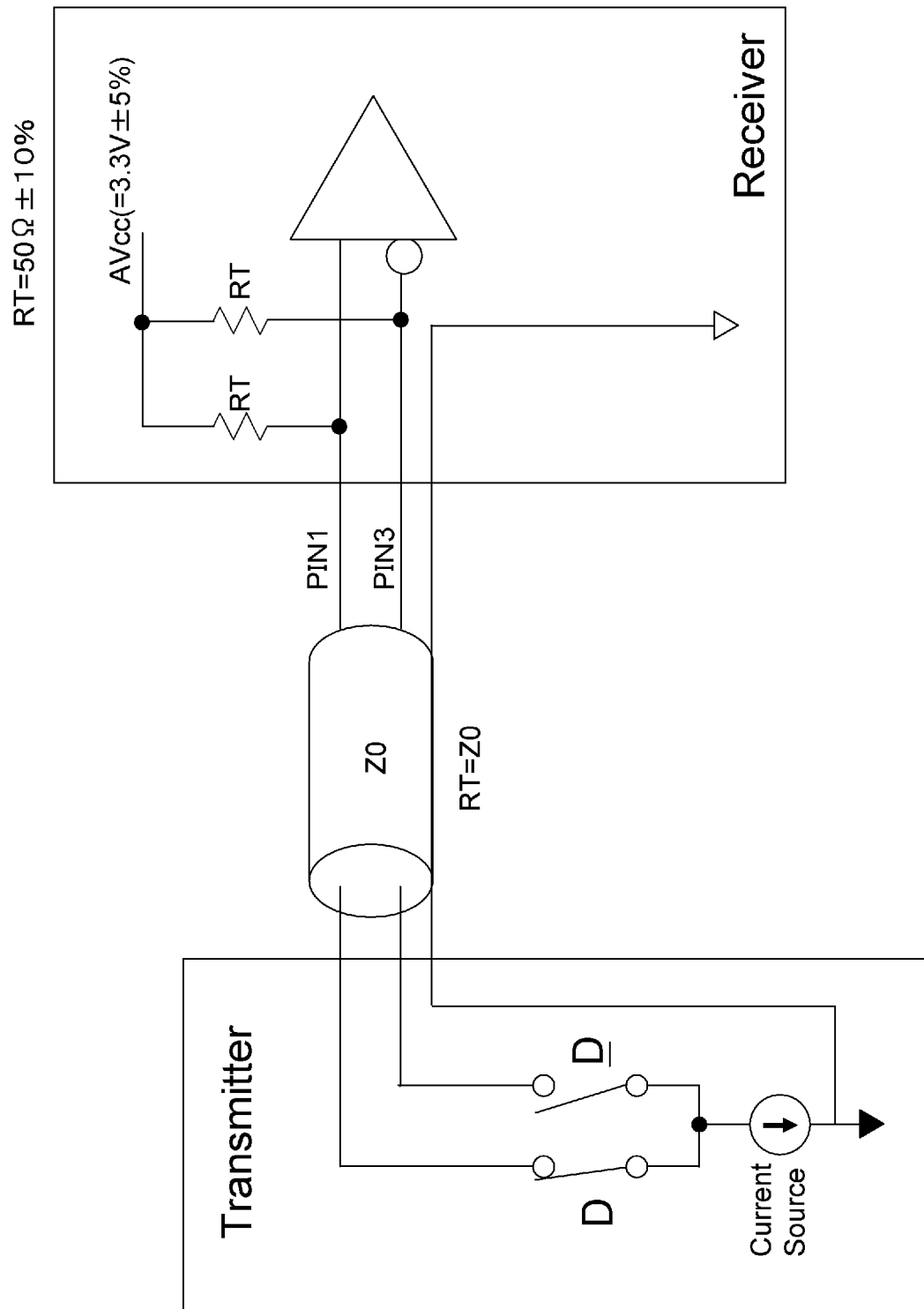
[図6]



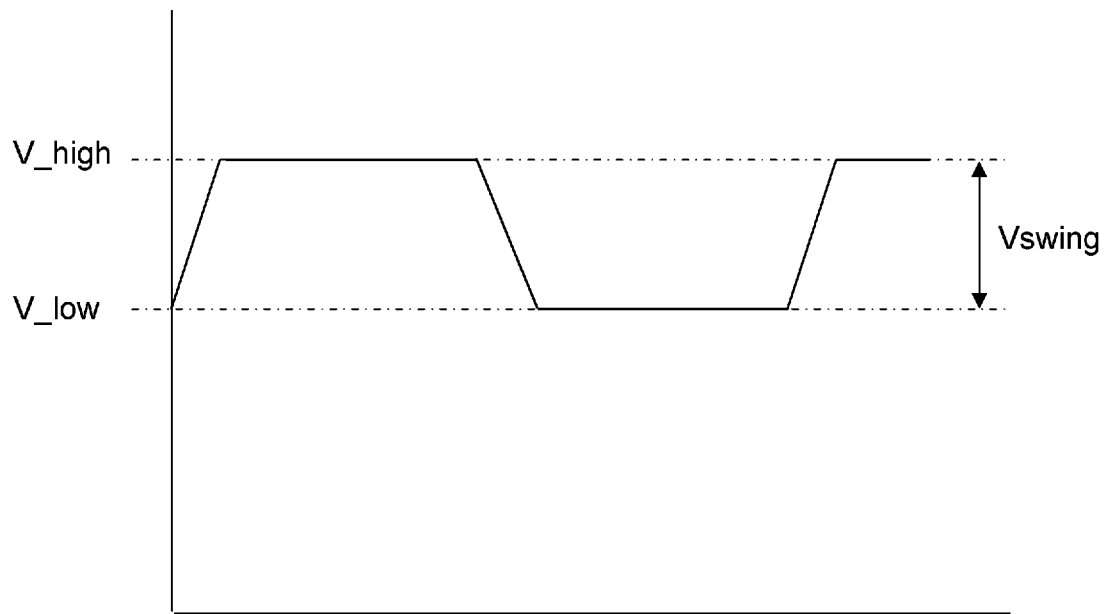
[図7]



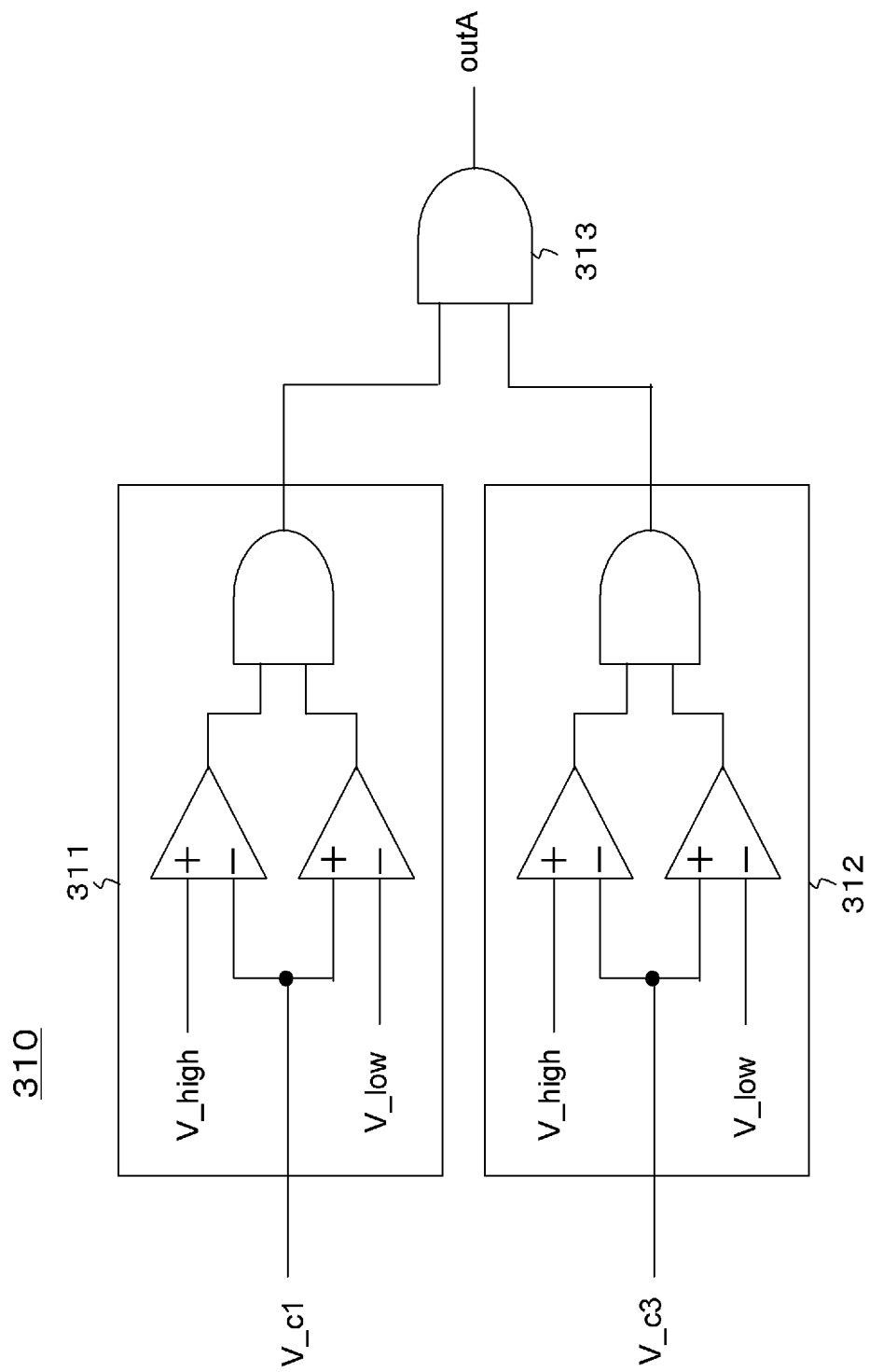
[図8]



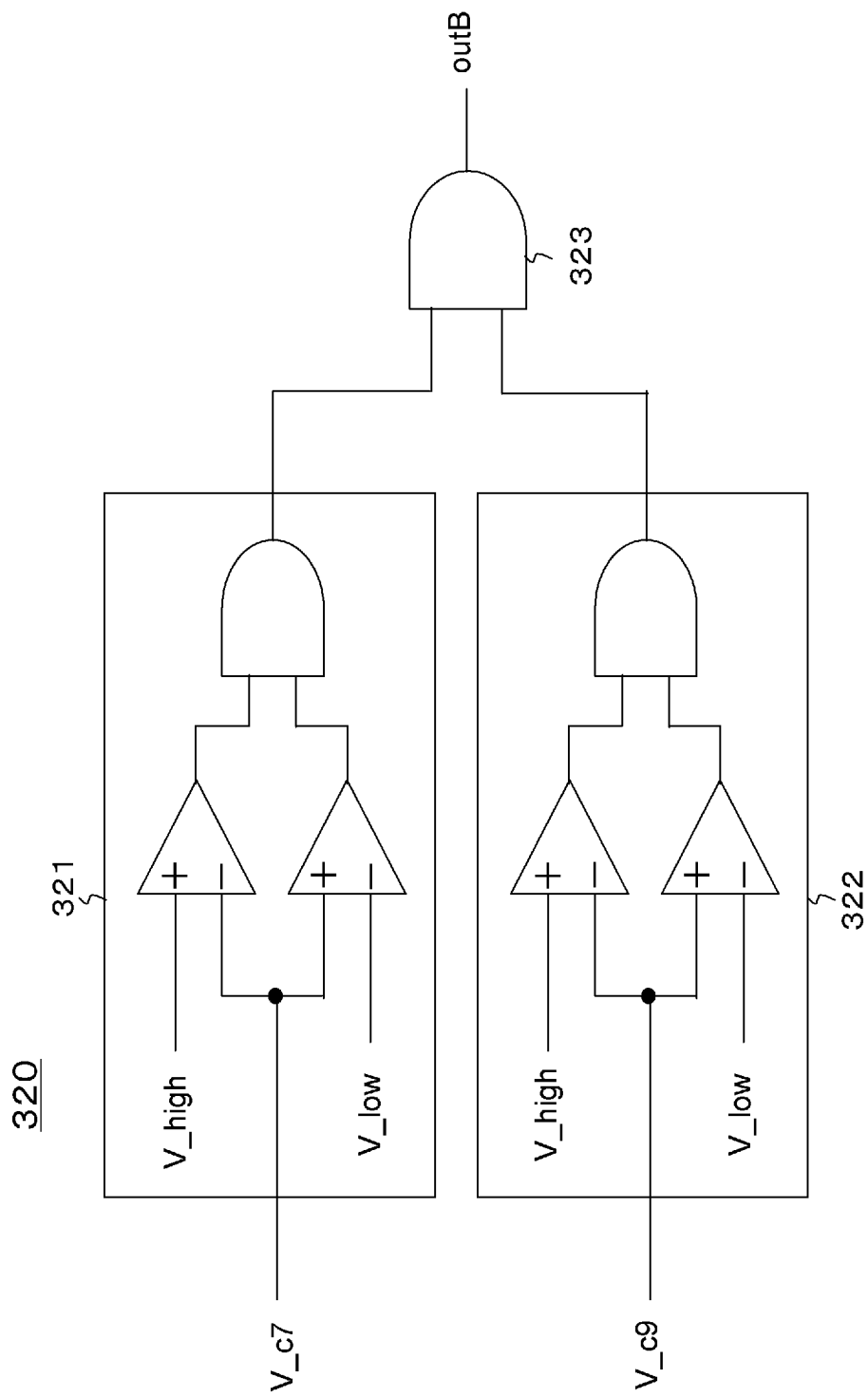
[図9]



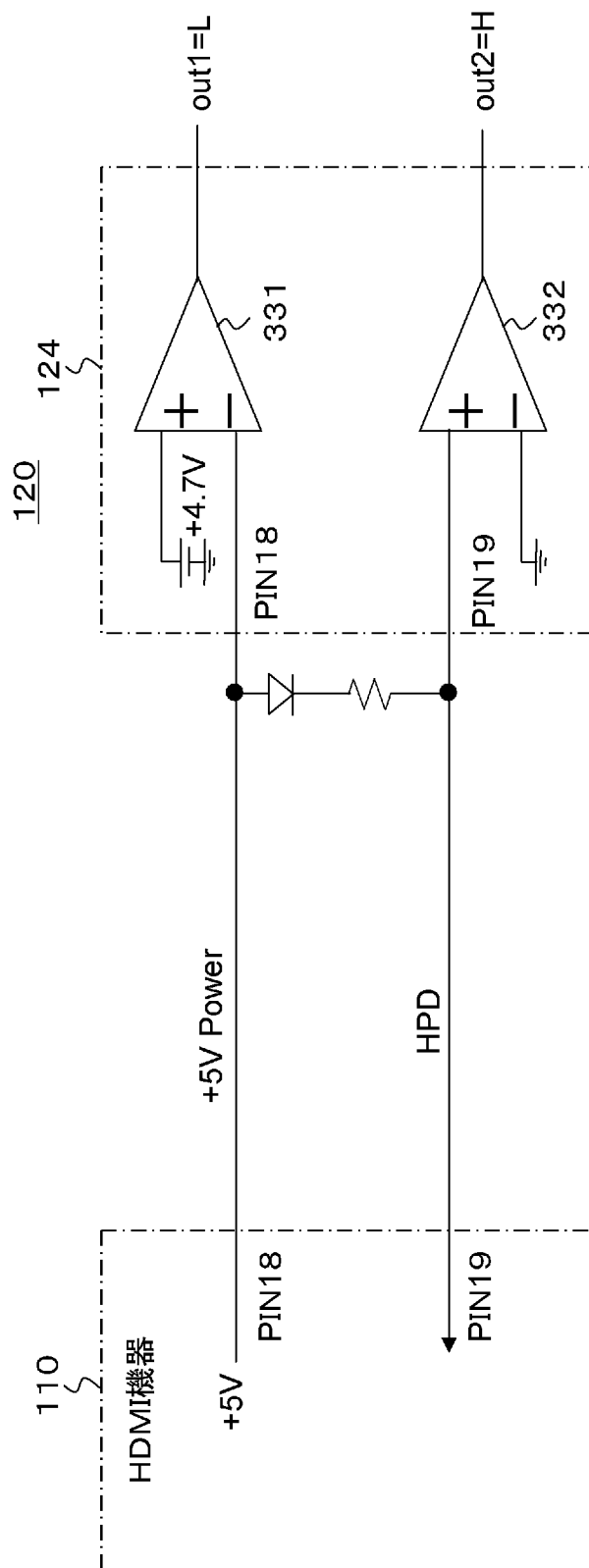
[図10]



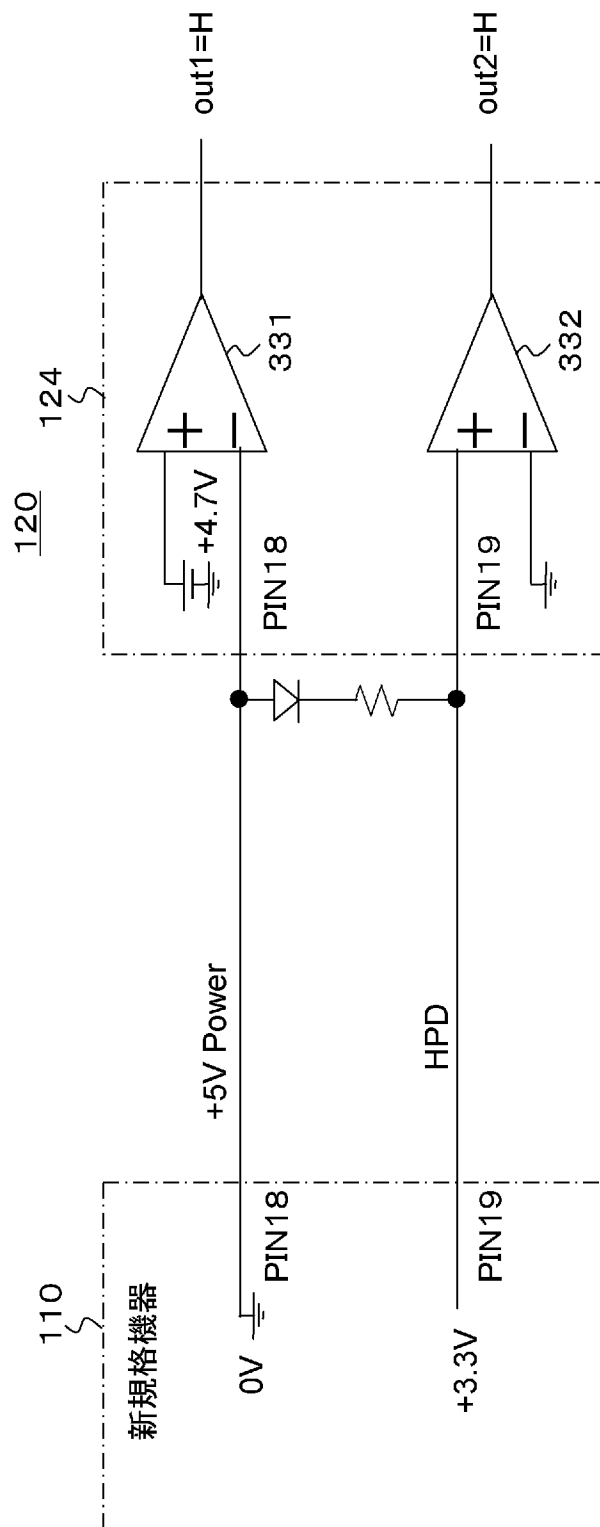
[図11]



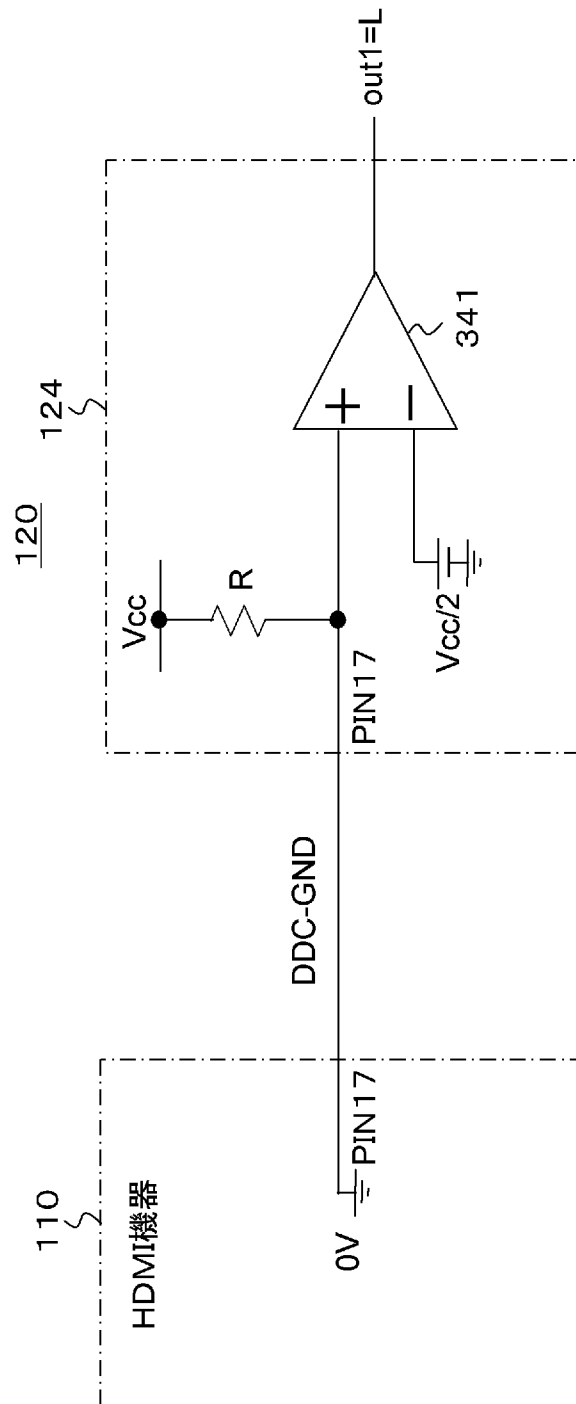
[図12]



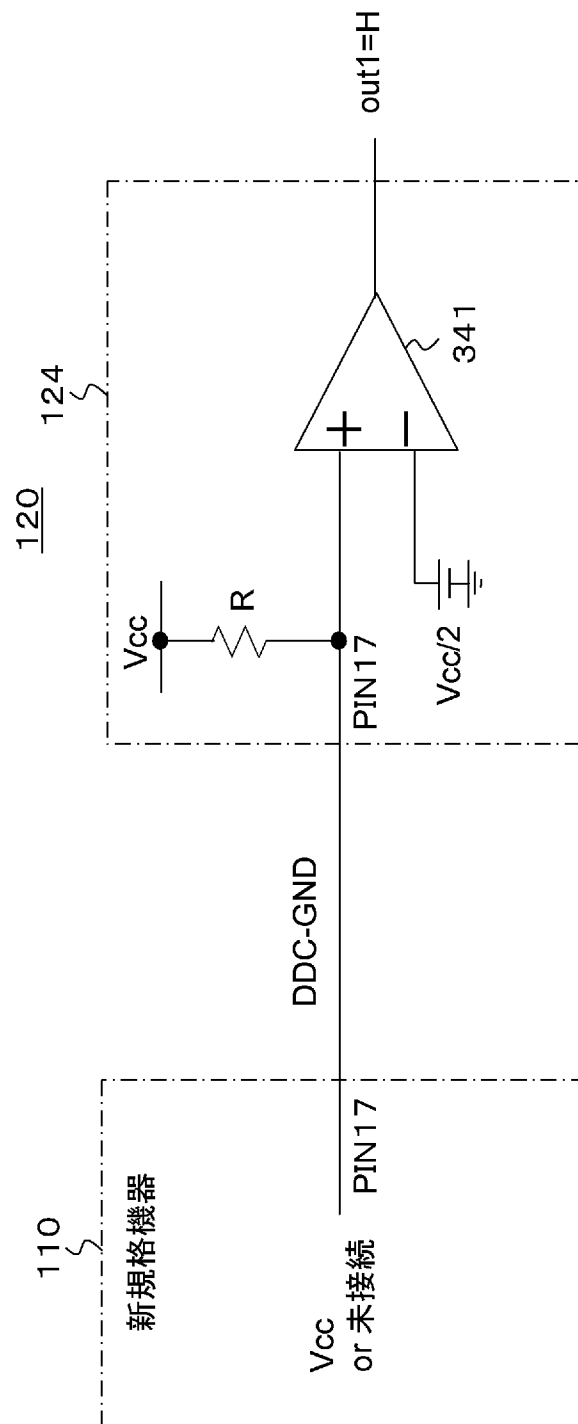
[図13]



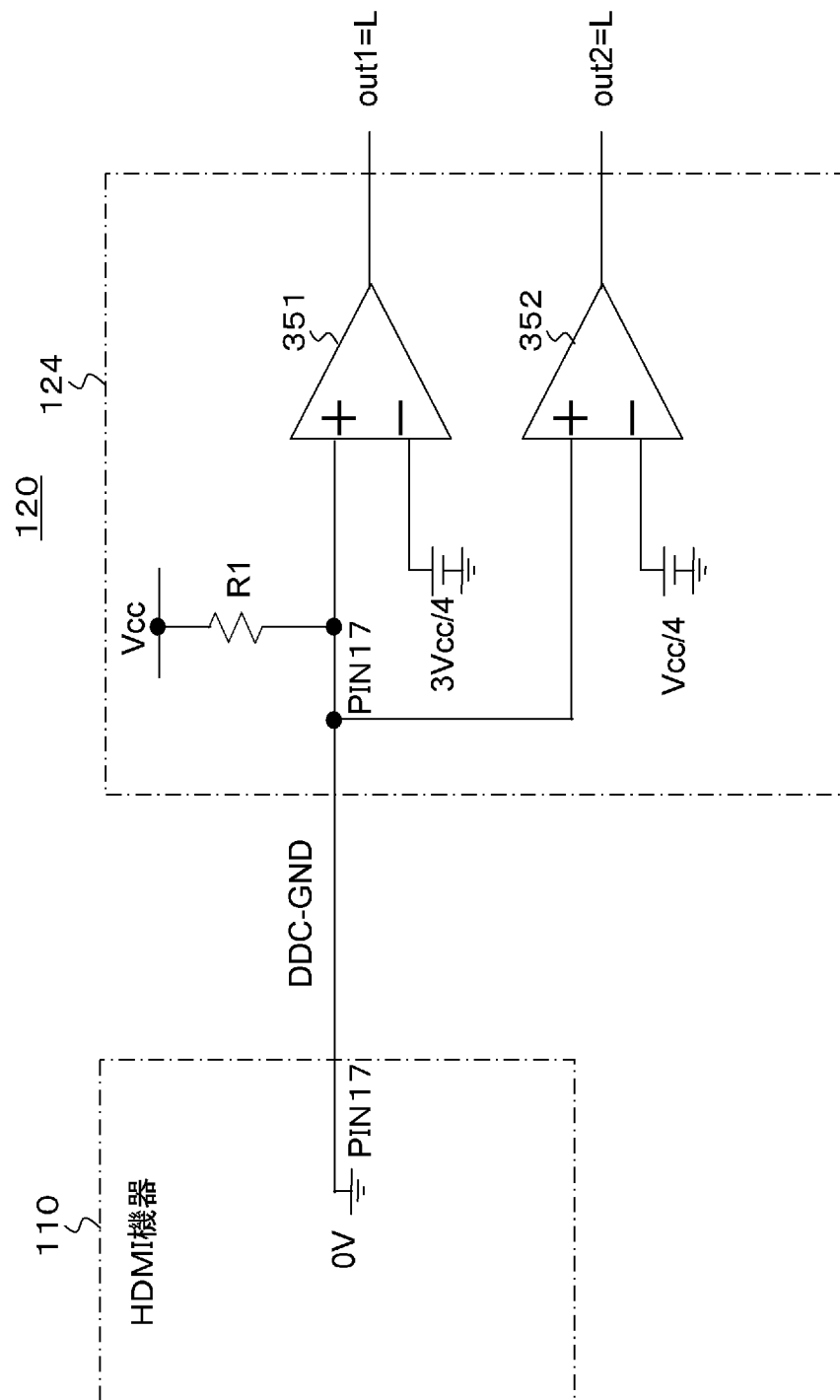
[図14]



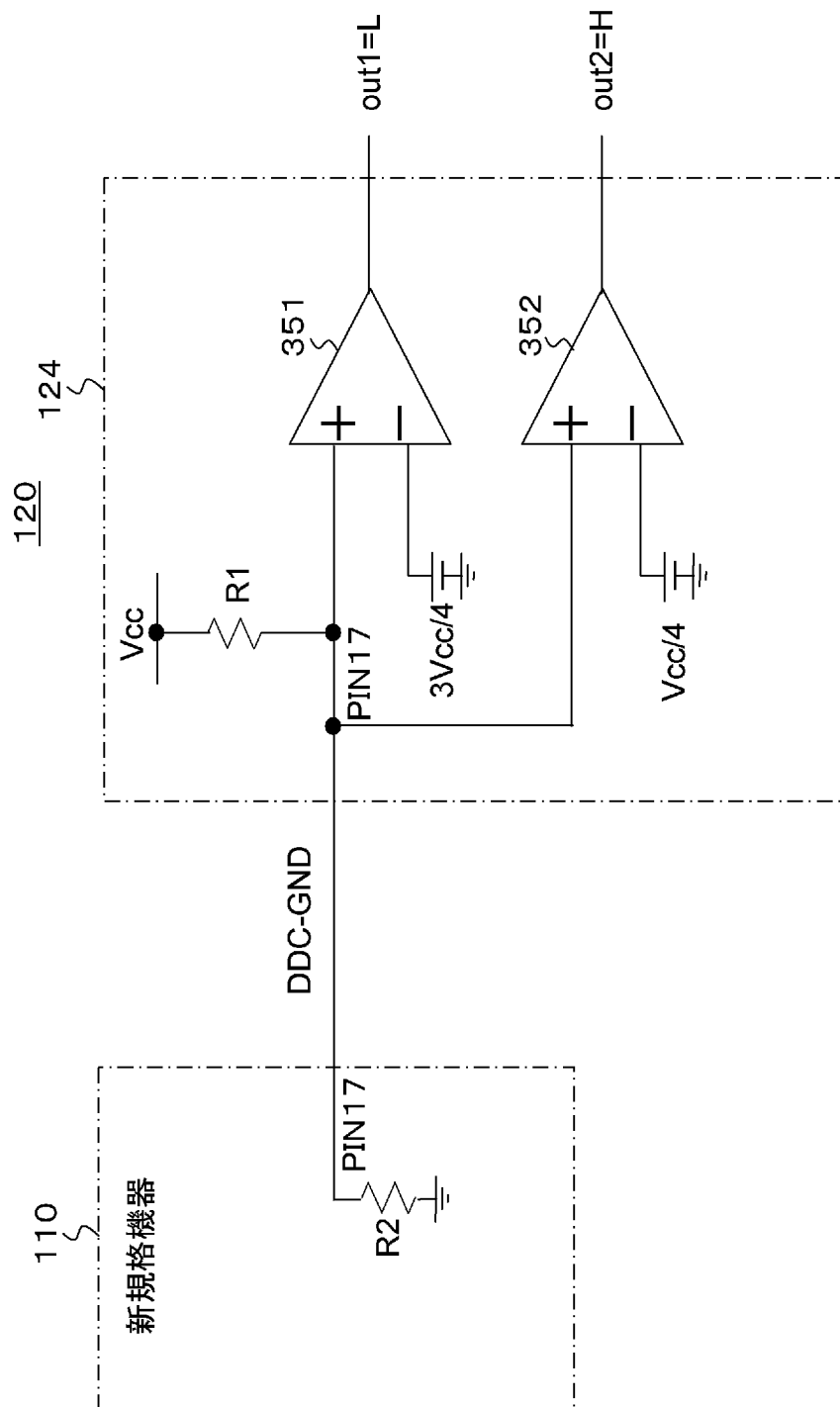
[図15]



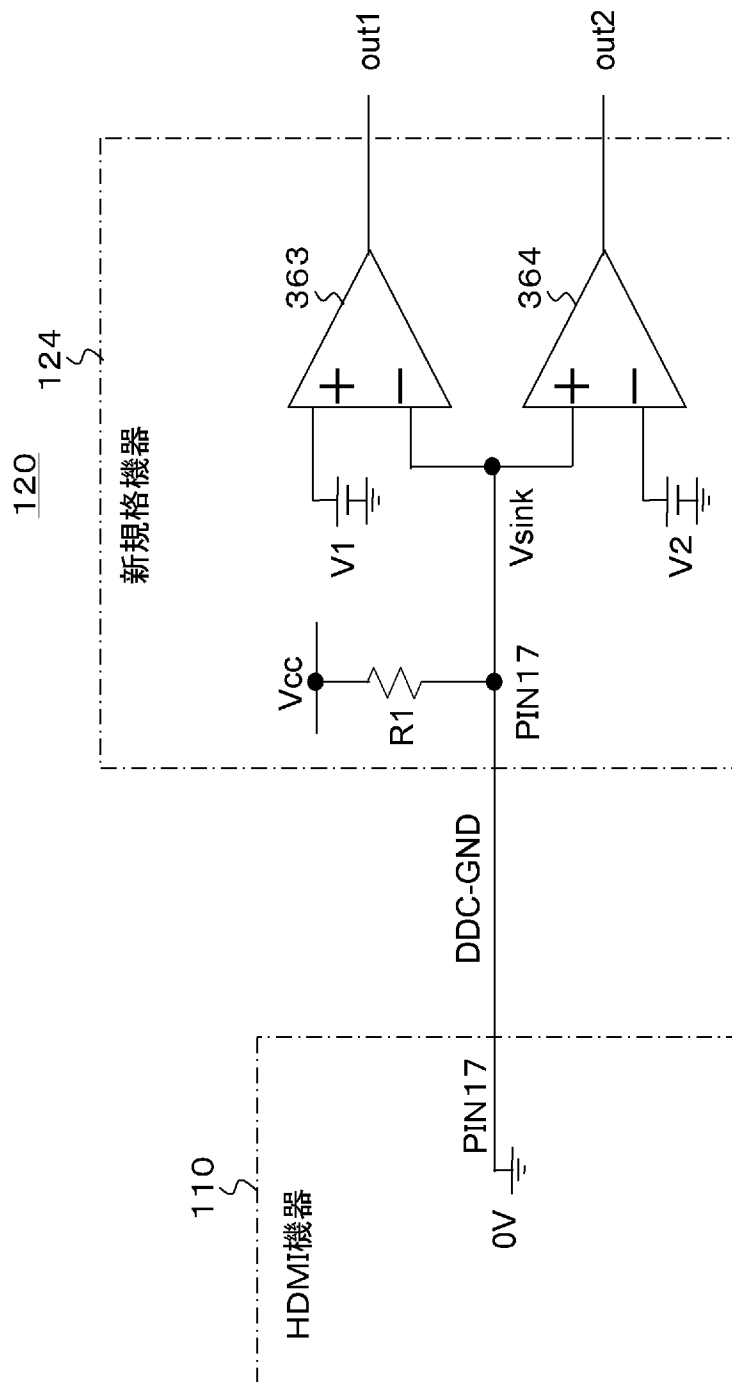
[図16]



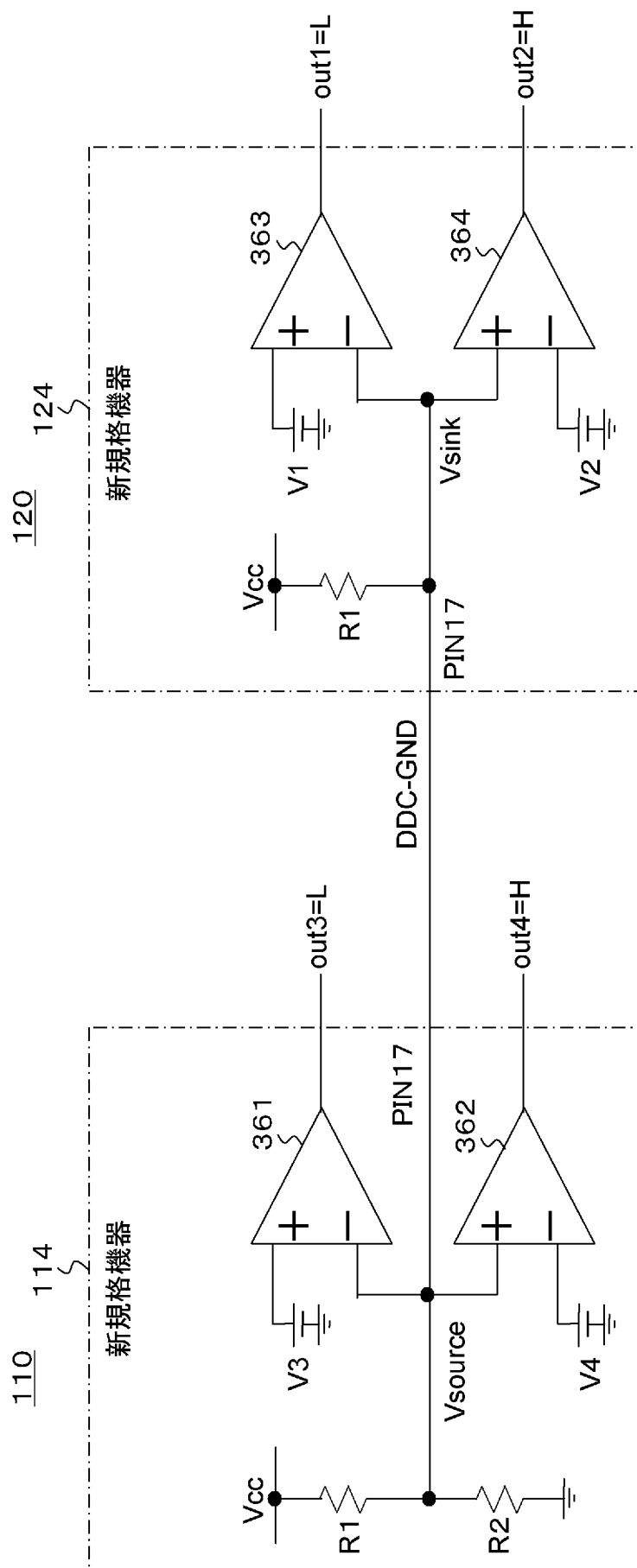
[図17]



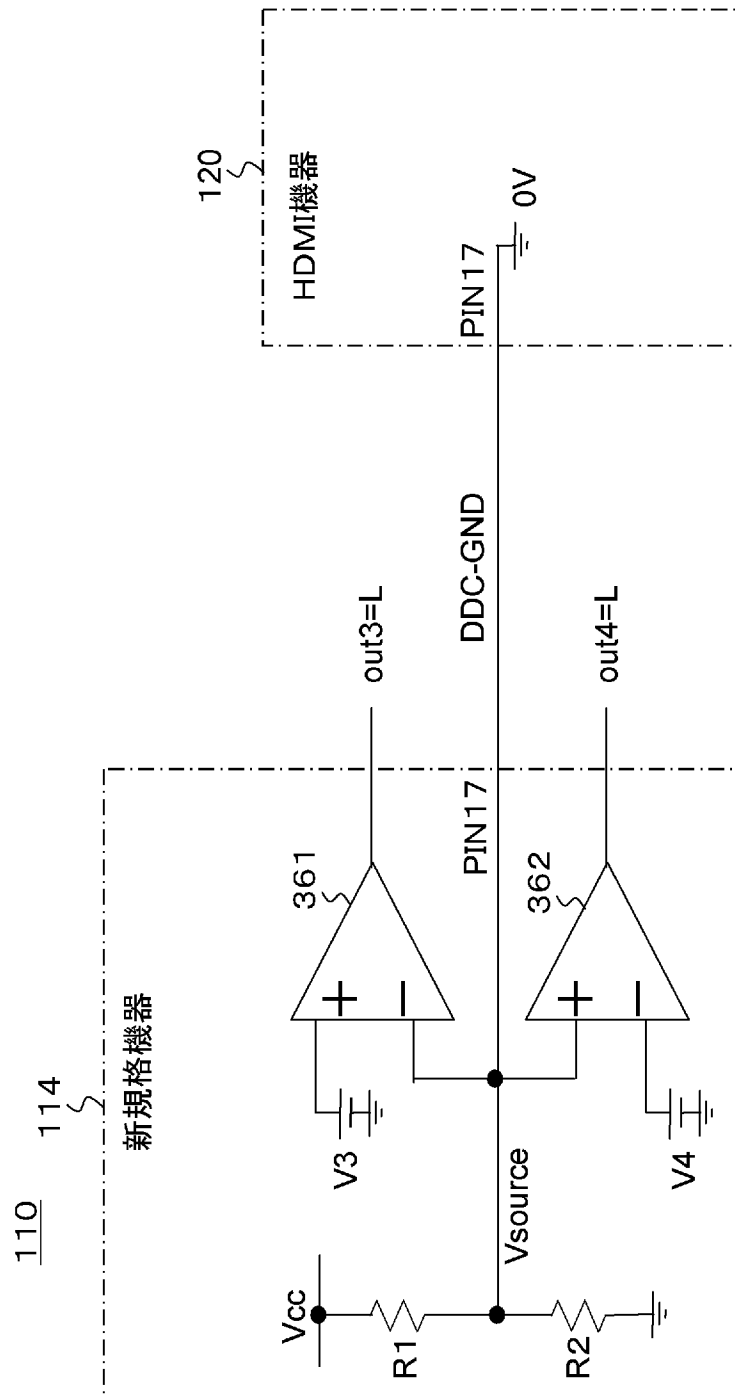
[図18]



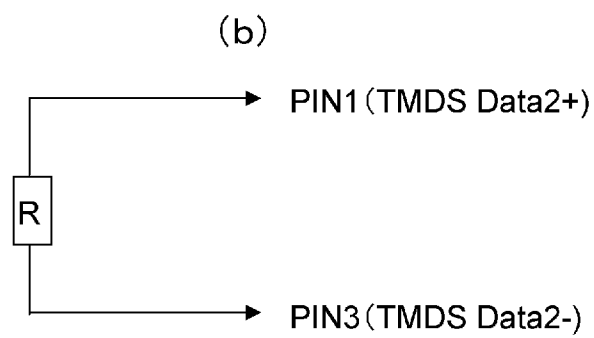
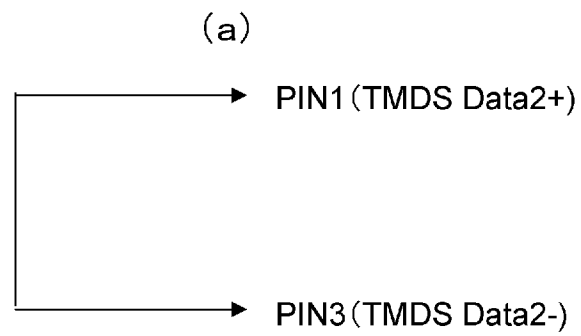
[図19]



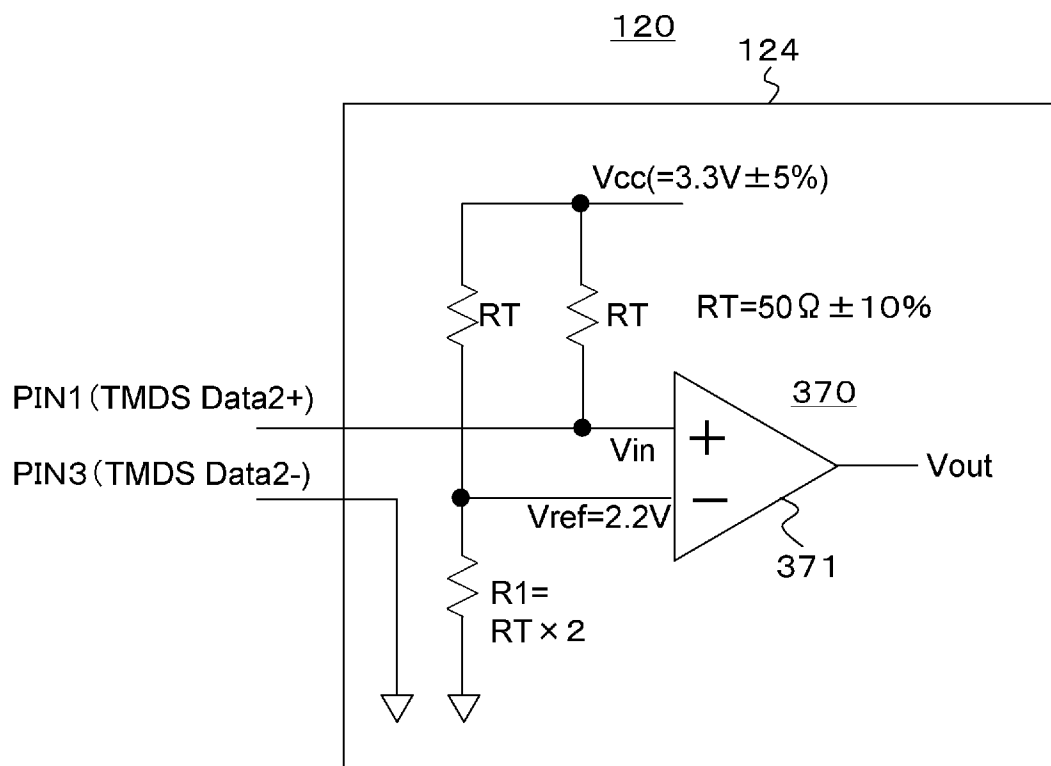
[図20]



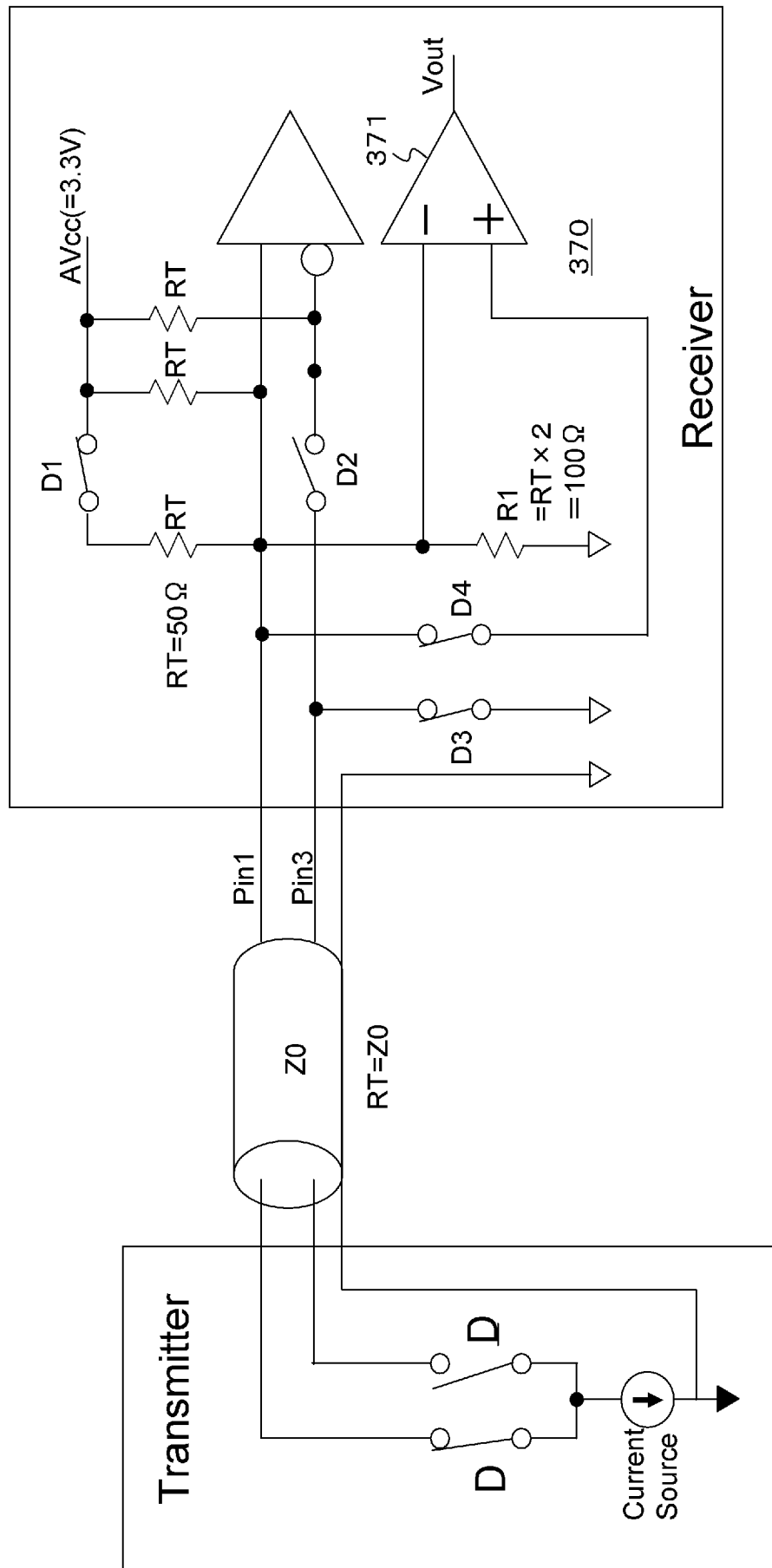
[図21]



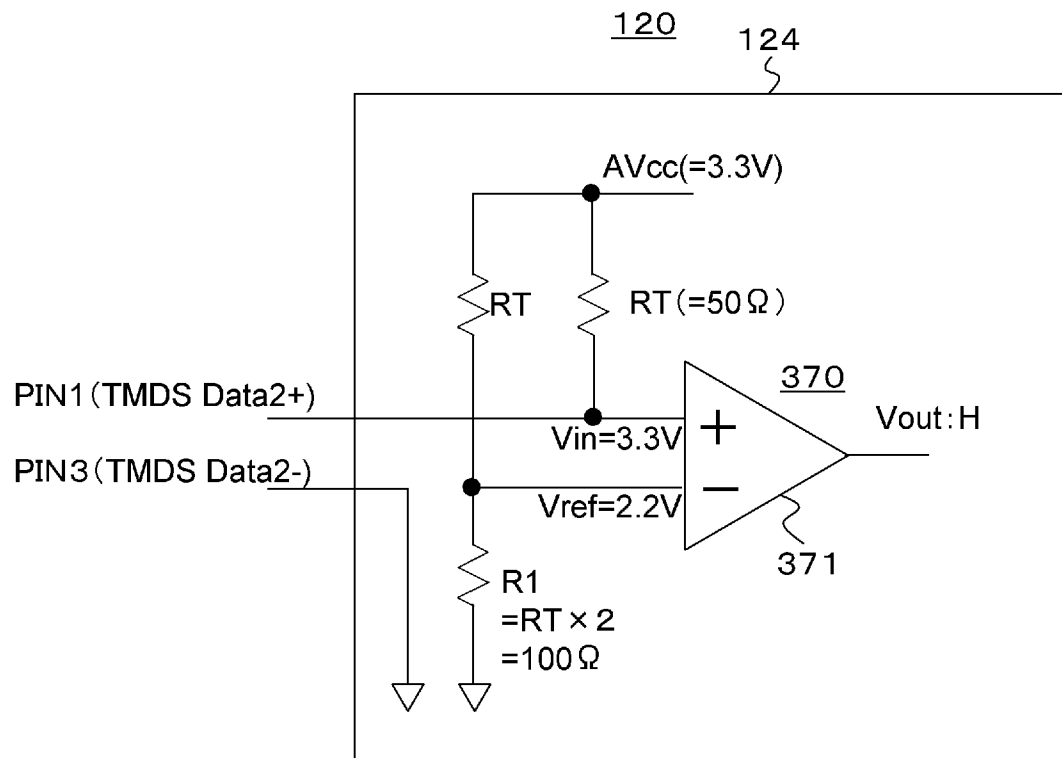
[図22]



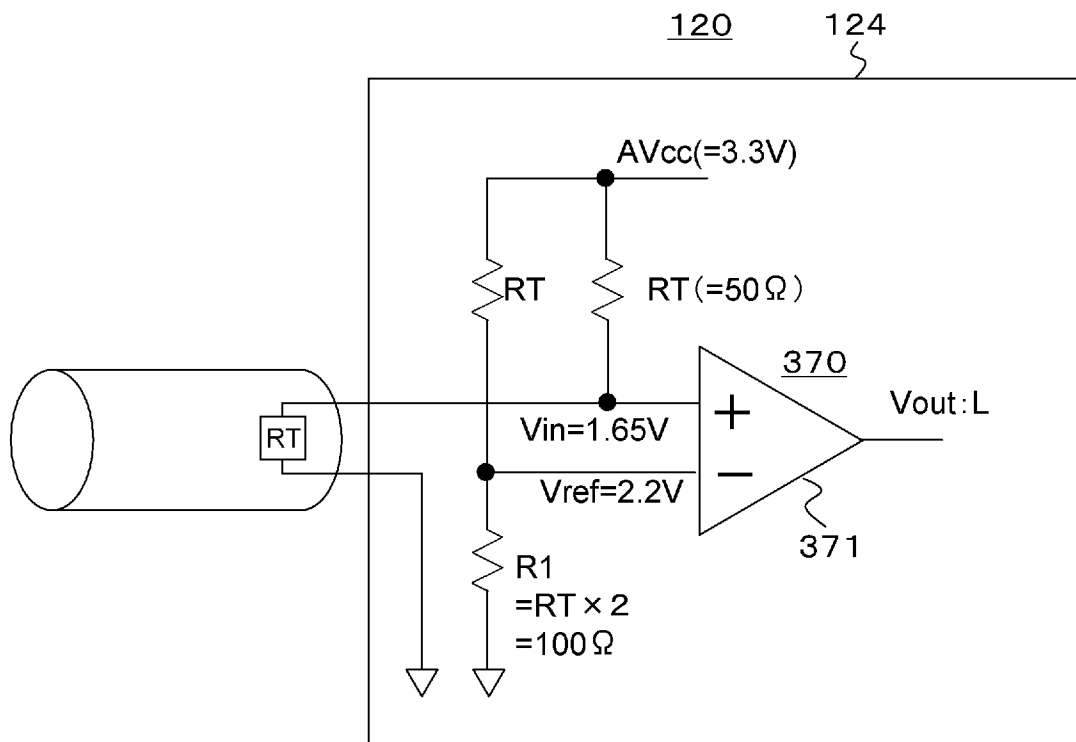
[図23]



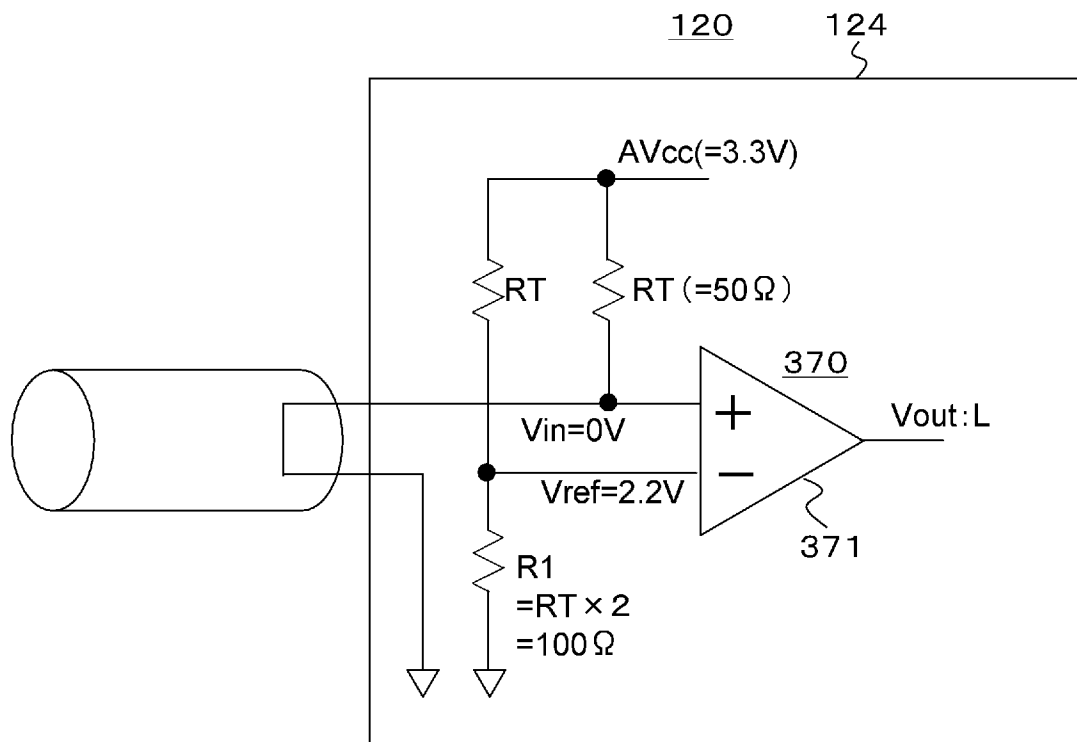
[図24]



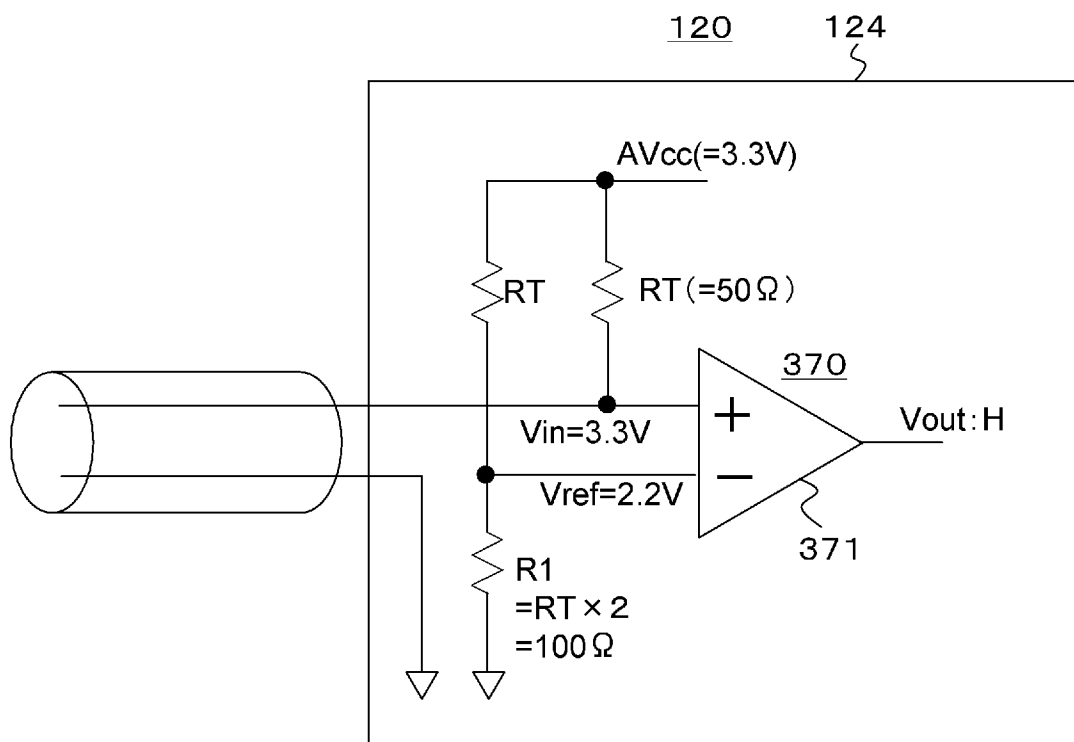
[図25]



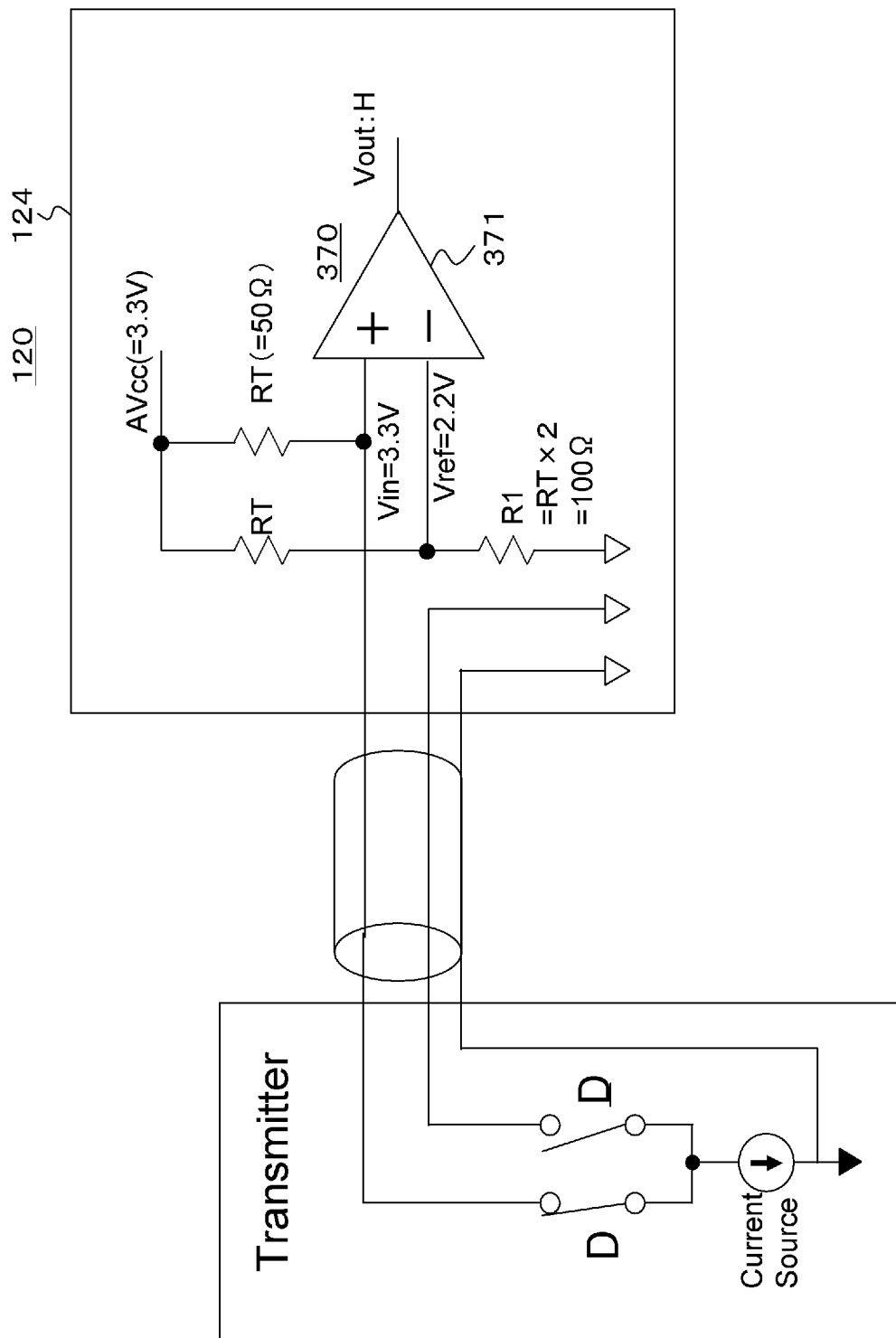
[図26]



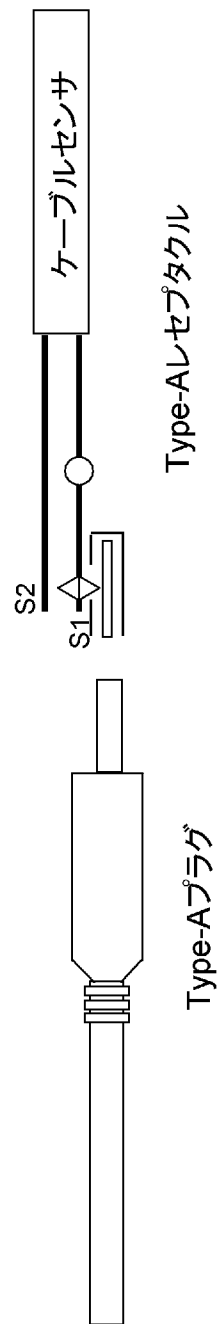
[図27]



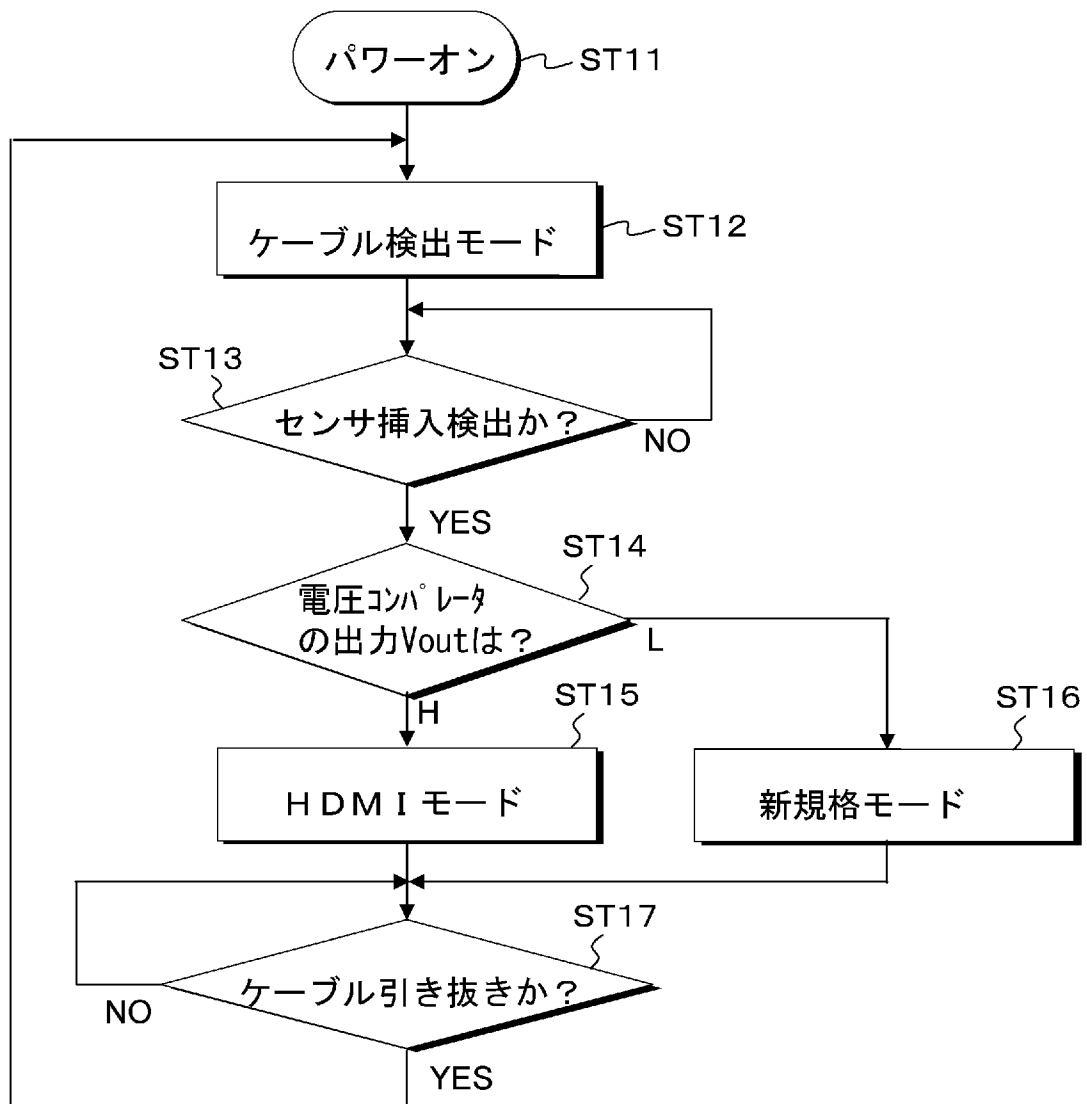
[図28]



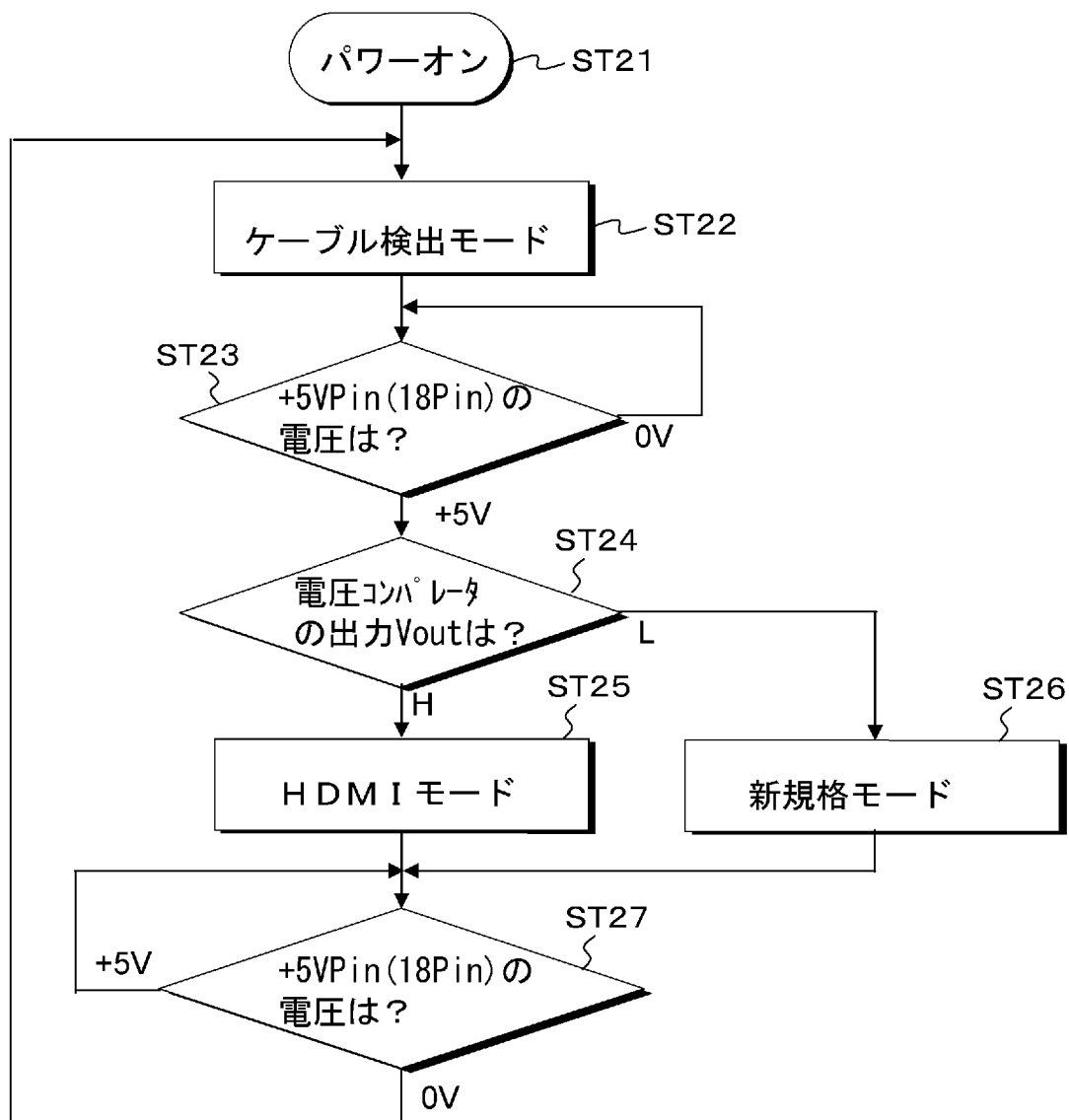
[図29]



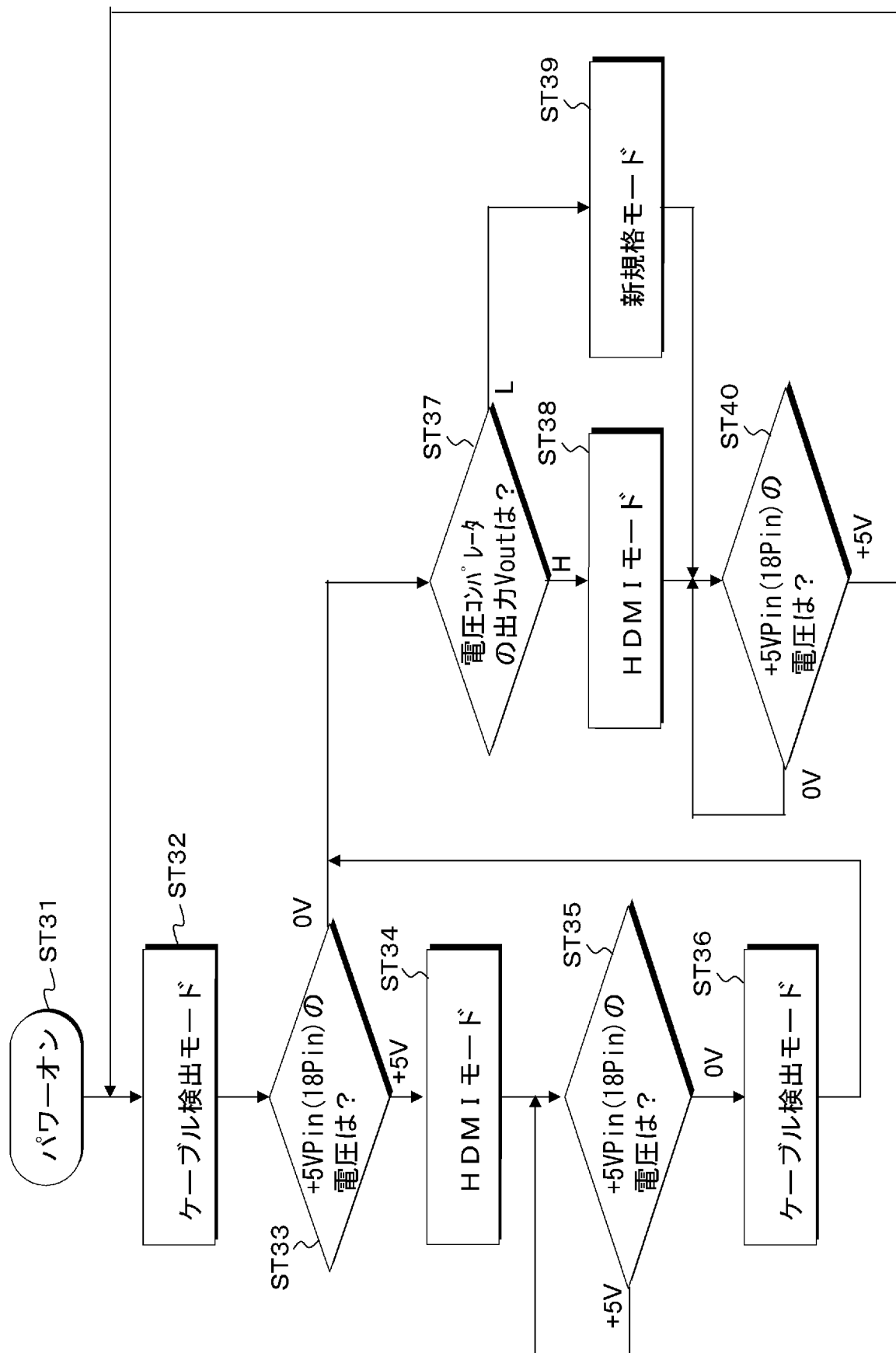
[図30]



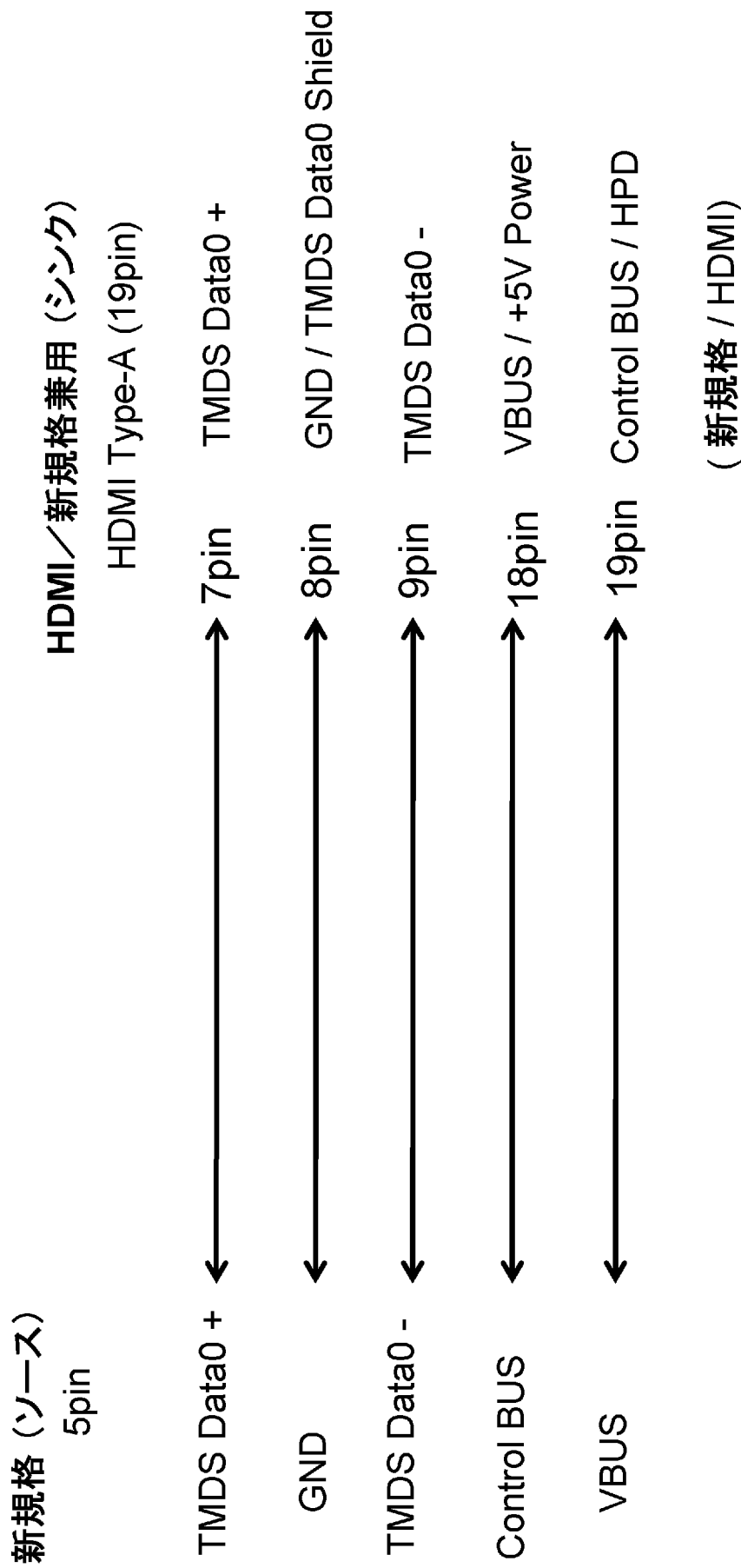
[図31]



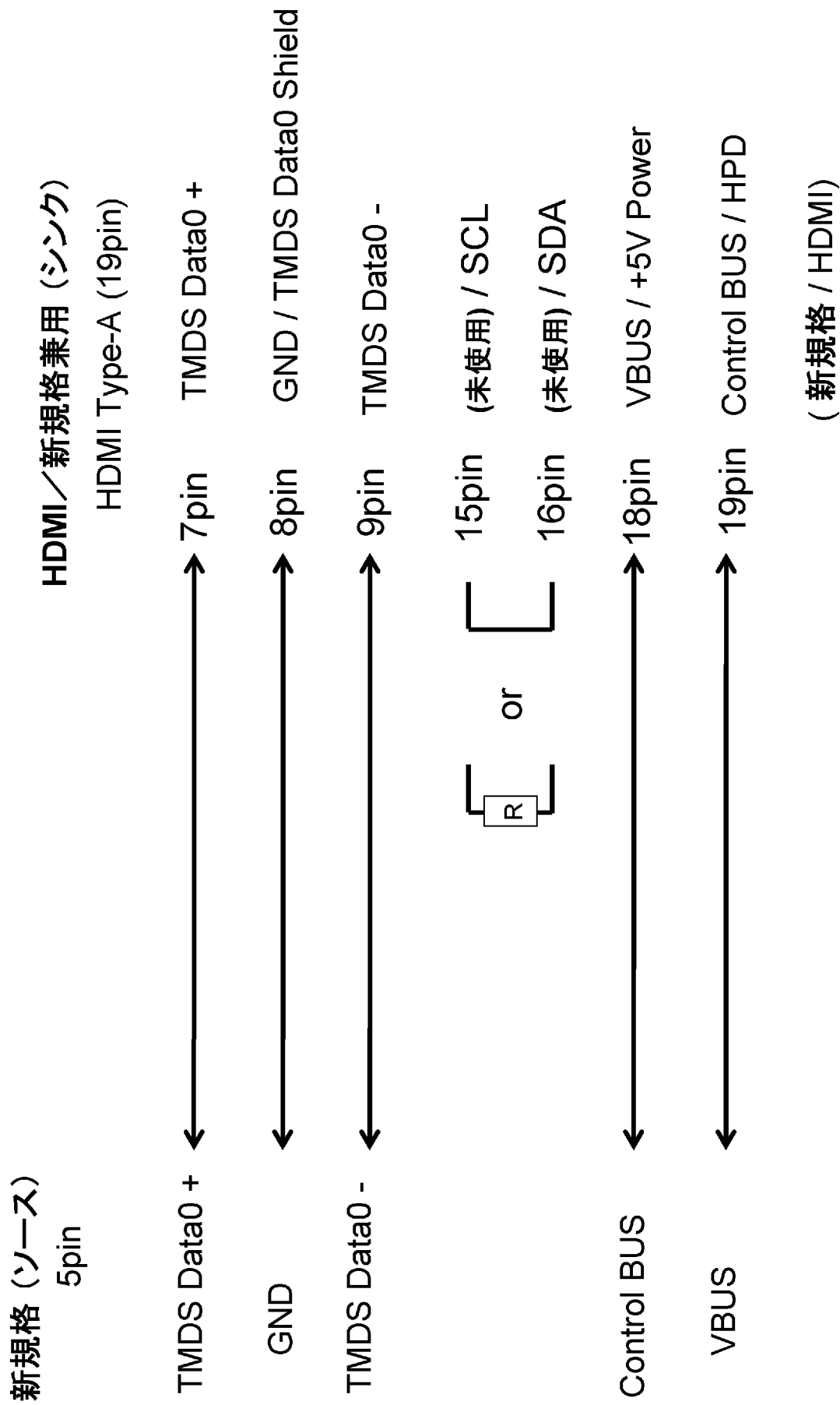
[図32]



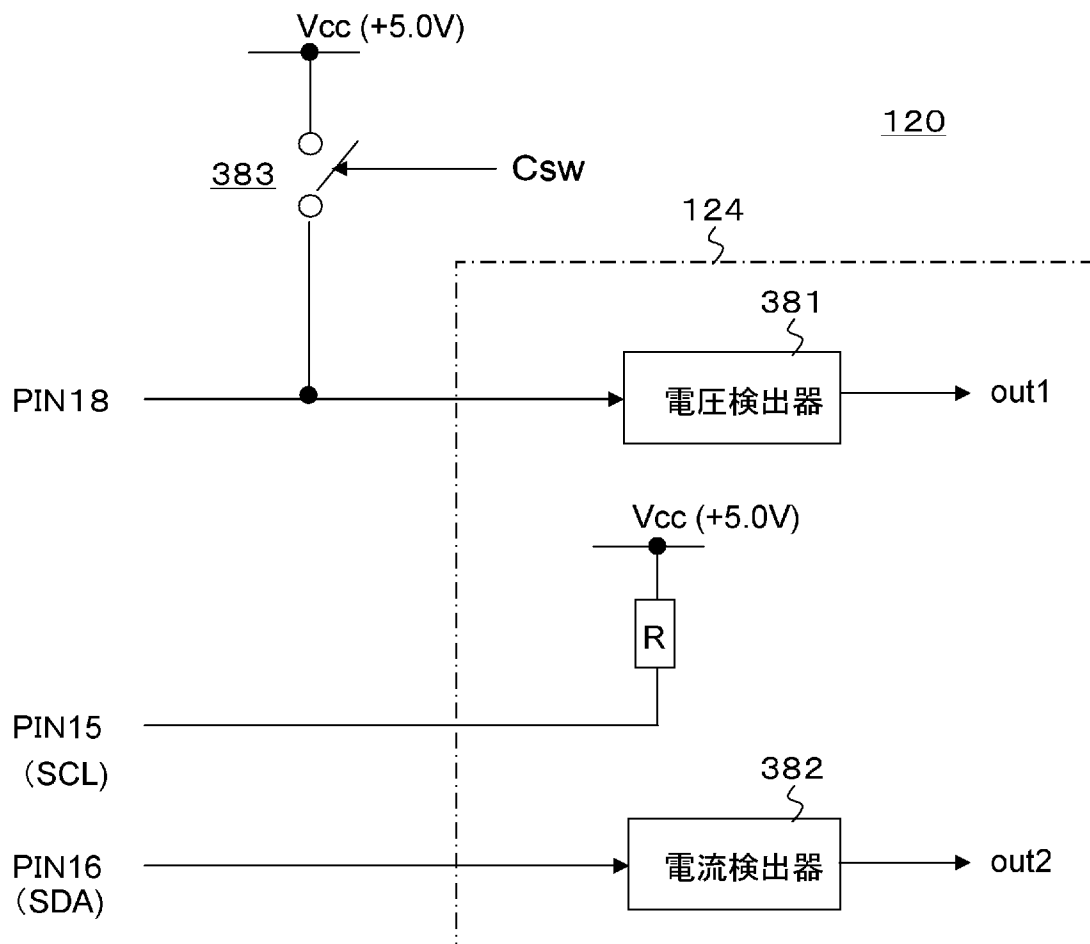
[図33]



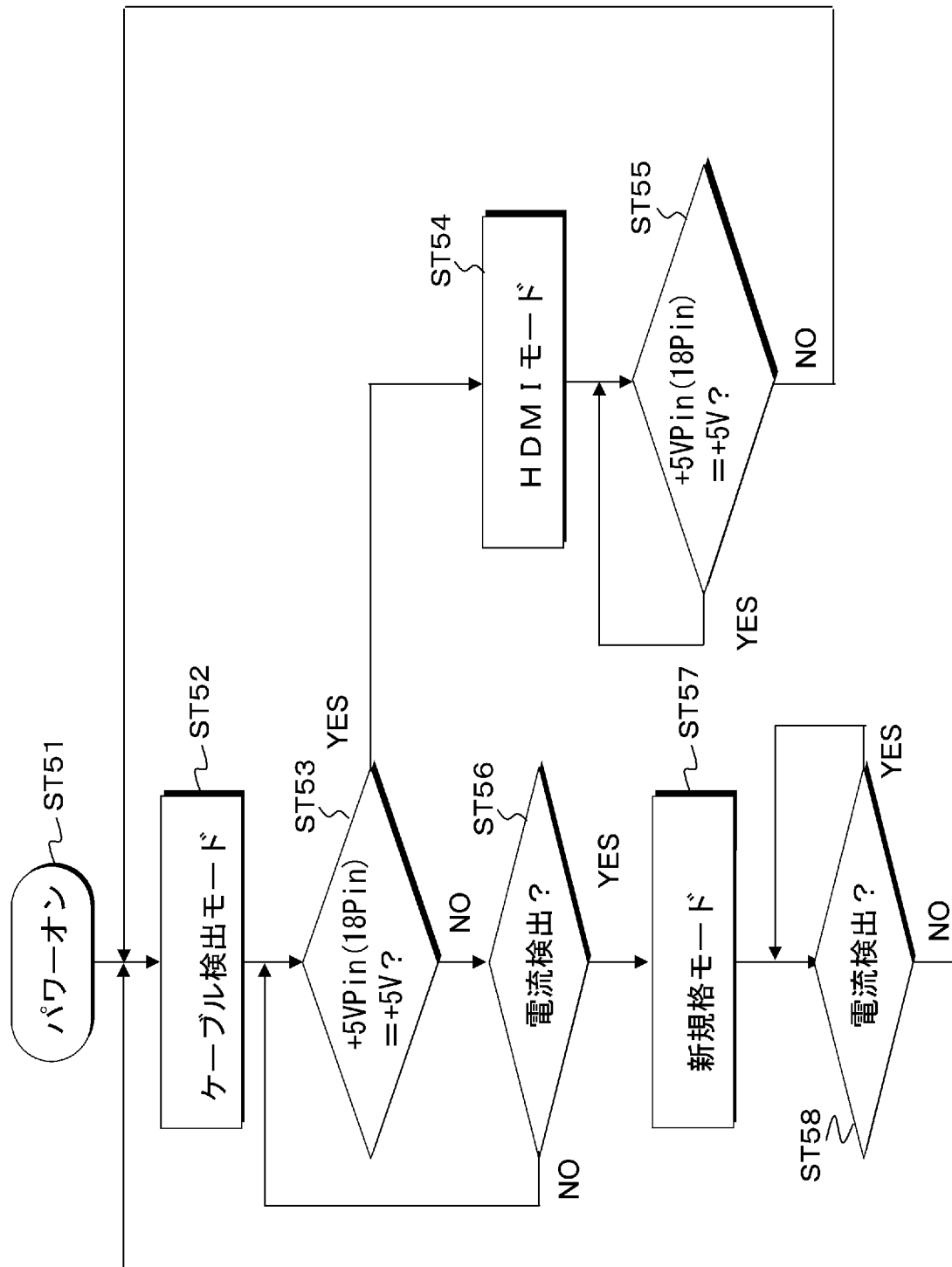
[図34]



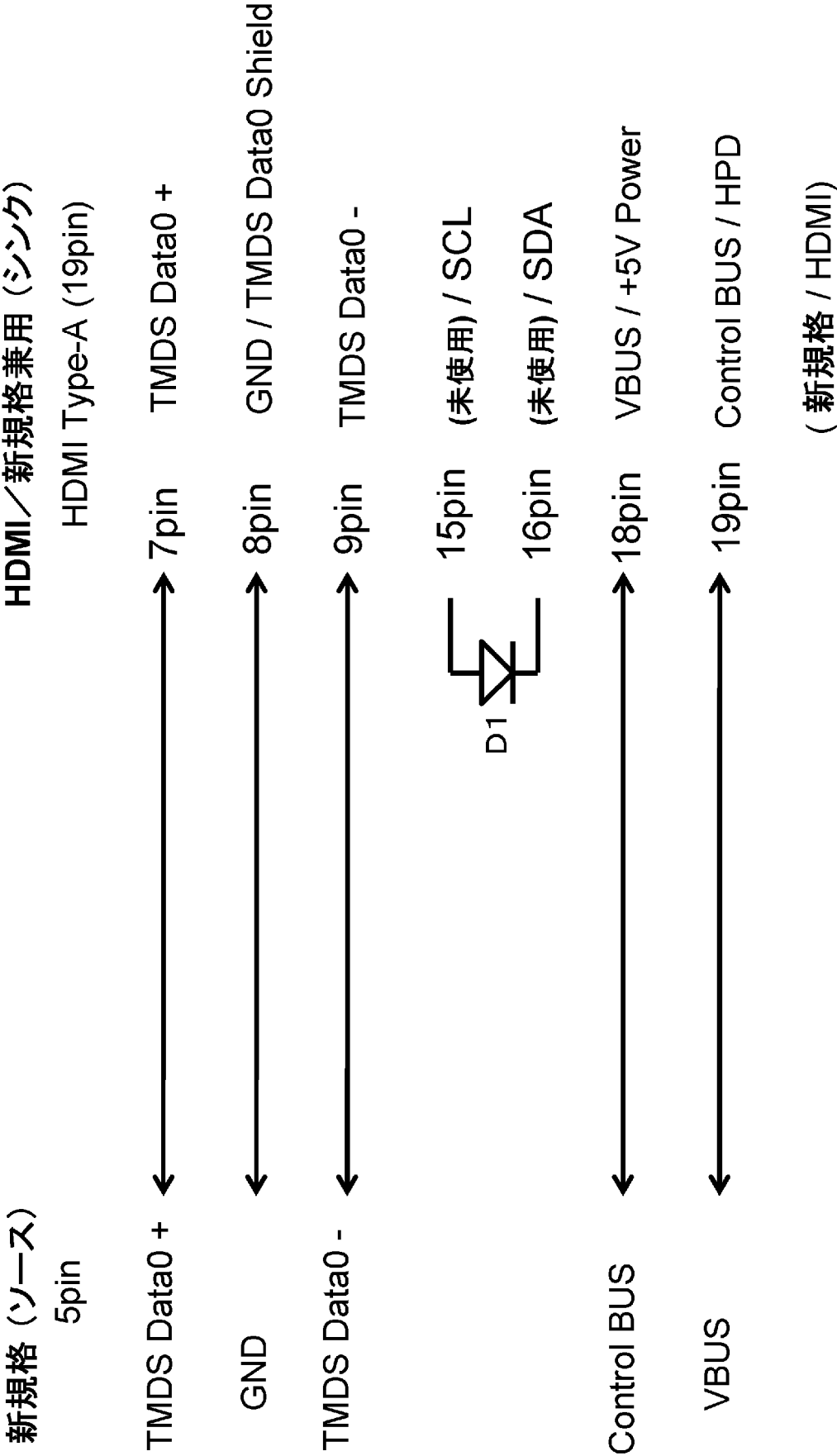
[図35]



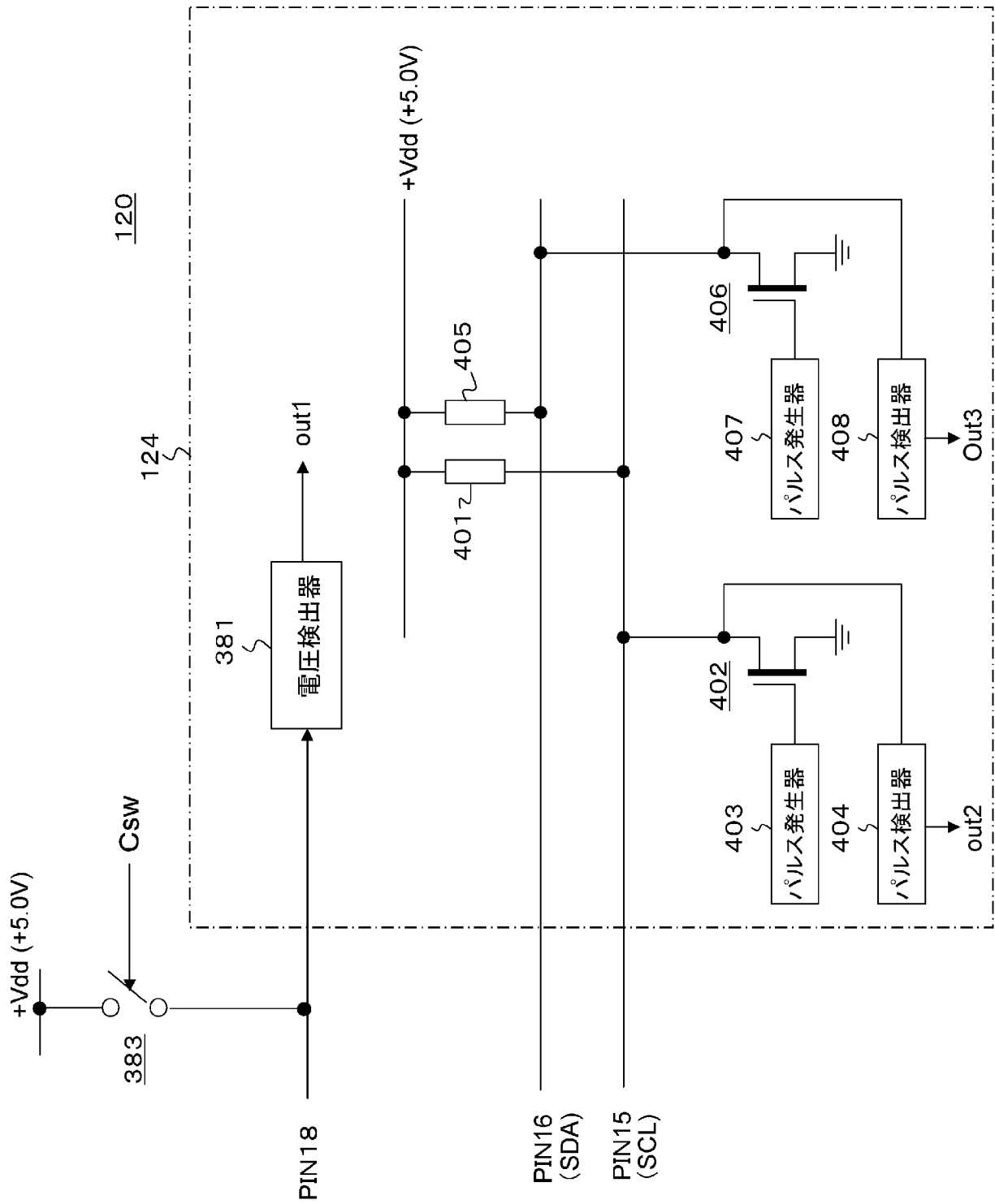
[図36]



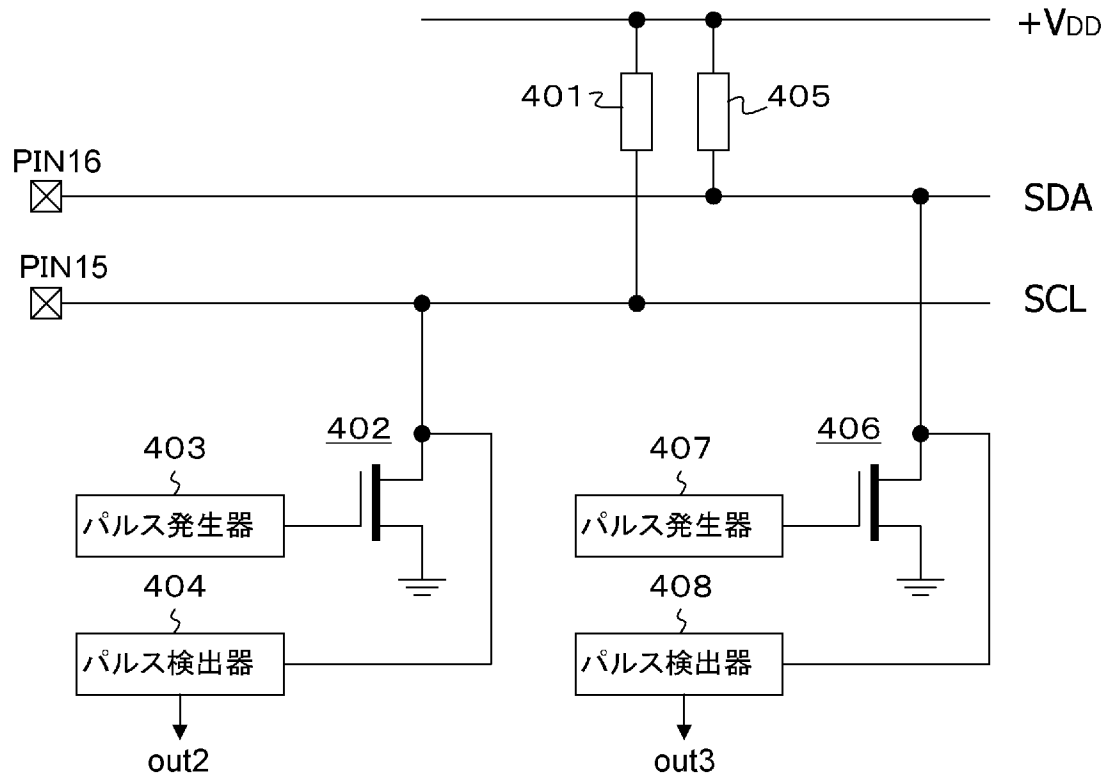
[図37]



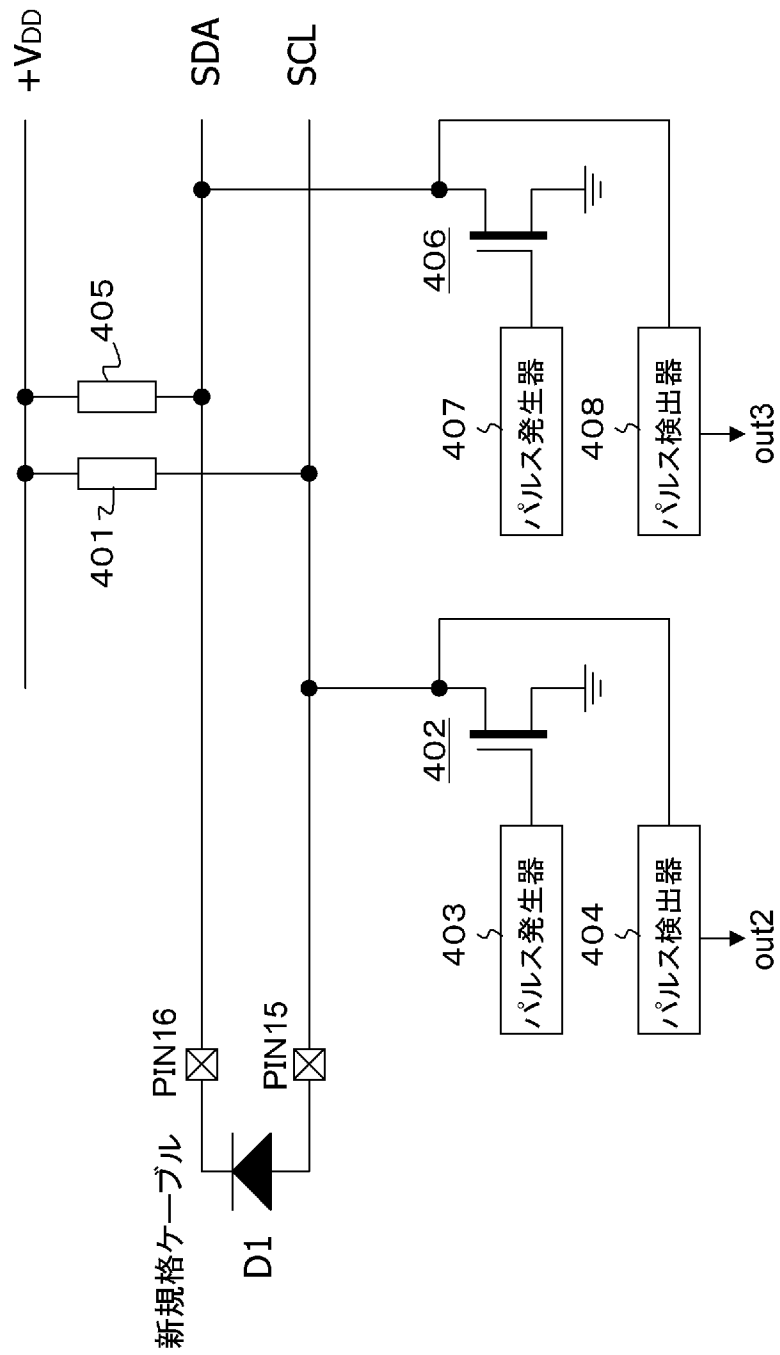
[図38]



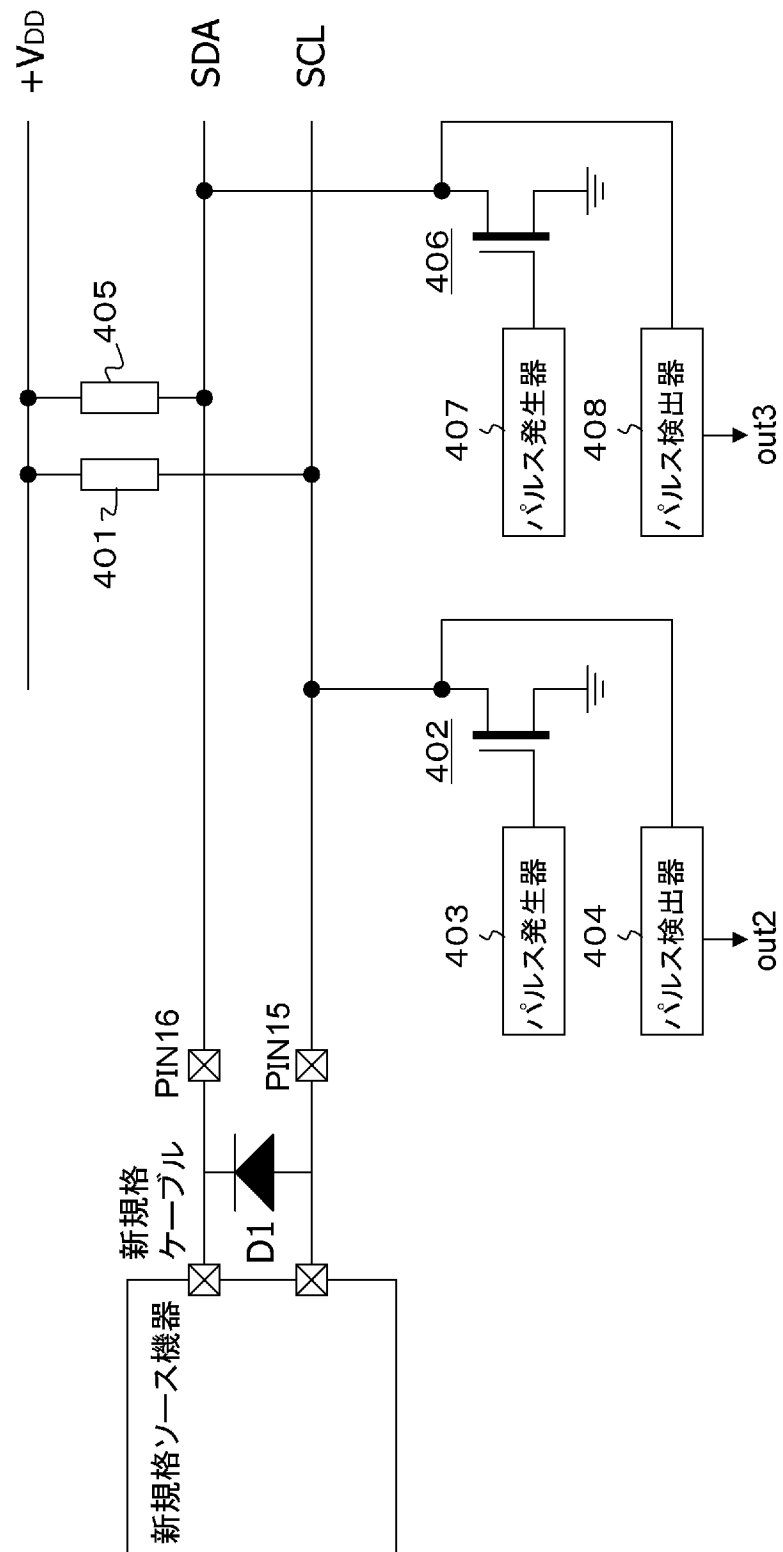
[図39]



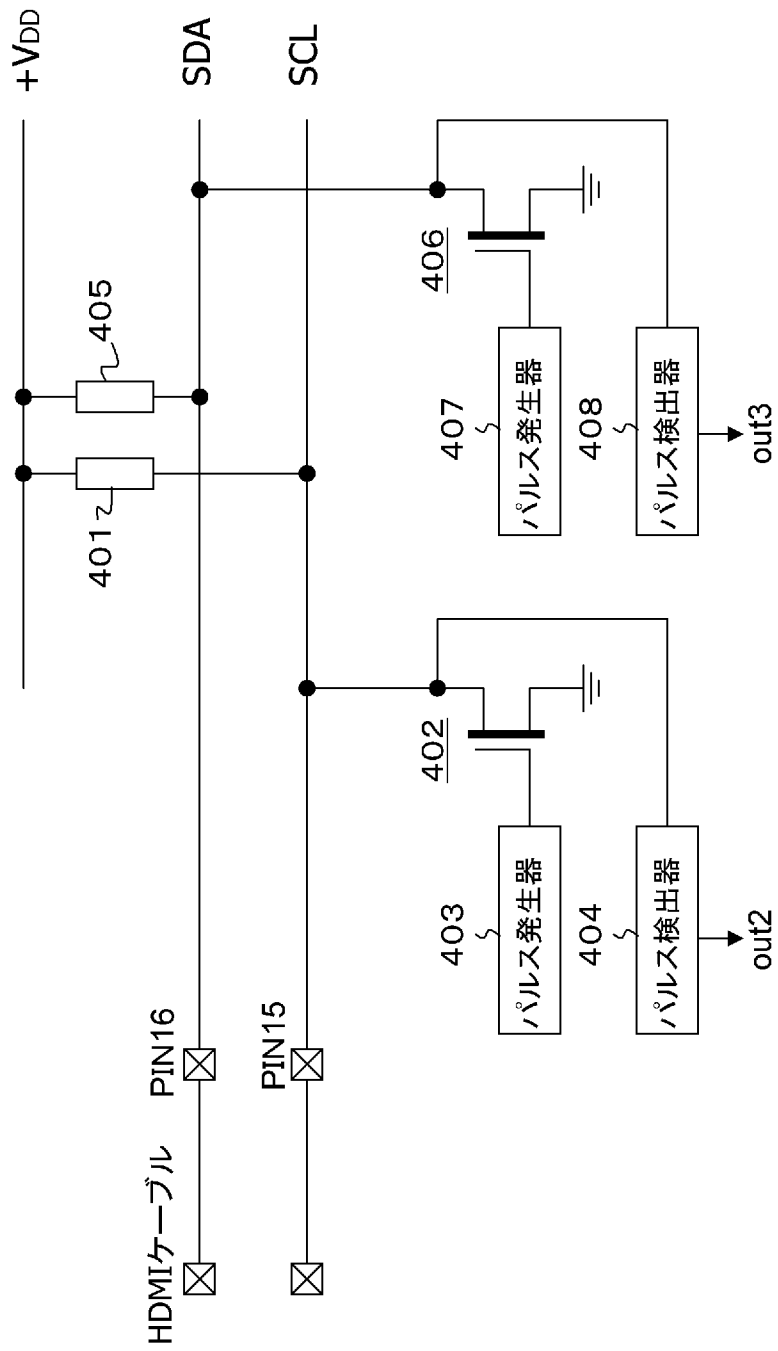
[図40]



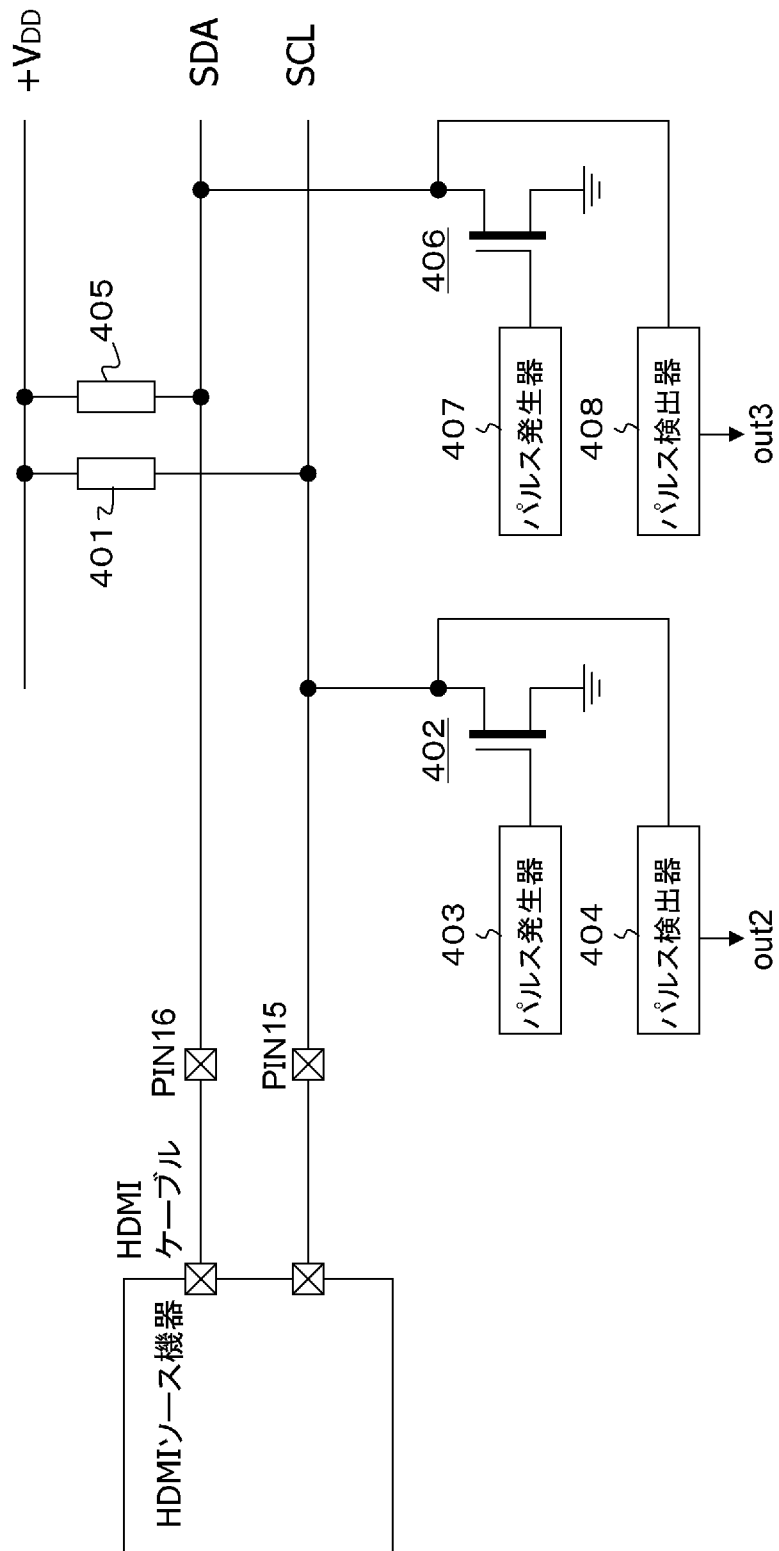
[図41]



[図42]



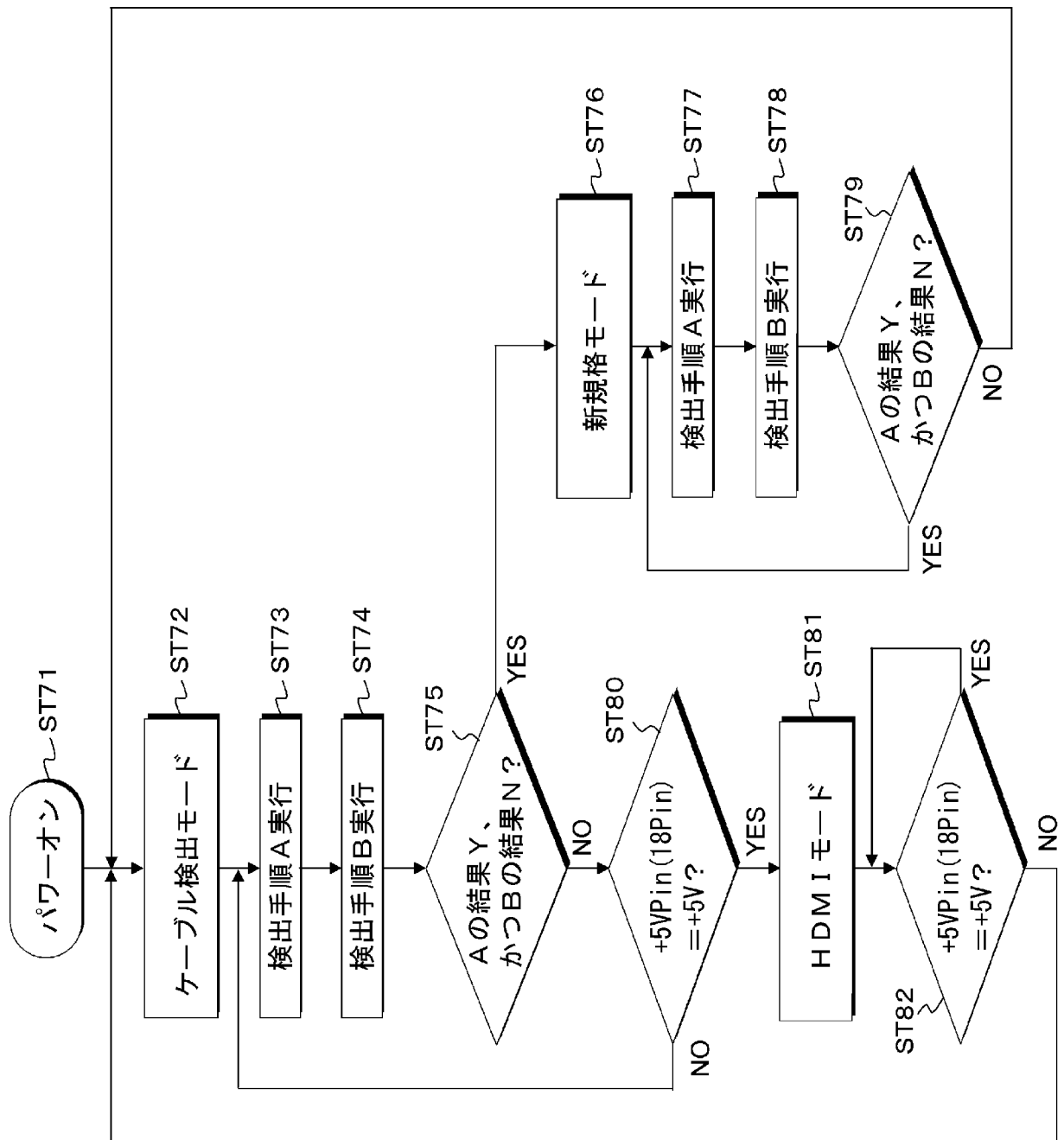
[図43]



[図44]

|                      | 検出手順A(out3)<br>(SCL→SDA) | 検出手順B(out2)<br>(SDA→SCL) |
|----------------------|--------------------------|--------------------------|
| 1.ケーブル未接続            | N                        | N                        |
| 2.新規格ケーブル            | Y                        | N                        |
| 3.新規格ケーブル+新規格ソース機器   | Y                        | N                        |
| 4.HDMIケーブル           | N                        | N                        |
| 5.HDMIケーブル+HDMIソース機器 | 5-1:ハイインピーダンス            | N                        |
|                      | 5-2:ローインピーダンス            | Y                        |
|                      | 5-3:ハイとローの間              | M                        |

[図45]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/052180

## A. CLASSIFICATION OF SUBJECT MATTER

H04N7/173 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N7/173

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                           | Relevant to claim No.        |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------|
| X<br>A    | JP 2000-235545 A (Hewlett-Packard Co.),<br>29 August 2000 (29.08.2000),<br>paragraphs [0014] to [0015], [0020] to [0022];<br>fig. 2, 6, 7<br>& US 6334160 B1 | 1, 6-9, 29, 30<br>2-5, 10-28 |
| A         | JP 2006-309771 A (LG Electronics Inc.),<br>09 November 2006 (09.11.2006),<br>entire text; all drawings<br>& EP 1717910 A2 & US 2008/0090615 A1               | 1-30                         |
| A         | JP 2003-511757 A (Microsoft Corp.),<br>25 March 2003 (25.03.2003),<br>entire text; all drawings<br>& EP 1224559 A & US 6460094 B1<br>& WO 2001/025942 A1     | 1-30                         |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search

16 February, 2011 (16.02.11)

Date of mailing of the international search report

01 March, 2011 (01.03.11)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2011/052180

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                     | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | JP 2005-284323 A (Renesas Technology Corp.),<br>13 October 2005 (13.10.2005),<br>entire text; all drawings<br>& US 2004/0070952 A1 & WO 2004/034318 A1 | 1-30                  |
| A         | JP 2002-149293 A (Sony Corp.),<br>24 May 2002 (24.05.2002),<br>entire text; all drawings<br>(Family: none)                                             | 1-30                  |

## A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04N7/173 (2011.01) i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04N7/173

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 1 1 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 1 1 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 1 1 年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                   | 関連する<br>請求項の番号 |
|-----------------|-----------------------------------------------------------------------------------------------------|----------------|
| X               | JP 2000-235545 A (ヒューレット・パカード・カンパニー)                                                                | 1, 6-9, 29, 30 |
| A               | 2000.08.29, 段落 0 0 1 4 - 0 0 1 5, 0 0 2 0 - 0 0 2 2, 図 2, 6, 7 & US 6334160 B1                      | 2-5, 10-28     |
| A               | JP 2006-309771 A (エルジー エレクトロニクス インコーポレイティド) 2006.11.09, 全文, 全図 & EP 1717910 A2 & US 2008/0090615 A1 | 1-30           |

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 2 . 2 0 1 1

国際調査報告の発送日

0 1 . 0 3 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

脇岡 剛

5 C

9 3 6 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 4 1

| C (続き) . 関連すると認められる文献 |                                                                                                                 |                |
|-----------------------|-----------------------------------------------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                               | 関連する<br>請求項の番号 |
| A                     | JP 2003-511757 A (マイクロソフト コーポレーション)<br>2003.03.25, 全文, 全図 & EP 1224559 A & US 6460094 B1 & WO<br>2001/025942 A1 | 1-30           |
| A                     | JP 2005-284323 A (株式会社ルネサステクノロジ) 2005.10.13, 全<br>文, 全図 & US 2004/0070952 A1 & WO 2004/034318 A1                | 1-30           |
| A                     | JP 2002-149293 A (ソニー株式会社) 2002.05.24, 全文, 全図 (フ<br>ァミリーなし)                                                     | 1-30           |