



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년03월24일

(11) 등록번호 10-1505512

(24) 등록일자 2015년03월18일

(51) 국제특허분류(Int. Cl.)

H01B 5/14 (2006.01) H01B 13/00 (2006.01)

(21) 출원번호 10-2013-0114917

(22) 출원일자 2013년09월27일

심사청구일자 2013년09월27일

(56) 선행기술조사문헌

KR1020130077504 A

KR1020110114038 A

(73) 특허권자

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

김태근

경기 성남시 분당구 양현로 88, 503동 1403호 (이매동, 이매촌동부코오롱아파트)

이병룡

서울 동대문구 무학로49길 38, 206호 (용두동)

(74) 대리인

특허법인주원

전체 청구항 수 : 총 20 항

심사관 : 김은경

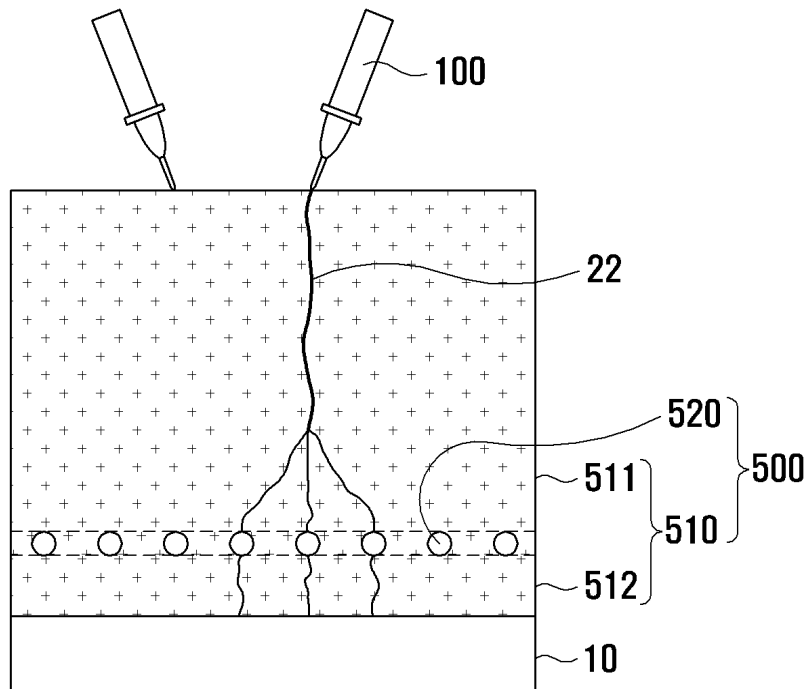
(54) 발명의 명칭 투명 전극 및 이의 제조 방법

(57) 요약

본 발명은 인가되는 전계에 의해서 저항상태가 고저항 상태에서 저저항 상태로 변화되는 투명 재질의 저항 변화 물질로 투명 전극을 형성하고, 투명 전극에 전압을 인가하여 투명 전극의 저항상태를 저저항 상태로 변화시키는 포밍(forming) 공정을 수행하여 투명 전극이 전도성을 갖도록 함으로써, 투명 전극의 하부 또는 상부에 형성되는

(뒷면에 계속)

대표도 - 도5



반도체층과 양호한 오믹 특성을 나타내면서도, 가시광 영역뿐만 아니라 단파장의 자외선 영역의 빛에 대해서도 높은 투과도를 나타내는 투명 전극을 형성할 수 있다. 특히, 본 발명은 저항 변화 물질로 형성되는 투명 전극 내부에 나노 파티클 등을 포함시켜 전계를 집중시킴으로써 보다 낮은 전압으로 용이하게 포밍을 수행할 수 있고, 동일한 포밍 전압을 적용하는 경우에는 보다 두껍게 투명 전극을 형성하여 투명 전극의 강도 및 소자의 안전성을 강화시킬 수 있다. 또한, 본 발명은 저항 변화 물질로 형성되는 투명 전극층을 복수로 적층하여 투명 전극을 형성함으로써 투명 전극의 두께를 두껍게 형성하여, 투명 전극의 강도 및 소자의 안전성을 강화시킬 수 있다. 특히, 복수의 투명 전극층 중 일부를 포밍이 잘되는 물질로 형성함으로써, 투명 전극의 두께를 두껍게 하면서도 포밍 전압을 감소시킬 수 있다. 또한, 본 발명은 복수의 투명 전극층을 적층하여 투명 전극을 형성할 때, 상부로 갈수록 외부 공기층과의 굴절율 차이가 감소되도록 복수의 투명 전극층을 적층함으로써, 반도체층에서 발생하는 빛이 전반사되는 것을 방지하여 광 추출 효율을 향상시킬 수 있다. 또한, 본 발명은 반도체층 위에, 투명 전극 위에 형성되는 전극 패드 패턴에 대응되는 패턴으로 투명 전도층을 형성함으로써 광추출 효율을 저하를 최소화하면서도 포밍을 용이하게 하여, 투명 전극의 두께를 두껍게 형성할 수 있고, 따라서 투명 전극의 강도 및 소자 안전성을 강화시킬 수 있다.

특허청구의 범위

청구항 1

광을 방출하는 반도체층의 상부 또는 하부에 상기 반도체층과 접촉되도록 형성되고, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내며, 상기 반도체층으로부터 유입되는 광을 투과시킬 수 있는 투명한 재질의 저항 변화 물질로 형성된 투명 전극층; 및

상기 투명 전극층 내부에 형성되어 포밍 전압을 감소시키기 위한 전계 집중층 패턴을 포함하는 것을 특징으로 하는 투명 전극.

청구항 2

제 1 항에 있어서,

상기 전계 집중층 패턴은 상기 투명 전극층 중간에 형성되고, 나노 파티클, 나노 와이어, 및 전도성 폴리머 중 어느 하나로 형성되는 것을 특징으로 하는 투명 전극.

청구항 3

제 1 항에 있어서,

상기 전계 집중층 패턴은 상기 투명 전극층과 상기 반도체층과의 경계면에 형성되고, 나노 파티클, 나노 와이어, 및 전도성 폴리머 중 어느 하나로 형성되는 것을 특징으로 하는 투명 전극.

청구항 4

제 2 항 또는 제 3 항 중 어느 한 항에 있어서,

상기 전계 집중층 패턴은, 상기 투명 전극의 상부에 형성되는 전극 패드 패턴과 대응되는 패턴으로 형성되는 것을 특징으로 하는 투명 전극.

청구항 5

광을 방출하는 반도체층 위에 형성된 투명 전극으로서, 상기 투명 전극은

물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내며, 상기 반도체층으로부터 유입되는 광을 투과시킬 수 있는 투명한 재질의 저항 변화 물질로 형성되고, 그 내부에 전도성 필라멘트가 형성된 복수의 투명 전극층들을 포함하는 것을 특징으로 하는 투명 전극.

청구항 6

제 5 항에 있어서,

상기 복수의 투명 전극층들 중 적어도 2개의 층은 서로 다른 밴드 갭을 갖는 저항 변화 물질로 형성된 것을 특징으로 하는 투명 전극.

청구항 7

제 5 항 또는 제 6 항에 있어서,

상기 복수의 투명 전극층들은 상부로 갈수록 공기와의 굴절율 차이가 감소하도록 배치된 것을 특징으로 하는 투명 전극.

청구항 8

광을 방출하는 반도체층 위에 형성된 투명 전극으로서,

물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내며, 상기 반도체층으로부터 유입되는 광을 투과시킬 수 있는 투명한 재질의 저항 변화 물질로 형성된 투명 전극층; 및

상기 투명 전극층과 상기 반도체층 사이에 형성되고, 상기 투명 전극층보다 밴드 갭이 작아 전도도가 더 높은 투명 전도층 패턴을 포함하는 것을 특징으로 하는 투명 전극.

청구항 9

제 8 항에 있어서,

상기 투명 전도층 패턴의 일부 영역이 외부로 드러나도록 형성된 것을 특징으로 하는 투명 전극.

청구항 10

제 8 항에 있어서,

상기 투명 전도층 패턴과 상기 반도체층 사이에,

전도성 필라멘트가 형성된 상기 저항 변화 물질로 형성된 투명 전극층을 더 포함하는 것을 특징으로 하는 투명 전극.

청구항 11

투명 전극을 형성하는 방법으로서,

(a1) 광을 방출하는 반도체층의 상부에, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되면 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내며, 상기 반도체층으로부터 유입되는 광을 투과시킬 수 있는 투명한 재질의 저항 변화 물질을 이용하여 하부 투명 전극층을 형성하는 단계;

(a2) 상기 하부 투명 전극층 위에 전계 집중층 패턴을 형성하는 단계;

(b) 상기 전계 집중층 패턴 및 상기 하부 투명 전극층 위에 상기 저항 변화 물질을 이용하여 상부 투명 전극층을 형성하는 단계; 및

(c) 상기 상부 투명 전극층에 포밍 전압을 인가하여 투명 전극층들 내부에 전도성 필라멘트를 형성하는 단계를 포함하는 것을 특징으로 하는 투명 전극 형성 방법.

청구항 12

투명 전극을 형성하는 방법으로서,

(a2) 광을 방출하는 반도체층 위에 전계 집중층 패턴을 형성하는 단계;

(b) 상기 전계 집중층 패턴 및 상기 반도체층 위에, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되면 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내며, 상기 반도체층으로부터 유입되는 광을 투과시킬 수 있는 투명한 재질의 저항 변화 물질을 이용하여 투명 전극층을 형성하는 단계; 및

(c) 상기 투명 전극층에 포밍 전압을 인가하여 투명 전극층 내부에 전도성 필라멘트를 형성하는 단계를 포함하는 것을 특징으로 하는 투명 전극 형성 방법.

청구항 13

제 11 항 또는 제 12 항에 있어서,

상기 (a2) 단계는, 나노 파티클, 나노 와이어, 및 전도성 폴리머 중 어느 하나를 이용하여 상기 전계 집중층 패턴을 형성하는 것을 특징으로 하는 투명 전극 형성 방법.

청구항 14

(a) 광을 방출하는 반도체층의 상부에, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내며, 상기 반도체층으로부터 유입되는 광을 투과시킬 수 있는 투명한 재질의 저항 변화 물질로 복수의 투명 전극층을 형성하는 단계; 및

(b) 상기 복수의 투명 전극층에 포밍 전압을 인가하여, 그 내부에 전도성 필라멘트를 형성하는 단계를 포함하는 것을 특징으로 하는 투명 전극 형성 방법.

청구항 15

(a) 광을 방출하는 반도체층의 상부에, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내며, 상기 반도체층으로부터 유입되는 광을 투과시킬 수 있는 투명한 재질의 저항 변화 물질로 투명 전극층을 형성하는 단계;

(b) 상기 투명 전극층에 포밍 전압을 인가하여 상기 투명 전극층에 전도성 필라멘트를 형성하여, 저항 상태를 저저항 상태로 변화시키는 단계; 및

(c) 상기 (a) 단계 및 (b) 단계를 적어도 1회 이상 순차적으로 반복수행하여 내부에 전도성 필라멘트가 형성된 투명 전극층을 추가로 형성하는 단계를 포함하는 것을 특징으로 하는 투명 전극 형성 방법.

청구항 16

제 14 항 또는 제 15 항에 있어서,

상기 투명 전극에 포함된 복수의 투명 전극층 중 적어도 2개의 층은 서로 다른 밴드 갭을 갖는 저항 변화 물질로 형성된 것을 특징으로 하는 투명 전극 형성 방법.

청구항 17

제 14 항 또는 제 15 항에 있어서,

상기 복수의 투명 전극층들은 상부로 갈수록 공기와의 굴절율 차이가 감소하도록 배치된 것을 특징으로 하는 투명 전극 형성 방법.

청구항 18

(a) 광을 방출하는 반도체층 위에 투명 전극층보다 밴드 갭이 작아 전도도가 더 높은 투명 전도층 패턴을 형성하는 단계;

(b) 상기 반도체층 및 상기 투명 전도층 패턴 위에, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되어, 상기 반도체층과 오믹 특성을 나타내는 저항 변화 물질로 상기 반도체층에서 방출된 광을 투과시키는 투명 전극층을 형성하는 단계; 및

(d) 상기 투명 전도층 패턴과 상기 투명 전극층 사이에 전압을 인가하여 상기 투명 전극층 내부에 전도성 필라멘트를 형성하는 단계를 포함하는 것을 특징으로 하는 투명 전극 형성 방법.

청구항 19

제 18 항에 있어서,

상기 (b) 단계는, 상기 투명 전도층 패턴의 일부 영역이 외부로 드러나도록 상기 투명 전극층을 형성하고,

상기 (d) 단계는, 외부로 드러난 상기 투명 전도층 패턴의 일부 영역과 상기 투명 전극층 사이에 전압을 인가하여 상기 투명 전극층 내부에 전도성 필라멘트를 형성하는 것을 특징으로 하는 투명 전극 형성 방법.

청구항 20

제 18 항에 있어서, 상기 (a) 단계에서, 상기 투명 전도층 패턴은

전도성 필라멘트가 내부에 형성된 상기 저항 변화 물질로 상기 반도체층 위에 형성된 하부 투명 전극층 위에 형성된 것을 특징으로 하는 투명 전극 형성 방법.

명세서

기술 분야

[0001] 본 발명은 투명 전극 및 이의 제조 방법에 관한 것으로서, 보다 구체적으로는 자외선 영역을 포함하는 빛에 대한 투과도가 높으면서도 양호한 전기 전도도를 갖는 투명 전극 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 투명 전극은 LED, 태양전지, 의료용 자외선 소독기, 수산업 등 다양한 분야에서 이용되고 있고, 점점 그 응용 분야와 그 수요가 증대되는 추세에 있다. 특히, 투명 전극은 LED 분야에서 많이 이용되고 있고, LED에 적용되는 현재의 투명 전극 기술은 가시광 영역(400nm~800nm)과 전체 자외선 영역(10nm~400nm) 중 일부 영역(365nm~400nm)까지 적용될 수 있는 ITO(Indium Tin Oxide) 기반의 기술이 주를 이루고 있다.

[0003] 최근에는, 자외선 영역의 빛을 발생시키는 UV LED에 대한 수요가 급속히 증가하고 있으나, 자외선 영역에서 고전도성과 고투과도를 나타내는 투명 전극이 현재까지 개발되지 못하여, 자외선 LED는 상용화되기 어려운 실정이다.

[0004] 예컨대, 현재 가장 많이 이용되고 있는 ITO 투명 전극이 형성된 UV LED의 경우에, 활성층에서 생성된 단파장의 자외선 영역(10nm~320nm)의 빛은 대부분 ITO에서 흡수되어, ITO를 투과하여 외부로 추출되는 빛이 1%정도에 불과하다.

[0005] 도 1에는 종래기술에 따라서 P-GaN 반도체층위 ITO 투명 전극을 형성한 경우의 투과도를 도시하였다. 도 1에 도시된 바와 같이, 파장이 350nm 이상인 영역에서는 80% 이상의 투과도를 나타내지만, 단파장의 자외선 영역에서는 투과도가 급격히 감소하는 것을 알 수 있고, 특히, 280nm 이하의 단파장 영역에서는 투과도가 20%이하로 감소함을 알 수 있다.

[0006] 이러한 문제점을 해결하기 위한 다른 종래기술은 p-AlGaN와 같은 반도체층 위에 투명 전극을 형성하지 않고, 금속 전극 패드를 직접 형성하였으나, 금속과 반도체층 사이의 일함수의 차이가 너무 커서 Ohmic Contact이 이루어지지 않을 뿐 만 아니라, 전류가 금속 전극 패드에 집중되고 활성층 전체로 공급되지 않아 활성층에서 발생하는 빛이 양이 현저하게 감소하는 문제점이 발생한다.

[0007] 이러한 문제를 해결하기 위해서, 다양한 연구들이 진행되고 있으나, 아직까지 자외선 영역을 포함하는 모든 빛의 영역에서 고전도성과 고투과도를 동시에 나타내는 투명 전극은 개발되고 못하는 실정이다. 이는 물질의 전도성과 투과도는 서로 trade-off관계를 가지고 있기 때문이다. 자외선 영역에서 이용될 수 있을 만큼 높은 투과도를 가지는 물질은 큰 밴드갭(large band-gap)을 가지므로, 전극으로 이용되기에는 전기전도성이 매우 낮고 반도체 물질과 Ohmic contact이 이루어지지 않아 전극으로 이용하는 것이 불가능하다.

발명의 내용

해결하려는 과제

[0008] 본 발명이 해결하고자 하는 과제는, 가시광 영역뿐만 아니라, 단파장의 자외선 영역에서도 고투과도와 고전도성을 나타내며, 반도체층과 양호한 Ohmic Contact 특성을 나타내는 투명 전극 형성 방법 및 이를 이용하여 제조된

반도체 장치를 제공하는 것이다.

과제의 해결 수단

- [0009] 상술한 과제를 해결하기 위한 본 발명의 바람직한 실시예에 따른 투명 전극은, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 저항 변화 물질로 형성된 투명 전극층; 및 상기 투명 전극층 내부에 형성되어 포밍 전압을 감소시키기 위한 전계 집중층을 포함한다.
- [0010] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극의 상기 전계 집중층은 상기 투명 전극층 중간에 형성되고, 나노 파티클, 나노 와이어, 및 전도성 폴리머 중 어느 하나로 형성될 수 있다.
- [0011] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극의 상기 전계 집중층은 상기 투명 전극층과 상기 반도체층과의 경계면에 형성되고, 나노 파티클, 나노 와이어, 및 전도성 폴리머 중 어느 하나로 형성될 수 있다.
- [0012] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극의 상기 전계 집중층은, 상기 투명 전극의 상부에 형성되는 전극 패드 패턴과 대응되는 패턴으로 형성될 수 있다.
- [0013] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 다른 실시예에 따른 투명 전극은, 반도체층 위에 형성된 투명 전극으로서, 상기 투명 전극은 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 저항 변화 물질로 형성되고, 그 내부에 전도성 필라멘트가 형성된 복수의 투명 전극층들을 포함한다.
- [0014] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극의 상기 복수의 투명 전극층들 중 적어도 2개의 층은 서로 다른 밴드 갭을 갖는 저항 변화 물질로 형성될 수 있다.
- [0015] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극의 상기 복수의 투명 전극층들은 상부로 갈수록 공기와의 굴절율 차이가 감소하도록 배치될 수 있다.
- [0016] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 다른 실시예에 따른 투명 전극은, 반도체층 위에 형성된 투명 전극으로서, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화된 저항 변화 물질로 형성된 투명 전극층; 및 상기 투명 전극층과 상기 반도체층 사이에 형성되고, 상기 투명 전극층보다 밴드 갭이 작아 전도도가 더 높은 투명 전도층을 포함한다.
- [0017] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극은 상기 투명 전도층의 일부 영역이 외부로 드러나도록 형성될 수 있다.
- [0018] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극의 상기 투명 전도층과 상기 반도체층 사이에, 전도성 필라멘트가 형성된 저항 변화 물질로 형성된 투명 전도층을 더 포함할 수 있다.
- [0019] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법은, (a1) 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되면 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되는 저항 변화 물질을 이용하여 하부 투명 전극층을 형성하는 단계; (a2) 상기 하부 투명 전극층 위에 전계 집중층을 형성하는 단계; (b) 상기 전계 집중층 위에 저항 변화 물질을 이용하여 상부 투명 전극층을 형성하는 단계; 및 (c) 상기 상부 투명 전극층에 포밍 전압을 인가하여 투명 전극층들 내부에 전도성 필라멘트를 형성하는 단계를 포함한다.
- [0020] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 다른 실시예에 따른 투명 전극 형성 방법은, (a2) 반도체층 위에 전계 집중층을 형성하는 단계; (b) 상기 전계 집중층 위에, 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되면 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되는 저항 변화 물질을 이용하여 투명 전극층을 형성하는 단계; 및 (c) 상기 투명 전극층에 포밍 전압을 인가하여 투명 전극층 내부에 전도성 필라멘트를 형성하는 단계를 포함한다.
- [0021] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법의 상기 (a2) 단계는, 나노 파티클, 나노 와이어,

및 전도성 폴리머 중 어느 하나를 이용하여 상기 전계 집중층을 형성할 수 있다.

- [0022] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 다른 실시예에 따른 투명 전극 형성 방법은, (a) 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되는 저항 변화 물질로 복수의 투명 전극층을 형성하는 단계; 및 (b) 상기 복수의 투명 전극층에 포밍 전압을 인가하여, 그 내부에 전도성 필라멘트를 형성하는 단계를 포함한다.
- [0023] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 다른 실시예에 따른 투명 전극 형성 방법은, (a) 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되는 저항 변화 물질로 투명 전극층을 형성하는 단계; (b) 상기 투명 전극층에 포밍 전압을 인가하여 상기 투명 전극층에 전도성 필라멘트를 형성하여, 저항 상태를 저저항 상태로 변화시키는 단계; 및 (c) 상기 (a) 단계 및 (b) 단계를 적어도 1회 이상 순차적으로 반복수행하여 내부에 전도성 필라멘트가 형성된 투명 전극층을 추가로 형성하는 단계를 포함한다.
- [0024] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법에서, 상기 투명 전극에 포함된 복수의 투명 전극층 중 적어도 2개의 층은 서로 다른 밴드 갭을 갖는 저항 변화 물질로 형성될 수 있다.
- [0025] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법에서, 상기 복수의 투명 전극층들은 상부로 갈수록 공기와의 굴절율 차이가 감소하도록 배치될 수 있다.
- [0026] 한편, 상술한 과제를 해결하기 위한 본 발명의 바람직한 다른 실시예에 따른 투명 전극 형성 방법은, (a) 투명 전극층보다 밴드 갭이 작아 전도도가 더 높은 투명 전도층을 형성하는 단계; (b) 상기 투명 전도층 위에 물질에 고유한 임계 전압 이상의 전압(포밍 전압)이 인가되어 내부에 전도성 필라멘트가 형성됨으로써, 그 저항 상태가 고저항 상태에서 저저항 상태로 변화되는 저항 변화 물질로 투명 전극층을 형성하는 단계; 및 (d) 상기 투명 전도층과 상기 투명 전극층 사이에 전압을 인가하여 상기 투명 전극층 내부에 전도성 필라멘트를 형성하는 단계를 포함한다.
- [0027] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법에서, 상기 (b) 단계는, 상기 투명 전도층의 일부 영역이 외부로 드러나도록 상기 투명 전극층을 형성하고, 상기 (d) 단계는, 외부로 드러난 상기 투명 전도층의 일부 영역과 상기 투명 전극층 사이에 전압을 인가하여 상기 투명 전극층 내부에 전도성 필라멘트를 형성할 수 있다.
- [0028] 또한, 본 발명의 바람직한 실시예에 따른 투명 전극 형성 방법에서, 상기 (a) 단계에서, 상기 투명 전도층은 전도성 필라멘트가 내부에 형성된 저항 변화 물질로 형성된 투명 전극층 위에 형성될 수 있다.

발명의 효과

- [0029] 본 발명은 인가되는 전계에 의해서 저항상태가 고저항 상태에서 저저항 상태로 변화되는 투명 재질의 저항 변화 물질로 투명 전극을 형성하고, 투명 전극에 전압을 인가하여 투명 전극의 저항상태를 저저항 상태로 변화시키는 포밍(forming) 공정을 수행하여 투명 전극이 전도성을 갖도록 함으로써, 투명 전극의 하부 또는 상부에 형성되는 반도체층과 양호한 오믹 특성을 나타내면서도, 가시광 영역뿐만 아니라 단파장의 자외선 영역의 빛에 대해서도 높은 투과도를 나타내는 투명 전극을 형성할 수 있다.
- [0030] 특히, 본 발명은 저항 변화 물질로 형성되는 투명 전극 내부에 나노 파티클들을 포함시켜 전계를 집중시킴으로써 보다 낮은 전압으로 용이하게 포밍을 수행할 수 있고, 동일한 포밍 전압을 적용하는 경우에는 보다 두껍게 투명 전극을 형성하여 투명 전극의 강도 및 소자의 안전성을 강화시킬 수 있다.
- [0031] 또한, 본 발명은 저항 변화 물질로 형성되는 투명 전극층을 복수로 적층하여 투명 전극을 형성함으로써 투명 전극의 두께를 두껍게 형성하여, 투명 전극의 강도 및 소자의 안전성을 강화시킬 수 있다. 특히, 복수의 투명 전극층 중 일부를 포밍이 잘되는 물질로 형성함으로써, 투명 전극의 두께를 두껍게 하면서도 포밍 전압을 감소시킬 수 있다.
- [0032] 또한, 본 발명은 복수의 투명 전극층을 적층하여 투명 전극을 형성할 때, 상부로 갈수록 외부 공기층과의 굴절율 차이가 감소되도록 복수의 투명 전극층을 적층함으로써, 반도체층에서 발생하는 빛이 전반사되는 것을 방지하여 광 추출 효율을 향상시킬 수 있다.
- [0033] 또한, 본 발명은 반도체층 위에, 투명 전극 위에 형성되는 전극 패드 패턴에 대응되는 패턴으로 투명 전도층을

형성함으로써 광추출 효율을 저하를 최소화하면서도 포밍을 용이하게 하여, 투명 전극의 두께를 두껍게 형성할 수 있고, 따라서 투명 전극의 강도 및 소자의 안전성을 강화시킬 수 있다.

도면의 간단한 설명

[0034]

도 1은 종래기술에 따라서 P-GaN 반도체층위 ITO 투명 전극을 형성한 경우의 투과도를 도시한 도면이다.

도 2는 본 발명의 바람직한 제 1 실시예에 따른 투명 전극과 이를 구비하는 반도체 장치의 구조를 도시한 도면이다.

도 3a 내지 도 3c 는 저항 변화 물질의 특성을 설명하는 도면이다.

도 4a 내지 도 4e는 p-GaN 반도체층위에 Ga_2O_3 물질을 이용하여 투명 전극을 형성한 제 1 실시예의 투과도 특성, 포밍 공정 수행전의 오믹 특성, 포밍 공정 수행전의 접촉 저항 특성, 포밍 공정 수행후의 오믹 특성, 포밍 공정 수행후의 접촉 저항 특성을 각각 도시한 도면이다.

도 5는 본 발명의 바람직한 제 2 실시예에 따른 투명 전극 및 이를 포함하는 반도체 장치의 구조를 도시한다.

도 6은 본 발명의 바람직한 제 3 실시예에 따른 투명 전극의 구조를 도시한 도면이다.

도 7a 및 도 7b 본 발명의 바람직한 제 4 실시예에 따른 투명 전극의 구조 및 투명 전극 형성 방법을 설명하는 도면이다.

도 8a 및 도 8b는 본 발명의 바람직한 제 5 실시예에 따른 투명 전극의 구조 및 투명 전극 형성 방법을 도시하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0035]

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예들을 설명한다.

[0036]

다만, 본 발명은 반도체층과 접촉하는 모든 투명 전극(OLED용 투명전극, 태양전지용 투명전극, LED용 투명 전극 등)에 적용되는 것이고, 이하에서 설명되는 내용은 본 발명의 기술적 사상을 설명하기 위한 일 실시예에 불과함을 주의해야 한다.

[0037]

도 2는 본 발명의 바람직한 제 1 실시예에 따른 투명 전극과 이를 구비하는 반도체 장치의 구조를 도시한 도면이다. 도 2를 참조하면, 본 발명의 바람직한 제 1 실시예에 따른 투명 전극과 이를 구비하는 반도체 장치는, 반도체층(10)과 투명 전극(20)이 상호 접촉하도록 반도체층(10) 위에 투명 전극(20)이 형성되고, 투명 전극(20) 위에 금속 전극 패드(30)가 형성되며, 투명 전극 내부에는 전도성 필라멘트(또는 금속 필라멘트)가 형성되어 있다.

[0038]

여기서, 반도체층(10)은 무기 반도체층과 유기 반도체층을 모두 포함할 뿐만 아니라, 전하가 이동할 수 있는 모든 물질을 포함하는 개념임을 주의하여야 한다. 아울러, 이하에서 언급되는 "반도체층"은 모두 동일한 의미로 사용됨을 주의해야 한다. 무기 반도체층은 Si 및 Ge 과 같은 단일 원소로 이루어지는 단일 원소 반도체를 포함한다. 또한, 무기 반도체층은 Nitride 계열의 화합물 반도체층(GaN, AlGaN, InN, InGaN, AlN 등) 및 Oxide 계열의 화합물 반도체층(GaO, ZnO, CoO, IrO₂, Rh₂O₃, Al₂O₃, SnO 등)과 같은 화합물 반도체층을 포함하는 개념이다.

[0039]

유기 반도체층은 대표적으로 OLED(Organic Light Emitting Diode)의 전자(정공) 주입층 및 전자(정공) 수송층을 구성하는 물질을 포함하는 개념이다.

[0040]

한편, 반도체층(10)의 전도성을 향상시키기 위해서, 반도체층(10)의 투명 전극(20)과 접촉하는 표면에는 p타입 또는 n타입으로 도핑되는 것이 바람직하다.

[0041]

한편, 본 발명의 투명 전극은 인가된 전계에 의해서 저항상태가 변화되는 투명 재질의 물질(저항 변화 물질)로 형성되고, 포밍 공정(forming process 또는 electric break down)이 수행됨으로써 내부에 전도성 필라멘트가 형성되어 있다. 이러한, 저항 변화 물질은 주로 ReRAM(Resistive RAM) 분야에서 이용되는 것으로서, 물질에 고유한 임계치 이상의 전압을 물질에 인가하면, electro-forming이 수행되어, 최초에는 절연체인 물질의 저항 상태가 고저항 상태에서 저저항 상태로 변화되어 전도성을 나타내게 된다.

- [0042] 도 3a 내지 도 3c 는 이러한 저항 변화 물질의 특성을 설명하는 도면이다. 도 3a를 참조하면, 절연체인 저항 변화 물질에 임계치 이상의 전압을 인가하면, 전기적 스트레스(forming process)에 의해 박막 내부로 전극 금속 물질이 확산되거나 박막내 결합구조에 의해 도 3a에 도시된 바와 같이 저항 변화 물질 내부에 전도성 필라멘트(22:conducting filaments)(또는, 금속 필라멘트(metallic filaments))가 형성된다. 이 후에는, 물질에 인가된 전압이 제거되어도 전도성 필라멘트(22)는 유지되고, 이러한 전도성 필라멘트(22)를 통해서 전류가 흐르게 되어, 물질의 저항 상태가 저저항 상태로 유지된다.
- [0043] 도 3b를 참조하면, 저항 변화 물질(AlN)은 forming과정 전에는 절연체 특성을 보이다가 forming 과정 이후 금속의 I-V 특성을 나타냄을 확인 할 수 있다. 또한, 투명 전극 내부에 형성된 전도성 필라멘트는 JOULE-HEATING 효과를 이용하여 도 3b에 도시된 바와 것과 같이 형성(SET) 또는 제거 (RESET)를 할 수 있다.
- [0044] 도 3c는 전도성 필라멘트가 형성된 후 얼마나 안정적으로 유지 될 수 있는가를 보여 주는 그래프로써, 그래프의 빨간색 점선이 보여 주는 것과 같이 전도성 필라멘트가 형성 된 후 10년 동안 안정적으로 저저항 상태가 유지 될 수 있음을 알 수 있다.
- [0045] 본 발명의 바람직한 실시예에서는, 이러한 저항 변화 물질로서, 투명한 전도성 Oxide 계열의 물질(SiO_2 , Ga_2O_3 , Al_2O_3 , ZnO , ITO 등), 투명한 전도성 Nitride 계열의 물질(Si_3N_4 , AlN , GaN , InN 등), 투명한 전도성 폴리머 계열의 물질(polyaniline (PANI), poly(ethylenedioxythiophene)-polystyrene sulfonate (PEDOT:PSS) 등), 및 투명한 전도성 나노 물질(CNT, CNT-oxide, Graphene, Graphene-oxide 등) 등을 이용하였으나, 상술한 물질 이외에도 투명하고 상술한 저항 변화 특성을 나타내는 물질이라면 본 발명의 투명 전극을 형성하는데 이용될 수 있음은 물론이다. 다만, 상기 물질들이 전도성을 갖는다는 의미는, 포밍(forming) 공정에 의해서 전도성을 갖는다는 의미임을 주의해야 한다.
- [0046] 도 4a 내지 도 4e에는 p-GaN 반도체층위에 Ga_2O_3 물질을 이용하여 투명 전극을 형성한 제 1 실시예의 투과도 특성, 포밍 공정 수행전의 오믹 특성, 포밍 공정 수행전의 접촉 저항 특성, 포밍 공정 수행후의 오믹 특성, 포밍 공정 수행후의 접촉 저항 특성을 각각 도시하였다.
- [0047] 도 4a 내지 도 4e에 도시된 예에서는, LED에서 많이 이용되는 p-GaN 반도체층 위에 Ga_2O_3 물질로 투명 전극 박막(두께:80nm)을 형성하였다.
- [0048] 도 4a에 도시된 그래프를 참조하면, 도시된 예의 Ga_2O_3 투명 전극은 파장이 264nm 이상인 자외선 영역의 빛에 대해서 80% 이상의 투과도를 나타냄을 알 수 있다. 이 역시 도 1에 도시된 20%의 투과도를 나타내는 종래의 ITO 기반의 투명전극에 비하여 투과도가 현저하게 개선된 것임을 알 수 있다.
- [0049] 도 4b 내지 도 4e에는 측정 전극간의 거리가 $2\mu m$, $4\mu m$, $6\mu m$, $8\mu m$, 및 $10\mu m$ 일때 오믹 특성(도 4b 및 도 4d) 및 TLM(Transfer Length Method) 패턴을 이용하여 측정한 접촉 저항 특성(도 4c 및 도 4e)을 나타낸다.
- [0050] 도 4b를 참조하면, 측정 전극간의 거리가 $2\mu m$ 인 경우를 기준으로, 포밍 공정 수행 이전에는 인가되는 전압과 무관하게 투명 전극에 $1.0 \times 10^{-11} A$ 내외의 전류가 흐름을 알 수 있고, 전혀 오믹 특성을 나타내지 않음을 알 수 있다. 또한, 도 4c를 참조하면 오믹 접촉 저항 특성 역시 전혀 선형성을 나타내지 않음을 알 수 있다.
- [0051] 반면, 도 4d를 참조하면, 포밍 공정 수행 이후에는, 측정 전극간의 거리가 $2\mu m$ 인 경우를 기준으로, 투명 전극에 인가되는 전압이 0V ~ 1.0V 일때, 투명 전극에 $0 \sim 2.0 \times 10^{-2} A$ 정도의 전류가 흐르므로, 포밍 공정 수행 이전과 비교하여 10^9 배만큼의 전류가 더 흐르고, 전류 대 전압 관계도 상호 비례하는 양호한 오믹 특성을 나타냄을 알 수 있다. 또한, 도 4e를 참조하면, 접촉 저항 특성 역시 선형성을 나타내므로 포밍 공정 수행 이전과 비교하여 오믹 접촉 저항 특성이 상당히 개선되었음을 알 수 있다.
- [0052] 도 4a 내지 도 4e에 도시된 예의 p-GaN 반도체층 위에 형성된 Ga_2O_3 투명 전극 특성을 정리하면, Ga_2O_3 투명 전극은 264nm 이상의 파장을 갖는 자외선 영역의 빛에 대해서 80% 이상의 투과도를 나타내고, TLM 패턴을 이용하여 측정한 결과, 포밍 공정 수행 전에는 $51,680 \Omega cm^{-2}$ 의 접촉저항을 나타내지만, 포밍 공정 수행 후에는 $2.64 \times 10^{-5} \Omega cm^{-2}$ 의 접촉 저항을 나타내므로 전도성이 월등하게 향상될 뿐만 아니라, 양호한 오믹 특성을 나타냄을 알 수 있다.
- [0053] 지금까지 본 발명의 바람직한 제 1 실시예에 따른 투명 전극 및 이를 포함하는 반도체 장치에 대해서 설명하였

다.

- [0054] 상술한 제 1 실시예의 경우에는, 투명 전극이 단일층으로 형성되었고, 이에 따라서, 매우 얇은 박막으로 투명 전극이 형성되었다. 그 이유는 상술한 투명전극을 형성하는 저항변화 물질은 밴드갭이 크고 이에 따라 저항이 매우 크므로 그 두께가 두꺼워지면 적절한 양의 전도성 필라멘트 형성에 어려움이 있기 때문이다.
- [0055] 그런데, 상술한 제 1 실시예와 같이, 투명 전극을 매우 얇은 두께로 형성하면, 투명 전극 자체의 강도가 약해지고, 이에 따라 반도체 장치 전체 강도가 약해지는 문제점이 발생할 수 있다.
- [0056] 이하에서 후술하는 본 발명의 바람직한 제 2 내지 5 실시예에 따른 투명 전극들은 이러한 문제점을 해결한다.
- [0057] 도 5는 본 발명의 바람직한 제 2 실시예에 따른 투명 전극 및 이를 포함하는 반도체 장치의 구조를 도시한다.
- [0058] 도 5를 참조하여, 본 발명의 바람직한 제 2 실시예에 따른 투명 전극(500)의 구조를 살펴보면, 제 2 실시예에 따른 투명 전극(500)은, 반도체층(10) 위에 저항 변화 물질로 형성된 상부 투명 전극층(511)과 하부 투명 전극층(512), 및 투명 전극층(511, 512) 내부에 형성되어 포밍 전압을 감소시키는 전계 집중층(520)을 포함하여 구성된다.
- [0059] 전계 집중층(520)은 복수의 나노 파티클, 나노 와이어, 전도성 폴리머 등(이하, "나노 파티클 등"으로 칭함)으로 구성되어 있어, 저항 변화 물질로 형성된 투명 전극층(510)의 포밍 과정에서, 전극 프로브(100)에 의해서 인가된 전계가 여러 방향으로 흩어지지 않고 나노 파티클, 나노 와이어, 전도성 폴리머 등으로 집중되도록 함으로써, 상대적으로 작은 크기의 전압 인가만으로도 전도성 필라멘트(22)의 형성이 가능하고, 동일한 전압을 인가한 경우에는 전계 집중층이 포함되지 않은 경우보다 두꺼운 투명 전극층에 전도성 필라멘트(22)를 형성할 수 있게 한다. 따라서, 투명 전극(510)의 두께를 더 두껍게 형성할 수 있게 되고, 이에 따라서 투명 전극(510)의 강도 및 소자의 안전성을 더 강화할 수 있다. 이 때, 나노 와이어 및 전도성 폴리머 등의 경우에도, 나노 파티클과 마찬가지로 중형비가 크지 않은 입자 형태로 구성되는 것이 바람직하다.
- [0060] 아울러, 전류 집중층(520)은 투명 전극(500) 위에 형성되는 전극 패드 패턴(미도시 됨)과 대응되는 패턴으로 형성됨으로써, 빛의 투과도를 저해시키지 않도록 형성되는 것이 바람직하다.
- [0061] 다시 도 5를 참조하면, 투명 전극층(510) 내부에는 복수의 전도성 필라멘트(22)들이 형성되어 있고, 각각의 전도성 필라멘트(22)들은 전류 집중층(520)을 구성하는 나노 파티클 등(520)을 통해서 반도체층(10)까지 전류 패스가 이어지도록 형성되어 있다.
- [0062] 제 2 실시예에서, 전도성 필라멘트(22)는 전류 집중층의 나노 파티클 등(520)을 통해서 형성되므로 전계 집중층(520)을 구성하는 나노 파티클 등(520)의 간격을 조절하면, 보다 용이하게 전도성 필라멘트(22)의 간격을 조절할 수 있고, 따라서 균일한 전도성 필라멘트(22)들을 형성할 수 있다.
- [0063] 본 발명의 바람직한 제 2 실시예에 따른 투명 전극을 형성하는 방법을 설명하면, 먼저, 반도체층(10) 위에 저항 변화 물질을 이용하여 하부 투명 전극층(512)을 형성하고, 그 위에 전계 집중층(520)을 형성한다. 전계 집중층(520)을 형성하는 방식은 다양하게 적용 가능한데, 가장 간단한 방식으로는 나노 파티클 등이 포함된 용액을 하부 투명 전극층 위에 도포하고, 용액을 증발시키는 방법이 있다. 이 외에도 금속을 얇게 증착 시킨 후 열처리를 통해 나노 파티클을 형성하는 방법이 적용될 수 있다.
- [0064] 전계 집중층(520)이 형성된 후, 하부 투명 전극층(512) 형성에 이용된 저항 변화 물질과 동일한 저항 물질로 상부 투명 전극층(511)을 전계 집중층(520) 위에 형성한다. 이 때, 전계 집중층(520)은 나노 파티클 등으로 하부 투명 전극층(512) 위에 임의의 영역에 배치되므로 상부 투명 전극층(511)의 일부는 하부 투명 전극층(512) 위에 형성되고, 일부는 나노 파티클 위에 형성되므로, 결론적으로, 하부 투명 전극층(512)과 상부 투명 전극층(511)은 하나로 이어져서 투명 전극층(510)을 형성하고, 나노 파티클 등(520)이 투명 전극층의 중간에 동일한 높이로 포함되는 구조를 갖는다.
- [0065] 상부 투명 전극층(511)이 형성되면, 마지막으로, 상부 투명 전극층(511) 위에 전극 프로브(100)를 접촉하고, 상부 투명 전극층(511) 및 하부 투명 전극층(512)의 형성에 이용된 저항 변화 물질에 고유한 임계 전압 이상의 전압을 인가함으로써 투명 전극층(510) 내부에 전도성 필라멘트(22)를 형성하여 투명 전극을 완성한다.

- [0066] 도 6은 본 발명의 바람직한 제 3 실시예에 따른 투명 전극의 구조를 도시한 도면이다. 도 6을 참조하면, 제 3 실시예의 투명 전극은 제 2 실시예와 비교하여, 전계 집중층(620)이 투명 전극층 중간에 형성된 것이 아니라, 반도체층(10)과의 경계면에 형성되어 있다는 점에서 차이가 있다.
- [0067] 도 6을 참조하면, 제 3 실시예의 전계 집중층(620)은 제 2 실시예의 전계 집중층(520)과 동일한 재질의 나노 파티클 등으로 반도체층(10) 위에 형성될 수 있다. 이 때, 나노 파티클 등(620)은 제 2 실시예와 동일한 방식으로 반도체층(10) 위에 형성될 수 있고, 투명 전극(600) 위에 형성될 전극 패드 패턴(미도시 됨)에 대응되도록 형성되어 빛의 투과도를 저해시키지 않도록 형성될 수도 있다.
- [0068] 아울러, 전계 집중층(620) 위에는 저항 변화 물질이 증착되어 투명 전극층(610)이 형성되어 있고, 투명 전극층(610) 내부에는 전도성 필라멘트(22)가 형성되어, 투명 전극층(610)의 저항 상태가 고저항 상태에서 저저항 상태로 변화되어 있다.
- [0069] 도 6에 도시된 바와 같이, 투명 전극(600) 내부에 형성된 전도성 필라멘트(22)는 제 2 실시예와 마찬가지로 나노 파티클 등(620)을 통해서 반도체층(10)과 연결되고, 따라서, 나노 파티클 등(620)에 전계가 집중되므로, 상대적으로 적은 포밍 전압으로 전도성 필라멘트(22)를 형성할 수 있고, 전계 집중층(620)이 형성되지 않은 경우와 비교하여 동일한 전압을 인가했을 때, 더 두꺼운 두께로 투명 전극(600)을 형성하여 투명 전극(600)의 강도 및 소자의 안전성을 향상시킬 수 있다.
- [0070] 또한, 전도성 필라멘트(22)가 전계 집중층의 나노 파티클 등(620)을 통해서 형성되므로 전계 집중층을 구성하는 나노 파티클 등(620)의 간격을 조절하면, 보다 용이하게 전도성 필라멘트(22)의 간격을 조절할 수 있고, 따라서 균일한 전도성 필라멘트(22)들을 형성할 수 있다.
- [0071] 본 발명의 바람직한 제 3 실시예에 따른 투명 전극 형성 방법을 설명하면, 먼저, 반도체층(10) 위에 전계 집중층(620)을 형성한다. 전계 집중층(620)을 형성하는 방법은 상술한 제 2 실시예와 동일하므로 구체적인 설명은 생략한다.
- [0072] 그 후, 저항 변화 물질을 반도체층(10)과 전계 집중층(620) 위에 증착하여 투명 전극층(610)을 형성함으로써, 투명 전극층(610)과 전계 집중층(620)을 포함하는 투명 전극(600)을 형성한다.
- [0073] 마지막으로, 투명 전극층(610) 위에 전극 프로브(100)를 접촉하고, 투명 전극층(610)에 고유한 임계 전압 이상의 전압을 인가함으로써 투명 전극층(610) 내부에 전도성 필라멘트(22)를 형성하여 투명 전극(600)을 완성한다.
- [0074] 도 7a 및 도 7b 본 발명의 바람직한 제 4 실시예에 따른 투명 전극의 구조 및 투명 전극 형성 방법을 설명하는 도면이다.
- [0075] 본 발명의 제 4 실시예에 따른 투명 전극은 복수의 투명 전극층을 구비하는 것을 특징으로 하고, 각 투명 전극층의 두께는 동일할 수도 있고, 서로 상이할 수도 있다. 또한, 각 투명 전극층의 재질 역시 서로 동일한 밴드갭을 갖는 동일한 재질의 저항 변화 물질일 수도 있고, 서로 상이한 밴드갭을 갖는 저항변화 물질일 수도 있다.
- [0076] 특히, 반도체층(10)이 LED 또는 OLED와 같이 빛을 방출하는 소자인 경우에, 투명 전극을 구성하는 복수의 투명 전극층이 서로 다른 굴절률을 갖는 물질로 구성되고, 상부에 위치하는 투명 전극층일수록 외부 공기와의 굴절율차가 적은 물질을 이용하여 형성하면, 반도체층(10)에서 발생된 빛이 투명 전극에서 전반사되어 반도체층(10) 내부로 다시 유입되는 것을 막을 수 있다.
- [0077] 먼저, 도 7a를 참조하여 설명하면, 도 7a에 도시된 제 4 실시예에 따른 투명전극(700)은 복수의 투명 전극층들로 구성되고, 투명 전극층들 중 적어도 2개의 층은 서로 다른 밴드갭을 갖는 재질로 형성되었다.
- [0078] 도 7a의 (a)에 도시된 예에서, 투명 전극(710)은 제 1 투명 전극층(711)과 제 2 투명 전극층(712)이 순차적으로 형성되어 구성된다. 제 1 투명 전극층(711)은 제 2 투명 전극층(712)에 비하여 상대적으로 밴드갭이 작아 포밍에 의해서 전도성 필라멘트(22)가 용이하게 형성되는 저항 변화 물질로 형성되고, 제 2 투명 전극층(712)은 제 1 투명 전극층에 비하여 밴드갭이 커서 자외선 영역을 포함한 모든 영역의 빛에 대해서 투과도가 더 우수한 저항 변화 물질을 이용하여 형성되었다.
- [0079] 또한, 도 7a의 (b)에 도시된 예와 같이, 투명 전극이 제 3 투명 전극층(713), 제 4 투명 전극층(714), 및 제 3

투명 전극층(713)이 순차적으로 형성된 구조를 갖도록 구현될 수도 있다. 이 때, 제 4 투명 전극층(714)은 제 3 투명 전극층(713)에 비하여 상대적으로 밴드갭이 작아 포밍에 의해서 전도성 필라멘트(22)가 용이하게 형성되는 저항 변화 물질로 형성되고, 제 3 투명 전극층(713)은 제 4 투명 전극층(714)에 비하여 밴드갭이 커서 자외선 영역을 포함한 모든 영역의 빛에 대해서 투과도가 더 우수한 저항 변화 물질을 이용하여 형성될 수 있다.

- [0080] 즉, 도 7a의 (b)에 도시된 제 3 투명 전극층(713) 및 제 4 투명 전극층(714)은 도 7a의 (a)에 도시된 제 2 투명 전극층(712) 및 제 1 투명 전극층(711)과 각각 동일한 물질로 형성될 수 있다.
- [0081] 도 7a에 도시된 복수의 투명 전극층들에서 공기와의 굴절률 차이가 적은 투명 전극층을 상부에 배치할수록 전반사 효과를 감소시킬 수 있음은 상술한 바와 같다.
- [0082] 도 7a의 (a)에 도시된 투명 전극을 형성하는 방법을 설명하면, 먼저, 반도체층(10) 위에 저항 변화 물질을 증착하여 제 1 투명 전극층(711)을 형성한다. 이 때, 제 1 투명 전극층(711)은 제 2 투명 전극층(712)에 비하여 상대적으로 밴드갭이 작아 포밍에 의해서 전도성 필라멘트(22)가 용이하게 형성되는 저항 변화 물질로 형성될 수 있음은 상술한 바와 같다.
- [0083] 그 후, 제 1 투명 전극층(711) 위에 제 2 투명 전극층(712)을 증착하여 형성한다. 제 2 투명 전극층(712)은 제 1 투명 전극층(711)에 비하여 밴드갭이 커서 자외선 영역을 포함한 모든 영역의 빛에 대해서 투과도가 더 우수한 저항 변화 물질을 이용하여 형성될 수 있다.
- [0084] 복수의 투명 전극층(711,712)을 포함하는 투명 전극(710)이 완성되면, 마지막으로, 최상부에 위치하는 제 2 투명 전극층(712)에 전극 프로브(100)를 접촉시켜 전압을 인가함으로써, 제 2 투명 전극층(712) 및 제 1 투명 전극층(711)에 포밍을 수행하여 전도성 필라멘트(22)를 형성함으로써, 투명 전극(710)의 저항 상태를 고저항 상태에서 저저항 상태로 변화시킨다.
- [0085] 도 7a의 (b)에 도시된 투명 전극을 형성하는 방법은, 도 7a의 (a)에 도시된 투명전극 형성방법과 유사하게, 반도체층(10) 위에 제 3 투명 전극층(713), 제 4 투명 전극층(714), 및 제 5 투명 전극층(715)을 순차적으로 형성한 후, 제 5 투명 전극층(715)에 전극 프로브(100)를 접촉하여 전압을 인가함으로써 투명 전극층들(713,714,715)을 포밍시켜 전도성 필라멘트(22)를 형성함으로써 투명 전극을 완성한다. 이 때, 제 4 투명 전극층(714)은 다른 투명 전극층(713, 715)에 비해서 상대적으로 밴드갭이 작아 포밍에 의해서 전도성 필라멘트(22)가 용이하게 형성되는 저항 변화 물질로 형성될 수 있다.
- [0086] 도 7a에 도시된 제 4 실시예의 경우에는 상대적으로 포밍이 용이한 저항 변화 물질로 형성된 투명 전극층을 투명 전극 내부에 포함시킴으로써, 동일한 전압을 인가하더라도, 보다 두꺼운 두께로 투명 전극을 형성할 수 있고, 따라서, 투명 전극의 물리적 강도 및 소자의 안전성을 강화시킬 수 있다.
- [0087] 도 7b는 복수의 투명 전극층을 적층하여 투명전극을 형성한다는 점에서는 도 7a의 경우와 동일하다. 다만, 도 7b의 경우, 투명 전극을 구성하는 각 투명 전극층마다 포밍을 수행한다는 점에서 차이가 있다.
- [0088] 구체적으로, 도 7b의 (a)에 도시된 복수의 투명 전극층은 서로 다른 밴드갭을 갖는 제 1 투명 전극층(721), 제 2 투명 전극층(722), 및 제 3 투명 전극층(723)이 순차적으로 반도체층(10) 위에 적층되어 형성되어 있다.
- [0089] 투명 전극층 형성 과정에서, 반도체층(10) 위에 제 1 투명 전극층(721)을 형성한 후, 전극 프로브(100)를 제 1 투명 전극층(721)에 접촉시켜 전압을 인가함으로써 제 1 투명 전극층(721)을 먼저 포밍하여 전도성 필라멘트(22)들을 내부에 형성한다.
- [0090] 그 후, 제 2 투명 전극층(722)을 제 1 투명 전극층(721) 위에 형성하고, 제 1 투명 전극층(721)과 동일한 방식으로 제 2 투명 전극층(722)을 포밍하여 전도성 필라멘트(22)를 내부에 형성한다. 마찬가지로, 제 2 투명 전극층(722) 위에 제 3 투명 전극층(723)을 형성하고, 포밍을 수행함으로써 투명 전극(720)을 완성한다.
- [0091] 도 7b의 (a)의 예에서, 제 1 투명 전극층(721)에서 제 3 투명 전극층(723)으로 갈수록 외부 공기와의 굴절률 차이가 감소하는 경우, 반도체층(10)에서 유입된 빛이 전반사되어 다시 반도체층(10)으로 유입되는 것을 차단할 수 있는 효과가 있음은 상술한 바와 같다.
- [0092] 한편, 도 7b의 (b)에 도시된 제 4 실시예는 복수의 투명 전극층을 모두 동일한 재질의 저항 변화 물질로 형성한다는 점을 제외하면, 도 7b의 (a)에 도시된 투명 전극과 그 구조 및 형성 방법이 동일하므로 구체적인 설명은 생략한다.

- [0093] 도 7b를 참조하여 상술한 제 4 실시예에 따른 투명 전극의 경우에는 각각 포밍되어 전도성 필라멘트(22)가 형성된 복수의 투명 전극층(731)이 포함되도록 투명 전극을 형성함으로써, 투명 전극을 원하는 두께로 형성할 수 있어 투명 전극의 강도 및 소자의 안전성을 강화시킬 수 있다.
- [0094] 도 8a 및 도 8b는 본 발명의 바람직한 제 5 실시예에 따른 투명 전극의 구조 및 투명 전극 형성 방법을 도시하는 도면이다.
- [0095] 도 8a에 도시된 본 발명의 바람직한 제 5 실시예에 따른 투명 전극(810)은 반도체층(10) 위에 형성된 투명 전도층(811) 및 투명 전도층(811) 위에 저항 변화 물질로 형성된 투명 전극층(812)을 포함한다.
- [0096] 투명 전도층(811)은 투명 전극층(812)보다 밴드갭이 작아 전도도가 더 높은 물질로 형성되는데, 종래의 투명 전극 기술에서 투명 전극으로 이용되는 물질들(예컨대, ITO, ZnO 등)로 형성될 수 있다.
- [0097] 또한, 투명 전극층(812)은 상술한 저항 변화 물질로 형성되고 내부에 전도성 필라멘트(22)들이 형성되어, 그 저항 상태가 저저항 상태로 변화된 상태이다.
- [0098] 아울러, 투명 전도층(811)의 일부 영역은 외부에 드러나도록 형성된다. 이렇게 외부로 드러난 투명 전도층(811)의 일부 영역(813)은, 전극 프로브(100)와 접촉되어 포밍 공정에 이용된다. 투명 전도층(811)의 일부 영역을 외부로 노출시키는 방법은 투명 전극층(812)을 투명 전도층(811) 전면에 형성하고, 투명 전극층(812)의 일부 영역을 식각하여 투명 전도층(811)을 일부 영역(813)을 외부로 노출시키는 방법을 이용하거나, 투명 전도층(811)의 노출 영역을 제외한 영역에만 저항 변화 물질을 증착하여 투명 전도층의 일부 영역을 외부로 노출시킬 수도 있다.
- [0099] 도 8a를 참조하여 제 5 실시예에 따른 투명 전극 형성 방법을 설명하면, 먼저, 반도체층(10) 위에 아주 얇은 박막으로 후술하는 투명 전극층(812)보다 밴드갭이 작아 전도도가 더 높은 투명 전도층(811)을 증착하여 형성한다. 이 때, 투명 전도층(811)은 종래 기술에서 투명 전극으로 이용되는 물질들(예컨대, ITO, ZnO 등)로 형성될 수 있다. 다만, 투명 전도층(811)을 너무 두껍게 형성하는 경우에는, 반도체층(10)으로부터 유입되는 자외선 영역의 빛이 투명 전도층(811)을 통과하지 못하므로, 가능한 얇게 형성하는 것이 바람직하다. 본 발명의 바람직한 실시예에서는, 투명 전도층(811)을 약 3nm 내지 5nm 두께로 형성하였다.
- [0100] 아울러, 본 발명의 바람직한 실시예에서는, 포토 공정을 이용하여 투명 전극 위에 형성되는 전극 패드 패턴(미도시 됨)에 대응되는 패턴으로 투명 전도층(811)을 형성함으로써, 투명 전도층(811)에 의해서 광추출 효율이 저하되는 것을 최소화할 수 있다. 즉, 투명 전극층(812)위에 형성되는 전극 패드 패턴(미도시 됨)은 빛을 통과시키지 않으므로, 이에 대응되는 패턴으로 투명 전도층을 형성하면, 광 추출 효율의 저하를 최소화할 수 있다.
- [0101] 투명 전도층(811)이 형성된 후, 그 위에 저항 변화 물질을 이용하여 투명 전극층(812)을 형성한다. 이 때, 투명 전도층(811)의 일부 영역이 외부로 노출되도록 투명 전극층(812)을 형성하고, 그 방법은 상술하였으므로 생략한다.
- [0102] 그 후, 이렇게 외부로 노출된 투명 전도층(811)의 일부 영역은 투명 전극층(812)의 포밍 과정에서 전극 프로브(100)와 접촉하여 포밍 공정에 이용된다. 즉, 포밍을 수행하기 위한 한 쌍의 전극 프로브(100) 중 하나는 투명 전극층(812)에 접촉되고, 나머지 하나는 투명 전도층(811)의 노출된 영역에 직접 접촉되어 전압을 인가한다. 이렇게 전압이 인가되면, 도 8a에 도시된 바와 같이, 투명 전극층(812)과 그 하부에 형성된 투명 전도층(811)을 통해서 전류 패스가 형성되어, 투명 전극층(812)만을 통해서 전류 패스를 형성하여 포밍을 수행하는 것보다 낮은 전압으로 포밍 공정을 수행할 수 있다.
- [0103] 투명 전도층(811)이 없는 경우에는 고저항의 저항 변화 물질만을 통해서 전류 패스가 형성되어야 하므로 포밍이 그 만큼 어렵고, 따라서 더 큰 포밍 전압이 요구된다. 따라서, 본 발명의 제 5 실시예에 따르면, 투명 전도층(811)이 없는 경우와 비교하여, 동일한 포밍 전압으로 보다 두꺼운 투명 전극에 전도성 필라멘트(22)를 형성할 수 있어, 투명 전극의 강도 및 소자의 안전성을 강화시킬 수 있다.
- [0104] 도 8b는 본 발명의 바람직한 제 5 실시예의 변형예를 도시한 도면이다. 도 8b를 참조하면, 제 5 실시예의 변형예에 따른 투명 전극(820)은, 반도체층(10) 위에 형성된 하부 투명 전극층(821), 하부 투명 전극층(821) 위에 형성된 투명 전도층(822), 투명 전도층(822) 위에 형성된 상부 투명 전극층(823)을 포함한다.

- [0105] 도 8b에 도시된 변형예는, 도 8a에 도시된 제 5 실시예의 투명 전극 아래에 하부 투명 전극층(821)이 추가로 형성되어 있다는 점을 제외하면, 투명 전도층(822) 및 상부 투명 전극층(823)은 도 8a의 투명 전도층(811) 및 투명 전극층(812)과 동일한 구성이다. 하부 투명 전극층(821)에는 투명 전도층(822)을 형성하기 이전에 이미 포밍 공정이 수행되어 그 내부에 전도성 필라멘트(22)가 형성되어 있다.
- [0106] 도 8b에 도시된 변형예에 따른 투명 전극 형성 방법을 설명하면, 먼저, 반도체층(10) 위에 저항 변화 물질을 증착하여 하부 투명 전극층(821)을 생성하고, 그 위에 전극 프로브(100)를 접촉하고 포밍 전압을 인가하여 하부 투명 전극층(821)에 포밍 공정을 수행하여, 그 내부에 전도성 필라멘트(22)를 형성한다. 하부 투명 전극층(821)에 포밍 공정을 수행하는 과정은 상술한 제 1 실시예 등과 동일하다.
- [0107] 그 후, 하부 투명 전극층(821) 위에 투명 전도층(822)을 증착하여 형성하고, 그 위에 투명 전도층(822)의 일부 영역이 노출되도록 상부 투명 전극층(823)을 형성한다. 투명 전도층(822)은 상부 투명 전극층(823) 위에 형성될 전극 패드 패턴에 대응되도록 형성되는 것이 바람직하고, 상부 투명 전극층(823)을 생성하는 방식은 도 8a를 참조하여 상술한 바와 같다.
- [0108] 상부 투명 전극층(823)이 형성되면, 도 8a를 참조하여 상술한 바와 같이, 상부 투명 전극층(823)과 투명 전도층(822)에 각각 전극 프로브(100)를 접촉하여 포밍 전압을 인가함으로써, 상부 투명 전극층(823)에 전도성 필라멘트(22)를 형성한다.
- [0109] 이렇게, 이미 포밍이 완료된 하부 투명 전극층(821) 위에 포밍 전압을 감소시킬 수 있는 투명 전도층(822) 및 상부 투명 전극층(823)을 형성하여 포밍을 수행함으로써, 제 5 실시예의 변형예는 도 8a에 도시된 투명 전극보다 더 두껍게 투명전극을 형성할 수 있어, 결과적으로 투명 전극의 강도 및 소자의 안전성을 더 강화시킬 수 있다.
- [0110] 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

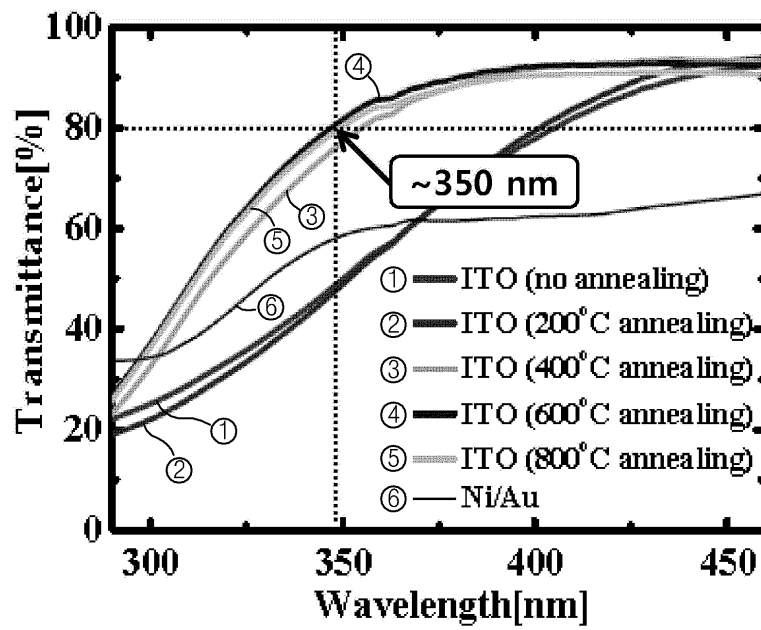
부호의 설명

[0111]	10	반도체층	20	투명 전극
	22	전도성 필라멘트	30	금속 전극 패드
	100	전극 프로브	500	투명 전극
	510	투명 전극층	511	상부 투명 전극층
	512	하부 투명 전극층	520	전계 집중층
	600	투명 전극	610	투명 전극층
	620	전계 집중층	710	투명 전극
	711	제 1 투명 전극층	712	제 2 투명 전극층
	713	제 3 투명 전극층	714	제 4 투명 전극층
	715	제 5 투명 전극층	721	제 1 투명 전극층
	722	제 2 투명 전극층	723	제 3 투명 전극층
	731	투명 전극층	810	투명 전극
	811	투명 전도층	812	투명 전극층
	821	하부 투명 전극층	822	투명 전도층

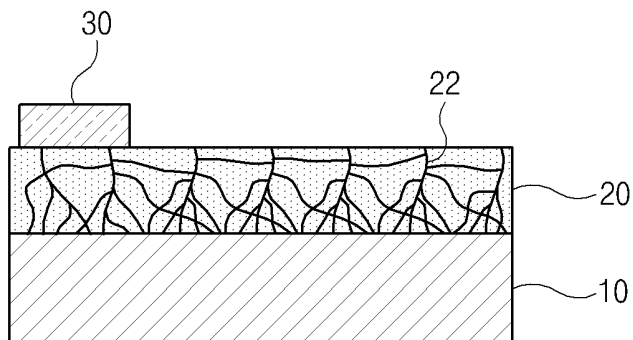
823 상부 투명 전극층

도면

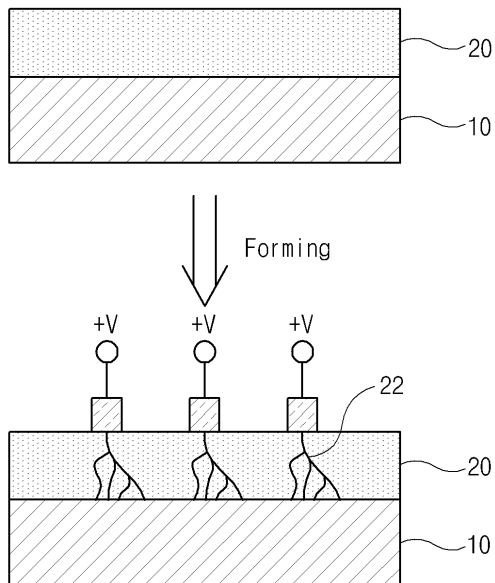
도면1



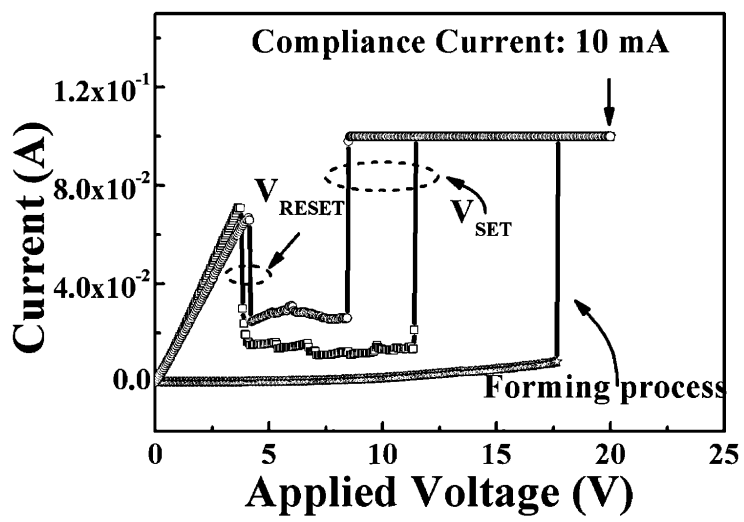
도면2



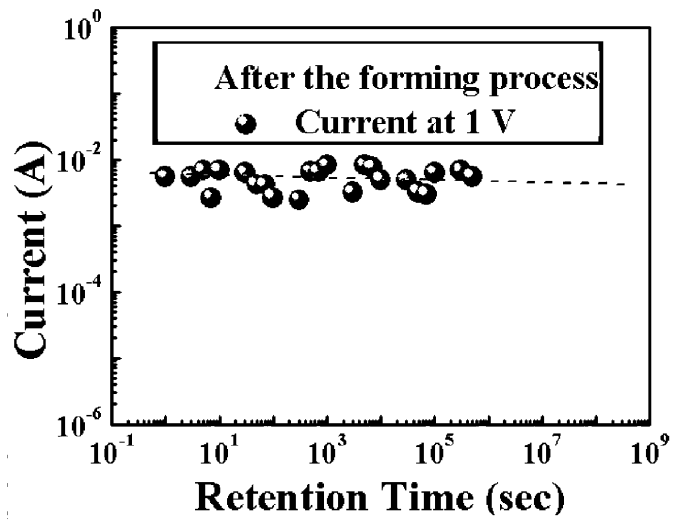
도면3a



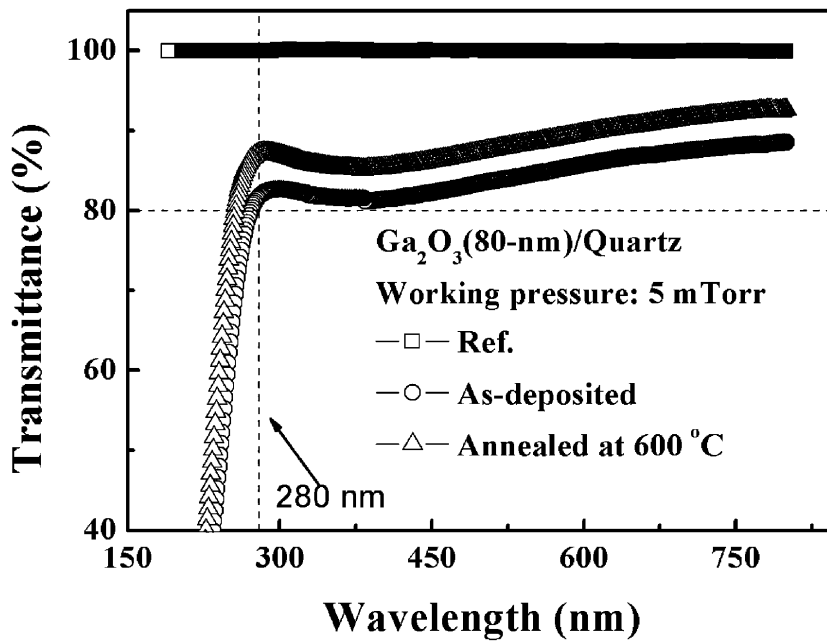
도면3b



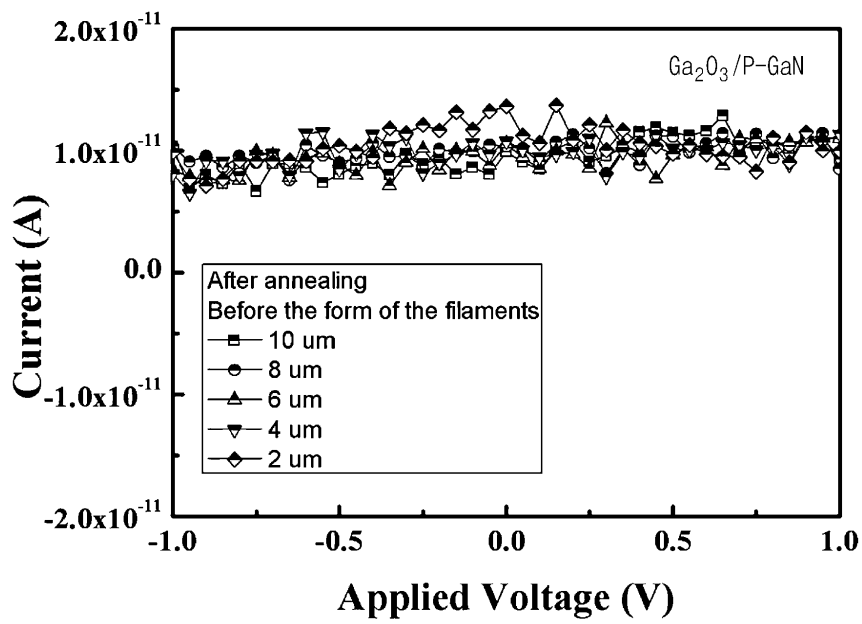
도면3c



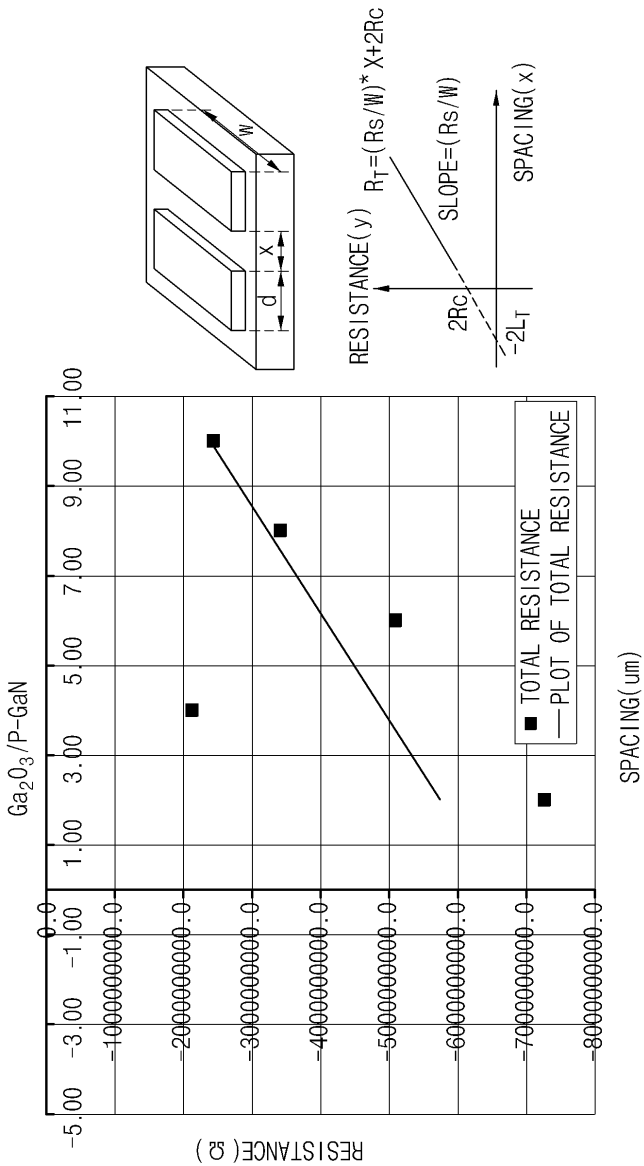
도면4a



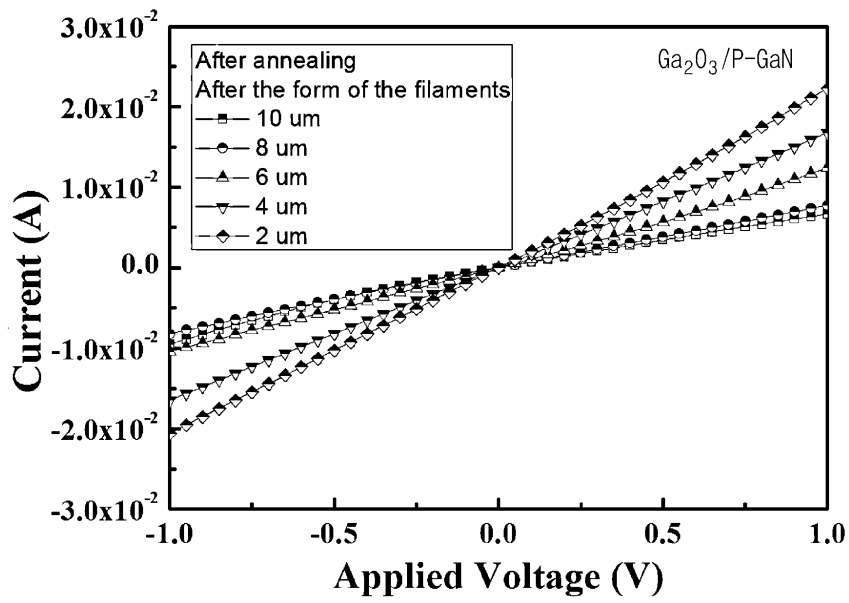
도면4b



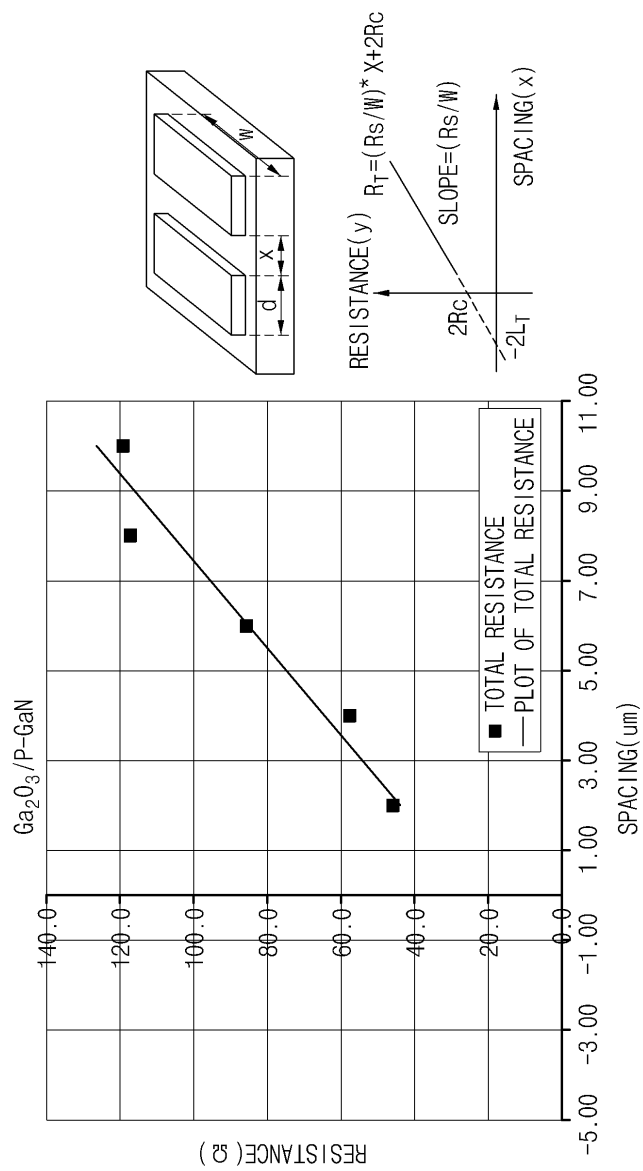
도면4c



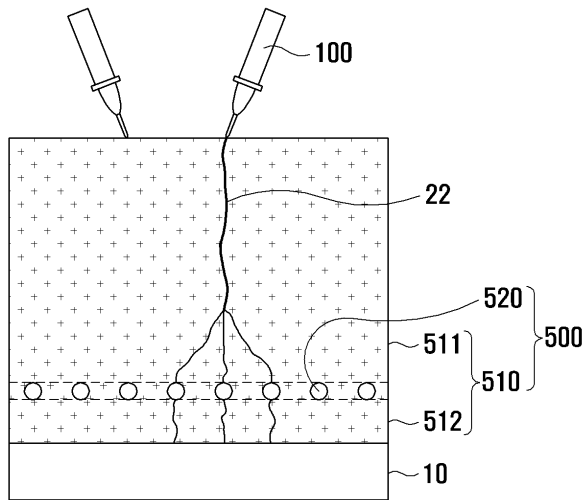
도면4d



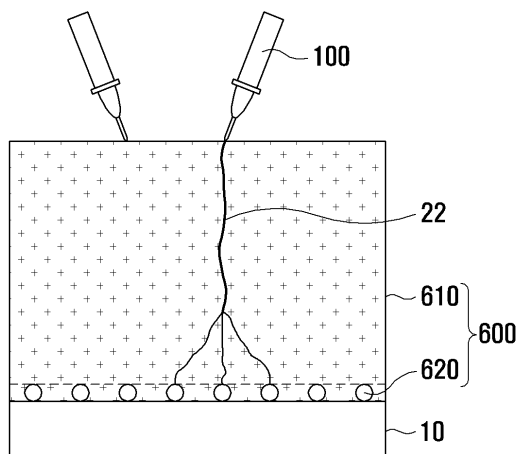
도면4e



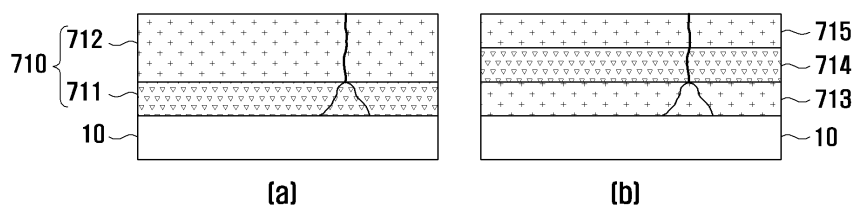
도면5



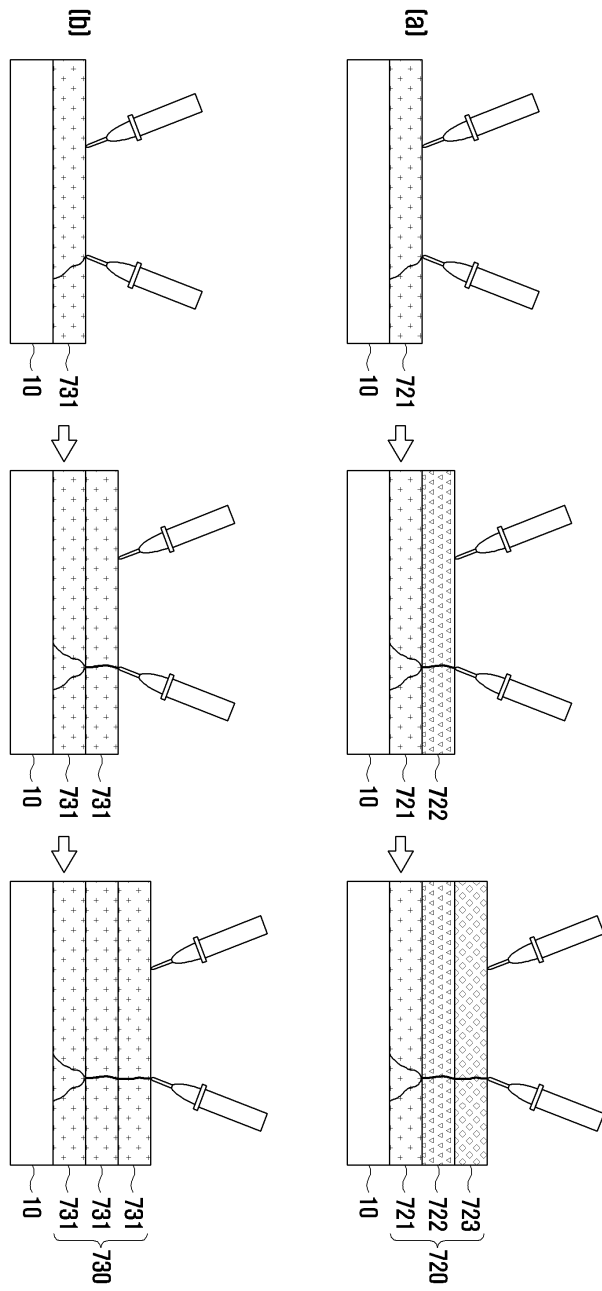
도면6



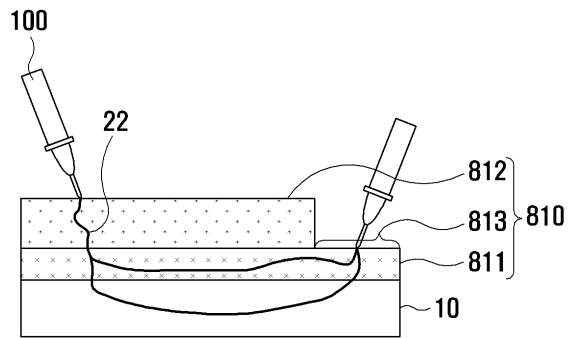
도면7a



도면7b



도면8a



도면8b

