(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0142576
(43) 공개일자 2024년09월30일

(51) 국제특허분류(Int. Cl.)
H04N 19/119 (2014.01) *H04N 19/117* (2014.01)
H04N 19/129 (2014.01) *H04N 19/174* (2014.01)
H04N 19/70 (2014.01) *H04N 19/82* (2014.01)
(52) CPC특허분류
H04N 19/119 (2015.01)
H04N 19/117 (2015.01)
(21) 출원번호 10-2024-7030639(분할)
(22) 출원일자(국제) 2020년03월11일
심사청구일자 없음
(62) 원출원 특허 10-2021-7018189
원출원일자(국제) 2020년03월11일
심사청구일자 2021년06월14일
(85) 번역문제출일자 2024년09월11일
(86) 국제출원번호 PCT/US2020/021958
(87) 국제공개번호 WO 2020/185813
국제공개일자 2020년09월17일
(30) 우선권주장
62/816,846 2019년03월11일 미국(US)

(71) 출원인
텐센트 아메리카 엘엘씨
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747
(72) 발명자
최, 병두
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747 텐센트 아메리카 엘엘씨 내
웽거, 스테판
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747 텐센트 아메리카 엘엘씨 내
류, 산
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747 텐센트 아메리카 엘엘씨 내
(74) 대리인
양영준, 김연송, 백만기

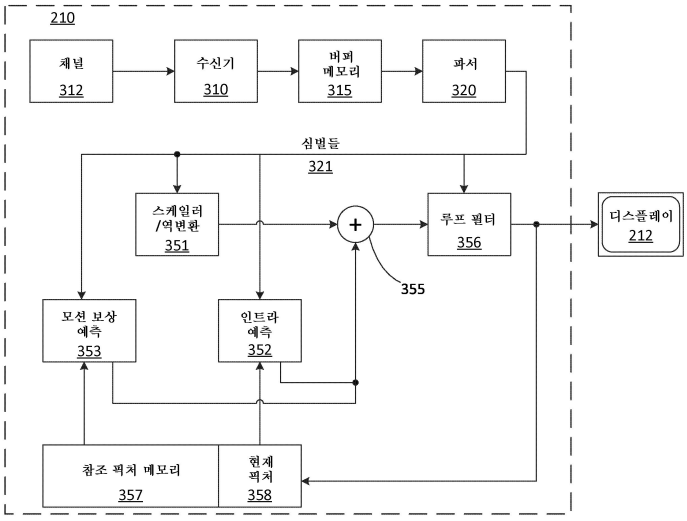
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 **타일 및 서브-픽처 파티셔닝**

(57) 요 약

디코딩을 위한 시스템들 및 방법들이 제공되며, 방법이 코딩된 비디오 스트림의 서브-비트스트림을 디코딩하기 위해 적어도 하나의 프로세서에 의해 수행되고, 코딩된 비디오 스트림은 픽처의 제1 서브-픽처 및 제2 서브-픽처의 코딩된 버전을 포함하고, 이 방법은 픽처의 제1 서브-픽처를, 제2 서브-픽처와 독립적으로, 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하는 단계를 포함하고, (i) 제1 서브-픽처는 픽처의 제1 직사각형 영역을 포함하고 제2 서브-픽처는 픽처의 제2 직사각형 영역을 포함하고, 제2 직사각형 영역은 제1 직사각형 영역과 상이하고, (ii) 제1 서브-픽처와 제2 서브-픽처 각각은 적어도 하나의 타일을 포함하고, (iii) 제1 서브-픽처와 제2 서브-픽처는 공통 타일을 공유하지 않는다.

대 표 도



(52) CPC특허분류
H04N 19/129 (2015.01)
H04N 19/174 (2015.01)
H04N 19/70 (2015.01)
H04N 19/82 (2015.01)

명 세 서

청구범위

청구항 1

적어도 하나의 프로세서에 의해 수행되는 방법으로서,

픽처의 제1 서브-픽처를, 상기 픽처의 제2 서브-픽처와 독립적으로, 서브-픽처, 타일 그룹 및 타일 파티셔닝(sub-picture, tile group, and tile partitioning)을 사용하여 인코딩하는 단계; 및

적어도 하나의 디코더로, 상기 제1 서브-픽처 및 상기 제2 서브-픽처를 포함하는 코딩된 비디오 스트림의 적어도 하나의 코딩된 서브-비트스트림을 전송하는 단계

를 포함하고,

(i) 상기 제1 서브-픽처는 상기 픽처의 제1 직사각형 영역이고 상기 제2 서브-픽처는 상기 픽처의 제2 직사각형 영역이고, 상기 제2 직사각형 영역은 상기 제1 직사각형 영역과 상이하고,

(ii) 상기 제1 서브-픽처는 제1 복수의 타일을 포함하고 상기 제2 서브-픽처는 적어도 하나의 타일을 포함하고,

(iii) 상기 제1 서브-픽처와 상기 제2 서브-픽처는 공통 타일을 공유하지 않고,

(iv) 상기 제1 서브-픽처의 상기 제1 복수의 타일은 적어도 2개의 제1 타일 그룹들로 그룹화되고,

(v) 상기 제1 서브-픽처는, 상기 적어도 2개의 제1 타일 그룹들 사이의 경계에서의 루프 필터링 제어(loop filtering control)가 상기 적어도 2개의 제1 타일 그룹들 각각이 직사각형일 때만 허용되는 코딩 기술에 따라 인코딩되는, 방법.

청구항 2

제1항에 있어서,

상기 픽처의 상기 제2 서브-픽처를, 상기 제1 서브-픽처와 독립적으로, 상기 서브-픽처, 타일 그룹 및 타일 파티셔닝을 사용하여 인코딩하는 단계를 추가로 포함하고,

상기 제2 서브-픽처의 상기 적어도 하나의 타일은 제2 복수의 타일인, 방법.

청구항 3

제2항에 있어서,

상기 제1 서브-픽처의 인코딩은 상기 제2 서브-픽처의 인코딩과 상이한 타일 스캔 순서로 수행되는, 방법.

청구항 4

제2항에 있어서,

상기 제1 서브-픽처의 인코딩과 상기 제2 서브-픽처의 인코딩은 상기 서브-픽처, 타일 그룹 및 타일 파티셔닝을 사용하여 수행되고,

상기 제2 서브-픽처의 상기 제2 복수의 타일은 적어도 하나의 제2 타일 그룹으로 그룹화되고,

상기 적어도 2개의 제1 타일 그룹들 중 어떠한 타일도 상기 적어도 하나의 제2 타일 그룹에 위치하지 않는, 방법.

청구항 5

제4항에 있어서, 상기 적어도 2개의 제1 타일 그룹들 중 하나는 비-직사각형 타일 그룹인, 방법.

청구항 6

제1항에 있어서, 상기 적어도 하나의 코딩된 서브-비트스트림을 전송하는 단계는, 타일 그룹 경계들에 걸쳐 인-

루프 필터링 연산들이 수행되는지 여부를 표시하는 플래그를 전송하는 단계를 포함하는, 방법.

청구항 7

제1항에 있어서,

상기 적어도 하나의 코딩된 서브-비트스트림을 전송하는 단계는 상기 코딩된 비디오 스트림을 전송하는 단계를 포함하고, 상기 코딩된 비디오 스트림은 각각의 식별자를 갖는 상기 제1 서브-픽처 및 상기 제2 서브-픽처를 포함하는 상기 픽처의 서브-픽처들을 파티셔닝하는 방법에 대한 정보를 포함하는 시퀀스 파라미터 세트(sequence parameter set, SPS)를 포함하는, 방법.

청구항 8

제1항에 있어서,

상기 적어도 하나의 코딩된 서브-비트스트림을 전송하는 단계는 상기 코딩된 비디오 스트림을 전송하는 단계를 포함하고, 상기 코딩된 비디오 스트림은 상기 제1 서브-픽처의 적어도 하나의 타일 및 상기 제2 서브-픽처의 상기 적어도 하나의 타일을 포함하는 상기 픽처의 타일들을 파티셔닝, 배열 또는 재배치하는 방법에 대한 정보를 포함하는 픽처 파라미터 세트(picture parameter set, PPS)를 포함하는, 방법.

청구항 9

제1항에 있어서,

상기 적어도 하나의 코딩된 서브-비트스트림을 전송하는 단계는 상기 코딩된 비디오 스트림을 전송하는 단계를 포함하고, 상기 코딩된 비디오 스트림은 상기 제1 서브-픽처의 적응적 루프 필터(adaptive loop filter, ALF) 계수들을 시그널링하는 활성 파라미터 세트(active parameter set, APS)를 포함하는, 방법.

청구항 10

비디오 스트림을 인코딩하기 위한 인코더로서,

상기 비디오 스트림은 픽처의 제1 서브-픽처 및 제2 서브-픽처의 코딩된 버전을 포함하고, 상기 인코더는:

컴퓨터 프로그램 코드를 저장하도록 구성되는 메모리; 및

상기 컴퓨터 프로그램 코드에 액세스하고, 상기 컴퓨터 프로그램 코드에 의해 명령된 바와 같이 동작하도록 구성되는 적어도 하나의 프로세서

를 포함하고,

상기 컴퓨터 프로그램 코드는:

상기 적어도 하나의 프로세서로 하여금 상기 픽처의 상기 제1 서브-픽처를, 상기 제2 서브-픽처와 독립적으로, 서브-픽처, 타일 그룹 및 타일 파티셔닝을 사용하여 인코딩하도록 구성되는 인코딩 코드; 및

상기 적어도 하나의 프로세서로 하여금, 적어도 하나의 디코더로, 상기 제1 서브-픽처 및 상기 제2 서브-픽처를 포함하는 코딩된 비디오 스트림의 적어도 하나의 코딩된 서브-비트스트림을 전송하도록 구성되는 전송 코드

를 포함하고,

(i) 상기 제1 서브-픽처는 상기 픽처의 제1 직사각형 영역이고 상기 제2 서브-픽처는 상기 픽처의 제2 직사각형 영역이고, 상기 제2 직사각형 영역은 상기 제1 직사각형 영역과 상이하고,

(ii) 상기 제1 서브-픽처는 제1 복수의 타일을 포함하고 상기 제2 서브-픽처 각각은 적어도 하나의 타일을 포함하고,

(iii) 상기 제1 서브-픽처와 상기 제2 서브-픽처는 공통 타일을 공유하지 않고,

(iv) 상기 제1 서브-픽처의 상기 제1 복수의 타일은 적어도 2개의 제1 타일 그룹들로 그룹화되고,

(v) 상기 제1 서브-픽처는, 상기 적어도 2개의 제1 타일 그룹들 사이의 경계에서의 루프 필터링 제어가 상기 적어도 2개의 제1 타일 그룹들 각각이 직사각형일 때만 허용되는 코딩 기술에 따라 인코딩되는, 인코더.

청구항 11

제10항에 있어서,

상기 인코딩 코드는 상기 적어도 하나의 프로세서로 하여금 상기 픽처의 상기 제2 서브-픽처를, 상기 제1 서브-픽처와 독립적으로, 상기 서브-픽처, 타일 그룹 및 타일 파티셔닝을 사용하여 인코딩하게 하도록 추가로 구성되고,

상기 제2 서브-픽처의 상기 적어도 하나의 타일은 제2 복수의 타일인, 인코더.

청구항 12

제11항에 있어서,

상기 인코딩 코드는 상기 적어도 하나의 프로세서로 하여금 상기 제2 서브-픽처를 인코딩하는 데 사용되는 타일 스캔 순서와 상이한 타일 스캔 순서로 상기 제1 서브-픽처를 인코딩하게 하도록 구성되는, 인코더.

청구항 13

제11항에 있어서,

상기 인코딩 코드는 상기 적어도 하나의 프로세서로 하여금 상기 제1 서브-픽처와 상기 제2 서브-픽처를 상기 서브-픽처, 타일 그룹 및 타일 파티셔닝을 사용하여 인코딩하게 하도록 구성되고,

상기 제2 서브-픽처의 상기 제2 복수의 타일은 적어도 하나의 제2 타일 그룹으로 그룹화되고,

상기 적어도 2개의 제1 타일 그룹들 중 어떠한 타일도 상기 적어도 하나의 제2 타일 그룹에 위치하지 않는, 인코더.

청구항 14

제13항에 있어서, 상기 적어도 2개의 제1 타일 그룹들 중 하나는 비-직사각형 타일 그룹인, 인코더.

청구항 15

제10항에 있어서, 상기 전송 코드는 상기 적어도 하나의 프로세서로 하여금 타일 그룹 경계들에 걸쳐 인-루프 필터링 연산들이 수행되는지 여부를 표시하는 플래그를 전송하도록 추가로 구성되는, 인코더.

청구항 16

제10항에 있어서,

상기 인코더는 상기 적어도 하나의 코딩된 서브-비트스트림을 포함하는 상기 코딩된 비디오 스트림을 전송하도록 구성되고, 상기 코딩된 비디오 스트림은 각각의 식별자를 갖는 상기 제1 서브-픽처 및 상기 제2 서브-픽처를 포함하는 상기 픽처의 서브-픽처들을 파티셔닝하는 방법에 대한 제1 정보를 포함하는 시퀀스 파라미터 세트(SPS)를 포함하는, 인코더.

청구항 17

제10항에 있어서,

상기 인코더는 상기 적어도 하나의 코딩된 서브-비트스트림을 포함하는 상기 코딩된 비디오 스트림을 전송하도록 구성되고, 상기 코딩된 비디오 스트림은 상기 제1 서브-픽처의 적어도 하나의 타일 및 상기 제2 서브-픽처의 상기 적어도 하나의 타일을 포함하는 상기 픽처의 타일들을 파티셔닝, 배열 또는 재배치하는 방법에 대한 제2 정보를 포함하는 픽처 파라미터 세트(PPS)를 포함하는, 인코더.

청구항 18

제10항에 있어서,

상기 인코더는 상기 적어도 하나의 코딩된 서브-비트스트림을 포함하는 상기 코딩된 비디오 스트림을 전송하도록 구성되고, 상기 전송 코드는 상기 적어도 하나의 프로세서로 하여금 상기 제1 서브-픽처의 적응적 루프 필터

(ALF) 계수들을 시그널링하는 활성 파라미터 세트(APS)를 포함하는 상기 코딩된 비디오 스트림을 전송하도록 구성되는, 인코더.

청구항 19

컴퓨터 명령어들을 저장하는 비일시적 컴퓨터 판독가능 매체로서,

상기 컴퓨터 명령어들은, 적어도 하나의 프로세서에 의해 실행될 때, 상기 적어도 하나의 프로세서로 하여금 제1항 내지 제9항 중 어느 한 항의 방법을 실행하도록 하는, 비일시적 컴퓨터 판독가능 매체.

발명의 설명

기 술 분 야

[0001] 관련 출원에 대한 교차 참조

[0002] 본 출원은 2019년 3월 11일에 출원된 미국 가출원 제62/816,846호로부터 우선권을 주장하며, 그 개시내용은 그 전체가 본 명세서에 참조로 포함된다.

[0003] 기술분야

[0004] 본 개시내용은 진보된 비디오 코딩 기술들의 세트에 관한 것이다. 보다 구체적으로, 타일 및 서브-픽처 파티셔닝 설계에 관한 것이다.

배 경 기 술

[0005] VVC(Versatile Video Coding)로서 비공식적으로 알려진 비디오 코딩 표준이 개발 중이다.

발명의 내용

[0006] 본 개시내용의 일부 실시예들은 VVC와 관련된 문제들 및 다른 문제들을 다룬다.

[0007] 일부 실시예들에서, 방법이 제공된다. 이 방법은 코딩된 비디오 스트림의 서브-비트스트림을 디코딩하기 위해 적어도 하나의 프로세서에 의해 수행될 수 있으며, 코딩된 비디오 스트림은 픽처(picture)의 제1 서브-픽처 및 제2 서브-픽처의 코딩된 버전을 포함한다. 이 방법은: 서브-비트스트림을 수신하는 단계; 및 픽처의 제1 서브-픽처를, 제2 서브-픽처와 독립적으로, 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하는 단계를 포함하고, (i) 제1 서브-픽처는 픽처의 제1 직사각형 영역을 포함하고 제2 서브-픽처는 픽처의 제2 직사각형 영역을 포함하고, 제2 직사각형 영역은 제1 직사각형 영역과 상이하고, (ii) 제1 서브-픽처와 제2 서브-픽처 각각은 적어도 하나의 타일을 포함하고, (iii) 제1 서브-픽처와 제2 서브-픽처는 공통 타일을 공유하지 않는다.

[0008] 일 실시예에서, 이 방법은 픽처의 제2 서브-픽처를, 제1 서브-픽처와 독립적으로, 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하는 단계를 추가로 포함하고, 제1 서브-픽처의 적어도 하나의 타일은 제1 복수의 타일들이고, 제2 서브-픽처의 적어도 하나의 타일은 제2 복수의 타일들이다. 일 실시예에서, 제1 서브-픽처의 디코딩은 제2 서브-픽처의 디코딩과 상이한 타일 스캔 순서로 수행된다. 일 실시예에서, 제1 서브-픽처의 디코딩과 제2 서브-픽처의 디코딩은 서브-픽처 및 타일 파티셔닝을 사용하여 수행되고, 제1 서브-픽처의 제1 복수의 타일들은 적어도 하나의 제1 타일 그룹으로 그룹화되고, 제2 서브-픽처의 제2 복수의 타일들은 적어도 하나의 제2 타일 그룹으로 그룹화되고, 적어도 하나의 제1 타일 그룹의 어떠한 타일도 적어도 하나의 제2 타일 그룹에 위치하지 않는다. 일 실시예에서, 적어도 하나의 제1 타일 그룹 중 하나는 비-직사각형 타일 그룹이다. 일 실시예에서, 제1 서브-픽처는, 적어도 하나의 제1 타일 그룹의 2개의 타일 그룹 사이의 경계에서의 타일-그룹-레벨 루프 필터링 제어가 2개의 타일 그룹 각각이 직사각형인 경우에만 허용되는 디코딩 기술에 따라 디코딩된다.

[0009] 일 실시예에서, 서브-비트스트림을 수신하는 단계는 코딩된 비디오 스트림을 수신하는 단계를 포함하고, 코딩된 비디오 스트림은 제1 서브-픽처 및 제2 서브-픽처를 포함하는 픽처의 서브-픽처들을 파티셔닝하는 방법에 대한 정보를 포함하는 시퀀스 파라미터 세트(sequence parameter set, SPS)를 포함한다. 일 실시예에서, 수신된 코딩된 비디오 스트림은 제1 서브-픽처의 적어도 하나의 타일 및 제2 서브-픽처의 적어도 하나의 타일을 포함하는 픽처의 타일들을 파티셔닝하는 방법에 대한 정보를 포함하는 픽처 파라미터 세트(picture parameter set, PPS)를 포함한다. 일 실시예에서, 수신된 코딩된 비디오 스트림은 제1 서브-픽처의 적응적 루프 필터(adaptive loop filter, ALF) 계수들을 시그널링하는 활성 파라미터 세트(active parameter set, APS)를 포함한다.

[0010] 일부 실시예들에서, 디코더가 제공된다. 이 디코더는 코딩된 비디오 스트림의 서브-비트스트림을 디코딩하기 위한 것일 수 있으며, 코딩된 비디오 스트림은 픽처의 제1 서브-픽처 및 제2 서브-픽처의 코딩된 버전을 포함한다. 이 디코더는: 컴퓨터 프로그램 코드를 저장하도록 구성되는 메모리; 및 서브-비트스트림을 수신하고, 컴퓨터 프로그램 코드에 액세스하고, 컴퓨터 프로그램 코드에 의해 명령된 바와 같이 동작하도록 구성되는 적어도 하나의 프로세서를 포함할 수 있다. 컴퓨터 프로그램 코드는, 적어도 하나의 프로세서로 하여금 픽처의 제1 서브-픽처를, 제2 서브-픽처와 독립적으로, 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하게 하도록 구성되는 디코딩 코드를 포함할 수 있고, (i) 제1 서브-픽처는 픽처의 제1 직사각형 영역을 포함하고 제2 서브-픽처는 픽처의 제2 직사각형 영역을 포함하고, 제2 직사각형 영역은 제1 직사각형 영역과 상이하고, (ii) 제1 서브-픽처와 제2 서브-픽처 각각은 적어도 하나의 타일을 포함하고, (iii) 제1 서브-픽처와 제2 서브-픽처는 공통 타일을 공유하지 않는다.

[0011] 일 실시예에서, 디코딩 코드는 적어도 하나의 프로세서로 하여금 픽처의 제2 서브-픽처를, 제1 서브-픽처와 독립적으로, 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하게 하도록 추가로 구성되고, 제1 서브-픽처의 적어도 하나의 타일은 제1 복수의 타일들이고, 제2 서브-픽처의 적어도 하나의 타일은 제2 복수의 타일들이다. 일 실시예에서, 디코딩 코드는 적어도 하나의 프로세서로 하여금 제2 서브-픽처를 디코딩하는 데 사용되는 타일 스캔 순서와 상이한 타일 스캔 순서로 제1 서브-픽처를 디코딩하게 하도록 구성된다. 일 실시예에서, 디코딩 코드는 적어도 하나의 프로세서로 하여금 제1 서브-픽처와 제2 서브-픽처를 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하게 하도록 구성되고, 제1 서브-픽처의 제1 복수의 타일들은 적어도 하나의 제1 타일 그룹으로 그룹화되고, 제2 서브-픽처의 제2 복수의 타일들은 적어도 하나의 제2 타일 그룹으로 그룹화되고, 적어도 하나의 제1 타일 그룹의 어떠한 타일도 적어도 하나의 제2 타일 그룹에 위치하지 않는다. 일 실시예에서, 적어도 하나의 제1 타일 그룹 중 하나는 비-직사각형 타일 그룹이다. 일 실시예에서, 디코딩 코드는 적어도 하나의 프로세서로 하여금 적어도 하나의 제1 타일 그룹의 2개의 타일 그룹 사이의 경계에서의 타일-그룹-레벨 루프 필터링 제어가 2개의 타일 그룹 각각이 직사각형인 경우에만 허용되는 디코딩 기술에 따라 디코딩하게 하도록 구성된다.

[0012] 일 실시예에서, 디코더는 서브-비트스트림을 포함하는 코딩된 비디오 스트림을 수신하도록 구성되고, 코딩된 비디오 스트림은 제1 서브-픽처 및 제2 서브-픽처를 포함하는 픽처의 서브-픽처들을 파티셔닝하는 방법에 대한 제1 정보를 포함하는 시퀀스 파라미터 세트(SPS)를 포함하고, 디코딩 코드는 적어도 하나의 프로세서로 하여금 제1 정보에 따라 픽처의 서브-픽처들을 파티셔닝하게 하도록 구성된다. 일 실시예에서, 코딩된 비디오 스트림은 제1 서브-픽처의 적어도 하나의 타일 및 제2 서브-픽처의 적어도 하나의 타일을 포함하는 픽처의 타일들을 파티셔닝하는 방법에 대한 제2 정보를 포함하는 픽처 파라미터 세트(PPS)를 포함하고, 디코딩 코드는 적어도 하나의 프로세서로 하여금 제2 정보에 따라 픽처의 타일들을 파티셔닝하게 하도록 구성된다. 일 실시예에서, 코딩된 비디오 스트림은 제1 서브-픽처의 적응적 루프 필터(ALF) 계수들을 시그널링하는 활성 파라미터 세트(APS)를 포함하고, 디코딩 코드는 적어도 하나의 프로세서로 하여금 제1 서브-픽처를 디코딩하는 데 APS를 사용하게 하도록 구성된다.

[0013] 일부 실시예들에서, 컴퓨터 명령어들이 저장된 비일시적 컴퓨터 판독가능 매체가 제공된다. 컴퓨터 명령어들은, 적어도 하나의 프로세서에 의해 실행될 때, 적어도 하나의 프로세서로 하여금: 코딩된 비디오 스트림의 픽처의 제1 서브-픽처를, 코딩된 비디오 스트림의 픽처의 제2 서브-픽처와 독립적으로, 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하게 하며, (i) 제1 서브-픽처는 픽처의 제1 직사각형 영역을 포함하고 제2 서브-픽처는 픽처의 제2 직사각형 영역을 포함하고, 제2 직사각형 영역은 제1 직사각형 영역과 상이하고, (ii) 제1 서브-픽처와 제2 서브-픽처 각각은 적어도 하나의 타일을 포함하고, (iii) 제1 서브-픽처와 제2 서브-픽처는 공통 타일을 공유하지 않는다.

[0014] 일 실시예에서, 컴퓨터 명령어들은, 적어도 하나의 프로세서에 의해 실행될 때, 추가로 적어도 하나의 프로세서로 하여금 픽처의 제2 서브-픽처를, 제1 서브-픽처와 독립적으로, 서브-픽처 및 타일 파티셔닝을 사용하여 디코딩하게 하며, 제1 서브-픽처의 적어도 하나의 타일은 제1 복수의 타일들이고, 제2 서브-픽처의 적어도 하나의 타일은 제2 복수의 타일들이다.

도면의 간단한 설명

[0015] 개시된 주제의 추가의 특징들, 본질 및 다양한 이점들이 다음의 상세한 설명 및 첨부 도면들로부터 더 명백할 것이다.

도 1은 일 실시예에 따른 통신 시스템의 단순화된 블록도의 개략도이다.

도 2는 일 실시예에 따른 스트리밍 시스템의 단순화된 블록도의 개략도이다.

도 3은 일 실시예에 따른 비디오 디코더 및 디스플레이의 단순화된 블록도의 개략도이다.

도 4는 일 실시예에 따른 비디오 인코더 및 비디오 소스의 단순화된 블록도의 개략도이다.

도 5a는 서브-픽처들 및 타일들을 예시하는 실시예의 픽처의 도면이다.

도 5b는 서브-픽처들 및 타일 그룹들을 예시하는 실시예의 픽처의 도면이다.

도 5c는 서브-픽처들, 타일 그룹들, 및 타일들을 예시하는 실시예의 픽처의 도면이다.

도 6은 일 실시예의 시스템의 개략도이다.

도 7은 일 실시예의 합성 비디오의 개략도이다.

도 8은 타일 그룹들의 타일 경계들에 걸친 적응적 루프 필터 처리의 개략도이다.

도 9는 일 실시예의 방법을 예시하는 도면이다.

도 10은 실시예들을 구현하기에 적합한 컴퓨터 시스템의 도면이다.

발명을 실시하기 위한 구체적인 내용

[0016] 도 1은 본 개시내용의 일 실시예에 따른 통신 시스템(100)의 단순화된 블록도를 예시한다. 시스템(100)은 네트워크(150)를 통해 상호접속되는 적어도 2개의 단말(110-120)을 포함할 수 있다. 데이터의 단방향 송신을 위해, 제1 단말(110)은 네트워크(150)를 통해 다른 단말(120)로 송신하기 위해 로컬 위치에서 비디오 데이터를 코딩할 수 있다. 제2 단말(120)은 네트워크(150)로부터 다른 단말의 코딩된 비디오 데이터를 수신하고, 코딩된 데이터를 디코딩하고 복구된 비디오 데이터를 디스플레이할 수 있다. 단방향 데이터 송신은 미디어 서빙 응용들(media serving applications) 등에서 일반적일 수 있다.

[0017] 도 1은, 예를 들어, 영상 회의 동안 발생할 수 있는 코딩된 비디오의 양방향 송신을 지원하기 위해 제공되는 제2 쌍의 단말들(130, 140)을 예시한다. 데이터의 양방향 송신을 위해, 각각의 단말(130, 140)은 네트워크(150)를 통해 다른 단말로 송신하기 위해 로컬 위치에서 캡처된 비디오 데이터를 코딩할 수 있다. 각각의 단말(130, 140)은 또한 다른 단말에 의해 송신된 코딩된 비디오 데이터를 수신할 수 있고, 코딩된 데이터를 디코딩할 수 있고, 복구된 비디오 데이터를 로컬 디스플레이 디바이스에서 디스플레이할 수 있다.

[0018] 도 1에서, 단말들(110-140)은, 예를 들어, 서버들, 개인용 컴퓨터들, 및 스마트폰들, 및/또는 임의의 다른 타입의 단말일 수 있다. 예를 들어, 단말들(110-140)은 랩톱 컴퓨터들, 태블릿 컴퓨터들, 미디어 플레이어들 및/또는 전용 영상 회의 장비일 수 있다. 네트워크(150)는, 예를 들어, 유선 및/또는 무선 통신 네트워크들을 포함하여, 단말들(110-140) 사이에 코딩된 비디오 데이터를 전달하는 임의의 수의 네트워크들을 나타낸다. 통신 네트워크(150)는 회선 교환 및/또는 패킷 교환 채널들에서 데이터를 교환할 수 있다. 대표적인 네트워크들은 통신 네트워크들, 로컬 영역 네트워크들, 광역 네트워크들, 및/또는 인터넷을 포함한다. 본 논의의 목적을 위해, 네트워크(150)의 아키텍처 및 토폴로지는 아래에서 본 명세서에서 설명되지 않는 한 본 개시내용의 동작에 중요하지 않을 수 있다.

[0019] 도 2는, 개시된 주제를 위한 응용의 예로서, 스트리밍 환경에서의 비디오 인코더 및 디코더의 배치를 예시한다. 개시된 주제는, 예를 들어, 영상 회의, 디지털 TV, CD, DVD, 메모리 스틱 등을 포함하는 디지털 미디어 상의 압축된 비디오의 저장 등을 포함하여, 다른 비디오 가능 응용들과 함께 사용될 수 있다.

[0020] 도 2에 도시된 바와 같이, 스트리밍 시스템(200)은 비디오 소스(201) 및 인코더(203)를 포함하는 캡처 서브시스템(213)을 포함할 수 있다. 스트리밍 시스템(200)은 적어도 하나의 스트리밍 서버(205) 및/또는 적어도 하나의 스트리밍 클라이언트(206)를 추가로 포함할 수 있다.

[0021] 비디오 소스(201)는, 예를 들어, 압축되지 않은 비디오 샘플 스트림(202)을 생성할 수 있다. 비디오 소스(201)는, 예를 들어, 디지털 카메라일 수 있다. 인코딩된 비디오 비트스트림들과 비교할 때 많은 데이터 용량을 강조하기 위해 굵은 라인으로 묘사된 샘플 스트림(202)은 카메라(201)에 결합된 인코더(203)에 의해 처리될 수 있다. 인코더(203)는 아래에서 더 상세히 설명되는 바와 같이 개시된 주제의 양태들을 가능하게 하거나 구현하기 위해 하드웨어, 소프트웨어, 또는 이들의 조합을 포함할 수 있다. 인코더(203)는 또한 인코딩된 비디오 비트스트림(204)을 생성할 수 있다. 압축되지 않은 비디오 샘플 스트림(202)과 비교할 때 더 적은 데이터 용량을

강조하기 위해 얇은 라인으로 묘사된 인코딩된 비디오 비트스트림(204)은 장래의 사용을 위해 스트리밍 서버(205) 상에 저장될 수 있다. 하나 이상의 스트리밍 클라이언트(206)는 스트리밍 서버(205)에 액세스하여 인코딩된 비디오 비트스트림(204)의 사본들일 수 있는 비디오 비트 스트림들(209)을 검색할 수 있다.

[0022] 스트리밍 클라이언트들(206)은 비디오 디코더(210) 및 디스플레이(212)를 포함할 수 있다. 비디오 디코더(210)는, 예를 들어, 인코딩된 비디오 비트스트림(204)의 착신(incoming) 사본인 비디오 비트스트림(209)을 디코딩하고, 디스플레이(212) 또는 다른 렌더링 디바이스(묘사되지 않음) 상에 렌더링될 수 있는 발신(outgoing) 비디오 샘플 스트림(211)을 생성할 수 있다. 일부 스트리밍 시스템들에서, 비디오 비트스트림들(204, 209)은 특정 비디오 코딩/압축 표준들에 따라 인코딩될 수 있다. 그러한 표준들의 예들은 ITU-T 권고안(Recommendation) H.265를 포함하지만, 이에 제한되지 않는다. VVC(Versatile Video Coding)로서 비공식적으로 알려진 비디오 코딩 표준이 개발 중이다. 본 개시내용의 실시예들은 VVC의 맥락에서 사용될 수 있다.

[0023] 도 3은 본 개시내용의 실시예에 따른 디스플레이(212)에 부착되는 비디오 디코더(210)의 예시적인 기능 블록도를 도시한다.

[0024] 비디오 디코더(210)는 채널(312), 수신기(310), 버퍼 메모리(315), 엔트로피 디코더/파서(320), 스케일러/역변환 유닛(351), 인트라 예측 유닛(352), 모션 보상 예측 유닛(353), 집계기(aggregator)(355), 루프 필터 유닛(356), 참조 픽처 메모리(357), 및 현재 픽처 메모리(358)를 포함할 수 있다. 적어도 하나의 실시예에서, 비디오 디코더(210)는 집적 회로, 일련의 집적 회로들, 및/또는 다른 전자 회로를 포함할 수 있다. 비디오 디코더(210)는 또한, 연관된 메모리들을 갖는 하나 이상의 CPU 상에서 실행되는 소프트웨어로 부분적으로 또는 전체적으로 구현될 수 있다.

[0025] 이 실시예 및 다른 실시예들에서, 수신기(310)는 디코더(210)가 한번에 하나의 코딩된 비디오 시퀀스를 디코딩할 하나 이상의 코딩된 비디오 시퀀스를 수신할 수 있으며, 여기서 각각의 코딩된 비디오 시퀀스의 디코딩은 다른 코딩된 비디오 시퀀스들과 독립적이다. 코딩된 비디오 시퀀스는, 인코딩된 비디오 데이터를 저장하는 저장 디바이스에 대한 하드웨어/소프트웨어 링크일 수 있는, 채널(312)로부터 수신될 수 있다. 수신기(310)는 인코딩된 비디오 데이터를 다른 데이터, 예를 들어, 코딩된 오디오 데이터 및/또는 보조 데이터 스트림들과 함께 수신할 수 있고, 이들은 그것들 각각의 사용 엔티티들(묘사되지 않음)에 포워딩될 수 있다. 수신기(310)는 코딩된 비디오 시퀀스를 다른 데이터로부터 분리할 수 있다. 네트워크 지터를 방지하기 위해, 수신기(310)와 엔트로피 디코더/파서(320)(이후 "파서") 사이에 버퍼 메모리(315)가 결합될 수 있다. 수신기(310)가 충분한 대역폭 및 제어가능성의 저장/포워드 디바이스로부터, 또는 등시 동기식 네트워크(isosynchronous network)로부터 데이터를 수신하고 있을 때, 버퍼(315)는 사용되지 않을 수 있거나, 작을 수 있다. 인터넷과 같은 베스트 에포트 패킷 네트워크들(best effort packet networks) 상에서의 사용을 위해, 버퍼(315)는 요구될 수 있고, 비교적 클 수 있으며, 적응적 크기일 수 있다.

[0026] 비디오 디코더(210)는 엔트로피 코딩된 비디오 시퀀스로부터 심벌들(321)을 재구성하기 위해 파서(320)를 포함할 수 있다. 그 심벌들의 카테고리들은, 예를 들어, 디코더(210)의 동작을 관리하기 위해 사용되는 정보, 및 잠재적으로, 도 2에 예시된 바와 같은 디코더에 결합될 수 있는 디스플레이(212)와 같은 렌더링 디바이스를 제어하기 위한 정보를 포함한다. 렌더링 디바이스(들)에 대한 제어 정보는, 예를 들어, SEI(Supplementary Enhancement Information) 메시지들 또는 VUI(Video Usability Information) 파라미터 세트 프래그먼트들(묘사되지 않음)의 형태로 될 수 있다. 파서(320)는 수신되는 코딩된 비디오 시퀀스를 파싱/엔트로피 디코딩할 수 있다. 코딩된 비디오 시퀀스의 코딩은 비디오 코딩 기술 또는 표준에 따를 수 있고, 가변 길이 코딩, 허프만 코딩(Huffman coding), 맥락 민감성(context sensitivity)을 갖거나 갖지 않는 산술 코딩 등을 포함한 본 기술분야의 통상의 기술자에게 잘 알려진 원리들을 따를 수 있다. 파서(320)는, 코딩된 비디오 시퀀스로부터, 그룹에 대응하는 적어도 하나의 파라미터에 기초하여, 비디오 디코더 내의 픽셀들의 서브그룹들 중 적어도 하나에 대한 서브그룹 파라미터들의 세트를 추출할 수 있다. 서브그룹들은 픽처 그룹(Group of Pictures, GOP)들, 픽처들, 타일들, 슬라이스들, 매크로블록들, 코딩 유닛(Coding Unit, CU)들, 블록들, 변환 유닛(Transform Unit, TU)들, 예측 유닛(Prediction Unit, PU)들 등을 포함할 수 있다. 파서(320)는 또한 코딩된 비디오 시퀀스로부터 변환 계수들, 양자화기 파라미터 값들, 모션 벡터들 등과 같은 정보를 추출할 수 있다.

[0027] 파서(320)는 버퍼(315)로부터 수신된 비디오 시퀀스에 대해 엔트로피 디코딩/파싱 동작을 수행하여, 심벌들(321)을 생성할 수 있다.

[0028] 심벌들(321)의 재구성은 코딩된 비디오 픽처 또는 그의 부분들의 타입(예컨대: 인터 및 인트라 픽처, 인터 및 인트라 블록), 및 다른 팩터들에 따라 다수의 상이한 유닛들을 수반할 수 있다. 어느 유닛들이 수반되는지, 그

리고 어떻게 그것들이 수반되는지는, 파서(320)에 의해 코딩된 비디오 시퀀스로부터 파싱된 서브그룹 제어 정보에 의해 제어될 수 있다. 파서(320)와 아래에 설명되는 다수의 유닛 사이의 이러한 서브그룹 제어 정보의 흐름은 명확성을 위해 묘사되어 있지 않다.

[0029] 이미 언급된 기능 블록들 이외에, 디코더(210)는 아래에 설명되는 바와 같이 개념적으로 다수의 기능 유닛으로 세분될 수 있다. 상업적 제약 하에서 동작하는 실제 구현에서, 이들 유닛 중 다수는 서로 밀접하게 상호작용하고, 적어도 부분적으로 서로 통합될 수 있다. 그러나, 개시된 주제를 설명하기 위해서는, 아래의 기능 유닛들로의 개념적 세분이 적절하다.

[0030] 하나의 유닛은 스케일러/역변환 유닛(351)일 수 있다. 스케일러/역변환 유닛(351)은, 파서(320)로부터의 심벌(들)(321)로서, 어느 변환을 사용할지, 블록 크기, 양자화 팩터, 양자화 스케일링 행렬들(quantization scaling matrices) 등을 포함한, 제어 정보뿐만 아니라 양자화된 변환 계수를 수신할 수 있다. 스케일러/역변환 유닛(351)은 집계기(355)에 입력될 수 있는 샘플 값들을 포함하는 블록들을 출력할 수 있다.

[0031] 일부 경우들에서, 스케일러/역변환(351)의 출력 샘플들은 인트라 코딩된 블록; 즉, 이전에 재구성된 픽처들로부터의 예측 정보를 사용하는 것이 아니고, 현재 픽처의 이전에 재구성된 부분들로부터의 예측 정보를 사용할 수 있는 블록에 관련될 수 있다. 이러한 예측 정보는 인트라 픽처 예측 유닛(352)에 의해 제공될 수 있다. 일부 경우들에서, 인트라 픽처 예측 유닛(352)은 현재 픽처 메모리(358)로부터의 현재 (부분적으로 재구성된) 픽처로부터 페치된 주위의 이미 재구성된 정보를 사용하여, 재구성 중인 블록과 동일한 크기 및 형상의 블록을 생성한다. 집계기(355)는, 일부 경우들에서, 샘플당 기준으로, 인트라 예측 유닛(352)이 생성한 예측 정보를 스케일러/역변환 유닛(351)에 의해 제공된 출력 샘플 정보에 추가한다.

[0032] 다른 경우들에서, 스케일러/역변환 유닛(351)의 출력 샘플들은 인터 코딩되고, 잠재적으로 모션 보상된 블록에 관련될 수 있다. 그러한 경우에, 모션 보상 예측 유닛(353)은 참조 픽처 메모리(357)에 액세스하여 예측에 사용되는 샘플들을 페치할 수 있다. 블록에 관련된 심벌들(321)에 따라 페치된 샘플들을 모션 보상한 후에, 이들 샘플은 집계기(355)에 의해 스케일러/역변환 유닛(351)의 출력(이 경우 잔차 샘플들 또는 잔차 신호라고 불림)에 추가되어 출력 샘플 정보를 생성할 수 있다. 모션 보상 예측 유닛(353)이 예측 샘플들을 페치하는 참조 픽처 메모리(357) 내의 어드레스들은 모션 벡터들에 의해 제어될 수 있다. 모션 벡터들은, 예를 들어, x, Y, 및 참조 픽처 컴포넌트들을 가질 수 있는 심벌들(321)의 형태로 모션 보상 예측 유닛(353)에 이용가능할 수 있다. 모션 보상은 또한 서브샘플 정확한 모션 벡터들이 사용중일 때 참조 픽처 메모리(357)로부터 페치된 샘플 값들의 보간, 모션 벡터 예측 메커니즘 등을 포함할 수 있다.

[0033] 집계기(355)의 출력 샘플들에 대해 루프 필터 유닛(356) 내의 다양한 루프 필터링 기법들이 수행될 수 있다. 비디오 압축 기술들은, 파서(320)로부터의 심벌들(321)로서 루프 필터 유닛(356)에 이용가능하게 되고 코딩된 비디오 비트스트림에 포함된 파라미터들에 의해 제어되지만, 코딩된 픽처 또는 코딩된 비디오 시퀀스의 이전(디코딩 순서로) 부분들의 디코딩 동안 획득된 메타-정보에 응답할 뿐만 아니라, 이전에 재구성된 및 루프-필터링된 샘플 값들에 응답할 수도 있는 인-루프 필터(in-loop filter) 기술들을 포함할 수 있다.

[0034] 루프 필터 유닛(356)의 출력은 디스플레이(212)와 같은 렌더링 디바이스에 출력될 뿐만 아니라 장래의 인터-픽처 예측에서 사용하기 위해 참조 픽처 메모리(357)에 저장될 수도 있는 샘플 스트림일 수 있다.

[0035] 특정 코딩된 픽처들은, 완전히 재구성되면, 장래의 예측을 위한 참조 픽처들로서 사용될 수 있다. 코딩된 픽처가 완전히 재구성되고 코딩된 픽처가 참조 픽처로서 식별되면(예를 들어, 파서(320)에 의해), 현재 픽처 메모리(358)에 저장된 현재 참조 픽처는 참조 픽처 메모리(357)의 일부가 될 수 있고, 다음 코딩된 픽처의 재구성에 착수하기 전에 새로운(fresh) 현재 픽처 메모리가 재할당될 수 있다.

[0036] 비디오 디코더(210)는 ITU-T Rec. H.265와 같은 표준에서 문서화될 수 있는 미리 결정된 비디오 압축 기술에 따라 디코딩 동작들을 수행할 수 있다. 코딩된 비디오 시퀀스는, 비디오 압축 기술 문서 또는 표준에서 그리고 구체적으로 그 내부의 프로파일 문서에서 특정된 바와 같은, 비디오 압축 기술 또는 표준의 신택스를 고수한다는 점에서, 사용중인 비디오 압축 기술 또는 표준에 의해 특정된 신택스를 준수할 수 있다. 또한, 일부 비디오 압축 기술들 또는 표준들을 준수하기 위해, 코딩된 비디오 시퀀스의 복잡도가 비디오 압축 기술 또는 표준의 레벨에 의해 정의된 바와 같은 경계들 내에 있을 수 있다. 일부 경우들에서, 레벨들은 최대 픽처 크기, 최대 프레임 레이트, 최대 재구성 샘플 레이트(예를 들어, 초당 메가샘플수로 측정됨), 최대 참조 픽처 크기 등을 제한한다. 레벨들에 의해 설정된 한계들은, 일부 경우들에서, HRD(Hypothetical Reference Decoder) 사양들 및 코딩된 비디오 시퀀스에서 시그널링된 HRD 버퍼 관리를 위한 메타데이터를 통해 추가로 제한될 수 있다.

[0037] 일 실시예에서, 수신기(310)는 인코딩된 비디오와 함께 추가적인(중복) 데이터를 수신할 수 있다. 이 추가적인 데이터는 코딩된 비디오 시퀀스(들)의 일부로서 포함될 수 있다. 이 추가적인 데이터는 데이터를 적절히 디코딩하고/하거나 원래의 비디오 데이터를 더 정확하게 재구성하기 위해 비디오 디코더(210)에 의해 사용될 수 있다. 추가적인 데이터는 예를 들어, 시간적, 공간적, 또는 SNR 향상 계층들, 중복 슬라이스들, 중복 픽처들, 순방향 오류 정정 코드들 등의 형태로 될 수 있다.

[0038] 도 4는 본 개시내용의 실시예에 따른 비디오 소스(201)와 연관된 비디오 인코더(203)의 예시적인 기능 블록도를 도시한다.

[0039] 비디오 인코더(203)는, 예를 들어, 소스 코더(430)인 인코더, 코딩 엔진(432), (로컬) 디코더(433), 참조 픽처 메모리(434), 예측자(435), 송신기(440), 엔트로피 코더(445), 제어기(450), 및 채널(460)을 포함할 수 있다.

[0040] 인코더(203)는 인코더(203)에 의해 코딩될 비디오 이미지(들)를 캡처할 수 있는 비디오 소스(201)(인코더의 일부가 아님)로부터 비디오 샘플들을 수신할 수 있다.

[0041] 비디오 소스(201)는, 임의의 적합한 비트 심도(예를 들어: x 비트, 10 비트, 12 비트, …), 임의의 색공간(예를 들어, BT.601 Y CrCB, RGB, …), 및 임의의 적합한 샘플링 구조(예를 들어, Y CrCb 4:2:0, Y CrCb 4:4:4)일 수 있는 디지털 비디오 샘플 스트림의 형태로 인코더(203)에 의해 코딩될 소스 비디오 시퀀스를 제공할 수 있다. 미디어 서빙 시스템에서, 비디오 소스(201)는 이전에 준비된 비디오를 저장하는 저장 디바이스일 수 있다. 영상 회의 시스템에서, 비디오 소스(203)는 비디오 시퀀스로서 로컬 이미지 정보를 캡처하는 카메라일 수 있다. 비디오 데이터는 순차적으로 볼 때 모션을 부여하는 복수의 개별 픽처로서 제공될 수 있다. 픽처들 자체는 픽셀들의 공간적 어레이로서 조직될 수 있고, 여기서 각각의 픽셀은 사용중인 샘플링 구조, 색 공간 등에 의존하여 하나 이상의 샘플을 포함할 수 있다. 본 기술분야의 통상의 기술자는 픽셀들과 샘플들 사이의 관계를 쉽게 이해할 수 있다. 아래의 설명은 샘플들에 초점을 맞춘다.

[0042] 일 실시예에 따르면, 인코더(203)는 소스 비디오 시퀀스의 픽처들을 실시간으로 또는 응용에 의해 요구되는 임의의 다른 시간 제약들 하에서 코딩된 비디오 시퀀스(443)로 코딩 및 압축할 수 있다. 적절한 코딩 속도를 시행하는 것이 제어기(450)의 하나의 기능일 수 있다. 제어기(450)는 또한 아래에 설명되는 바와 같이 다른 기능 유닛들을 제어할 수 있고 이들 유닛들에 기능적으로 결합될 수 있다. 결합은 명확성을 위해 묘사되어 있지 않다. 제어기(450)에 의해 설정된 파라미터들은 레이트 제어 관련 파라미터들(픽처 스킵, 양자화기, 레이트-왜곡 최적화 기법들의 람다 값, …), 픽처 크기, 픽처 그룹(GOP) 레이아웃, 최대 모션 벡터 검색 범위 등을 포함할 수 있다. 본 기술분야의 통상의 기술자는 제어기(450)의 다른 기능들을 쉽게 식별할 수 있는데 그 이유는 그것들이 특정 시스템 설계에 대해 최적화된 비디오 인코더(203)에 관련될 수 있기 때문이다.

[0043] 일부 비디오 인코더들은 본 기술분야의 통상의 기술자가 "코딩 루프"로서 쉽게 인식하는 것에서 동작한다. 단순화된 설명으로서, 코딩 루프는, (코딩될 입력 픽처, 및 참조 픽처(들)에 기초하여 심벌들을 생성하는 것을 담당하는) 소스 코더(430)의 인코딩 부분, 및 심벌들과 코딩된 비디오 비트스트림 사이의 압축이 특정 비디오 압축 기술들에서 무손실일 때, (원격) 디코더가 또한 생성할 샘플 데이터를 생성하기 위해 심벌들을 재구성하는 인코더(203)에 임베드된 (로컬) 디코더(433)로 구성될 수 있다. 그 재구성된 샘플 스트림은 참조 픽처 메모리(434)에 입력될 수 있다. 심벌 스트림의 디코딩이 디코더 위치(로컬 또는 원격)와는 독립적으로 비트-정확한 결과들(bit-exact results)을 야기하기 때문에, 참조 픽처 메모리 콘텐츠도 또한 로컬 인코더와 원격 인코더 사이에서 비트 정확(bit exact)하다. 다시 말해서, 인코더의 예측 부분은 디코딩 동안 예측을 사용할 때 디코더가 "보는" 것과 정확히 동일한 샘플 값들을 참조 픽처 샘플들로서 "본다". 참조 픽처 동기성(reference picture synchronicity)의 이러한 기본적인 원리(그리고, 예를 들어, 채널 오류들 때문에, 동기성이 유지될 수 없는 경우, 결과적인 드리프트)는 본 기술분야의 통상의 기술자에게 알려져 있다.

[0044] "로컬" 디코더(433)의 동작은 도 3과 관련하여 위에서 이미 상세히 설명한 "원격" 디코더(210)의 동작과 실질적으로 동일할 수 있다. 그러나, 심벌들이 이용가능하고 엔트로피 코더(445) 및 파서(320)에 의한 코딩된 비디오 시퀀스로의 심벌들의 인코딩/디코딩이 무손실일 수 있기 때문에, 채널(312), 수신기(310), 버퍼(315), 및 파서(320)를 포함한, 디코더(210)의 엔트로피 디코딩 부분들은 로컬 디코더(433)에서 완전히 구현되지 않을 수 있다.

[0045] 이 시점에서 이루어질 수 있는 관찰은, 디코더에 존재하는 파싱/엔트로피 디코딩을 제외한 임의의 디코더 기술이 대응하는 인코더에서 실질적으로 동일한 기능 형태로 존재할 필요가 있을 수 있다는 점이다. 이러한 이유로, 개시된 주제는 디코더 동작에 초점을 맞춘다. 인코더 기술들은 포괄적으로 설명된 디코더 기술들의 역

(inverse)일 수 있기 때문에 그것들에 대한 설명은 축약될 수 있다. 특정 영역들에서만 더 상세한 설명이 요구되고 아래에 제공된다.

[0046] 동작의 일부로서, 소스 코더(430)는, "참조 프레임들"로서 지정된 비디오 시퀀스로부터의 하나 이상의 이전에 코딩된 프레임을 참조하여 예측적으로 입력 프레임을 코딩하는, 모션 보상된 예측 코딩을 수행할 수 있다. 이러한 방식으로, 코딩 엔진(432)은 입력 프레임의 픽셀 블록들과 입력 프레임에 대한 예측 참조(들)로서 선택될 수 있는 참조 프레임(들)의 픽셀 블록들 사이의 차이들을 코딩한다.

[0047] 로컬 비디오 디코더(433)는, 소스 코더(430)에 의해 생성된 심벌들에 기초하여, 참조 프레임들로서 지정될 수 있는 프레임들의 코딩된 비디오 데이터를 디코딩할 수 있다. 코딩 엔진(432)의 동작들은 유리하게는 손실 프로세스들일 수 있다. 코딩된 비디오 데이터가 비디오 디코더(도 4에 도시되지 않음)에서 디코딩될 때, 재구성된 비디오 시퀀스는 전형적으로 일부 오류들을 갖는 소스 비디오 시퀀스의 복제본(replica)일 수 있다. 로컬 비디오 디코더(433)는 참조 프레임들에 대해 비디오 디코더에 의해 수행될 수 있는 디코딩 프로세스들을 복제하고 재구성된 참조 프레임들이 참조 픽처 메모리(434)에 저장되게 할 수 있다. 이러한 방식으로, 인코더(203)는 (송신 오류들이 없이) 원단(far-end) 비디오 디코더에 의해 획득될 재구성된 참조 프레임들로서 공통 콘텐츠를 갖는 재구성된 참조 프레임들의 사본들을 로컬로 저장할 수 있다.

[0048] 예측자(435)는 코딩 엔진(432)에 대한 예측 검색들을 수행할 수 있다. 즉, 코딩될 새로운 프레임에 대해, 예측자(435)는 새로운 픽처들에 대한 적절한 예측 참조로서 역할을 할 수 있는 참조 픽처 모션 벡터들, 블록 형상들 등과 같은 특정 메타데이터 또는 샘플 데이터(후보 참조 픽셀 블록들로서)에 대해 참조 픽처 메모리(434)를 검색할 수 있다. 예측자(435)는 적절한 예측 참조들을 찾기 위해 샘플 블록-바이-픽셀 블록(sample block-by-pixel block) 기준으로 동작할 수 있다. 일부 경우들에서, 예측자(435)에 의해 획득된 검색 결과들에 의해 결정된 바와 같이, 입력 픽처는 참조 픽처 메모리(434)에 저장된 다수의 참조 픽처로부터 인출된 예측 참조들을 가질 수 있다.

[0049] 제어기(450)는, 예를 들어, 비디오 데이터를 인코딩하기 위해 사용되는 파라미터들 및 서브그룹 파라미터들의 설정을 포함하여, 비디오 코더(430)의 코딩 동작을 관리할 수 있다.

[0050] 전술한 모든 기능 유닛들의 출력은 엔트로피 코더(445)에서 엔트로피 코딩을 거칠 수 있다. 엔트로피 코더는, 예를 들어, 허프만 코딩, 가변 길이 코딩, 산술 코딩 등과 같은 본 기술분야의 통상의 기술자에게 알려진 기술들에 따라 심벌들을 무손실 압축함으로써, 다양한 기능 유닛들에 의해 생성된 심벌들을 코딩된 비디오 시퀀스로 변환한다.

[0051] 송신기(440)는, 인코딩된 비디오 데이터를 저장할 저장 디바이스에 대한 하드웨어/소프트웨어 링크일 수 있는, 통신 채널(460)을 통한 송신을 준비하기 위해 엔트로피 코더(445)에 의해 생성된 코딩된 비디오 시퀀스(들)를 버퍼링할 수 있다. 송신기(440)는 비디오 코더(430)로부터의 코딩된 비디오 데이터를 송신될 다른 데이터, 예를 들어, 코딩된 오디오 데이터 및/또는 보조 데이터 스트림(소스들이 도시되지 않음)과 병합할 수 있다.

[0052] 제어기(450)는 인코더(203)의 동작을 관리할 수 있다. 코딩 동안, 제어기(450)는, 각자의 픽처에 적용될 수 있는 코딩 기법들에 영향을 미칠 수 있는, 특정 코딩된 픽처 타입을 각각의 코딩된 픽처에 할당할 수 있다. 예를 들어, 픽처들은 종종 인트라 픽처(Intra Picture)(I 픽처), 예측 픽처(Predictive Picture)(P 픽처), 또는 양방향 예측 픽처(Bi-directionally Predictive Picture)(B 픽처)로서 할당될 수 있다.

[0053] 인트라 픽처(Intra Picture)(I 픽처)는 예측의 소스로서 시퀀스 내의 임의의 다른 프레임을 사용하지 않고 코딩 및 디코딩될 수 있는 것일 수 있다. 일부 비디오 코덱들은, 예를 들어, 독립 디코더 리프레시(Independent Decoder Refresh, IDR) 픽처들을 포함한, 상이한 타입들의 인트라 픽처들을 허용한다. 본 기술분야의 통상의 기술자는 I 픽처들의 해당 변형들 및 그것들 각자의 응용들 및 특징들을 인식한다.

[0054] 예측 픽처(Predictive Picture)(P 픽처)는 각각의 블록의 샘플 값들을 예측하기 위해 많아야 하나의 모션 벡터 및 참조 인덱스를 사용하여 인트라 예측(intra prediction) 또는 인터 예측(inter prediction)을 사용하여 코딩 및 디코딩될 수 있는 것일 수 있다.

[0055] 양방향 예측 픽처(Bi-directionally Predictive Picture)(B 픽처)는 각각의 블록의 샘플 값들을 예측하기 위해 많아야 2개의 모션 벡터 및 참조 인덱스를 사용하여 인트라 예측 또는 인터 예측을 사용하여 코딩 및 디코딩될 수 있는 것일 수 있다. 유사하게, 다중-예측 픽처들은 단일 블록의 재구성을 위해 2개보다 많은 참조 픽처 및 연관된 메타데이터를 사용할 수 있다.

[0056] 소스 픽처들은 일반적으로 복수의 샘플 블록(예를 들어, 각각 4x4, 8x8, 4x8, 또는 16x16 샘플들의 블록들)으로 공간적으로 세분되고 블록-바이-블록(block-by-block) 기준으로 코딩될 수 있다. 블록들은 블록들의 각자의 픽처들에 적용되는 코딩 할당에 의해 결정된 다른(이미 코딩된) 블록들을 참조하여 예측적으로 코딩될 수 있다. 예를 들어, I 픽처들의 블록들은 비예측적으로 코딩될 수 있거나 그것들은 동일한 픽처의 이미 코딩된 블록들을 참조하여 예측적으로 코딩될 수 있다(공간적 예측 또는 인트라 예측). P 픽처들의 픽셀 블록들은, 하나의 이전에 코딩된 참조 픽처를 참조하여 공간적 예측을 통해 또는 시간적 예측을 통해, 비예측적으로 코딩될 수 있다. B 픽처들의 블록들은, 1개 또는 2개의 이전에 코딩된 참조 픽처를 참조하여 공간적 예측을 통해 또는 시간적 예측을 통해, 비예측적으로 코딩될 수 있다.

[0057] 비디오 코더(203)는 ITU-T Rec. H.265와 같은 미리 결정된 비디오 코딩 기술 또는 표준에 따라 코딩 동작들을 수행할 수 있다. 그 동작에서, 비디오 코더(203)는, 입력 비디오 시퀀스에서 시간적 및 공간적 중복성들을 활용하는 예측 코딩 동작들을 포함한, 다양한 압축 동작들을 수행할 수 있다. 따라서, 코딩된 비디오 데이터는 사용중인 비디오 코딩 기술 또는 표준에 의해 특정된 신택스를 준수할 수 있다.

[0058] 일 실시예에서, 송신기(440)는 인코딩된 비디오와 함께 추가적인 데이터를 송신할 수 있다. 비디오 코더(430)는 코딩된 비디오 시퀀스의 일부로서 그러한 데이터를 포함할 수 있다. 추가적인 데이터는 시간적/공간적/SNR 향상 계층들, 중복 픽처들 및 슬라이스들과 같은 다른 형태들의 중복 데이터, SEI(Supplementary Enhancement Information) 메시지들, VUI(Visual Usability Information) 파라미터 세트 프래그먼트들 등을 포함할 수 있다.

[0059] 본 개시내용의 인코더들 및 디코더들은 타일 및 서브-픽처 파티셔닝 설계에 따라 비디오 스트림을 인코딩 및 디코딩할 수 있다. 타일 및 서브-픽처 파티셔닝 설계를 사용하는 방법들을 포함하는 실시예들은 개별적으로 사용되거나 임의의 순서로 조합될 수 있다. 또한, 실시예들의 방법들, 인코더들, 및 디코더들 각각은 처리 회로(예를 들어, 하나 이상의 프로세서 또는 하나 이상의 집적 회로)에 의해 구현될 수 있다. 실시예들에서, 하나 이상의 프로세서는 하나 이상의 실시예의 타일 및 서브-픽처 파티셔닝 설계에 따라 비디오 스트림의 인코딩 및 디코딩을 수행하기 위해 비일시적 컴퓨터 판독가능 매체에 저장된 프로그램을 실행한다. 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계의 일부 양태들이 아래에 설명된다.

[0060] VVC(Versatile Video Coding) 및 일부 다른 비디오 압축 표준들이 다음의 특징들을 갖는 MCTS(motion constrained tile set)-유사 기능성을 포함하는 것은 유용하다: (1) 전체 픽처를 구성하는 모든 타일들을 커버하는 하나의 VVC 비트스트림으로부터 추출될 수 있는, 타일들의 서브세트를 디코딩하는데 필요한, 비디오 코딩 계층(video coding layer, VCL) 네트워크 추상화 계층(network abstraction layer, NAL) 및 비-VCL NAL 유닛들을 포함하는 서브-비트스트림; 및 (2) NAL 유닛들을 참조하지 않고 VVC 디코더에서 독립적으로 디코딩가능한 추출된 서브-비트스트림.

[0061] 위의 특징들을 갖는 이러한 파티셔닝 메커니즘은 MCTS(motion constrained tile set) 또는 서브-픽처라고 불릴 수 있다. 용어들 "타일 그룹"과 "타일 세트" 사이의 혼동을 피하기 위해, 본 개시내용에서는 용어 "서브-픽처"를 사용하여 위의 파티셔닝 메커니즘을 설명한다.

[0062] 일 실시예의 타일 및 서브-픽처 파티셔닝 설계의 비제한적인 예시 구조가 도 5a 내지 도 5c를 참조하여 아래에 설명된다. 일 실시예에서, 비디오 스트림은 복수의 픽처(500)를 포함한다. 각각의 픽처(500)는 하나 이상의 서브-픽처(510)를 포함할 수 있고, 각각의 서브-픽처(510)는, 예를 들어, 도 5a 및 도 5b에 예시된 바와 같은 하나 이상의 타일(530)을 포함한다. 서브-픽처들(510) 및 타일들(530)의 크기 및 형상은 도 5a 및 도 5b에 의해 제한되지 않고, 임의의 형상 또는 크기일 수 있다. 각각의 서브-픽처(510)의 타일들(510)은, 예를 들어, 도 5b 및 도 5c에 예시된 바와 같은 하나 이상의 타일 그룹(520)으로 분할될 수 있다. 타일 그룹들(520)의 크기 및 형상은 도 5b 및 도 5c에 의해 제한되지 않고, 임의의 형상 또는 크기일 수 있다. 일 실시예에서, 하나 이상의 타일(530)은 임의의 타일 그룹(520)에 제공되지 않을 수 있다. 일 실시예에서, 동일한 서브-픽처(510) 내의 타일 그룹들(520)은 하나 이상의 타일(530)을 공유할 수 있다. 본 개시내용의 실시예들은 타일 및 서브-픽처 파티셔닝 설계에 따라 비디오 스트림을 디코딩 및 인코딩할 수 있고, 여기서 서브-픽처들(510), 타일 그룹들(520), 및 타일들(530)이 정의되고 사용된다.

[0063] 본 개시내용의 서브-픽처 설계의 실시예는 JVET-M0261로부터의 서브-픽처 설계의 양태들을 포함할 수 있다.

[0064] 또한, 본 개시내용의 서브-픽처 설계의 실시예들의 다음의 특징들은 몰입형 미디어 사용 사례들에 대한 본 개시내용의 서브-픽처 설계의 유용성을 강화한다:

[0065] (1) 각각의 서브-픽처(510)는 상이한 랜덤 액세스 기간 및 상이한 인터 예측 구조를 가질 수 있다. 이러한 특징을 사용하여 뷰-포트 종속적 360 스트리밍에 대해 동일하지 않은 랜덤 액세스 기간을 가질 수 있다. 뷰-포트 종속적 360 스트리밍에서는, 동적 콘텐츠를 갖는 중앙집중식 영역들만이 뷰어들의 관심을 받을 수 있고, 다른 배경 영역들은 느리게 변할 수 있다. 상이한 GOP 구조들 및 상이한 랜덤 액세스 기간들을 갖는 것은, 전체적인 더 양호한 시각적 품질을 갖는 특정 영역들의 빠른 액세스를 제공하는 것을 도울 수 있다.

[0066] (2) 서브-픽처(510)는 서로 상이한 리샘플링 비율(resampling ratio)들을 가질 수 있다. 이러한 특징에 의해, 배경 영역들(예를 들어, 360에서 상단 및 하단, PCC에서 비-동적 객체)의 품질은 전체 비트 효율을 위해 효율적으로 희생될 수 있다.

[0067] (3) 픽처(500)를 구성하는 다수의 서브-픽처(510)는 단일 인코더에 의해 인코딩되고 단일 디코더에 의해 디코딩될 수 있거나 그렇지 않을 수 있다. 예를 들어, 서브-픽처(510)가 인코더에 의해 독립적으로 인코딩될 수 있고, 다른 서브-픽처(510)는 다른 인코더에 의해 인코딩된다. 이어서, 그러한 서브-픽처들(510)에 대응하는 서브-비트스트림들은 디코더에 의해 디코딩될 수 있는 비트스트림으로 병합될 수 있다. 이러한 특징은, 예를 들어, E-스포츠 콘텐츠와 함께 사용될 수 있다. 예를 들어, 일 실시예에서, 게임(예를 들어, 비디오 게임)에 참가하는 다수의 플레이어들(플레이어 1 내지 플레이어 N)이 있을 수 있고, 이 플레이어들 각각의 게임 및 카메라 뷰들이 캡처되고 전달될 수 있다. 각각의 뷰어의 선택된 플레이어들에 기초하여, 미디어 프로세서는 (예를 들어, 다음 플레이어들의) 관련된 게임 뷰들을 그룹화하고, 그 그룹을 비디오로 변환할 수 있다.

[0068] 일 실시예에서, 게임을 플레이하고 있는 각자의 플레이어들의 이미지들을 캡처하는 카메라들이 있을 수 있다. 예를 들어, 도 6에 예시된 바와 같이, 본 실시예는 플레이어 1의 비디오 이미지(611)를 캡처하는 카메라들(610) 중의 카메라, 플레이어 2의 비디오 이미지(612)를 캡처하는 카메라들(610) 중의 카메라 등을 포함할 수 있다. 추가적으로, 메모리를 갖는 하나 이상의 프로세서는 관찰자 뷰들(620) 및 플레이어 뷰들(630)을 포함한, 비디오 이미지들을 캡처할 수 있다. 관찰자 뷰들(620)은 각각, 예를 들어, 게임의 플레이어들이 게임을 활발하게 플레이하는 동안에는 보지 못할 수 있는 게임의 관중 뷰(spectator view)일 수 있다. 예를 들어, 관중 뷰들은 플레이어들이 보는 시점들과는 구별되는 비디오 게임 세계의 관점으로부터의 것일 수 있고/있거나 관중이 게임을 관람하는 데 도움이 되는 정보를 포함할 수 있고, 이 정보는 플레이어들이 활발하게 플레이하고 있는 동안에 플레이어들이 볼 수 없다. 관찰자 뷰들(620)은 제1 관찰자 뷰(621)를 포함한 하나 이상의 관찰자 뷰를 포함할 수 있다. 플레이어 뷰들(630)은 각각 게임을 플레이하고 있는 각자의 플레이어가 보는 뷰일 수 있다. 예를 들어, 제1 플레이어 뷰(631)는 플레이어 1이 게임을 플레이하는 동안에 보는 비디오 게임 이미지들일 수 있고, 제2 플레이어 뷰(632)는 플레이어 2가 게임을 플레이하는 동안에 보는 비디오 게임 이미지들일 수 있으며, 기타등등이다.

[0069] 카메라들(610), 관찰자 뷰들(620), 및 플레이어 뷰들(630)로부터의 비디오 이미지들은 합성기(compositor)(640)에 의해 수신될 수 있다. 실시예들에서, 임의의 수의 이러한 비디오 이미지들이 각자의 인코더에 의해 개별적으로 인코딩될 수 있고 및/또는 비디오 이미지들 중 하나 이상이 단일 인코더로 함께 인코딩될 수 있다. 합성기(640)는 비디오 이미지들이 하나 이상의 인코더에 의해 인코딩된 후에, 비디오 이미지들이 인코딩되기 전에, 또는 비디오 이미지들이 디코딩된 후에 비디오 이미지들을 수신할 수 있다. 합성기(640)는 또한 인코더 및/또는 디코더로서 기능할 수 있다. 레이아웃 및 스트림 선택(660)과 같은 입력에 기초하여, 합성기(640)는 카메라들(610), 관찰자 뷰들(620), 및 플레이어 뷰들(630)로부터의 비디오 이미지들 중 둘 이상의 특정 합성을 도 7에 예시된 합성 비디오(composite video)(690)로서 트랜스코더(transcoder)(650)에 제공할 수 있다. 트랜스코더(650)는 합성 비디오(690)를 트랜스코딩하고 합성 비디오(690)를 미디어 싱크(media sink)(680)에 출력할 수 있으며, 미디어 싱크는 합성 비디오(690)를 디스플레이하는 하나 이상의 디스플레이를 포함할 수 있다. 트랜스코더(650)는 네트워크 모니터(670)에 의해 모니터링될 수 있다.

[0070] 도 7에 예시된 바와 같이, 트랜스코딩되는 합성 비디오(690)는, 예를 들어, 플레이어 1의 비디오 이미지(611), 플레이어 2의 비디오 이미지(612), 제1 플레이어 뷰(631), 제2 플레이어 뷰(632), 및 제1 관찰자 뷰(621)의 합성을 포함할 수 있다. 그러나, 합성기(640)에 제공되는 임의의 수의 임의의 비디오 이미지들의 임의의 조합이 합성 비디오(690)로서 함께 합성될 수 있다.

[0071] 일 실시예에서, 서브-픽처 설계는 다음의 특징들 및 기술적 상세들을 포함한다: (1) 서브-픽처(510)는 직사각형 영역이다. (2) 서브-픽처(510)는 다수의 타일(530)로 파티셔닝될 수 있거나 파티셔닝되지 않을 수 있다. (3) 다수의 타일(530)로 파티셔닝되는 경우, 각각의 서브-픽처(510)는 그 자신의 타일 스캔 순서를 갖는다. (4) 서브-픽처(510) 내의 타일들(530)은 직사각형 또는 비-직사각형 타일 그룹(520)으로 조합될 수 있지만, 상이한 서

브-픽처들(510)에 속하는 타일들(530)은 함께 그룹화될 수 없다.

[0072] 본 개시내용의 실시예들의 서브-픽처 설계의 적어도 다음의 (1) 내지 (7) 양태들은 JVET-M0261과 구별된다.

[0073] (1) 일 실시예에서, 각각의 서브-픽처(510)는 그 자신의 SPS, PPS 및 APS를 참조할 수 있지만, 각각의 SPS는 모든 서브-픽처 파티셔닝 정보를 포함할 수 있다.

[0074] (a) 일 실시예에서, 서브-픽처 파티셔닝 및 레이아웃 (유익한(informative)) 정보는 SPS에서 시그널링될 수 있다. 예를 들어, 디코딩된 서브-픽처 및 서브-픽처(510)의 출력 크기가 시그널링될 수 있다. 예를 들어, 서브-픽처(510)의 참조 픽처 리스트(reference picture list, RPL) 정보가 시그널링될 수 있다. 일 실시예에서, 각각의 서브-픽처(510)는 동일한 픽처 내에 동일한 RPL 정보를 가질 수 있거나 갖지 않을 수 있다. (b) 일 실시예에서, 서브-픽처(510)의 타일 파티셔닝 정보는 PPS에서 시그널링될 수 있다. (c) 일 실시예에서, 서브-픽처(510)의 ALF 계수들은 APS에서 시그널링될 수 있다. (d) 일 실시예에서, 임의의 파라미터 세트 또는 SEI 메시지는 다수의 서브-픽처(510)에 의해 참조될 수 있다.

[0075] (2) 일 실시예에서, 서브-픽처 ID는 NAL 유닛 헤더에서 시그널링될 수 있다.

[0076] (3) 일 실시예에서, 서브-픽처 경계들에 걸친 임의의 디코딩 프로세스(예를 들어, 인-루프 필터링, 모션 보상)는 허용되지 않을 수 있다.

[0077] (4) 일 실시예에서, 서브-픽처(510)의 경계는 모션 보상을 위해 확장되고 패딩될 수 있다. 일 실시예에서, 경계가 확장되는지 여부를 표시하는 플래그가 SPS에서 시그널링될 수 있다.

[0078] (5) 일 실시예에서, 디코딩된 서브-픽처(510)는 출력을 위해 리샘플링될 수 있거나 리샘플링되지 않을 수 있다. 일 실시예에서, SPS에서 시그널링되는 출력 서브-픽처 크기와 디코딩된 서브-픽처 크기 사이의 공간적 비율은 리샘플링 비율을 계산하는 데 사용될 수 있다.

[0079] (6) 일 실시예에서, 서브-비트스트림을 추출하는 것과 관련하여, 서브-픽처 ID에 대응하는 VCL NAL 유닛들은 추출되고, 다른 것들은 제거된다. 서브-픽처 ID를 갖는 VCL NAL 유닛들에 의해 참조되는 파라미터 세트들은 추출되고, 다른 것들은 제거된다.

[0080] (7) 일 실시예에서, 서브-비트스트림들을 조립하는 것과 관련하여, 동일한 POC 값을 갖는 모든 VCL NAL 유닛들은 동일한 액세스 유닛(access unit, AU)과 인터리빙(interleave)될 수 있다. SPS 내의 서브-픽처들(510)의 파티셔닝 정보는 필요하다면 재기입된다. 서브-픽처 ID 및 임의의 파라미터 세트 ID들은 필요하다면 재기입된다.

[0081] 본 개시내용의 실시예의 시퀀스 파라미터 세트 RBSP 신택스가 아래의 표 1에 제공된다.

표 1

seq_parameter_set_rbsp( ) {	디스크립터
…	
pic_width_in_luma_samples	ue(v)
pic_height_in_luma_samples	ue(v)
num_sub_pictures_in_pic	ue(v)
if(num_sub_pictures > 0)	
sub_pic_id_length_minus1	
for(i = 0; i < num_sub_pictures; i++) {	
dec_sub_pic_width_in_luma_samples[i]	ue(v)
dec_sub_pic_height_in_luma_samples[i]	ue(v)
out_sub_pic_width_in_luma_samples[i]	ue(v)
out_sub_pic_height_in_luma_samples[i]	ue(v)
if(i > 0) {	
sub_pic_id[i]	u(v)
left_top_pos_x_in_luma_samples[i]	ue(v)
left_top_pos_y_in_luma_samples[i]	ue(v)
}	
}	
…	
}	

[0082]

[0083] "num_sub_pictures_in_pic"는 SPS를 참조하는 각각의 픽처(500) 내의 서브-픽처들(510)의 수를 특정한다.

[0084] 1인 "signalled_sub_pic_id_length_minus1"은, 존재할 때 신택스 요소 "sub_pic_id[i]", 및 타일 그룹 헤더들의 신택스 요소 "tile_group_sub_pic_id[i]"를 표현하는데 사용되는 비트의 수를 특정한다. "signalled_sub_pic_id_length_minus1"의 값은 0 내지 15(포함)의 범위에 있을 수 있다.

[0085] "dec_sub_pic_width_in_luma_samples[i]"는 코딩된 비디오 시퀀스에서의 루마 샘플들의 단위로 i번째 디코딩된 서브-픽처(510)의 폭을 특정한다. "dec_sub_pic_width_in_luma_samples[i]"는 0이 아닐 수 있고 "MinCbSizeY"의 정수배일 수 있다.

[0086] "dec_sub_pic_height_in_luma_samples[i]"는 코딩된 비디오 시퀀스에서의 루마 샘플들의 단위로 i번째 디코딩된 서브-픽처(510)의 높이를 특정한다. "dec_sub_pic_height_in_luma_samples[i]"는 0이 아닐 수 있고 "MinCbSizeY"의 정수배일 수 있다.

[0087] "output_sub_pic_width_in_luma_samples[i]"는 루마 샘플들의 단위로 i번째 출력 서브-픽처(510)의 폭을 특정한다. "output_sub_pic_width_in_luma_samples"는 0이 아닐 수 있다.

[0088] "output_sub_pic_height_in_luma_samples[i]"는 루마 샘플들의 단위로 i번째 출력 서브-픽처(510)의 높이를 특정한다. "output_sub_pic_height_in_luma_samples"는 0이 아닐 수 있다.

[0089] "sub_pic_id[i]"는 i번째 서브-픽처(510)의 서브-픽처 식별자를 특정한다. "sub_pic_id[i]" 신택스 요소의 길이는 "sub_pic_id_length_minus1" + 1 비트이다. 존재하지 않을 때, "sub_pic_id[i]"의 값은 0으로 설정된다.

[0090] "left_top_pos_x_in_luma_samples[i]"는 i번째 서브-픽처(510)의 첫번째 픽셀의 열 위치를 특정한다.

[0091] "left_top_pos_y_in_luma_samples[i]"는 i번째 서브-픽처(510)의 첫번째 픽셀의 행 위치를 특정한다.

[0092] 일 실시예에서, 각각의 서브-픽처(510)는 디코딩 후에 그의 대응하는 출력 서브-픽처 크기로 리샘플링된다. 일 실시예에서, 서브-픽처(510)는 다른 서브-픽처(510A)의 영역과 중첩될 수 없다. 일 실시예에서, 모든 서브-픽처 출력 크기들 및 위치들에 의해 합성된 픽처 크기의 폭 및 높이는 "pic_width_in_luma_samples" 및 "pic_height_in_luma_samples"와 동일할 수 있지만, 서브-픽처들의 서브-세트에 의해 합성된 부분 픽처 영역이

디코딩될 수 있다.

[0093] 본 개시내용의 실시예의 타일 그룹 헤더 신택스는 아래의 표 2에 제공된다.

표 2

[0094]

tile_group_header( ) {	디스크립터
tile_group_pic_parameter_set_id	ue(v)
if(num_sub_pictures > 0)	
tile_group_sub_pic_id	u(v)
if(rect_tile_group_flag || NumTilesInPic > 1)	
tile_group_address	u(v)
if(!rect_tile_group_flag && !single_tile_per_tile_group_flag)	
num_tiles_in_tile_group_minus1	ue(v)

[0095] "tile_group_sub_pic_id"는 현재 타일 그룹이 속하는 서브-픽처의 서브-픽처 식별자를 특정한다.

[0096] HEVC에서의 타일들은 다음의 2가지 주요 사용 사례: (1) 병렬 디코딩 프로세스, 및 (2) 부분 전달 및 디코딩을 지원하도록 설계되었다. 제1 사용 사례는 기본적으로 HEVC에서 원래의 타일을 사용함으로써 가능해졌지만, 여전히 인터-예측 연산들에 대해 일부 종속성을 가졌다. 제2 사용 사례는 MCTS(motion constrained tile set)라고 불리는 추가적인 SEI 메시지들을 채용함으로써 가능해졌지만, 이것은 선택적 방식이었다. VVC에서는, HEVC로부터 동일한 타일 설계가 상속되었지만, 다수의 사용 사례들을 지원하기 위해 새로운 방식, 소위 타일 그룹들이 채택되었다.

[0097] 본 개시내용은 VR360 또는 3/6 자유도를 지원하는 다른 몰입형 콘텐츠의 뷰-포트 기반 전달을 위해 사용될 수 있는 서브-픽처 설계를 포함하는 실시예들을 제공한다. 이러한 기능성은 장래의 몰입형 콘텐츠 서비스들에 널리 사용될 VVC에서 유용할 것이다. 타일 경계들에 걸친 임의의 종속성 없이 완전한 병렬 디코딩을 가능하게 하는 전체 능력(full capability)을 갖는 것이 또한 바람직하다.

[0098] 2개의 신택스 요소("loop_filter_across_tiles_enabled_flag" 및 "loop_filter_across_tile_groups_enabled_flag")는 더 양호한 병렬 처리 능력을 제공하기 위해 사용될 수 있다. 이러한 신택스 요소들은, 인-루프 필터링 연산들이 타일 경계들 또는 타일 그룹 경계들에 걸쳐 각각 수행되지 않는다는 것을 표시한다. 본 개시내용의 실시예에서, 위의 2개의 신택스 요소는 2개의 추가적인 신택스 요소와 함께 포함될 수 있다. 2개의 추가적인 신택스 요소는, 인터-예측 연산들이 타일 또는 타일 그룹 경계들에 걸쳐 각각 수행되거나 수행되지 않는다는 것을 표시할 수 있다. 이러한 시맨틱에서, 인터-예측 연산들은, 예를 들어, 시간적 모션 보상, 현재 픽처 참조, 시간적 모션 벡터 예측, 및 픽처들 사이의 임의의 파라미터 예측 연산들을 포함한다. 따라서, 본 개시내용의 실시예에서, 모션-제약된 타일 세트들과는 대조적으로, 모션-제약된 타일들은 HEVC와 같은 코딩/디코딩 표준들에서 사용될 수 있다. 이 특징은 서브-픽처 또는 MCTS 방식과 상호 호환될 수 있다.

[0099] 위의 신택스 요소들은 적어도 2가지 사용 사례: (1) 타일/타일 그룹 경계들에 걸친 임의의 종속성 없이 전체 병렬 디코딩 프로세스, 및 (2) VCL NAL 유닛들을 트랜스코딩하지 않고 타일-그룹 레이아웃을 재구성하는 것에 유용하다.

[0100] 제1 사용 사례와 관련하여, 픽처(500)가 2개의 타일 그룹(520)으로 파티셔닝되어 전달되더라도, 다수의 디코더는 타일 그룹(520)이 다수의 타일(530)을 포함할 때 타일 그룹(520)을 병렬로 디코딩할 수 있다. 그러면, 전체 병렬 처리 능력이 도움이 될 것이다.

[0101] 제2 사용 사례는 VR360 뷰-포트 종속적 처리의 사용 사례와 관련된다. 타겟화된 뷰-포트가 2개의 타일 그룹 사이의 경계로 시프트될 때, 디코더는 타겟화된 뷰-포트를 디스플레이하기 위해 2개의 타일 그룹을 수신하고 디코딩하도록 요구될 수 있다. 그러나, 설명된 신택스 요소들을 갖는 본 개시내용의 실시예에서는, PPS에서의 타일 그룹들(520)의 파티셔닝 정보를, 예를 들어, 서버 또는 클라우드 프로세서가 업데이트하여, 하나의 타일 그룹(520)만이 전체 타겟화된 뷰-포트를 포함하게 할 수 있고, 하나의 타일 그룹(520)이 디코더에 전달될 수 있다. 모든 타일들이 모션-제약된 타일들로서 인코딩될 때, 이러한 즉각적인 리파티셔닝(instant repartitioning)은

VLC-레벨 수정들 없이 가능하다.

[0102] 본 개시내용의 실시예의 신택스 요소들의 예들이 아래에 제공된다.

[0103] 본 개시내용의 실시예의 픽처 파라미터 세트 RBSP 신택스가 아래의 표 3에 제공된다.

표 3

[0104]

pic_parameter_set_rbsp( ) {	디스크립터
..	
full_parallel_decoding_tile_enabled_flag	u(1)
if(!full_parallel_decoding_enabled_flag) {	
loop_filter_across_tiles_enabled_flag	u(1)
if(loop_filter_across_tiles_enabled_flag)	
loop_filter_across_tile_groups_enabled_flag	u(1)
inter_prediction_across_tiles_enabled_flag	u(1)
if(inter_prediction_across_tiles_enabled_flag)	
inter_prediction_across_tile_groups_enabled_flag	u(1)
}	
…	
}	

[0105] 1인 "full_parallel_decoding_enabled_flag"는, 타일 경계에 걸친 임의의 처리 및 예측이 허용되지 않는다는 것을 특정한다.

[0106] 1인 "loop_filter_across_tiles_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 경계들에 걸쳐 인-루프 필터링 연산들이 수행된다는 것을 특정한다. 0인 "loop_filter_across_tiles_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 경계들에 걸쳐 인-루프 필터링 연산들이 수행되지 않는다는 것을 특정한다. 인-루프 필터링 연산들은, 예를 들어, 디블록킹 필터, 샘플 적응적 오프셋 필터, 및 적응적 루프 필터 연산들을 포함한다. 존재하지 않을 때, loop_filter_across_tiles_enabled_flag의 값은 0인 것으로 추론될 수 있다.

[0107] 1인 "loop_filter_across_tile_groups_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 그룹 경계들에 걸쳐 인-루프 필터링 연산들이 수행된다는 것을 특정한다. 0인 "loop_filter_across_tile_group_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 그룹 경계들에 걸쳐 인-루프 필터링 연산들이 수행되지 않는다는 것을 특정한다. 인-루프 필터링 연산들은, 예를 들어, 디블록킹 필터, 샘플 적응적 오프셋 필터, 및 적응적 루프 필터 연산들을 포함한다. 존재하지 않을 때, "loop_filter_across_tile_groups_enabled_flag"의 값은 0인 것으로 추론될 수 있다.

[0108] 1인 "inter_prediction_across_tiles_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 경계들에 걸쳐 인터-예측 연산들이 수행된다는 것을 특정한다. 0인 "inter_prediction_across_tiles_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 경계들에 걸쳐 인터-예측 연산들이 수행되지 않는다는 것을 특정한다. 인터-예측 연산들은, 예를 들어, 시간적 모션 보상, 현재 픽처 참조, 시간적 모션 벡터 예측, 및 픽처들 사이의 임의의 파라미터 예측 연산들을 포함한다. 존재하지 않을 때, "inter_prediction_across_tiles_enabled_flag"의 값은 0인 것으로 추론될 수 있다.

[0109] 1인 "inter_prediction_across_tile_groups_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 그룹 경계들에 걸쳐 인터-예측 연산들이 수행된다는 것을 특정한다. 0인 "inter_prediction_across_tile_groups_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 그룹 경계들에 걸쳐 인터-예측 연산들이 수행되지 않는다는 것을 특정한다. 인터-예측 연산들은, 예를 들어, 시간적 모션 보상, 현재 픽처 참조, 시간적 모션 벡터 예측, 및 픽처들 사이의 임의의 파라미터 예측 연산들을 포함한다. 존재하지 않을 때, "inter_prediction_across_tile_groups_enabled_flag"의 값은 0인 것으로 추론될 수 있다.

[0110] VVC에서, 타일 설계는 HEVC에서의 타일 설계와 유사하지만, (1) 부분 전달 및 디코딩, (2) 병렬 디코딩 프로세스, 및 (3) 타일 입도(tile granularity)와 매칭되는 MTU 크기를 포함하지만 이에 제한되지 않는 다수의 실시예를 지원하기 위해, "타일 그룹"이라고도 지칭되는 새로운 방식이 채택되었다.

[0111] 병렬 처리를 위해, 2개의 신택스 요소("loop_filter_across_tiles_enabled_flag" 및

"loop_filter_across_tile_groups_enabled_flag")가 타일 그룹 경계에 걸쳐 인-루프 필터링 프로세스를 선택적으로 허용하는데 사용될 수 있다. 그러나, 타일 그룹이 비-직사각형일 때, 이러한 신택스 요소들에 의해, 타일 경계들에 걸친 필터링을 인에이블하면서 타일 그룹 경계들에 걸친 인-루프 필터링을 디스에이블하는 것은 필터링 프로세스를 복잡하게 할 수 있다. 도 8에 예시된 바와 같이, 적응적 루프 필터(ALF)는 2개의 타일 그룹(820) 사이의 타일 그룹 경계에 걸친 7x7 다이아몬드 필터(840)로 처리된다. 타일 그룹들(820)이 비-직사각형인 경우, 그 필터링 프로세스는 혼란스럽다. 각각의 픽셀, 각각의 필터 계수에 대해, 어느 픽셀이 현재 타일 그룹에 속하는지를 식별하기 위해 경계 검사 프로세스(boundary checking process)가 필수적이다. 시간적 모션 보상 및 현재 픽처 참조의 경우들은 상이하지 않다. 경계 확장이 모션 보상을 위해 타일 그룹 경계에서 적용되는 경우, 그의 패딩 프로세스도 복잡하다.

[0112] 본 개시내용의 실시예에 따르면, 타일 그룹들의 경계들에서의 타일-그룹-레벨 루프 필터링(또는 임의의 다른 연산) 제어는 직사각형 타일 그룹들에 대해서만 허용될 것이다. 따라서, 필터링 프로세스 및 패딩 프로세스에서의 혼란들이 더 잘 회피될 수 있다.

[0113] 또한, 플래그 "loop_filter_across_tile_groups_enabled_flag"는 single_tile_per_tile_group_flag가 1일 때 시그널링될 필요가 없을 수 있다. 따라서, 본 개시내용의 실시예는, 예를 들어, 표 4에 도시된 바와 같은 다음의 픽처 파라미터 세트 RBSP 신택스를 포함할 수 있다.

표 4

[0114]

pic_parameter_set_rbsp( ) {	디스크립터
..	
loop_filter_across_tiles_enabled_flag	u(1)
if(loop_filter_across_tiles_enabled_flag && rec_tile_group_flag && !single_tile_per_tile_group_flag)	
loop_filter_across_tile_groups_enabled_flag	u(1)
…	
}	

[0115] 1인 "loop_filter_across_tile_groups_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 그룹 경계들에 걸쳐 인-루프 필터링 연산들이 수행된다는 것을 특정한다. 0인 "loop_filter_across_tile_group_enabled_flag"는, PPS를 참조하는 픽처들에서의 타일 그룹 경계들에 걸쳐 인-루프 필터링 연산들이 수행되지 않는다는 것을 특정한다. 인-루프 필터링 연산들은, 예를 들어, 디블록킹 필터, 샘플 적응적 오프셋 필터, 및 적응적 루프 필터 연산들을 포함한다. 존재하지 않을 때, "loop_filter_across_tile_groups_enabled_flag"의 값은 loop_filter_across_tiles_enabled_flag의 값과 동일한 것으로 추론될 수 있다.

[0116] 일 실시예에서, 방법은 코딩된 비디오 스트림의 서브-비트스트림을 디코딩하기 위해 적어도 하나의 프로세서에 의해 수행될 수 있다. 코딩된 비디오 스트림은 하나 이상의 픽처(500)에 대한 복수의 서브-픽처(510)의 코딩된 버전을 포함할 수 있다.

[0117] 도 9에 예시된 바와 같이, 방법은 적어도 하나의 프로세서가 서브-비트스트림을 수신하는 단계(850)를 포함할 수 있다. 일 실시예에서, 서브-비트스트림은 하나 이상의 픽처(500)의 하나 이상의 서브-픽처(510)에 대한 정보를 포함할 수 있고, 하나 이상의 픽처(500)의 다른 서브-픽처들(510)에 대한 정보를 포함하지 않을 수 있다. 서브-비트스트림을 수신한 후, 적어도 하나의 프로세서는 서브-비트스트림에 포함된 서브-픽처들(510)을 디코딩할 수 있다. 예를 들어, 서브-비트스트림이 단일 픽처의 제1 서브-픽처 및 제2 서브-픽처에 대한 정보를 포함한다고 가정하면, 적어도 하나의 프로세서는 픽처의 제1 서브-픽처를, 제2 서브-픽처와 독립적으로, 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계를 사용하는 디코딩 기술에 따라 디코딩할 수 있다(860). 제1 서브-픽처의 디코딩은 제1 서브-픽처의 타일들을 디코딩하는 것을 포함할 수 있다. 적어도 하나의 프로세서는 또한 픽처의 제2 서브-픽처를, 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계를 사용하는 디코딩 기술에 따라 디코딩할 수 있다(870). 제2 서브-픽처의 디코딩은 제2 서브-픽처의 타일들을 디코딩하는 것을 포함할 수 있다.

[0118] 실시예들에서, 적어도 하나의 프로세서는 하나 이상의 픽처(500)의 서브-픽처들(510)을 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계에 따라 인코딩하고, 하나 이상의 인코딩된 서브-픽처(510)를 포함하는 비디오 비트스트림의 하나 이상의 서브-비트스트림을, 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계에 따라 디코딩하기 위

해 하나 이상의 디코더에 전송할 수 있다.

[0119] 실시예들에서, 본 개시내용의 디코더들(예를 들어, 비디오 디코더(210))은 메모리에 저장된 컴퓨터 프로그램 코드에 액세스하여 그 컴퓨터 프로그램 코드에 의해 명령된 바와 같이 동작함으로써 본 개시내용의 디코딩 방법들을 수행할 수 있다. 예를 들어, 일 실시예에서, 컴퓨터 프로그램 코드는, 디코더로 하여금 픽처의 제1 서브-픽처를, 제2 서브-픽처와 독립적으로, 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계를 사용하는 디코딩 기술에 따라 디코딩하게 하고, 또한 디코더로 하여금 픽처의 제2 서브-픽처를, 제1 서브-픽처와 독립적으로, 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계를 사용하는 디코딩 기술에 따라 디코딩하게 하도록 구성되는 디코딩 코드를 포함할 수 있다.

[0120] 실시예들에서, 본 개시내용의 인코더들(예를 들어, 인코더(203))은 메모리에 저장된 컴퓨터 프로그램 코드에 액세스하여 그 컴퓨터 프로그램 코드에 의해 명령된 바와 같이 동작함으로써 본 개시내용의 인코딩 방법들을 수행할 수 있다. 예를 들어, 일 실시예에서, 컴퓨터 프로그램 코드는 인코더로 하여금 하나 이상의 픽처(500)의 서브-픽처들(510)을 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계에 따라 인코딩하게 하도록 구성되는 인코딩 코드를 포함할 수 있다. 컴퓨터 프로그램 코드는 또한 하나 이상의 인코딩된 서브-픽처(510)를 포함하는 비디오 비트스트림의 하나 이상의 서브-비트스트림을, 본 개시내용의 타일 및 서브-픽처 파티셔닝 설계에 따라 디코딩하기 위해 하나 이상의 디코더에 전송하게 하도록 구성되는 전송 코드를 포함할 수 있다.

[0121] 위에서 설명한 기법들은 컴퓨터 판독가능 명령어들을 사용하여 컴퓨터 소프트웨어로서 구현되고 하나 이상의 컴퓨터 판독가능 매체에 물리적으로 저장될 수 있다. 예를 들어, 도 10은 본 개시내용의 특정 실시예들을 구현하기에 적합한 컴퓨터 시스템(900)을 도시한다.

[0122] 컴퓨터 소프트웨어는, 컴퓨터 중앙 처리 유닛(CPU), 그래픽 처리 유닛(GPU) 등에 의해, 직접, 또는 해석, 마이크로-코드 실행 등을 통해 실행될 수 있는 명령어들을 포함하는 코드를 생성하기 위해 어셈블리, 컴파일(compilation), 링킹(linking), 또는 유사한 메커니즘들이 수행될 수 있는 임의의 적합한 머신 코드 또는 컴퓨터 언어를 사용하여 코딩될 수 있다.

[0123] 명령어들은, 예를 들어, 개인용 컴퓨터, 태블릿 컴퓨터, 서버, 스마트폰, 게이밍 디바이스, 사물 인터넷 디바이스 등을 포함하여, 다양한 타입의 컴퓨터들 또는 그것의 컴포넌트들 상에서 실행될 수 있다.

[0124] 컴퓨터 시스템(900)에 대한 도 10에 도시된 컴포넌트들은 사실상 예시적인 것이고, 본 개시내용의 실시예들을 구현하는 컴퓨터 소프트웨어의 사용 또는 기능성의 범위에 대한 임의의 제한을 암시하도록 의도되지 않는다. 컴포넌트들의 구성이 컴퓨터 시스템(900)의 비제한적인 실시예에서 예시된 컴포넌트들 중 임의의 하나 또는 이들의 조합과 관련하여 임의의 종속성 또는 요건을 갖는 것으로 해석되어서도 안 된다.

[0125] 컴퓨터 시스템(900)은 특정 휴먼 인터페이스 입력 디바이스들을 포함할 수 있다. 그러한 휴먼 인터페이스 입력 디바이스는, 예를 들어, 촉각 입력(예컨대: 키스트로크, 스와이프, 데이터 글러브 모션), 오디오 입력(예컨대: 음성, 손뼉), 시각적 입력(예컨대, 제스처), 후각적 입력(묘사되지 않음)을 통한 하나 이상의 인간 사용자에 의한 입력에 응답할 수 있다. 휴먼 인터페이스 디바이스들은 또한 오디오(예컨대: 음성, 음악, 주변 사운드), 이미지들(예컨대: 스캐닝된 이미지들, 스틸 이미지 카메라로부터 획득된 사진 이미지들), 비디오(예컨대 2차원 비디오, 입체적 비디오를 포함하는 3차원 비디오)와 같은, 인간에 의한 의식적인 입력과 반드시 직접적으로 관련되는 것은 아닌 특정 미디어를 캡처하기 위해 사용될 수 있다.

[0126] 입력 휴먼 인터페이스 디바이스들은: 키보드(901), 마우스(902), 트랙패드(903), 터치 스크린(910), 데이터-글러브(data-glove), 조이스틱(905), 마이크로폰(906), 스캐너(907), 카메라(908) 중 하나 이상(각각 하나만 묘사됨)을 포함할 수 있다.

[0127] 컴퓨터 시스템(900)은 특정 휴먼 인터페이스 출력 디바이스들을 또한 포함할 수 있다. 그러한 휴먼 인터페이스 출력 디바이스들은, 예를 들어, 촉각 출력, 사운드, 광, 및 냄새/맛을 통해 하나 이상의 인간 사용자의 감각들을 자극하고 있을 수 있다. 그러한 휴먼 인터페이스 출력 디바이스들은 촉각 출력 디바이스들(예를 들어 터치-스크린(910), 데이터 글러브, 또는 조이스틱(905)에 의한 촉각 피드백, 그러나 입력 디바이스들로서 역할을 하지 않는 촉각 피드백 디바이스들도 있을 수 있음)을 포함할 수 있다. 예를 들어, 이러한 디바이스들은 오디오 출력 디바이스들(예컨대: 스피커들(909), 헤드폰들(묘사되지 않음)), 시각적 출력 디바이스들(예컨대, 각각 터치-스크린 입력 능력이 있거나 없고, 각각 촉각 피드백 능력이 있거나 없는, CRT 스크린들, LCD 스크린들, 플라즈마 스크린들, OLED 스크린들을 포함하는 스크린들(910) - 이들 중 일부는 스테레오그래픽 출력과 같은 수단을 통해 2차원 시각적 출력 또는 3차원을 초과한 출력을 출력할 수 있음 - ; 가상 현실 안경(묘사되지 않음), 홀로

그래픽 디스플레이들 및 스모크 탱크들(묘사되지 않음)), 및 프린터들(묘사되지 않음)을 포함할 수 있다.

[0128] 컴퓨터 시스템(900)은 인간 액세스가능한 저장 디바이스들 및 그의 연관된 매체들, 예컨대 CD/DVD 등의 매체(921)를 갖는 CD/DVD ROM/RW(920)를 포함하는 광학 매체, 썸-드라이브(thumb-drive)(922), 이동식 하드 드라이브 또는 솔리드 스테이트 드라이브(923), 테이프 및 플로피 디스크(묘사되지 않음)와 같은 레거시 자기 매체, 보안 동글(묘사되지 않음)과 같은 특수화된 ROM/ASIC/PLD 기반 디바이스들 등을 또한 포함할 수 있다.

[0129] 본 기술분야의 통상의 기술자들은 또한, 현재 개시된 주제와 관련하여 사용되는 용어 "컴퓨터 판독가능 매체"가 송신 매체, 반송파들, 또는 다른 일시적 신호들을 포함하지 않는다는 것을 이해해야 한다.

[0130] 컴퓨터 시스템(900)은 하나 이상의 통신 네트워크에 대한 인터페이스를 또한 포함할 수 있다. 네트워크들은 예를 들어 무선, 유선, 광학일 수 있다. 네트워크들은 추가로 로컬, 광역, 대도시, 차량 및 산업, 실시간, 지연-허용(delay-tolerant) 등일 수 있다. 네트워크들의 예들은 로컬 영역 네트워크들, 예컨대 이더넷, 무선 LAN들, GSM, 3G, 4G, 5G, LTE 등을 포함하는 셀룰러 네트워크들, 케이블 TV, 위성 TV 및 지상파 방송 TV를 포함하는 TV 유선 또는 무선 광역 디지털 네트워크들, CANBus를 포함하는 차량 및 산업 등을 포함한다. 특정 네트워크들은 일반적으로 특정 범용 데이터 포트들 또는 주변 버스들(949)(예를 들어, 컴퓨터 시스템(900)의 USB 포트들 등)에 부착되는 외부 네트워크 인터페이스 어댑터들을 요구하며; 다른 것들은 일반적으로 아래에 설명되는 바와 같은 시스템 버스(예를 들어, PC 컴퓨터 시스템으로의 이더넷 인터페이스 또는 스마트폰 컴퓨터 시스템으로의 셀룰러 네트워크 인터페이스)로의 부착에 의해 컴퓨터 시스템(900)의 코어에 통합된다. 이들 네트워크들 중 임의의 것을 사용하여, 컴퓨터 시스템(900)은 다른 엔티티들과 통신할 수 있다. 그러한 통신은 단방향성 수신 전용(예를 들어, 브로드캐스트 TV), 단방향성 송신 전용(예를 들어, CANbus 대 특정 CANbus 디바이스들), 또는 예를 들어 로컬 영역 또는 광역 디지털 네트워크들을 사용하는 다른 컴퓨터 시스템들과의 양방향성일 수 있다. 이러한 통신은 클라우드 컴퓨팅 환경(955)으로의 통신을 포함할 수 있다. 위에서 설명한 바와 같은 네트워크들 및 네트워크 인터페이스들 각각에 대해 특정 프로토콜들 및 프로토콜 스택들이 사용될 수 있다.

[0131] 전술한 휴먼 인터페이스 디바이스들, 인간-액세스가능한 저장 디바이스들, 및 네트워크 인터페이스들(954)은 컴퓨터 시스템(900)의 코어(940)에 부착될 수 있다.

[0132] 코어(940)는 하나 이상의 중앙 처리 유닛(CPU)(941), 그래픽 처리 유닛(GPU)(942), 필드 프로그래머블 게이트 영역(FPGA)(943)의 형태로 된 특수화된 프로그래머블 처리 유닛, 특정 태스크들에 대한 하드웨어 가속기(944) 등을 포함할 수 있다. 이들 디바이스는, 판독 전용 메모리(ROM)(945), 랜덤 액세스 메모리(946), 내부 비-사용자 액세스가능 하드 드라이브들, SSD들 등과 같은 내부 대용량 스토리지(947)와 함께, 시스템 버스(948)를 통해 접속될 수 있다. 일부 컴퓨터 시스템들에서, 시스템 버스(948)는 추가적인 CPU들, GPU들 등에 의한 확장을 가능하게 하기 위해 하나 이상의 물리적 플러그의 형태로 액세스가능할 수 있다. 주변 디바이스들은 코어의 시스템 버스(948)에 직접, 또는 주변 버스(949)를 통해 부착될 수 있다. 주변 버스를 위한 아키텍처들은 PCI, USB 등을 포함한다. 그래픽 어댑터(950)가 코어(940)에 포함될 수 있다.

[0133] CPU들(941), GPU들(942), FPGA들(943), 및 가속기들(944)은, 조합하여, 전술한 컴퓨터 코드를 구성할 수 있는 특정 명령어들을 실행할 수 있다. 그 컴퓨터 코드는 ROM(945) 또는 RAM(946)에 저장될 수 있다. 과도적인 데이터가 또한 RAM(946)에 저장될 수 있는 반면, 영구 데이터는, 예를 들어, 내부 대용량 스토리지(947)에 저장될 수 있다. 메모리 디바이스들 중 임의의 것에 대한 고속 저장 및 검색은, 하나 이상의 CPU(941), GPU(942), 대용량 스토리지(947), ROM(945), RAM(946) 등과 밀접하게 연관될 수 있는, 캐시 메모리의 사용을 통해 가능하게 될 수 있다.

[0134] 컴퓨터 판독가능 매체는 다양한 컴퓨터 구현 동작들을 수행하기 위한 컴퓨터 코드를 가질 수 있다. 매체 및 컴퓨터 코드는 본 개시내용의 목적을 위해 특별히 설계되고 구성된 것들일 수 있거나, 또는 그것들은 컴퓨터 소프트웨어 기술분야의 기술자들에게 잘 알려져 있고 이용가능한 종류의 것일 수 있다.

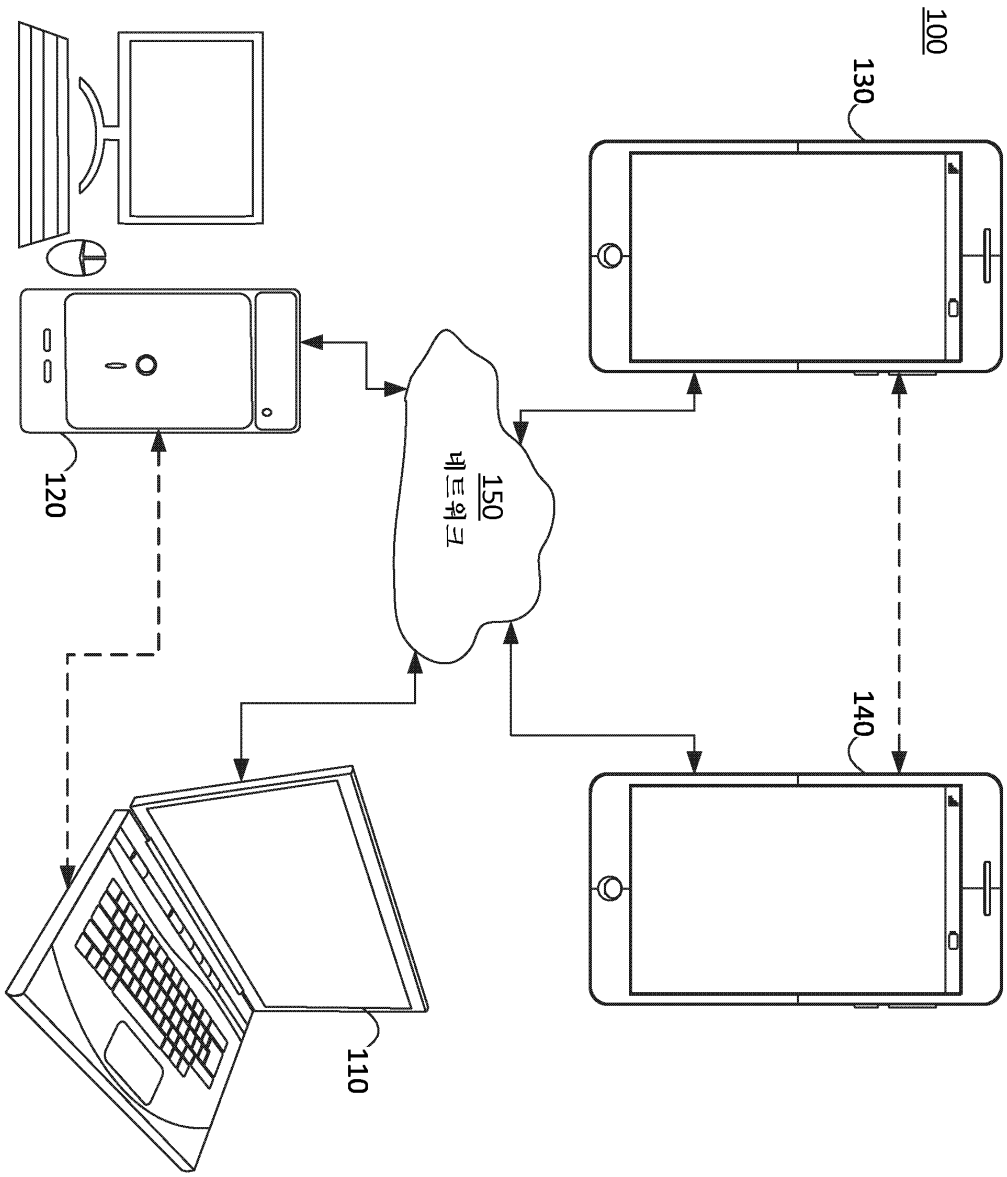
[0135] 제한이 아니라 예로서, 아키텍처를 갖는 컴퓨터 시스템(900), 및 구체적으로 코어(940)는 프로세서(들)(CPU들, GPU들, FPGA, 가속기들 등을 포함함)가 하나 이상의 유형의(tangible) 컴퓨터 판독가능 매체에 구현된 소프트웨어를 실행하는 결과로서 기능성을 제공할 수 있다. 그러한 컴퓨터 판독가능 매체는 위에 소개된 바와 같은 사용자-액세스가능한 대용량 스토리지뿐만 아니라, 코어-내부 대용량 스토리지(947) 또는 ROM(945)과 같은 비일시적인 본질의 것인 코어(940)의 특정 스토리지와 연관된 매체일 수 있다. 본 개시내용의 다양한 실시예들을 구현하는 소프트웨어가 그러한 디바이스들에 저장되고 코어(940)에 의해 실행될 수 있다. 컴퓨터 판독가능 매체는 특정 필요에 따라 하나 이상의 메모리 디바이스 또는 칩을 포함할 수 있다. 소프트웨어는 코어(940) 및 구

체적으로 그 내부의 프로세서들(CPU, GPU, FPGA 등을 포함함)로 하여금, RAM(946)에 저장된 데이터 구조들을 정의하는 것 및 소프트웨어에 의해 정의된 프로세스들에 따라 그러한 데이터 구조들을 수정하는 것을 포함하여, 본 명세서에 설명된 특정 프로세스들 또는 특정 프로세스들의 특정 부분들을 실행하게 할 수 있다. 추가로 또는 대안으로서, 컴퓨터 시스템은, 본 명세서에 설명된 특정 프로세스들 또는 특정 프로세스들의 특정 부분들을 실행하기 위해 소프트웨어 대신에 또는 그와 함께 동작할 수 있는, 회로(예를 들어: 가속기(944))에 하드와이어링되거나 다른 방식으로 구현된 로직의 결과로서 기능성을 제공할 수 있다. 소프트웨어에 대한 참조는, 적절한 경우, 로직을 포함할 수 있고, 그 반대도 가능하다. 컴퓨터 판독가능 매체에 대한 참조는, 적절한 경우, 실행을 위한 소프트웨어를 저장하는 회로(예컨대 집적 회로(IC)), 또는 실행을 위한 로직을 구현하는 회로, 또는 둘 다를 포함할 수 있다. 본 개시내용은 하드웨어 및 소프트웨어의 임의의 적합한 조합을 포함한다.

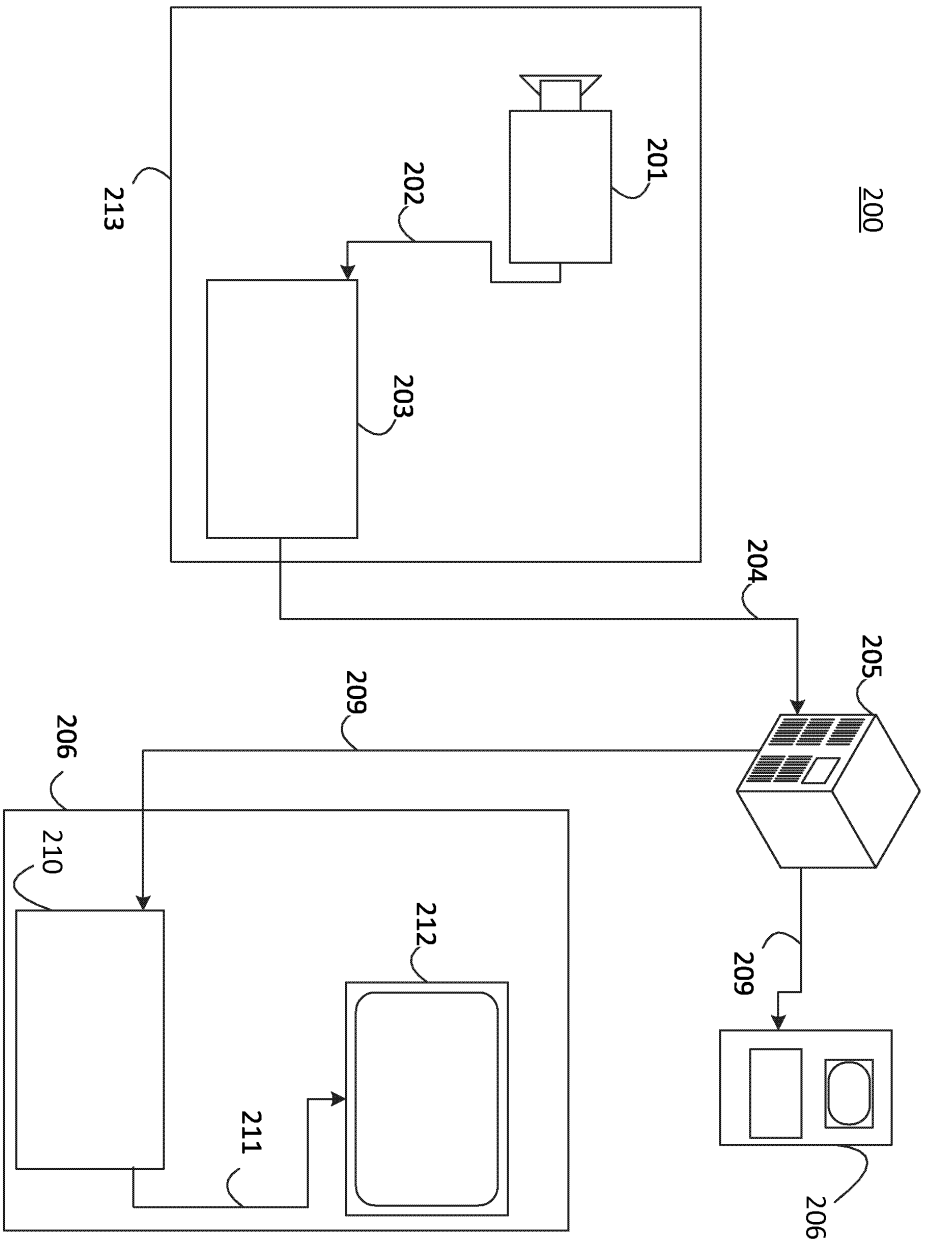
[0136] 본 개시내용이 여러 비제한적인 실시예들을 설명하였지만, 본 개시내용의 범위 내에 속하는 변경들, 치환들, 및 다양한 대체 균등물들이 존재한다. 따라서, 본 기술분야의 통상의 기술자들은, 비록 본 명세서에 명시적으로 도시되거나 설명되지는 않았지만, 본 개시내용의 원리들을 구현하고 따라서 그것의 진의 및 범위 내에 있는, 다수의 시스템들 및 방법들을 고안할 수 있을 것이라는 점이 인정될 것이다.

도면

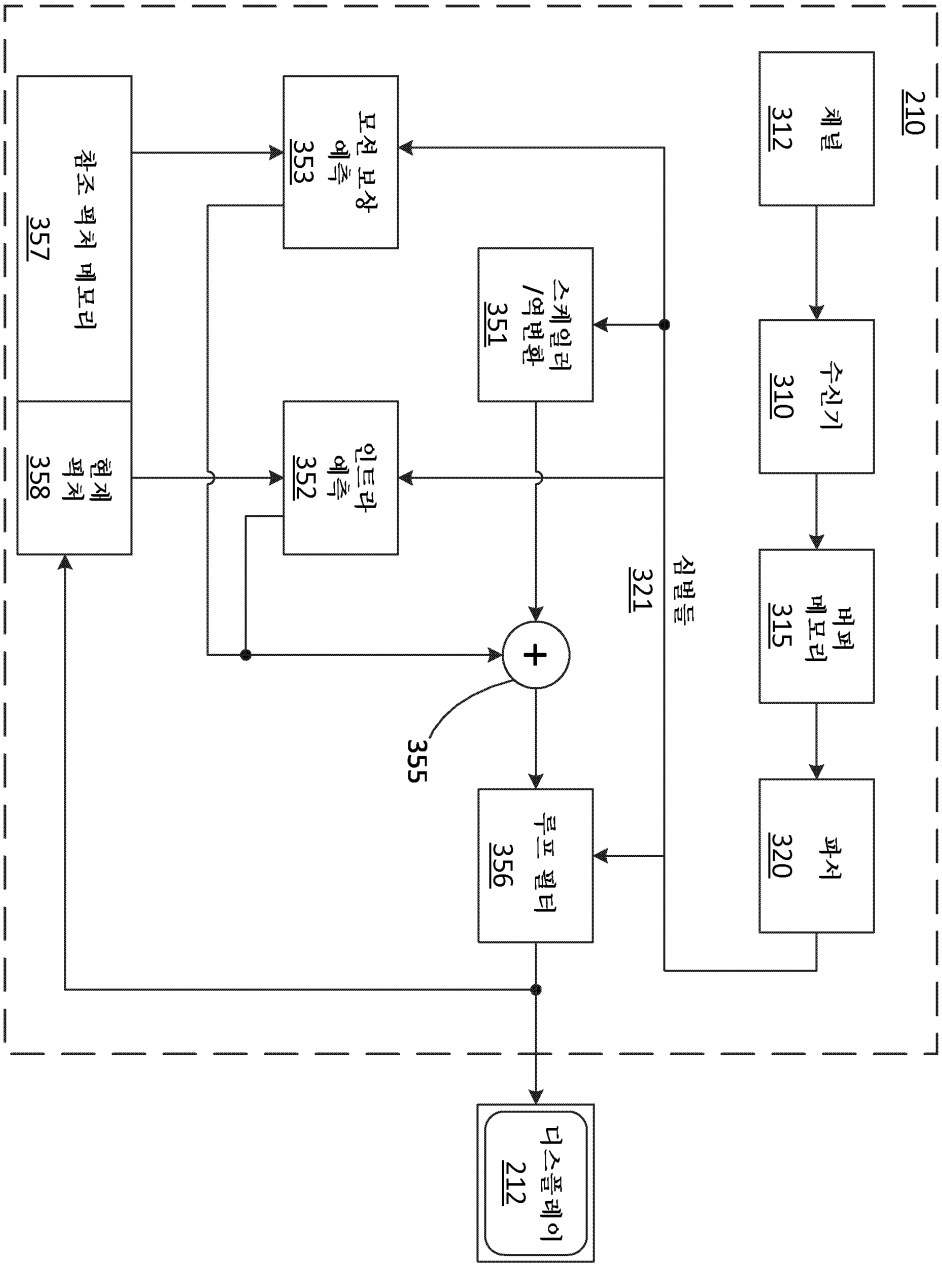
도면1



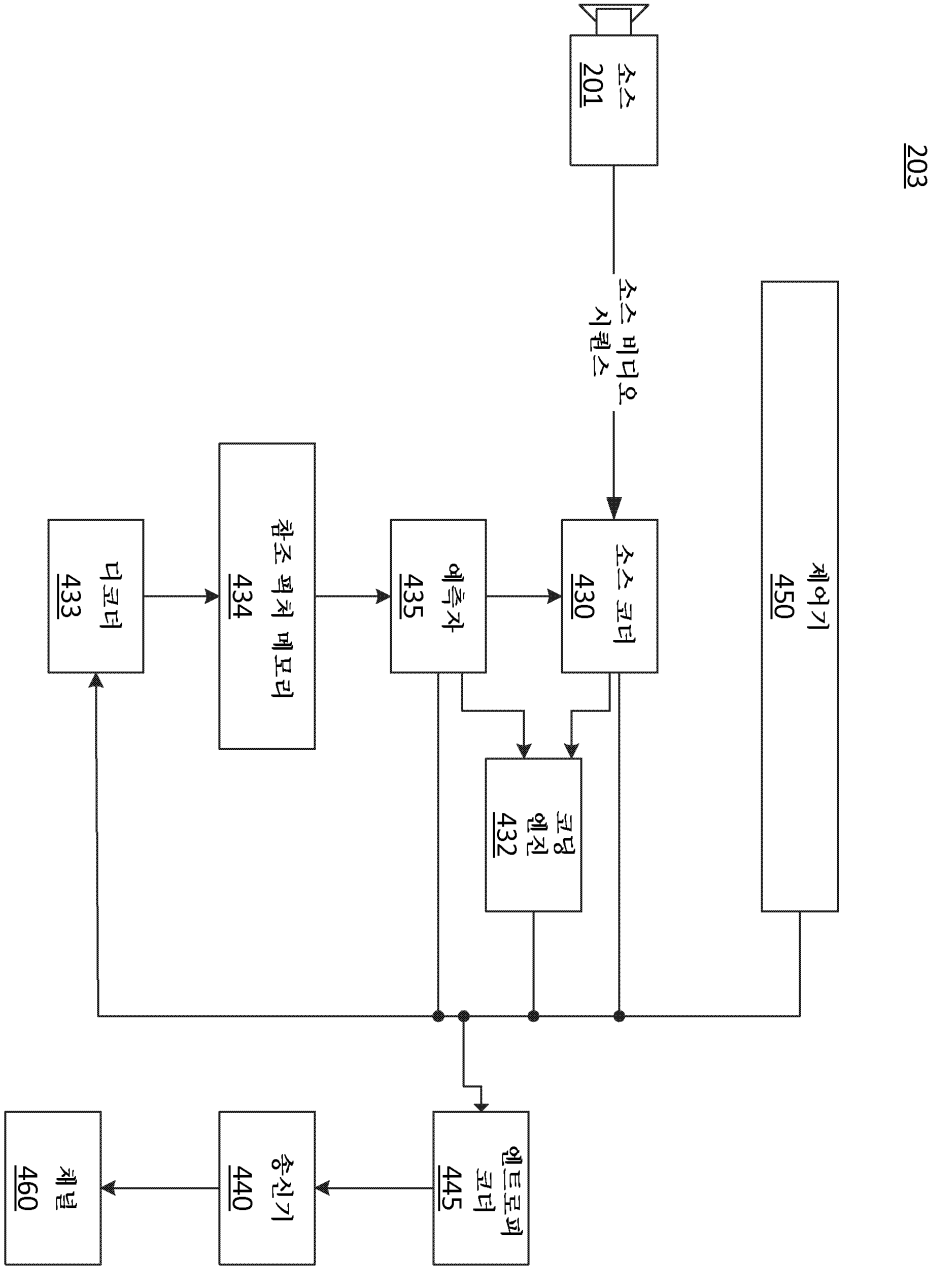
도면2



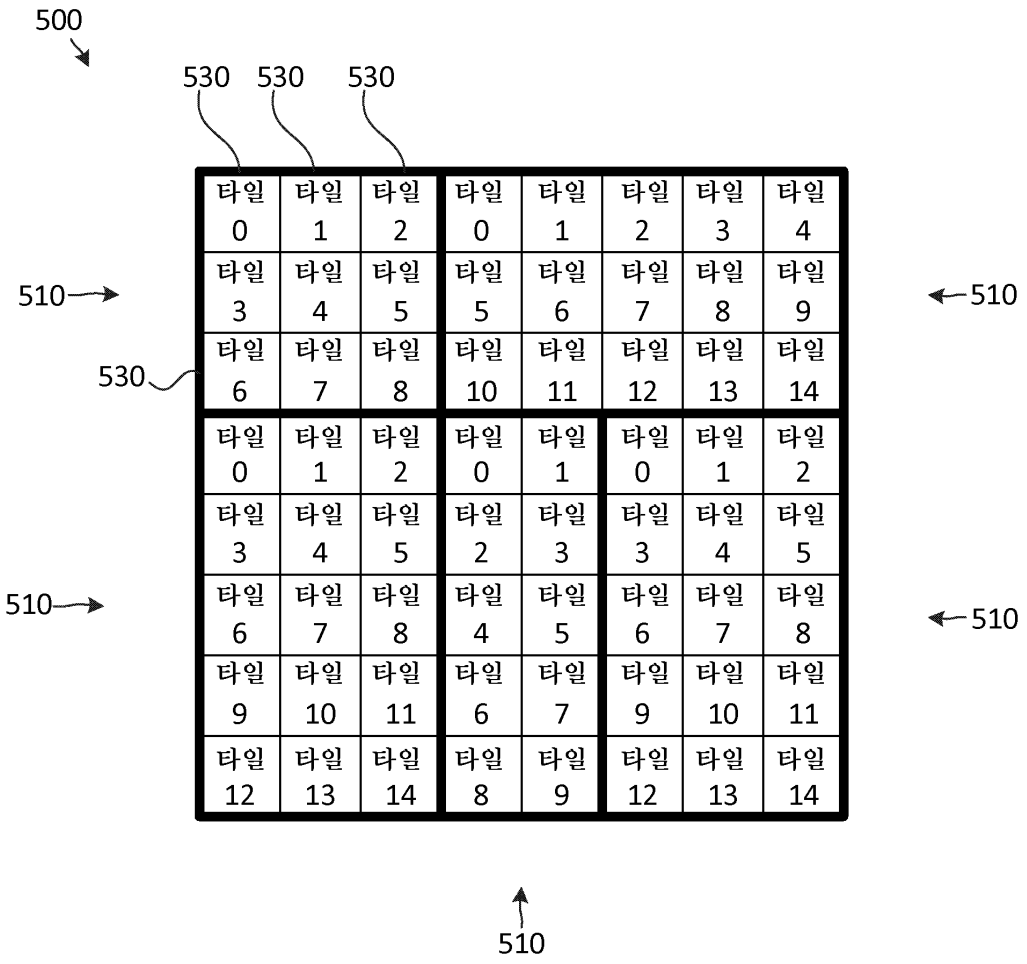
도면3


210
채널
312
수신기
310
버퍼
메모리
315
파서
320
심벌들
321
스케일러
/역변환
351
모션 보상
예측
353
참조 픽처 메모리
357
현재
픽처
358
인트라
예측
352
355
루프 필터
356
디스플레이
212

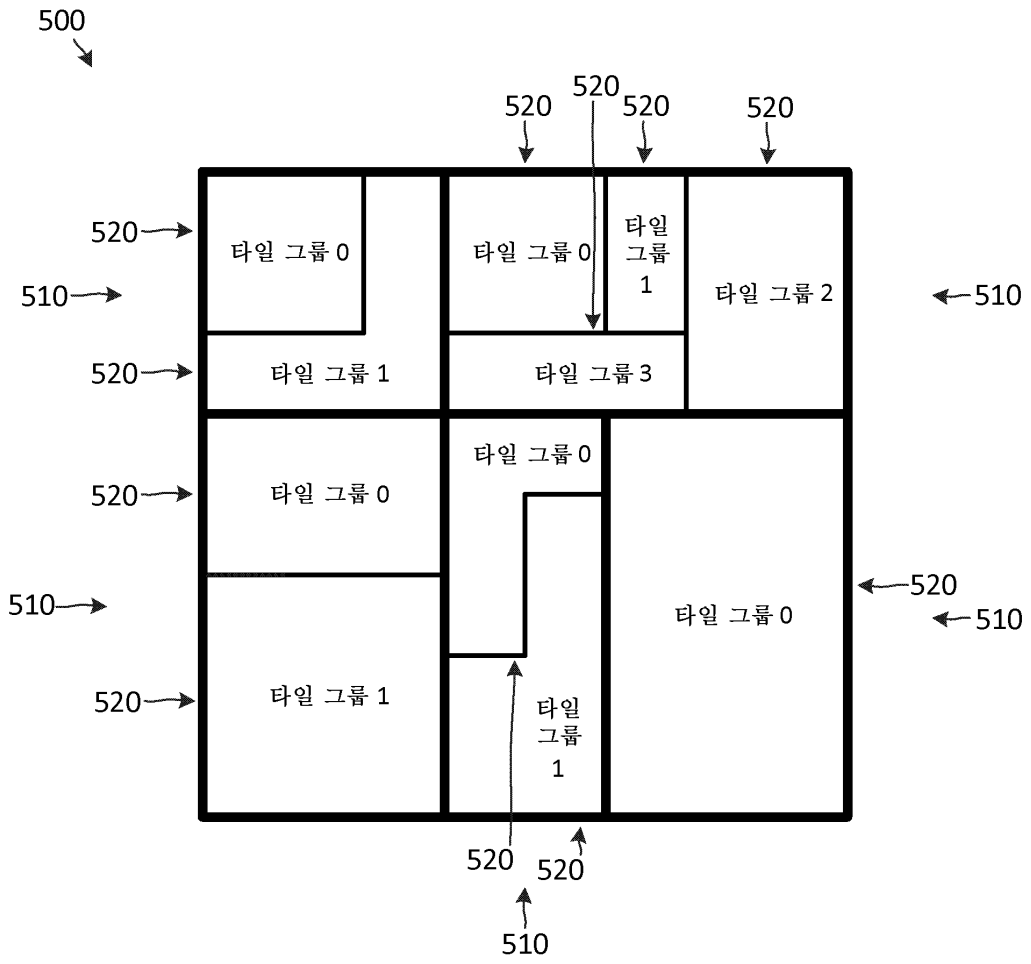
도면4


203
소스
201
소스 비디오
시퀀스
제어기
450
소스 코더
430
예측자
435
참조 픽처 메모리
434
디코더
433
코딩
엔진
432
엔트로피
코더
445
송신기
440
채널
460

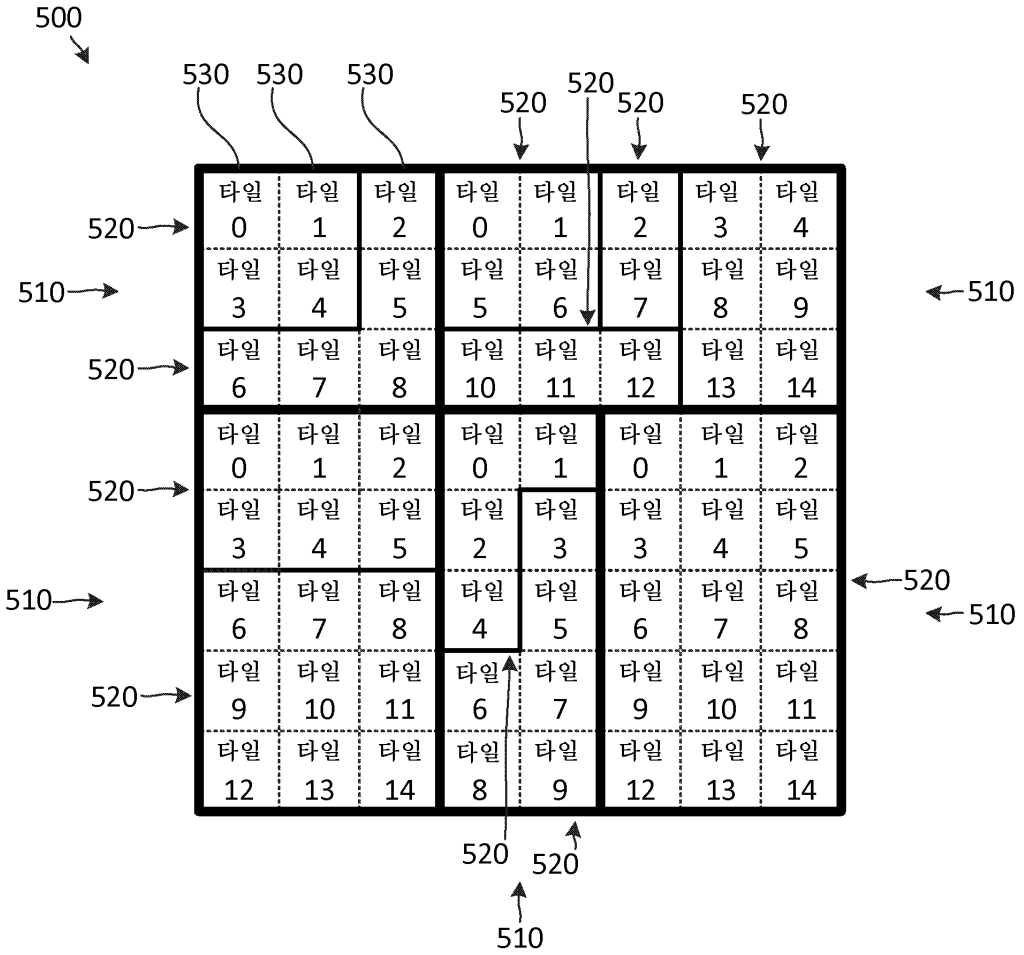
도면5a


500
530
530
530
510
510
530
510
510
510
타일 0
타일 1
타일 2
타일 0
타일 1
타일 2
타일 3
타일 4
타일 3
타일 4
타일 5
타일 5
타일 6
타일 7
타일 8
타일 9
타일 6
타일 7
타일 8
타일 10
타일 11
타일 12
타일 13
타일 14
타일 0
타일 1
타일 2
타일 0
타일 1
타일 0
타일 1
타일 2
타일 3
타일 4
타일 5
타일 2
타일 3
타일 3
타일 4
타일 5
타일 6
타일 7
타일 8
타일 4
타일 5
타일 6
타일 7
타일 8
타일 9
타일 10
타일 11
타일 6
타일 7
타일 9
타일 10
타일 11
타일 12
타일 13
타일 14
타일 8
타일 9
타일 12
타일 13
타일 14

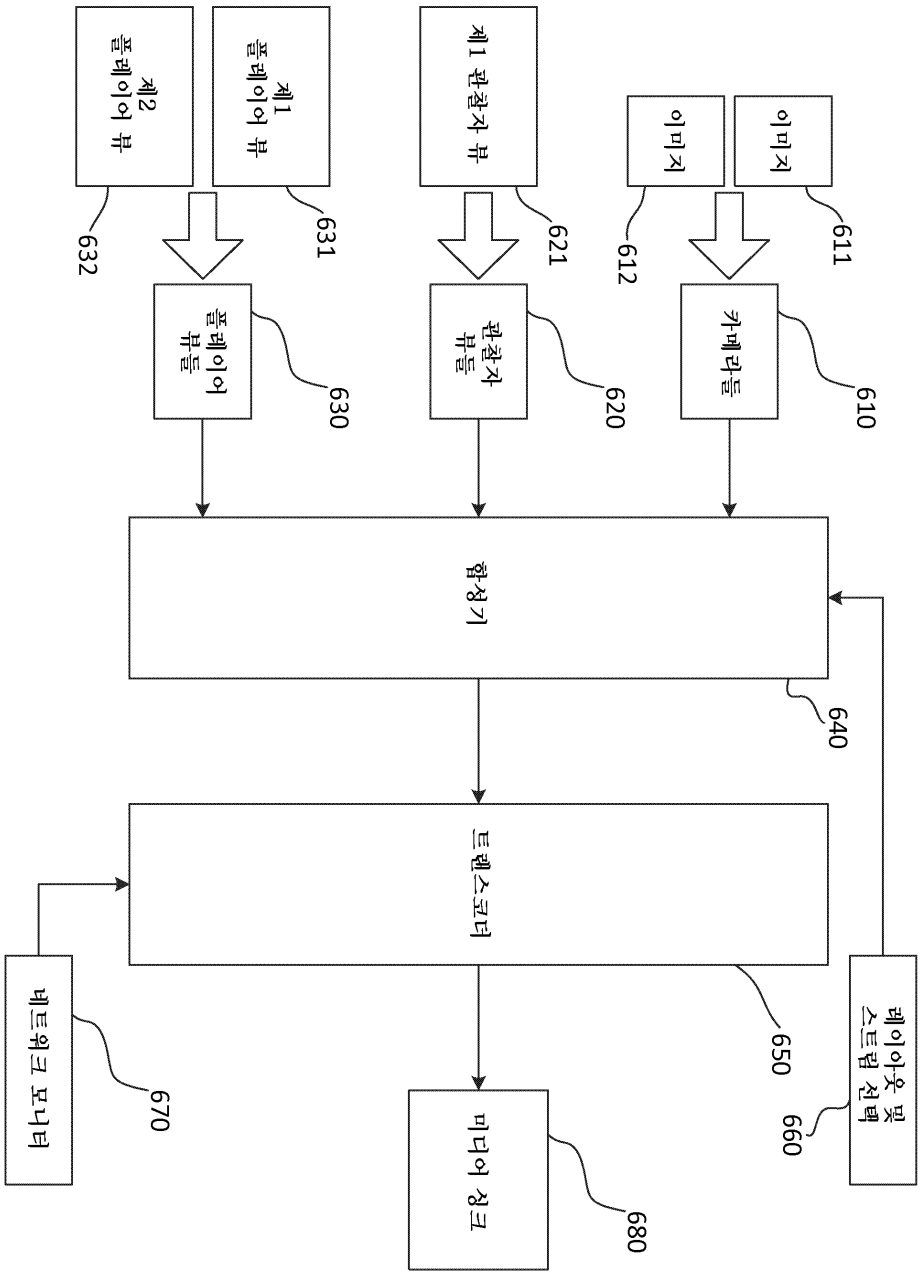
도면5b


500
520
520
520
520
520
510
520
510
520
520
510
520
510
520
520
520
510
타일 그룹 0
타일 그룹 0
타일 그룹 1
타일 그룹 2
타일 그룹 1
타일 그룹 3
타일 그룹 0
타일 그룹 0
타일 그룹 0
타일 그룹 1
타일 그룹 1

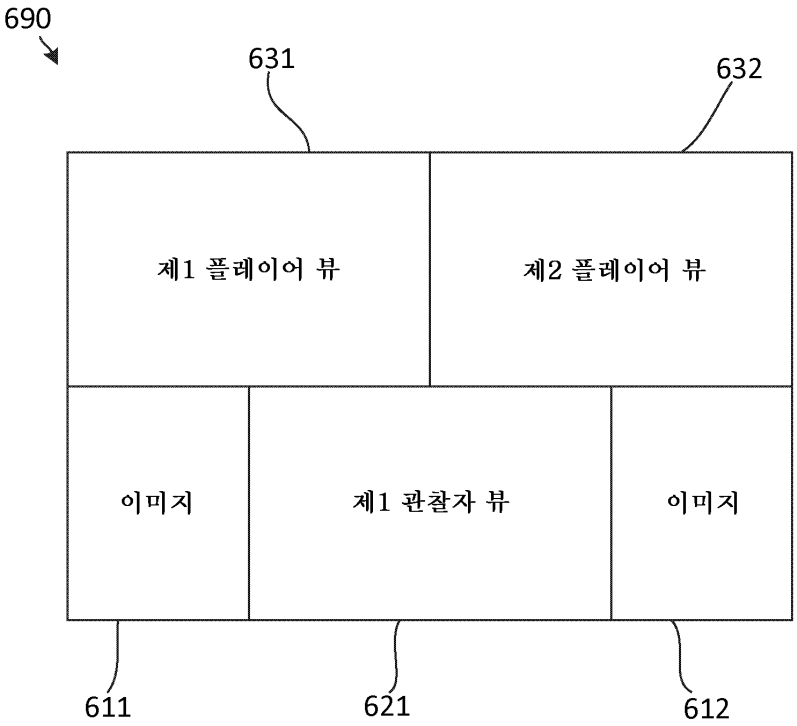
도면5c


500
530
530
530
520
520
520
520
520
520
520
520
520
520
510
510
510
510
510
타일 0
타일 1
타일 2
타일 3
타일 4
타일 5
타일 6
타일 7
타일 8
타일 9
타일 10
타일 11
타일 12
타일 13
타일 14

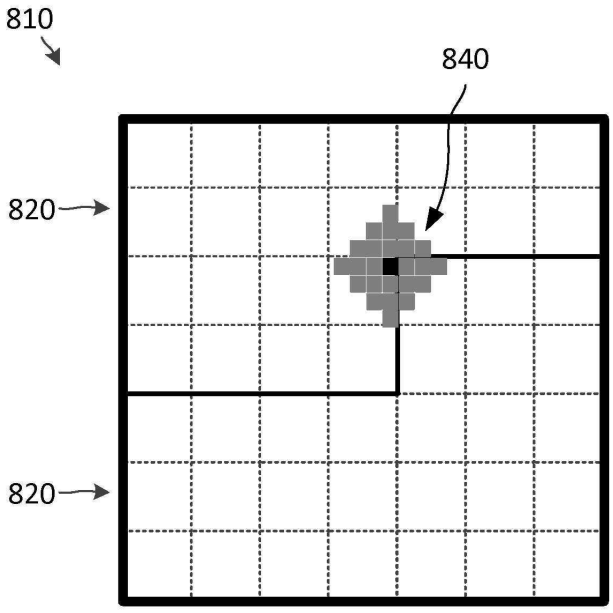
도면6


이미지
이미지
제1 관찰자 뷰
제1
플레이어 뷰
제2
플레이어 뷰
612
611
621
631
632
카메라들
관찰자
뷰들
플레이어
뷰들
610
620
630
합성기
640
트랜스코더
650
레이아웃 및
스트림 선택
660
네트워크 모니터
670
미디어 싱크
680

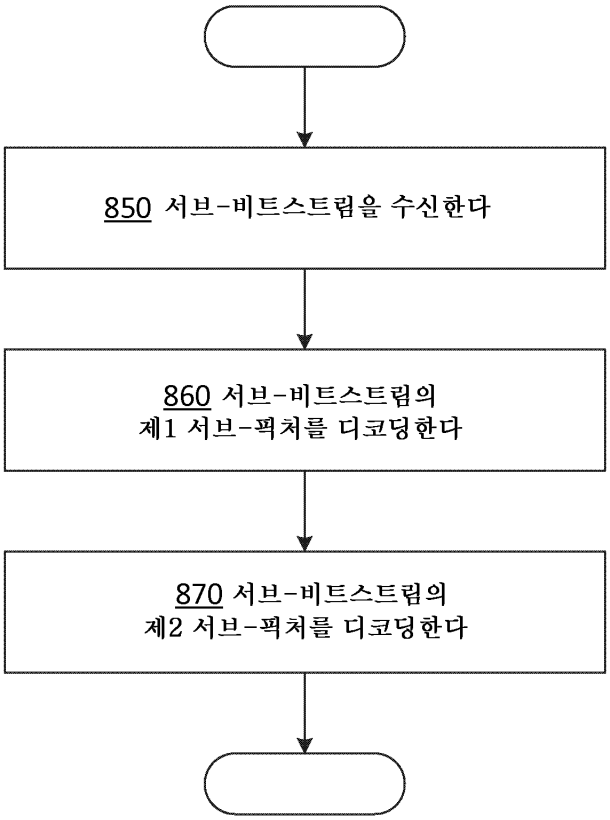
도면7


690
631
632
제1 플레이어 뷰
제2 플레이어 뷰
이미지
제1 관찰자 뷰
이미지
611
621
612

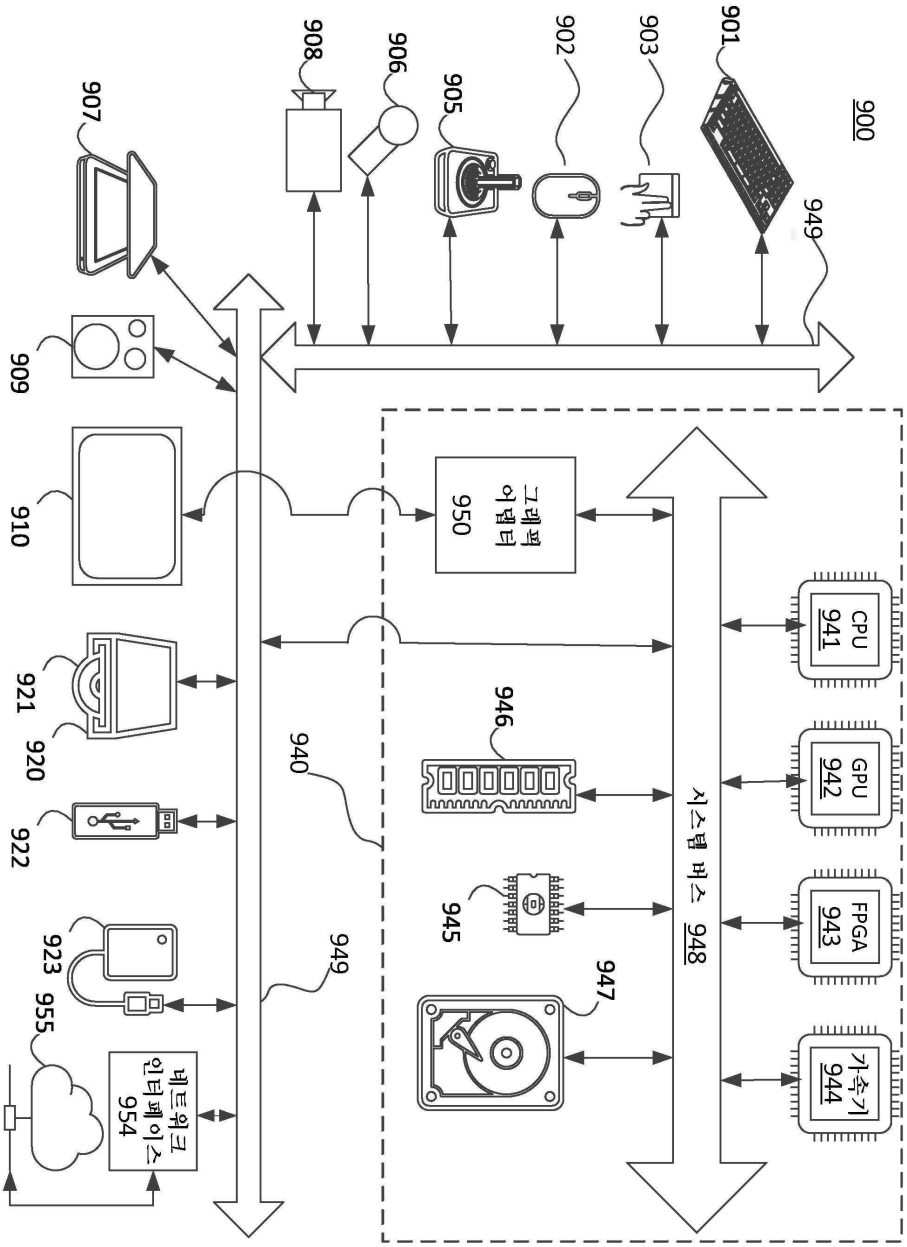
도면8


810
840
820
820

도면9


850 서브-비트스트림을 수신한다
860 서브-비트스트림의
제1 서브-픽처를 디코딩한다
870 서브-비트스트림의
제2 서브-픽처를 디코딩한다

도면10


900
901
902
903
905
906
907
908
909
910
920
921
922
923
940
945
946
947
949
950
954
955
CPU 941
GPU 942
FPGA 943
가속기 944
시스템 버스 948
그래픽 어댑터 950
네트워크 인터페이스 954