



ÚŘAD PRO VYNÁLEZY

A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

233 862

(11)

(B1)

(61)

(23) Výstavní priorita

(22) Přihlášeno 29 04 83

(21) (PV 3051-83)

(51) Int. Cl.⁷ H 03 L 7/06

(40) Zveřejněno 13 08 84

(45) Vydáno 01 04 87

(75)

Autor vynálezu ZIMA VÁCLAV člen korespondent ČSAV,
HASAN PAVEL ing. CSc., PRAHA

(54) Číslicově-analogový fázový závěs

Vynález se týká oboru radioelektroniky.

Dosavadní číslicově-analogové fázové závěsy neumožňovaly nezávisle volit šířku pásma smyčky fázové regulace a rozsah regulačního napětí potřebný k udržení fázového závěsu v synchronním stavu při změnách kmitočtu řízeného oscilátoru.

Tuto nevýhodu odstraňuje číslicově-analogový fázový závěs podle vynálezu, jehož podstata spočívá v tom, že mezi první výstup fázového detektoru, výstup prvního číslicově-analogového převodníku a první vstup řízeného oscilátoru je zapojen nelineární člen pro realizaci nelineární převodní charakteristiky.

Vynález se týká číslicově-analogového fázového závěsu obsahujícího přijímač signálu, fázový detektor, řízený oscilátor a číslicově-analogové převodníky.

Dosavadní číslicově-analogové fázové závěsy neumožňují nezávisle volit šířku pásma smyčky fázové regulace a rozsah regulačního napětí potřebný k udržení fázového závěsu v synchronním stavu při očekávaných změnách kmitočtu řízeného oscilátoru.

Nevýhodou dosavadních řešení je to, že číslicově-analogový fázový závěs neumožňoval realizovat velmi úzké pásmo smyčky fázové regulace potřebné k odstranění fázových fluktuací signálu přijímaného anténou.

Tuto nevýhodu odstraňuje číslicově-analogový fázový závěs podle vynálezu, jehož podstata spočívá v tom, že mezi první výstup fázového detektoru, výstup prvního číslicově-analogového převodníku a první vstup řízeného oscilátoru je zapojen nelineární člen pro realizaci nelineární převodní charakteristiky. Nelineární člen má na vstup pro napětí z fázového detektoru připojen první vstupní odpor a na vstup pro napětí z prvního číslicově-analogového převodníku má připojen druhý vstupní odpor. Mezi tyto vstupní odpory a výstup nelineárního členu jsou paralelně zapojeny dvě dvojice za sebou zapojených přemostovacích a výstupních odporů. Ke vstupním odporům je též připojena anoda první germaniové diody, jejíž katoda je připojena mezi přemostovací odpor a výstupní odpor první dvojice odporů. Anoda druhé germaniové diody je připojena mezi přemosto-

vací odpor a výstupní odpor druhé dvojice odporů a katoda druhé germaniové diody je připojena ke vstupním odporům. Zdroje stejnosměrného napětí jsou svým jedním vývodem uzemněny, druhý vývod prvního zdroje stejnosměrného napětí je přes první vnitřní odpor připojen mezi přemostovací a výstupní odpor druhé dvojice odporů, druhý vývod druhého zdroje stejnosměrného napětí je připojen přes druhý vnitřní odpor na výstup nelineárního členu, druhý vývod třetího zdroje stejnosměrného napětí je připojen přes třetí vnitřní odpor ke katodě první germaniové diody a mezi přemostovací a výstupní odpor první dvojice odporů.

Výhodou číslicově-analogového fázového závěsu podle vynálezu je zejména možnost realizace velmi úzkého pásma smyčky fázové regulace při dostatečně velkém rozsahu regulačního napětí.

Příklad provedení číslicově-analogového fázového závěsu podle vynálezu je znázorněn na přiložených výkresech, kde obr. 1 představuje blokové schéma číslicově-analogového fázového závěsu, obr. 2 představuje obvodové zapojení nelineárního členu a obr. 3 převodní charakteristiku nelineárního členu.

Na obr. 1 je anténa 8 připojena k prvnímu vstupu přijímače 1. Výstup přijímače 1 je spojen s prvním vstupem kmitočtové ústředny 7, jejíž první výstup je spojen s druhým vstupem přijímače 1. Druhý vstup kmitočtové ústředny 7 je připojen ke zdroji 9 referenčního signálu. Druhý výstup kmitočtové ústředny 7 je připojen k prvnímu vstupu fázového detektoru 2, jehož první výstup 21 je připojen ke vstupu 51 nelineárního členu 5 pro napětí fázového detektoru 2. Druhý výstup fázového detektoru 2 je připojen ke vstupu prvního číslicově-analogového převodníku 3, jehož výstup je připojen jednak ke vstupu druhého číslicově-analogového převodníku 4 a jednak ke druhému vstupu 52 nelineárního členu 5, jehož výstup 54 je připojen k prvnímu vstupu 61 řízeného oscilátoru 6. První výstup řízeného oscilátoru 6 je připojen k druhému vstupu fázového detektoru 2 a druhý výstup řízeného oscilátoru 6 je připojen k třetímu vstupu kmitočtové ústředny 7. Výstup druhého číslicově-analogového převodníku 4 je připojen ke druhému vstupu řízeného oscilátoru 6.

Na obr. 2 má nelineární člen 5 na vstup 51 pro napětí z fázového detektoru 2 připojen první vstupní odpor R1 a na vstup 52 pro napětí z prvního číslicově-analogového převodníku 3 má připojen druhý vstupní odpor R2. Mezi tyto vstupní odpory R1, R2 a výstup 54 nelineárního členu 5 jsou paralelně zapojeny dvě dvojice odporů R3 + R4, R5 + R6, složené ze za sebou zapojených přemostřovacích odporů R3, R5 a výstupních odporů R4, R6. Ke vstupním odporům R1, R2 je též připojena anoda první germaniové diody D1, jejíž katoda je připojena mezi přemostřovací odpor R3 a výstupní odpor R4 první dvojice odporů R3, R4, anoda druhé germaniové diody D2 je připojena mezi přemostřovací odpor R5 a výstupní odpor R6 druhé dvojice odporů R5, R6 a katoda druhé germaniové diody D2 je připojena ke vstupním odporům R1, R2. Zdroje E1, E2, E3 stejnosměrného napětí jsou svým jedním vývodem uzemněny, druhý vývod prvního zdroje E1 stejnosměrného napětí je připojen přes první vnitřní odpor R7 mezi přemostřovací odpor R5 a výstupní odpor R6 druhé dvojice odporů R5, R6, druhý vývod druhého zdroje E2 stejnosměrného napětí je připojen přes druhý vnitřní odpor R8 na výstup 54 nelineárního členu 5, druhý vývod třetího zdroje E3 stejnosměrného napětí je připojen přes třetí vnitřní odpor R9 ke katodě první germaniové diody D1 a mezi přemostřovací odpor R3 a výstupní odpor R4 první dvojice odporů R3, R4.

Na obr. 3 je znázorněna závislost výstupního napětí u₅₄₋₅₅ nelineárního členu 5 na chybovém napětí u₅₁₋₅₃ pro konstantní napětí u₅₂₋₅₃ prvního číslicově-analogového převodníku 3 při synchronizaci signálem přijatým anténou 8 a signálem primárního kmitočtového etalonu 9.

Princip činnosti číslicově-analogového fázového závěsu podle vynálezu lze charakterizovat takto:

Číslicově-analogový fázový závěs je fázový závěs prvního řádu vyššího typu, jehož šířka pásma je rovna zisku fázového závěsu $K = K_d K_n K_o$, kde K_d je zisk fázového detektoru 2, K_n je zisk nelineárního členu 5 v daném pracovním bodě a K_o je zisk řízeného oscilátoru 6. Na vstupy 51, 52 nelineárního členu 5 se přivádí jednak chybové napětí z fázového detektoru 2, jednak napětí z prvního číslicově-analogového převodníku 3. Převodní charakteristika nelineárního členu 5 je navržena tak,

že v oblasti I v okolí bodu A, který odpovídá středním hodnotám napětí fázového detektoru 2 a prvního číslicově-analogového převodníku 3 a vlastnímu kmitočtu f_0 řízeného oscilátoru 6, je zisk fázového závěsu velmi malý, zatímco v oblasti II je strmost charakteristiky x -krát větší. Změní-li se kmitočet řízeného oscilátoru 6 vlivem kolísání teploty, napájecího napětí nebo stárnutí krystalu, fázový závěs tuto kmitočtovou odchylku vyrovná změnou chybového napětí a systém se ustálí v novém rovnovážném bodě B. Tím se však fázový závěs dostane do oblasti velkého zisku smyčky a zhorší se jeho filtrační schopnosti.

První číslicově-analogový převodník 3 zjišťuje periodickými dotazy stav fázového detektoru 2. Je-li chybové napětí větší než jistá prahová úroveň, odpovídající bodu A nelineární převodní charakteristiky, zvětší se skokem napětí prvního číslicově-analogového převodníku 3. Po odeznění přechodového děje se fázový závěs ustálí v novém rovnovážném stavu s chybovým napětím menším o hodnotu danou skokovou změnou napětí prvního číslicově-analogového převodníku 3 a poměrem vstupních odporů R_1 , R_2 nelineárního členu 5. Tímto postupem se napětí fázového detektoru sníží až pod prahovou úroveň a při dalším dotazu napětí prvního číslicově-analogového převodníku 3 poklesne. Nakonec bude dosažen ustálený stav, kdy se chybové napětí periodicky mění o malou hodnotu kolem prahové úrovně, napětí prvního číslicově-analogového převodníku 3 je však odchýleno od střední hodnoty.

Druhý číslicově-analogový převodník 4 zjišťuje stav prvního číslicově-analogového převodníku 3 a periodicky mění napětí na varikapu řízeného oscilátoru 6. Pro kladnou odchylku napětí prvního číslicově-analogového převodníku 3 se napětí druhého číslicově-analogového převodníku 4 zvětší o malý skok, který vyvolá pokles chybového napětí. Odchylku napětí fázového detektoru 2 od prahové úrovně vyrovná první číslicově-analogový převodník 3 v době mezi dvěma dotazy druhého číslicově-analogového převodníku 4. Druhá smyčka číslicové regulace tak udržuje napětí prvního číslicově-analogového převodníku 3 v okolí prahové úrovně podobně jako první smyčka číslicové regulace napětí fázového detektoru 2.

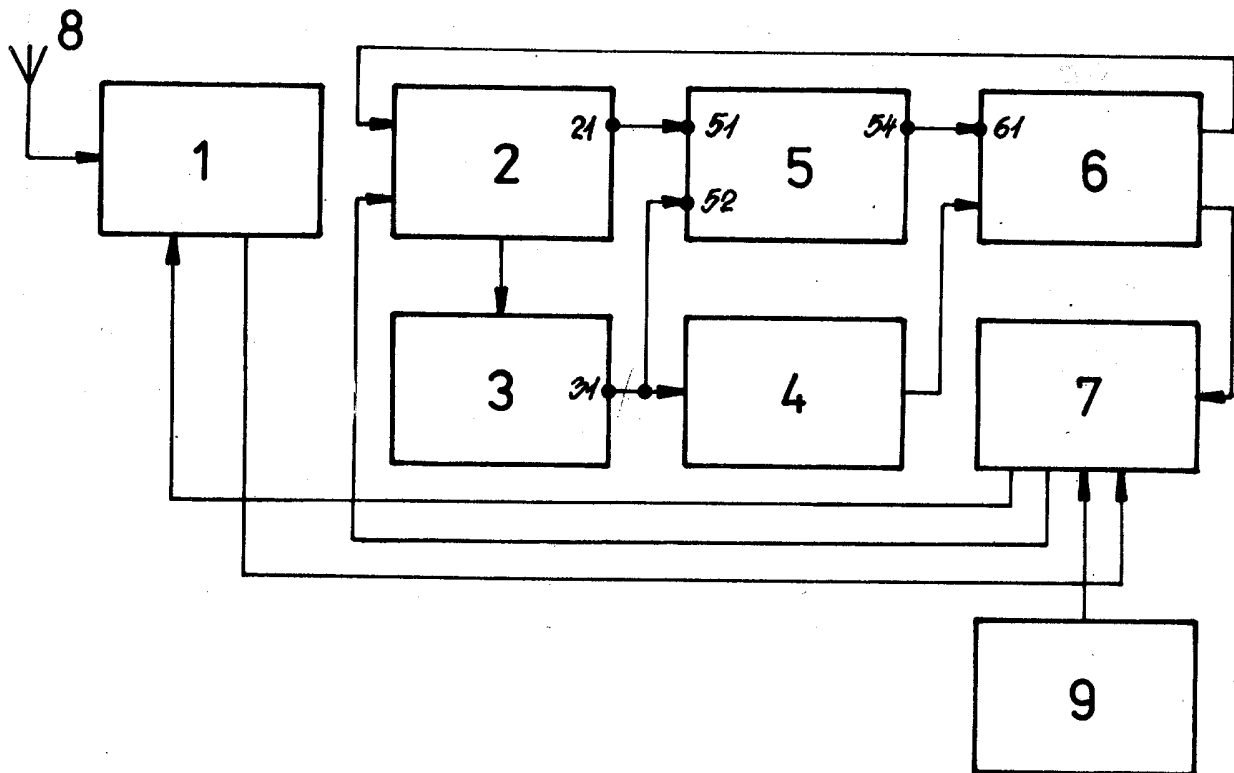
Číslicově-analogový fázový závěs podle vynálezu tedy umožňuje realizovat velmi úzké pásmo smyčky fázové regulace potřebné pro potlačení šumu řídicího signálu přijatého anténou 8 i při změnách kmitočtu řízeného oscilátoru 6. Při synchronizaci fázového závěsu signálem primárního kmitočtového etalonu 9 lze realizovat lineární převodní charakteristiku pouhou záměnou zdrojů E1, E3 stejnosměrného napětí nelineárního členu 5.

Vynálezu je možno s výhodou využít zejména v sekundárních etalonech přesného kmitočtu.

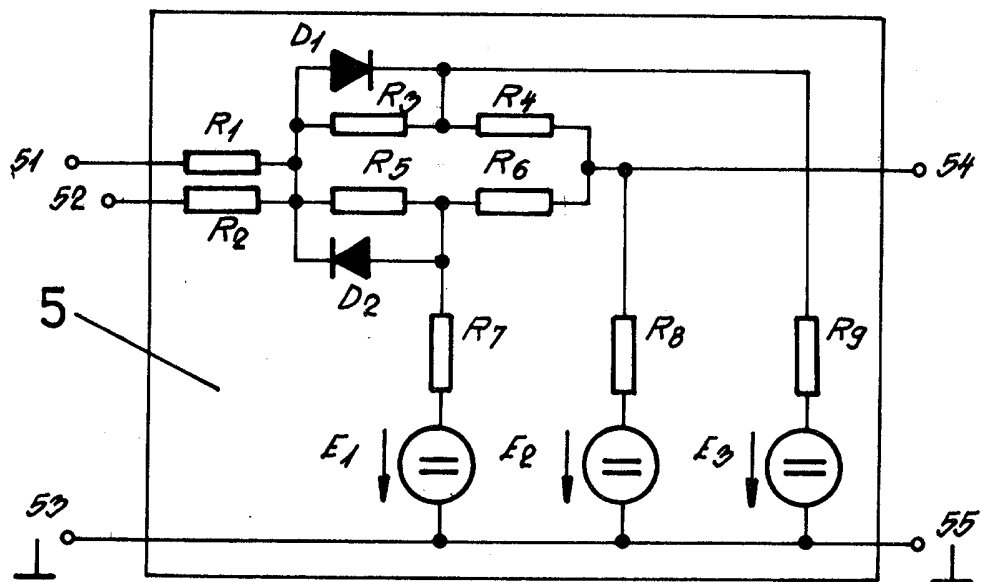
PŘEDMĚT VYNÁLEZU

233 862

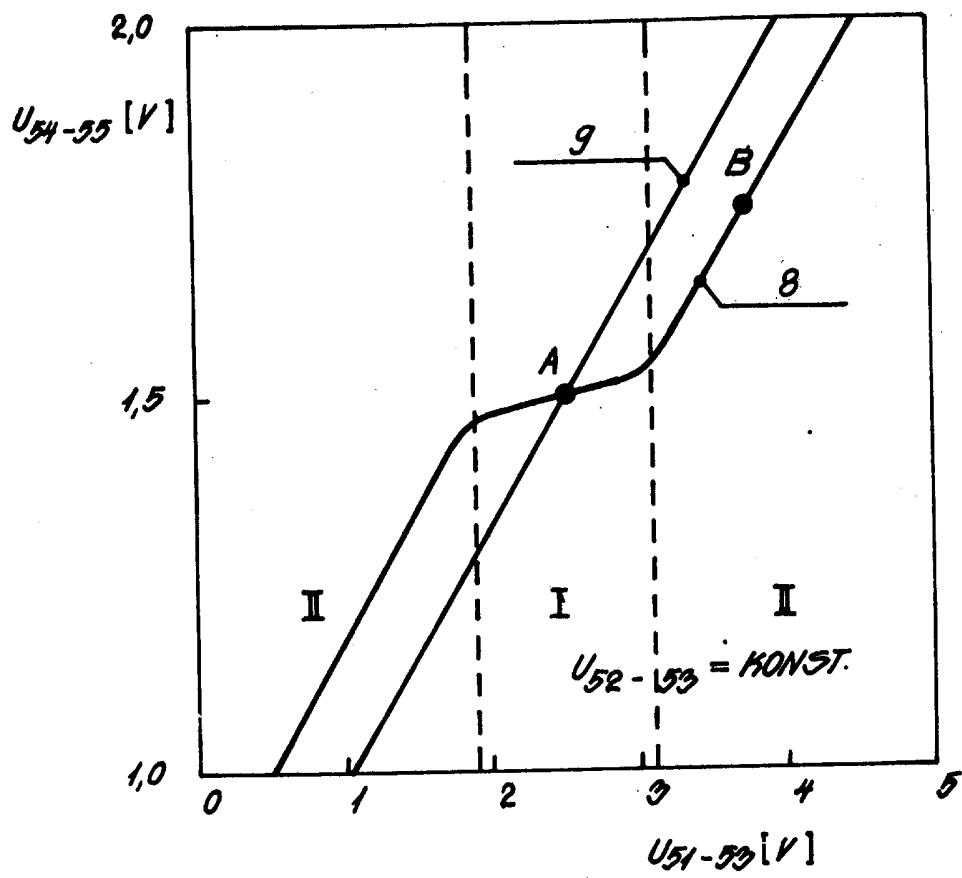
1. Číslicově-analogový fázový závěs obsahující přijímač signálu, číslicově-analogové převodníky, fázový detektor a řízený oscilátor, vyznačený tím, že mezi první výstup (21) fázového detektoru (2), výstup (31) prvního číslicově-analogového převodníku (3) a první vstup (61) řízeného oscilátoru (6) je zapojen nelineární člen (5) pro realizaci nelineární převodní charakteristiky.
2. Číslicově-analogový fázový závěs podle bodu 1, vyznačený tím, že nelineární člen (5) má na vstup (51) pro napětí z fázového detektoru (2) připojen první vstupní odpor (R1) a na vstup (52) pro napětí z prvního číslicově-analogového převodníku (3) má připojen druhý vstupní odpor (R2), mezi tyto vstupní odpory (R1, R2) a výstup (54) nelineárního členu (5) jsou paralelně zapojeny dvě dvojice odporů (R3+R4, R5+R6) složené ze za sebou zapojených přemostňovacích odporů (R3, R5) a výstupních odporů (R4, R6), ke vstupním odporům (R1, R2) je též připojena anoda první germaniové diody (D1), jejíž katoda je připojena mezi přemostňovací odpor (R3) a výstupní odpor (R4) první dvojice odporů (R3, R4), anoda druhé germaniové diody (D2) je připojena mezi přemostňovací odpor (R5) a výstupní odpor (R6) druhé dvojice odporů (R5, R6) a katoda druhé germaniové diody (D2) je připojena ke vstupním odporům (R1, R2), zdroje (E1, E2, E3) stejnosměrného napětí jsou svým jedním vývodem uzemněny, druhý vývod prvního zdroje (E1) stejnosměrného napětí je připojen přes první vnitřní odpor (R7) mezi přemostňovací odpor (R5) a výstupní odpor (R6) druhé dvojice odporů (R5, R6), druhý vývod druhého zdroje (E2) stejnosměrného napětí je připojen přes druhý vnitřní odpor (R8) na výstup (54) nelineárního členu (5), druhý vývod třetího zdroje (E3) stejnosměrného napětí je připojen přes třetí vnitřní odpor (R9) ke katodě první germaniové diody (D1) a mezi přemostňovací odpor (R3) a výstupní odpor (R4) první dvojice odporů (R3, R4).



OBR.1



OBR.2



OBR.3