(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 582 431**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **86 07220**

(51) Int Cl⁴ : G 09 F 3/20.

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 21 mai 1986.

(30) **Priorité :** JP, 23 mai 1985, n° 110938/1985.

(43) **Date de la mise à disposition du public de la demande :** BOPI « Brevets » n° 48 du 28 novembre 1986.

(60) **Références à d'autres documents nationaux apparentés :**

(71) **Demandeur(s) :** *MITSUBISHI DENKI KABUSHIKI KAISHA, société de droit japonais.* — JP.

(72) **Inventeur(s) :** Koichiro Kurahashi et Takao Matsumoto.

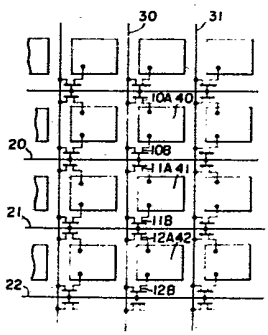
(73) **Titulaire(s) :**

(74) **Mandataire(s) :** Cabinet Malémont.

(54) Dispositif d'affichage.

(57) Ce dispositif d'affichage comporte des lignes 20, 21, 22 de transmission d'adresses et des lignes 30, 31 de transmission de données disposées sous la forme d'une matrice et plusieurs électrodes d'affichage 40, 41, 42 raccordées à des lignes voisines de transmission d'adresses et à l'une des deux lignes voisines de transmission de données, au moyen de premiers et seconds transistors 10A, 11A, 12A; 10B, 11B, 12B.

Application notamment aux dispositifs d'affichage du type à matrices d'éléments actifs.



FR 2 582 431 - A1

Vente des fascicules à l'IMPRIMERIE NATIONALE, 27, rue de la Convention — 75732 PARIS CEDEX 15

Dispositif d'affichage

La présente invention concerne un dispositif d'affichage du type formé d'une matrice d'éléments actifs. Plus particulièrement elle concerne un dispositif d'affichage du type dans lequel un défaut d'éléments d'image provoqué par le défaut de l'un des éléments actifs disposés sous la forme d'une matrice est compensé de manière à fournir une image possédant une haute qualité.

En tant que technique visant à améliorer la résolution d'un dispositif d'affichage, on connaît un dispositif d'affichage du type à matrice d'éléments actifs. Dans un tel dispositif d'affichage, un matériau prévu pour l'affichage est interposé entre deux plaques de base, et un certain nombre d'éléments de commutation sont disposés dans l'une des plaques de base, sous la forme d'une matrice. Un élément de commutation est disposé au niveau de chaque point d'intersection de lignes respectives constituées par des lignes verticales et des lignes horizontales. Lorsque l'on sélectionne une ligne verticale et une ligne horizontale, on obtient la sélection d'un élément de commutation situé au niveau du point d'intersection des lignes verticale et horizontale sélectionnées, ce qui a pour effet qu'un élément d'image correspondant à l'élément de commutation est sélectionné. Dans le dispositif d'affichage du type à matrice d'éléments actifs, on peut obtenir une image présentant une faible diaphonie et un bon contraste. Cependant il se pose un problème consistant en ce qu'un défaut présent dans un élément actif entraîne le défaut de l'élément d'image correspondant.

Afin d'éviter d'obtenir le défaut de l'élément d'image par suite d'un défaut dans l'élément actif, on connaît une technique selon laquelle un élément d'image est constitué par une combinaison d'une électrode d'affichage et d'une pluralité d'éléments de commutation. La figure 4, annexée à la présente demande, représente un schéma mon-

trant une technique classique pour compenser le défaut de l'élément d'image.

Sur la figure 4, qui montre une structure de la plaque de base d'un élément d'image, les références 10A, 10B, 10C et 10D désignent respectivement des éléments de commutation (transistors), les références 20A et 20B désignent respectivement des lignes de transmission d'adresses, les références 30A et 30B désignent respectivement des lignes de transmission de données et les références 40A, 40B, 40C et 40D désignent respectivement des électrodes d'affichage, dont chacune correspond à chacun des éléments de commutation. Un élément d'image est formé par les quatre électrodes d'affichage.

Dans la structure représentée sur la figure 4, si l'élément de commutation 10A devient défectueux, l'élément d'image comprenant l'électrode d'affichage raccordée à l'élément de commutation 10A est activée en tant qu'élément d'image possédant une étendue en surface égale à trois/quatre fois l'étendue en surface d'un élément d'image normal, dans le cas où les autres éléments de commutation 10B-10D fonctionnent normalement, ce qui a pour effet que le défaut de cet élément d'image n'est pas apparent.

Cependant la technique classique présente comme inconvénient le fait que le nombre des lignes de transmission d'adresses et des lignes de transmission de données doit être double, comme cela ressort de la figure 4. En effet la technique telle que représentée sur la figure 4 requiert, de façon désavantageuse, un nombre de circuits de commande, double de celui requis à l'origine. En outre il est nécessaire de prévoir un espace pour séparer les lignes de transmission d'adresses, les lignes de transmission de données et l'électrode d'affichage, ce qui a pour effet que l'étendue en surface efficace pour l'élément d'image est réduite. Les inconvénients mentionnés ci-dessus affectent la caractéristique résidant dans une compensation de l'élément

qui est défectueux. C'est pourquoi le procédé indiqué ci-dessus pour compenser un élément d'image défectueux ne peut pas être mis en oeuvre.

Un but de la présente invention est de supprimer les inconvénients mentionnés ci-dessus et de fournir un dispositif d'affichage du type à matrice d'éléments actifs possédant une structure simple et permettant de compenser un élément d'image défectueux.

Les buts indiqués précédemment ainsi que d'autres buts de la présente invention sont atteints grâce à la réalisation d'un dispositif d'affichage activé par des combinaisons de signaux d'adresses et de signaux de données et qui comprend une pluralité de lignes de transmission d'adresses et de lignes de transmission de données disposées sous la forme d'une matrice, et une pluralité d'électrodes d'affichage, dont chacune est raccordée à deux lignes voisines de transmission d'adresses, faisant partie de la pluralité des lignes de transmission d'adresses, et à une ou à l'ensemble de deux lignes voisines de transmission de données faisant partie de la pluralité de lignes de transmission de données par l'intermédiaire d'un premier et d'un second transistors.

D'autres caractéristiques et avantages de la présente invention ressortiront de la description donnée ci-après prise en référence aux dessins annexés, sur lesquels:

- la figure 1 est un schéma montrant la première forme de réalisation de la présente invention ;

- la figure 2 est un schéma montrant la seconde forme de réalisation de la présente invention ;

- la figure 3a est une vue en plan à plus grande échelle montrant dans le détail un transistor utilisé dans la seconde forme de réalisation ;

- la figure 3b est une vue en coupe transversale à plus grande échelle du transistor représenté sur la figure 3a ; et

- la figure 4, dont il a déjà été fait mention, est un schéma représentant un dispositif d'affichage classique.

Ci-après on va donner une description détaillée des formes de réalisation préférées de la présente invention en référence aux dessins.

La figure 1 est un schéma montrant l'agencement d'un dispositif d'affichage conforme à la première forme de réalisation de la présente invention.

Sur la figure 1 les références 10A, 11A et 12A désignent les transistors constituant des premiers éléments de commutation, les références 10B, 11B et 12B désignent des transistors constituant des seconds éléments de commutation, les références 20, 21 et 22 désignent respectivement la (k-1)-ème, la k-ème et la (k+1)-ème lignes de transmission d'adresses, les références 30 et 31 désignent respectivement la i-ème et la (i+1)-ème lignes de transmission de données et les références 40, 41 et 42 désignent respectivement des électrodes d'affichage pour le (i,k-1)-ème, le (i, k)-ème et le (i, k+1)-ème éléments d'image. L'électrode d'affichage 40 est raccordée à la fois aux transistors 10A et 10B. De même les électrodes d'affichage 41, 42 sont également raccordées à deux transistors.

Dans le dispositif d'affichage comportant la structure mentionnée ci-dessus, même si l'un des transistors devient défaillant, un signal d'image est appliqué par l'intermédiaire de l'autre transistor à l'électrode d'affichage de l'élément d'image de manière à compenser le défaut du transistor. On va donner une description détaillée de la compensation du transistor défectueux.

Les lignes de transmission d'adresses font l'objet d'une exploration depuis la ligne du haut jusqu'à la ligne du bas, dans cet ordre. Lorsque la ligne 20 de transmission d'adresses est sélectionnée, les transistors 10B et 11A sont placés à l'état conducteur. Dans ce cas, si un si-

gnal d'image S (i, k-1) est envoyé à la ligne 30 de transmission de données, le signal d'image est appliqué aux deux électrodes d'affichage 40 et 41. On va donner l'explication concernant uniquement l'électrode d'affichage 41. Lorsque la ligne 21 de transmission d'adresses est sélectionnée après que la ligne 20 de transmission d'adresses a été sélectionnée, le signal d'image S (i, k) envoyé à la ligne 30 de transmission de données est appliqué à l'électrode d'affichage 41 par l'intermédiaire du transistor 11B. Par conséquent le signal d'image S (i, k-1), qui a été envoyé à l'électrode d'affichage 41 lorsque la ligne 20 de transmission d'adresses a été sélectionnée, est immédiatement réenregistré . La tension du signal d'image S (i, k) est maintenue par l'élément d'image lui-même jusqu'à ce que l'exploration des lignes de transmission d'adresses se répète et que la ligne 20 de transmission d'adresses soit sélectionnée. Par conséquent on considère que seul le signal d'image S (i, k) est appliqué à l'électrode d'affichage 41 et que l'on peut obtenir un affichage correct.

Lorsque le transistor 11B devient défectueux, il ne se produit aucune opération de réenregistrement à l'instant de sélection de la ligne 21 de transmission d'adresses. Par conséquent l'affichage d'une image est exécuté par l'électrode d'affichage 41 étant donné qu'elle maintient le signal d'image S (i, k-1). C'est pourquoi l'élément d'image n'apparaît pas en tant qu'élément d'image défectueux. En outre un élément d'image est formé par un grand nombre d'éléments d'image, pour lesquels il existe une corrélation relativement élevée des signaux d'images entre les éléments d'image voisins, et on peut obtenir l'affichage essentiellement de la même image que celle fournie par le signal correct, grâce à l'envoi d'un signal à l'élément d'image voisin. C'est pourquoi un tel défaut est presque négligeable dans le cas de l'utilisation pratique.

Il est évident que l'on peut obtenir un afficha-

ge normal tant que le transistor 11B est normal, même si le transistor 11A est défectueux. Le risque que les transistors 11A et 11B soient simultanément défectueux est très faible. C'est pourquoi il n'est pas nécessaire d'établir de telles mesures.

L'explication mentionnée ci-dessus est applicable aux électrodes d'affichage 40, 42. C'est pourquoi, dans la forme de réalisation mentionnée ci-dessus, le défaut de l'élément d'image peut être compensé sans accroissement du nombre des lignes de transmission d'adresses ou des lignes de transmission de données, grâce à la mise en place des transistors pour chacune des électrodes d'affichage.

Lorsque l'une des lignes voisines de transmission d'adresses est interrompue, l'élément d'image correspondant à la ligne est apte à afficher un signal de la ligne voisine, ce qui a pour effet que le défaut de la ligne de transmission d'adresses interrompue n'est pas visible. Dans la forme de réalisation représentée sur la figure 1, l'électrode d'affichage est raccordée à la ligne de transmission de donnée sur le côté gauche sur le dessin, par l'intermédiaire des transistors. Cependant l'électrode d'affichage peut être raccordée à la ligne de transmission de données du côté droit, sur le dessin.

On va décrire la seconde forme de réalisation de la présente invention en référence à la figure 2.

La figure 2 est un schéma montrant la structure du dispositif d'affichage conforme à la seconde forme de réalisation de la présente invention. Les figures 3a et 3b sont représentées respectivement selon une vue en plan à plus grande échelle et selon une vue en coupe transversale montrant un exemple du transistor représenté sur la figure 2.

Sur la figure 2, les références 10A, 11A et 12A désignent des transistors servant de premiers éléments de

commutation et les références 10C, 11C et 12C désignent les transistors constituant des seconds éléments de commutation. La structure de la seconde forme de réalisation de la présente invention est la même que celle de la première forme de réalisation, pourvu que les transistors constituant les seconds éléments de commutation soient placés respectivement sur une diagonale par rapport à l'électrode d'affichage.

Avec la structure représentée sur la figure 2, un signal d'image est envoyé à un élément d'image même si l'un des transistors est défectueux, ce qui permet de compenser le défaut de l'un ou l'autre des transistors.

Les lignes de transmission d'adresses sont soumises à une exploration depuis la ligne du haut jusqu'à la ligne du bas, dans cet ordre. Lorsque la ligne 20 de transmission d'adresses est sélectionnée, les transistors 11A et 10C sont placés à l'état conducteur. A cet instant le signal d'image S (i, k-1), qui a été envoyé à la ligne 30 de transmission de données, est appliqué à l'électrode d'affichage 41 et, simultanément, le signal d'image (i+1, k-1), qui a été envoyé à la ligne 31 de transmission de données, est également appliqué à l'électrode d'affichage 40. On va donner la description uniquement en ce qui concerne l'électrode d'affichage 41. Lorsque la ligne 21 de transmission d'adresse est sélectionnée après que la ligne 20 de transmission d'adresses a été sélectionnée, le signal d'image S (i+1, k), qui a été envoyé à la ligne de transmission de données 31,est appliqué à l'électrode d'affichage par l'intermédiaire du transistor 11C. Par conséquent le signal d'image (i, k-1) envoyé à l'électrode d'affichage lorsque la ligne 20 de transmission d'adresses a été sélectionnées, est immédiatement réenregistré. La tension du signal d'image S (i+1, k) est maintenue par l'élément d'image lui-même formé par l'électrode d'affichage jusqu'à ce que l'exploration des lignes de transmission d'adresses soit

répétée et que la ligne 20 de transmission d'adresses soit sélectionnée. C'est pourquoi on considère que seul le signal d'image S (i+1, k) est envoyé à l'électrode d'affichage 41, ce qui permet d'obtenir un affichage correct.

Si le transistor 11C devient défectueux, il ne se produit aucun réenregistrement du signal d'image lorsque la ligne 21 de transmission d'adresses est sélectionnée. Par conséquent l'électrode d'affichage 41 maintient le signal d'image S (i, k-1) de manière qu'il agisse en remplacement du signal d'image S. Par conséquent l'électrode d'affichage 41 n'est pas amenée dans un état ne fournissant pas d'affichage et ne se manifeste pas en tant qu'élément d'image défectueux. Une image est formée par un grand nombre d'éléments d'image, dans lesquels la corrélation du signal d'image entre les éléments d'image voisins est relativement élevée. C'est pourquoi il est difficile d'observer un élément d'image défectueux dans le cas de l'utilisation pratique, par suite de l'affichage du signal dans l'élément d'image voisin.

Il est évident qu'un affichage normal peut être obtenu tant que le transistor 11C est normal, même si le transistor 11A est défectueux.

L'explication fournie ci-dessus est applicable aux électrodes 40, 42 de manière à compenser le défaut de l'élément d'image.

Le défaut dû à l'interruption de la ligne peut être également compensé. En effet un débranchement de la ligne de transmission d'adresses peut être compensé de la même manière que dans la première forme de réalisation. En outre s'il se produit un débranchement d'une ligne de transmission de données, l'élément d'image appartenant à la même ligne de transmission de données affiche un signal d'image de la ligne voisine de transmission de données. Par conséquent le défaut lié au débranchement de la ligne de transmission de données n'est pas visible.

Dans la forme de réalisation représentée sur la figure 2, les transistors sont disposés sur une diagonale qui s'étend depuis le coin supérieur gauche de l'électrode d'affichage jusqu'au coin inférieur droit de cette électrode. Cependant il est possible d'utiliser un agencement des transistors sur la diagonale s'étendant depuis le coin supérieur droit au coin inférieur gauche sur le dessin.

Cette forme de réalisation présente un avantage important en ce qui concerne la formation des transistors sur la plaque de base.

Les figures 3a et 3b représentent une structure de transistors à couches minces, correspondant à la seconde forme de réalisation.

Sur les figures 3a et 3b, la référence 2 désigne une ligne de transmission d'adresses, qui fonctionne à la manière d'une électrode de grille pour chacun des transistors, la référence 3 désigne des lignes de transmission de données, qui fonctionnent à la manière d'une source pour chacun des transistors, la référence 4 désigne une électrode d'affichage qui comporte deux parties saillantes 4a et 4c situées sur une diagonale de l'électrode d'affichage. Les références 5A et 5C désignent respectivement une couche semiconductrice constituée en un matériau tel que du silicium amorphe et servant à former un canal pour chacun des transistors, la référence 6 désigne une couche d'isolant de grille et la référence 7 désigne une plaque de base.

Lors de la formation du dispositif d'affichage possédant la structure décrite ci-dessus, on peut réaliser, d'une manière aussi claire que cela est représenté sur la figure 3b, le premier transistor 10A comprenant la grille 2, la source 3 et la partie saillante 4A de l'électrode d'affichage et le second transistor 10C comportant la grille 2, la source 3 et la partie saillante 4C de l'électrode d'affichage. Dans l'agencement mentionné ci-dessus, les lignes de transmission d'adresses, les lignes de transmis-

sion de données et les transistors sont dans la disposition relative représentée sur la figure 2, ce qui permet de compenser le défaut de l'élément d'image. En outre la structure telle que représentée sur les figures 3a et 3b ne requiert pas un espace important pour la mise en place de deux transistors pour chacune des électrodes d'affichage. Par conséquent l'étendue en surface de l'électrode d'affichage peut être élargie à l'intérieur de l'étendue en surface entourée par les lignes de transmission d'adresses et par les lignes de transmission de données.

Dans la forme de réalisation représentée sur la figure 3, il est évident que la source et le drain du transistor peuvent être raccordés de façon inverse, eu égard à la symétrie du transistor.

Comme cela a été décrit ci-dessus, le dispositif d'affichage du type à matrice formée d'éléments actifs conformes à la présente invention est agencé de telle sorte qu'une pluralité d'éléments actifs sont prévus pour l'électrode unique d'affichage et que le premier élément actif peut être sélectionné au moyen de l'une ou l'autre des lignes de transmission d'adresses, situées des deux côtés de l'électrode d'affichage, tandis que le second élément actif est sélectionné au moyen de l'autre ligne de transmission d'adresse, ce qui permet de compenser le défaut de l'élément d'image sans accroître le nombre des lignes de transmission d'adresses et les lignes de transmission de données.

REVENDICATIONS

1. Dispositif d'affichage activé dans des combinaisons de signaux d'adresses et de signaux de données, caractérisé en ce qu'il comporte une pluralité de lignes (20, 21, 22) de transmission d'adresses et de lignes (30, 31) de transmission de données, disposées sous la forme d'une matrice, et une pluralité d'électrodes d'affichage (40, 41, 42), dont chacune est raccordée à deux lignes voisines de transmission d'adresses faisant partie de ladite pluralité de lignes de transmission d'adresses et à une ou aux deux lignes voisines de transmission de données appartenant à ladite pluralité de lignes de transmission de données, par l'intermédiaire d'un premier et d'un second transistors (10A, 11A, 12A ; 10B, 11B, 12B ; 10C, 11C, 12C).

2. Dispositif d'affichage selon la revendication 1, caractérisé en ce que ledit premier transistor (10A, 11A, 12A) raccordé entre une première desdites deux lignes voisines de transmission de données (20, 21, 22) et ladite électrode d'affichage (40, 41, 42) comporte une première électrode raccordée à ladite première ligne de transmission d'adresses, une seconde électrode raccordée à ladite électrode d'affichage et une troisième électrode raccordée à une première ligne de transmission de données, et que ledit second transistor (10B, 11B, 12B) raccordé entre la seconde desdites deux lignes voisines de transmission d'adresses et de ladite électrode affichage comporte une première électrode raccordée à ladite seconde ligne de transmission d'adresses, une seconde électrode raccordée à ladite électrode d'affichage et une troisième électrode raccordée à ladite première ligne de transmission de données, à laquelle ladite troisième électrode du premier transistor est raccordée.

3. Dispositif d'affichage selon la revendication 2, caractérisé en ce que lesdites première, seconde et troisième électrodes desdits premier et second transistors sont

respectivement une grille, un drain et une source.

4. Dispositif d'affichage selon la revendication 1, caractérisé en ce que ledit premier transistor (10A, 11A, 12A) raccordé entre la première desdites deux lignes voisines de transmission d'adresses et ladite électrode d'affichage comporte une première électrode raccordée à ladite première ligne de transmission d'adresses, une seconde électrode raccordée à ladite électrode d'affichage et une troisième électrode raccordée à ladite première ligne de transmission de données desdites deux lignes voisines de transmission de données, et que ledit second transistor (10C, 11C, 12C) raccordé entre la seconde desdites deux lignes voisines de transmission de données et ladite électrode d'affichage comprend une première électrode raccordée à ladite seconde ligne de transmission d'adresses, une seconde électrode raccordée à ladite électrode d'affichage et une troisième électrode raccordée à la seconde ligne de transmission de données, qui est voisine de la ligne de transmission de données à laquelle est raccordée ladite troisième électrode du premier transistor.

5. Dispositif d'affichage selon la revendication 4, caractérisé en ce que lesdites première, seconde et troisième électrodes desdits premier et second transistors sont respectivement une grille, un drain et une source.

6. Dispositif d'affichage activé par des combinaisons de signaux d'adresses et de signaux de données, caractérisé en ce qu'il comporte une pluralité de transistors à couches minces (10A, 10C), dont chacun possède une première électrode et une seconde électrode, un certain nombre de lignes de transmission d'adresses (2) et un certain nombre de lignes de transmission de données (3), disposées sous la forme d'une matrice, dans laquelle lesdites première et seconde électrodes de chacun desdits transistors s'intersectent réciproquement, et une pluralité d'électrodes d'affichage (4), dont chacune est placée dans une zone en-

tourée par deux lignes voisines de transmission d'adresses faisant partie de ladite pluralité des lignes de transmission d'adresses, par deux lignes voisines de transmission de données faisant partie de la pluralité des lignes de transmission de données, et est raccordée par chaque troisième électrode desdits premier et second transistors (10A, 10C), qui sont placés respectivement sur une diagonale dans ladite zone entourée par les deux lignes voisines de transmission d'adresses et par les deux lignes voisines de transmission de données.

7. Dispositif d'affichage selon la revendication 6, caractérisé en ce que lesdites première, seconde et troisième électrodes (2, 4A-4C, 3) desdits premier et second transistors sont respectivement une grille, un drain et une source.

8. Dispositif d'affichage selon la revendication 6, caractérisé en ce que ladite électrode d'affichage (4) est munie de parties saillantes (4A, 4C) situées sur ladite diagonale et constituant lesdites troisièmes électrodes dudit premier et second transistors.

FIGURE 1

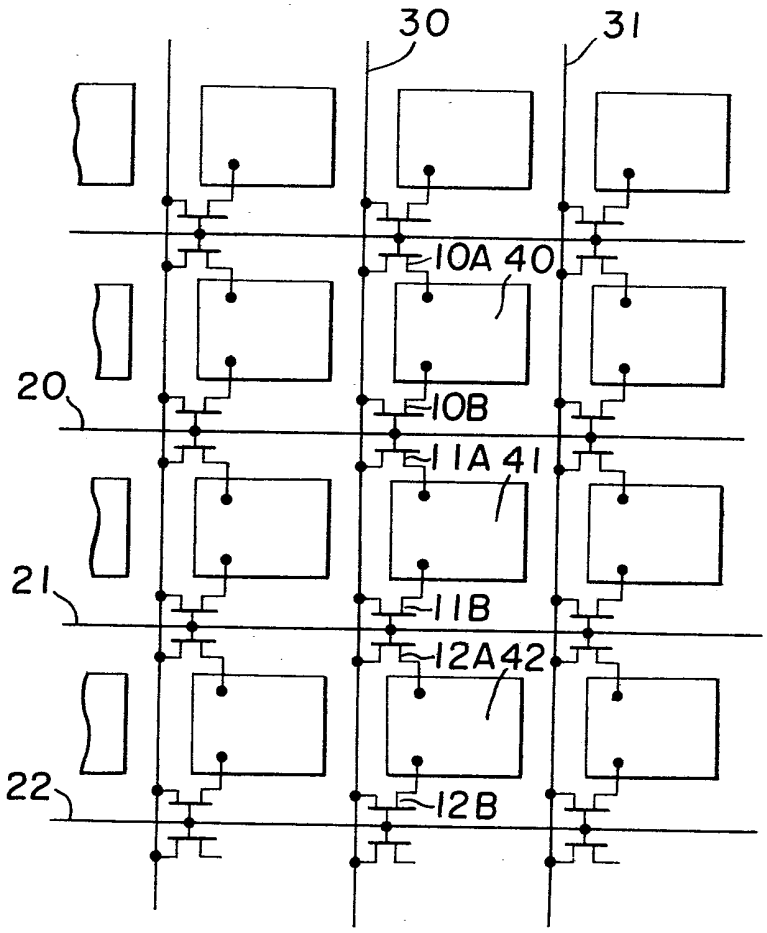


FIGURE 2

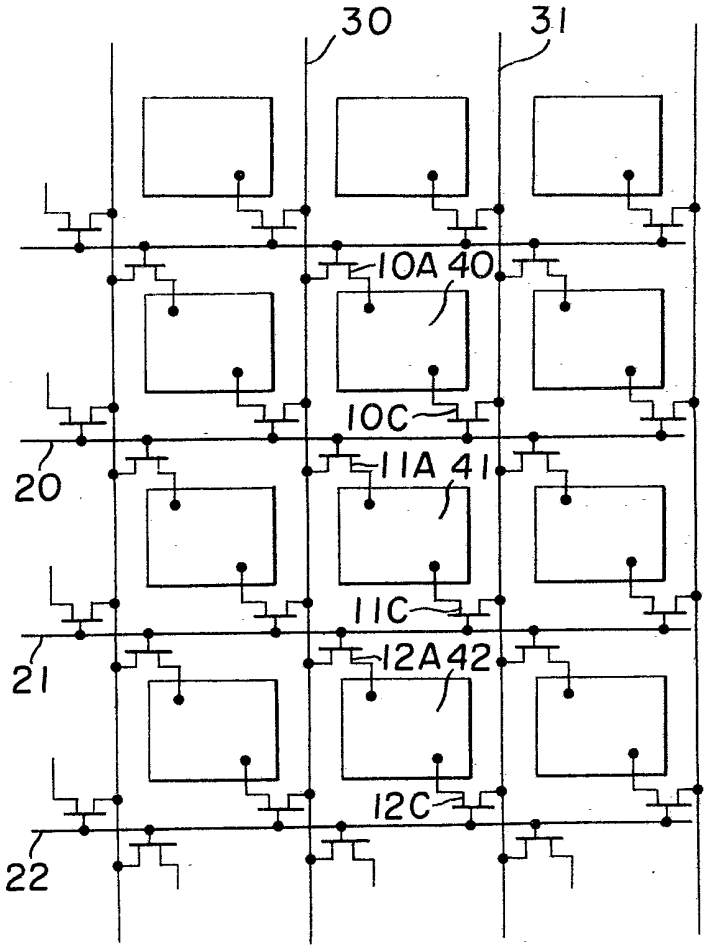


FIGURE 3 (b)

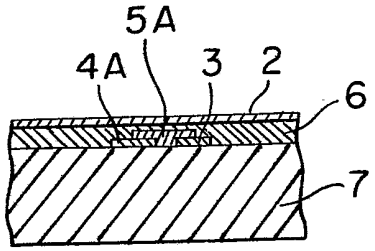


FIGURE 3 (a)

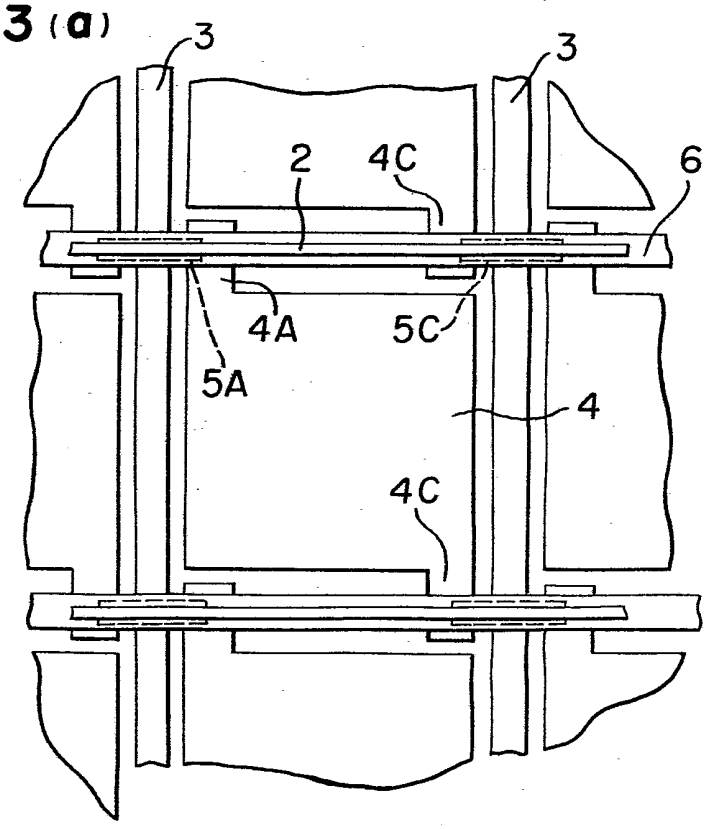


FIGURE 4

