



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 930263

(61) Дополнительное к авт. свид-ву № 732814

(22) Заявлено 04.06.79 (21) 2774679/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 23.05.82. Бюллетень № 19

Дата опубликования описания 25.05.82

(51) М. Кл.³

G 05 B 19/18

G 05 B 23/02

(53) УДК 621.

.503.55

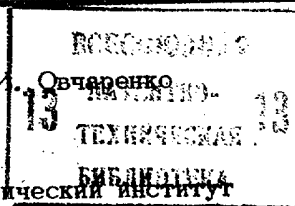
(088.8)

(72) Авторы
изобретения

В. Г. Воронов, П. А. Качанов и А. И. Овчаренко

(71) Заявитель

Харьковский ордена Ленина политехнический институт
им. В. И. Ленина



(54) УСТРОЙСТВО ДЛЯ ПРОГРАММНОГО РЕГУЛИРОВАНИЯ

1

Изобретение относится к управлению технологическими процессами, в частности процессами сушки капиллярнопористых строительных материалов, и может быть использовано в промышленности строительных материалов.

По основному авт. св. № 732814 известно устройство для программного регулирования, содержащее первый анализатор, первый вход которого подключен к выходу первого триггера и к первому входу первого элемента И, второй вход которого соединен с выходом формирователя импульсов, вход которого соединен с выходом второго триггера и первым выходом второго анализатора, выход которого подключен к первому входу первого триггера, второй вход которого подключен к выходу первого коммутатора, к входу блока индикации и к выходу второго триггера, выход первого анализатора соединен с первым входом второго триггера, выход первого элемента И через датчик регулируемого пара-

2

метра подключен к входу аналого-цифрового преобразователя (АЦП), и последовательно соединенные блок задания программы, блок ввода программы, второй элемент И, подключенный другим входом к первому выходу блока выбора режимов, блок памяти, третий элемент И, блок оперативной памяти, реверсивный счетчик, блок сравнения, третий триггер, четвертый элемент И и блок управления, первый вход первого коммутатора соединен с выходом блока оперативной памяти, второй вход - с выходом реверсивного счетчика, третий вход - с выходом блока сравнения, второй вход третьего триггера соединен с выходом элемента ИЛИ, второй выход - с вторым входом второго анализатора, а второй вход четвертого элемента И соединен с вторым выходом блока выбора режимов, генератор импульсов, пятый элемент И, делитель частоты, второй коммутатор, первый и второй элементы задержки и блок выбора адреса, подключенный выходом к

другому входу блока памяти, другой выход которого соединен с первым выходом второго коммутатора, второй вход которого подключен к выходу АЦП, третий вход - к третьему выходу блока выбора режимов и к первому входу пятого элемента И, второй вход которого соединен с выходом генератора импульсов, выход - с первым входом делителя частоты, второй вход которого соединен с четвертым выходом блока выбора режимов, пятый выход которого соединен с четвертым входом первого коммутатора, вход первого элемента задержки подключен к выходу первого элемента И, выход - к первому входу элемента ИЛИ, второй вход которого соединен с выходом делителя частоты, с одним из входов блока оперативной памяти и с вторым входом второго триггера, вход второго элемента задержки соединен с пятым выходом блока выбора режимов и через дифференцирующий элемент с одним из входов блока оперативной памяти и с вторым входом реверсивного счетчика, выход - с другим входом третьего элемента И, а выход второго коммутатора подключен к другому входу блока сравнения [1].

Недостатком устройства является низкая точность устройства, обусловленная воздействием возмущений на объект управления. При наличии больших или длительных рассогласований в системе регулятор не успевает обрабатывать ошибку на одном такте цикла регулирования. Вследствие этого часть программы не обрабатывается, что приводит к нарушению всего технологического цикла.

Цель изобретения - повышение точности устройства.

Цель достигается тем, что устройство для программного регулирования дополнительно содержит элемент запрета, входы которого подключены к выходам делителя частоты и блока сравнения, а выход - к одному из входов блока оперативной памяти.

На чертеже представлена функциональная схема устройства.

Устройство содержит датчик 1 регулируемого параметра, блок 2 выбора режимов, блок 3 задания программы, блок 4 ввода программы, блок 5 выбора адреса, блок 6 памяти, блок 7 оперативной памяти, реверсивный счетчик 8, блок 9 сравнения, третий триггер 10, блок 11 управления, аналого-цифровой преобразователь 12, генератор 13 импульсов,

делитель 14 частоты, второй 15 и первый 16 коммутаторы, первый 17 и второй 18 анализаторы, второй 19 и первый 20 триггеры, формирователь 21 импульсов, блок 22 индикации, второй 23 и первый 24 элементы задержки, дифференцирующий элемент 25, второй 26, третий 27, четвертый 28, пятый 29 и первый 30 элементы И, элемент ИЛИ 31 и элемент 32 запрета.

Устройство работает следующим образом.

Вначале производится запись программы регулирования в блок 6, для чего в блоке 2 устанавливается первый режим "Ввод" в блок 6, при этом открывается элемент И 26, и программа от блока 3 с помощью блока 4 через элемент И 26 записывается в блок 6 по адресу, установленному на наборном поле блока 5. В блоке 6 записываются возможные программы для регулирования заданного технологического процесса и проверочные тесты.

Второй режим "Проверка" устанавливается оператором перед началом рабочего режима, при этом закрываются элементы 26, 28 и 29 и открывается элемент 27. Сигналом с блока 2 через коммутатор 15 блок 6 подключается к блоку 9. Проверочный тест, адрес которого устанавливается на наборном поле блока 5, из блока 6 через элемент 27 поступает на вход блока 7. В блоке 9 осуществляется сравнение заданного выходного сигнала, который поступает с блока 6 через коммутатор 15, с действительным выходным сигналом со счетчика 8. Результат сравнения через коммутатор 16 поступает на блок 22. Если в процессе проверки обнаружена неисправность, тогда устройство переводится в третий режим - "Диагностика". При этом сигналом с блока 2 через коммутатор 16 к блоку индикации 22 подключается блок 7, счетчик 8, блок 9, на которые из блока 6 через элемент 27 поступают диагностические тесты. После локализации и устранения неисправности регулятор снова переводится в режим "Проверка". Если в режиме "Проверка" не обнаружены неисправности, тогда регулятор переводится в режим "Ввод" в блок 7, при этом сигнал с блока 2 поступает через элемент 23 на элемент 27 и через элемент 25 на блок 7 и реверсивный счетчик 8, устанавливая их в начальное состояние. Элементы И 26, 28, 29 закрыты. Програм-

ма регулирования, адрес которой устанавливается на наборном поле блока 5, переписывается в блок 7. После окончания процесса переписи программы регулирования устройство переводится в режим "Регулирование", при этом элементы И 28 и 29 открываются и закрывается элемент И 27. Сигналом из блока 2 коммутатор 15 подключает АЦП 12 к блоку 9 сравнения.

В начале каждого цикла регулирования импульс генератора 13 используется для проверки работоспособности регулятора, для чего выходной сигнал генератора 13 через элемент И 29 и делитель 14 устанавливает в "0" триггер 19 и через элемент ИЛИ 31 триггер 10. Сигнал с инверсного выхода триггера 19 устанавливает в "1" триггер 20, запускает формирователь 21 и одновременно поступает в анализатор 18 и на устройство 22 индикации.

Если выходной триггер 10 установился в "0", тогда выходной сигнал анализатора 18 сбрасывает в "0" триггер 20 и тем самым подает разрешающий потенциал в анализатор 17 и открывает элемент И 30. Импульсы с формирователя 21 через элемент И 30 поступают на элемент 24 задержки. Одновременно импульс с формирователя 21 через элемент 30 разбалансирует регулирующий мост, в котором установлен датчик 1. Триггер 10 при этом должен установиться в "1", этот сигнал через анализатор 17 устанавливает триггер 19 в "1", потенциал с блока индикации 22 снимается. Цикл проверки работоспособности регулятора завершен.

Через время, определяемое элементом задержки 24, сигнал с элемента ИЛИ 31 устанавливает в "0" триггер 10.

Начинается цикл регулирования. Аналоговый сигнал с выхода датчика 1 поступает на вход АЦП 12, где преобразуется в двоичный код. Код с выхода АЦП 12 через коммутатор 15 поступает на вход блока 9 сравнения, на другой вход которого с выхода счетчика 8 поступает код, соответствующий заданному значению регулируемого параметра и получающийся путем суммирования всех "1" и вычитания "0", которые поступают с блока 7 при подаче тактового сигнала с делителя 14 за время, прошедшее с начала цикла регулирования. Цикл регулирования задается блоком 2 посредством изменения частоты сигналов, поступающих от

генератора 13 через элемент И 29 на вход делителя 14 частоты.

Сигнал рассогласования с блока 9 сравнения поступает на триггер 10, выход которого соединен через элемент И 28 с блоком 11. Одновременно сигнал с блока 9 поступает на элемент 32 запрета, который открывается только в случае равенства нулю сигнала на выходе блока 9, т.е. тогда, когда действительное значение регулируемого параметра равно заданному. В противном случае элемент 32 заперт и тактовые импульсы от генератора 13 не поступают на блок 7. Дальнейшее продолжение программы в этом случае запрещено. Регулятор отрабатывает предыдущее значение параметра, т.е. подавляет большое возмущение, возникшее в системе. Как только на выходе блока 9 сигнал стал равным нулю, элемент запрета открывается и очередной импульс генератора 13 извлекает из блока 7 новое программное значение параметра, продолжается отработка заданной программы.

Если во время проверки работоспособности регулятора триггер 10 не установился в "0", тогда триггер 14 не устанавливается в "0", элемент И 30 закрыт, разрешения на дальнейшую проверку нет. Единичный сигнал с инверсного выхода триггера 19 подается на блок 22 индикации, сигнализирующий о неисправности устройства. Если триггер 10 не установился в "1", то триггер 19 остается в "0". Блок 22 индикации сигнализирует о неисправности устройства.

Время непрерывного контроля работоспособности устройство значительно меньше времени рабочего цикла и не влияет на работу устройства.

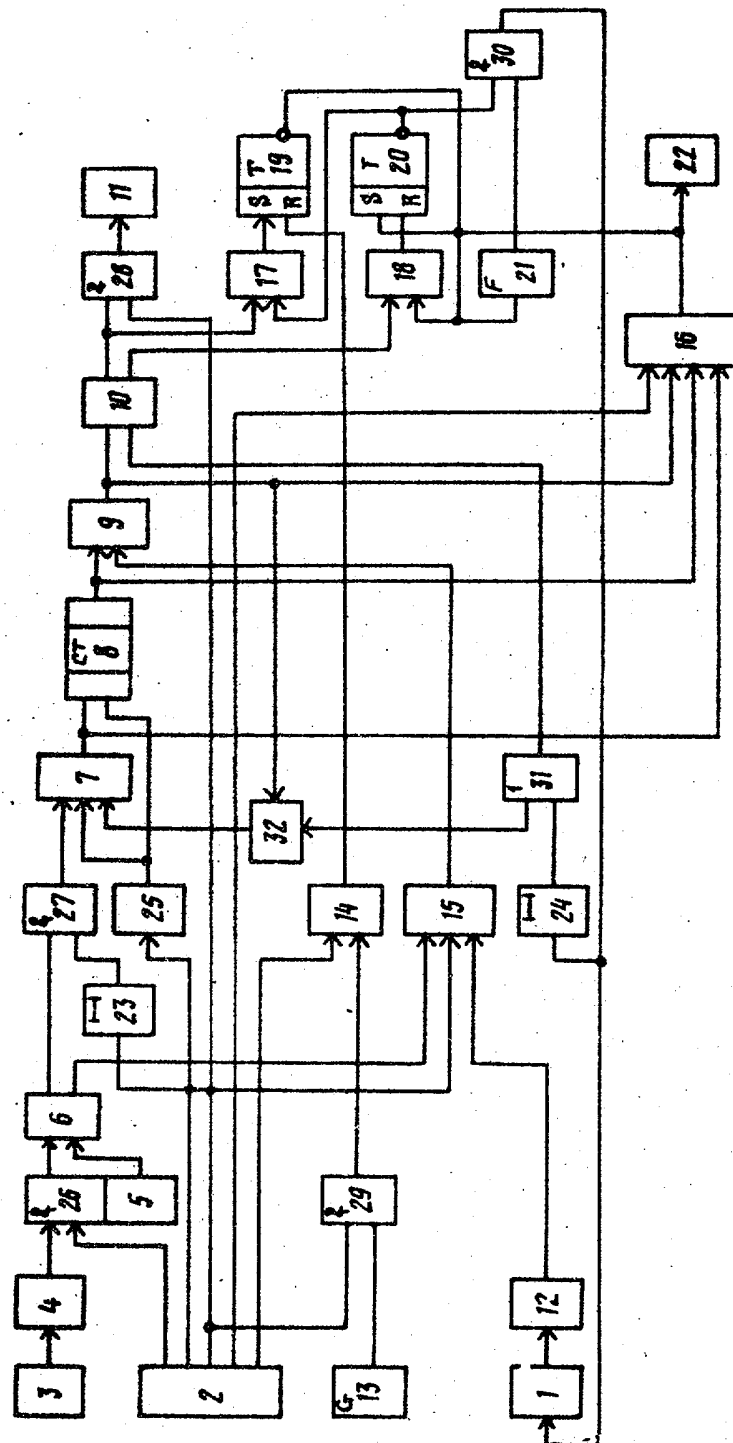
Таким образом, в предлагаемом устройстве обеспечивается повышение точности выполнения программы за счет подавления больших возмущений при сохранении программы задания, что в целом ряде процессов (процессы сушки капиллярнопористых строительных материалов, диффузионные процессы, процессы выращивания монокристаллов и т. д.) является чрезвычайно важным и положительно сказывается на качестве (проценте выхода годных) изделий.

Ф о р м у л а и з о б р е т е н и я

Устройство для программного регулирования по авт. св. № 732814, отличающееся тем, что, с целью

повышения точности устройства, оно содержит элемент запрета, входы которого подключены к выходам делителя частоты и блока сравнения, а выход — к одному из входов блока оперативной памяти.

Источники информации,
принятые во внимание при экспертизе
1. Авторское свидетельство СССР
№ 732814, кл. G 05 В 19/18, 1977
5 (прототип).



Редактор Н. Лазаренко Составитель Н. Белинкова
Техред Е. Харитончик Корректор У. Пономаренко

Заказ 3470/63

Тираж 908

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4