

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

| | | | |
|--|---|--------------------------|--------------------------|
| (51) Int. Cl. ⁶ G11B 20/00 | (45) 공고일자 2000년10월16일 | (11) 등록번호 10-0268541 | (24) 등록일자 2000년07월13일 |
| (21) 출원번호 10-1992-0008399 | (65) 공개번호 특1992-0022264 | (43) 공개일자 1992년12월19일 | |
| (22) 출원일자 1992년05월19일 | | | |
| (30) 우선권주장 702,978 1991년05월20일 미국(US) | | | |
| (73) 특허권자 통스 콘슈머 일렉트로닉스, 인코포레이티드 | 크리트먼 어윈 엠 미국 인디애나주 46290-1024 인디애나폴리스 노스 메리디안 스트리트 10330 존앨랜헤이그 | | |
| (72) 발명자 미함중국,인디애나,인디애나폴리스,브로드웨이 5770 토드제이.크리스토퍼 | | | |
| (74) 대리인 이병호 | 미함중국,인디애나,인디애나폴리스,사우스 키틀리 애비뉴 1402 | | |

심사관 : 서호선

(54) 콤 필터-버스트 고정 클럭 회로

요약

본 발명은 한 콤 필터에 의해 제공된 분리 색도 신호에 응답하게 되는 한 버스트 고정 클럭 발생기를 포함하는 비디오 신호 처리 시스템에 관한 것이다. 그 콤 필터는, 한 버스트 게이트 신호에 응답하여, 비-콤 필터된 비디오 신호를 버스트 기간동안 통과시키는 수단을 포함하여 클럭 발생기의 응답시간을 향상시킨다.

대표도

도1

명세서

[발명의 명칭]

콤 필터-버스트 고정 클럭 회로

[도면의 간단한 설명]

제1도는 본 발명을 실시하는 적응 콤 필터 및 버스트 고정 클럭 발생기를 포함하는 비디오 신호 처리 장치의 일부를 도시한 블럭선도.

제1a도는 버스트동안 콤 필터 처리를 억제하기 위한 수단을 포함하는 적응 콤 필터의 PAL 버전의 블럭선도.

제2도는 본 발명을 실시하는 비적응 콤 필터 및 버스트 고정클럭 발생기를 포함하는 비디오 신호 처리 장치의 일부를 도시한 블럭선도.

<도면의 주요부분에 대한 부호의 설명>

- 10 : 아날로그-디지털 변환기(ADC)
- 13 : 동기화 분리기
- 14 : 콤 필터 제어 회로
- 22 : ACC 검출기
- 23 : ACC 회로

[발명의 상세한 설명]

본 발명은 버스트 고정 클럭 신호 발생을 위한 회로에 의해 처리되는 콤 필터를 포함하는 비디오 신호 처리 시스템에 관한 것이다.

예를 들어, 합성 비디오 신호를 처리하기 위해 이용되는 형태의 비디오 신호 처리 회로는 합성 신호의 색도 성분의 복조를 보조하기 위해 기존 혹은, 클럭 신호를 발생하기 위한 버스트 고정 클럭 신호 발생기를 전형적으로 포함하거나, 혹은, 디지털 신호 처리 장치의 경우에 샘플링 및 처리 클럭 신호를 제공한다. 그 버스트 고정 클럭 발생기는 휘도와 색도 성분을 분리하기 전에 합성 신호의 버스트 성분은 응답하도록 명목상으로 결합된다. 그러나, 특히, 디지털 처리 시스템에 있어서, 버스트 고정 클럭 발생기

를 결합시켜, 한 지점 이후에 휘도 및 색도 분리 지점에서 장점을 얻을 수 있음을 알 수 있다. 그렇게 실시한 경우에, 그 버스트 고정 클럭 발생기는 자동적 색도 고정(ACC)에 의해 처리된 한 버스트 성분에 응답되도록 할 수 있어, 특히 저진폭의 수신된 신호에 대해 보다 정확한 위상 고정 신호를 제공한다.

최근에, 색도 및 휘도 성분을 분리하기 위해 선택된 회로는 콤 필터를 포함한다. 콤 필터 처리를 통해 색도 및 휘도 성분을 분리하는 처리는 비디오 신호의 최소한 두 수평라인으로부터 신호를 합계하는 처리를 포함한다. 그 결과, 분리된 버스트 성분은 최소한 두 라인으로부터 버스트 신호의 합계 혹은, 평균이 된다. 그 평균 처리는 합성 버스트 성분으로부터 위상 에러를 제거하는 경향이 있다. 이것은 적음 콤 필터를 사용하는 시스템에서 특히 의문점이 있는데, 합성신호에 대한 기여도가 다른 시간에서 상이한 라인으로부터 유도된다. 선택적으로, 콤 필터 처리는 버스트 신호를 저역통과 처리로 볼 수도 있어, 버스트 고정 클럭 발생기의 응답시간을 느리게 한다.

본 발명은 한 콤 필터에 의해 제공된 분리 색도 신호에 응답하게 되는 버스트 고정 클럭 발생기를 포함하는 한 시스템내에서 위상 정보의 손실을 극복하는 것에 관계가 있다. 그 콤 필터는 버스트 기간동안 비-콤 필터 처리된 비디오 신호를 통과시켜, 한 버스트 게이트 신호에 응답하게 되는 장치를 포함한다.

본 발명은 NTSC 신호를 처리하기 위한 디지털 신호 처리 환경에서 기술될 것이다. 그러나, 아날로그 신호 처리 회로 및, 특히 PAL, 다른 표준 비디오 신호에 동일하게 적용할 수 있음을 알 수 있다.

제 1 도를 참조하면, 예를 들어, 한 텔레비전 수상기 튜너/IF회로(도시하지 않음)로부터 최소한 동기화된 버스트 및 색도 성분을 포함하는 아날로그 비디오 신호는 아날로그-디지털 변환기(ADC)(10)에 인가된다. 그 ADC는 한 클럭 신호(CK)에 응답하여 아날로그 비디오 신호를 샘플하고, 그 비디오 신호를 나타내는 펄스 코드화 변조된 PCM 샘플을 제공한다. 그 PCM 샘플은 수신된 신호의 동기화 성분으로부터 수평 및 수직동기화 신호를 발생하는 동기화 분리기(13)에 결합된다. 추가로, 변환된 신호의 버스트 성분과 일치하는 게이팅 펄스를 갖는 버스트 게이트 신호(BG)를 제공한다. 그 PCM 샘플은 하나 및 두 수평 라인 주기로 지연된 PCM 샘플을 각각 제공하는 두 지연 라인(11 및 12)의 캐소드 접속부에도 결합된다. ADC로부터의 PCM 샘플과 지연 라인(11 및 12)으로부터 지연된 PCM 샘플은 제어 신호[K 및 (1-K)]를 발생하는 콤 필터 제어회로(14)에 결합된다. 그 제어 신호[K 및 (1-K)]는 지연 라인(12) 및 ADC(10)에 의해 제공된 PCM 샘플을 각각 할당하는 감쇠기(16 및 15)에 인가된다. 그 할당된 샘플은 가산기(17)에 의해 부가적으로 조합되고, 그 조합된 샘플은 감산기 회로(18)의 감산 입력에 결합된다. 지연 라인(11)로부터 PCM 샘플은 감산기 회로의 마이너스 입력에 인가되고, 콤 필터 처리된 색도신호에 상응하는 출력에도 인가된다. 회로 소자(11 및 18)는 일반적으로 공지된 적용 콤 필터 회로를 형성한다.

감산기 회로(18)에 의해 제공된 샘플은 색도 신호에 이득/감쇠를 제공하는 ACC 회로(23)에 결합되어 버스트 성분에 적당한 양으로 소정의 진폭을 나타낸다. ACC 회로로부터의 샘플은, 예를 들어, 포화 제어 및 매트릭스 회로인 다른 처리회로(도시하지 않음)와, ACC 검출기(22) 및 위상 고정 루프(21)에 인가된다. 버스트 기간동안 ACC 회로로부터 출력된 샘플에 응답하는 ACC 검출기는 그 ACC(23)에 의해 인가된 이득/감쇠량을 제어하기 위한 제어 신호를 발생한다.

위상 고정 루프(PLL)는 국부 발진기를 포함하여 버스트 게이트 펄스에 응답하고, 그 색도 신호의 버스트 성분은, 명목상으로 다수의 버스트 주파수임에도 불구하고, 기준 혹은, 위상 고정된 클럭 신호(CK)를 버스트 신호에 제공한다. 그 클럭신호는 그 회로내의 여러 처리 소자에 공급된다.

라인 평균 버스트 성분을 PLL(21)에 인가하는 절차를 위해, 콤 필터의 기능은 버스트 기간동안 억제된다. 그것은 가산기(17)로부터 스위치(SW1)를 통해 감산기(18)까지 결합시킨 제 1 도의 전형적인 회로에 의해 실행된다. 각각의 라인 기간의 액티브 비디오 부분동안, 스위치(SW1)는 가산기(17)를 감산기(18)에 결합한다. 각각의 라인 기간의 버스트 기간동안, 스위치(SW1)는 제로의 값을 감산기(18)에 결합시킨다. 따라서, 액티브 및 버스트 기간동안, 그 감산기(18)는 콤 필터 처리된 색도 및 복합 비디오 신호를 각각 제공한다.

적음 콤 필터의 PAL 버전은 제 1a 도를 참조로 설명한다. 그 콤 필터는 미합중국 특허 제4,961,108호에 기술되어 있고, 명세서내에는 기술하지 않는다(제 1a 도 및 그 구성 소자의 번호는 참조된 특허의 제 3 도에 이용된 번호와 일치한다). 3 수평 라인으로부터 비디오 신호 샘플이 한 신호(K)에 의해 제어되는 구성 소자(74)에 적응적으로 부가된다고 말하면 충분하다. K가 제로값과 동일할 때, 비-콤 필터 처리된 색도 신호는 색도 출력(C)에 인가된다(그 색도신호는 BPF(54) 및 필터(62)를 통해 지연 소자(62)로부터의 신호이다. 따라서, 출력(C)에서 색도 신호는 클럭 발생을 위해 PLL에 인가된다면, 콤 필터 처리는 본 장치에서 버스트 기간동안 K의 값을 제로로 하여 간단히 억제될 수 있다. 이것은 가상으로 도시한 스위치(73)에 의해 표시된 것처럼 K 제어 버스를 정지에 클램핑하여 K 발생기(72)의 외부에서 혹은, 그 K 발생기의 외부에서 실행될 수 있다.

제2도는 필터의 출력에 결합되어 클럭 신호를 발생하기 위해 PLL를 포함하여 필터 처리된 색도 신호를 제공하기 위한 종래의 1-H 콤 필터를 도시한다. 이 회로에 있어서, 콤 필터 처리는 비-콤 필터 처리된 비디오 신호를 색도 신호를 색도 신호 경로로 대치하기 위해 버스트 게이트 펄스에 의해 조정된 스위치(SW2)를 통해 버스트 기간동안 억제된다.

(57) 청구의 범위

청구항 1

버스트 성분을 포함하는 비디오 신호를 처리하기 위한 비디오 신호 처리 장치에 있어서, 비디오 신호를 한 수평 라인 간격만큼 지연시키는 지연 수단; 상기 지연 회로로부터 이용 가능한 신호와 제공된 신호를 조합하여 콤-필터된 신호를 출력하는 콤-필터 수단; 상기 콤-필터 수단의 출력에 결합되어, 상기 버스트 성분에 위상 고정된 클럭 신호를 발생하는 클럭 신호 발생 수단과; 상기 버스트 성분의 발생 동안, 상기 콤-필터 수단과 협력하여 상기 지연수단으로부터 단지 비디오 신호만을 콤-필터 수단의 출력에 인가하는

수단을 포함하는 것을 특징으로 하는 비디오 신호 처리 장치.

청구항 2

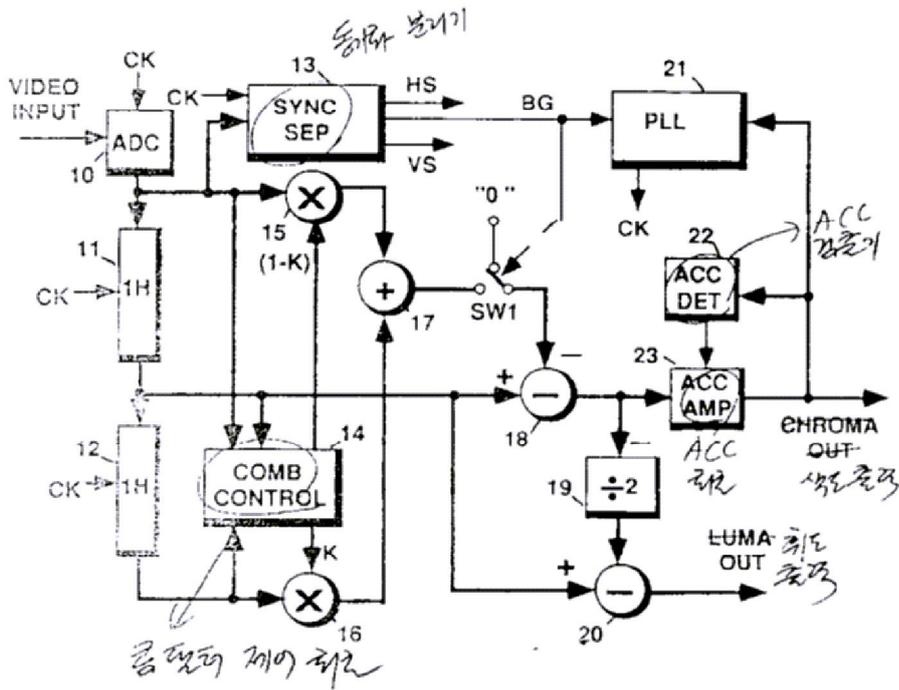
제1항에 있어서, 상기 콤-필터 수단은 상기 지연 수단의 비디오 신호와 제1 및 제3수평 라인의 비디오 신호를 비례적으로 조합하는 수단을 포함하는 적응 콤-필터이고, 상기 콤-필터와 협력하는 수단은 상기 버스트 성분 발생 동안 상기 적응 콤-필터가 단지 상기 지연 수단으로부터의 비디오 신호를 제공하도록 버스트 성분의 발생 동안 비례적인 조합을 억제하기 위한 수단을 포함하는 것을 특징으로 하는 비디오 신호 처리 장치.

청구항 3

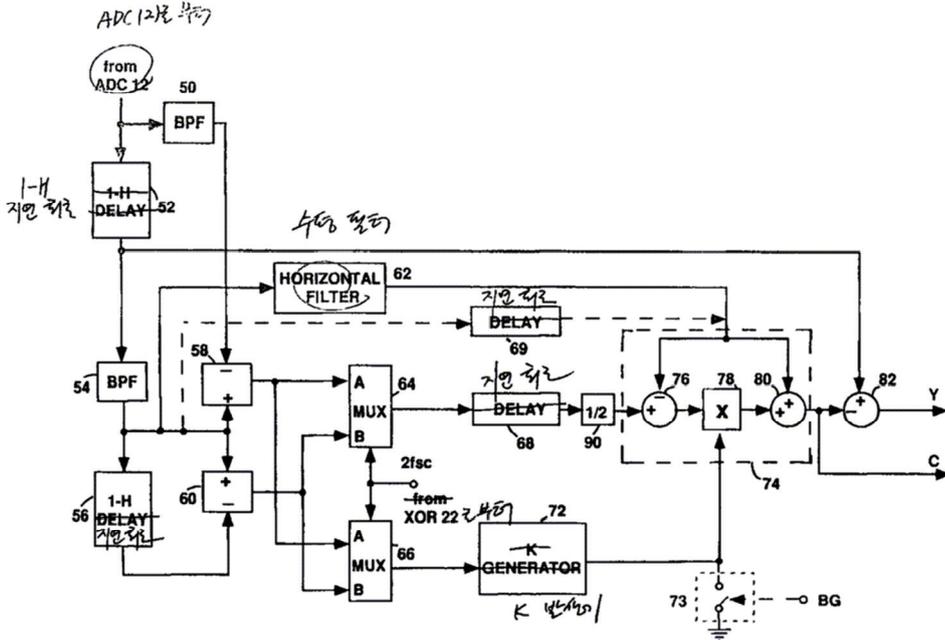
제1항에 있어서, 상기 클럭 신호 발생 수단은 자동 색도 제어 회로에 의해 상기 콤-필터 수단의 출력에 결합된 것을 특징으로 하는 비디오 신호 처리 회로.

도면

도면1



도면 1a



도면 2

