

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 3 年 2 月 12 日 (2021.2.12)

【公表番号】特表 2020-504909 (P2020-504909A)

【公表日】令和 2 年 2 月 13 日 (2020.2.13)

【年通号数】公開・登録公報 2020-006

【出願番号】特願 2019-536303 (P2019-536303)

【国際特許分類】

H 0 1 L 33/22 (2010.01)

H 0 1 L 33/32 (2010.01)

H 0 1 L 31/0264 (2006.01)

【F I】

H 0 1 L 33/22

H 0 1 L 33/32

H 0 1 L 31/08 L

【手続補正書】

【提出日】令和 2 年 12 月 23 日 (2020.12.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 半導体層と、

前記第 1 半導体層上に配置され、V ピットを含む第 2 半導体層と、

前記第 2 半導体層上に配置され、前記第 2 半導体層の V ピットと対応する V ピットを含む活性層と、

前記活性層上に配置され、前記活性層よりも広いバンドギャップを有し、前記活性層の V ピットと対応する V ピットを含む第 3 半導体層と、

前記第 3 半導体層上に配置され、前記第 3 半導体層の V ピットと対応する V ピットを含む第 4 半導体層と、

前記第 4 半導体層上に配置され、前記第 4 半導体層よりも広いバンドギャップを有し、前記第 4 半導体層と対応する V ピットを含む第 5 半導体層と、

前記第 5 半導体層上に配置される第 6 半導体層と、を含み、

前記第 3 半導体層及び前記第 5 半導体層はアルミニウム組成を含み、

前記第 4 半導体層は、前記第 3 半導体層及び前記第 5 半導体層よりも低いバンドギャップを有し、

前記第 5 半導体層は、前記第 3 半導体層と同一又は広いバンドギャップを有し、

前記活性層は、前記第 2 半導体層の V ピット上に配置され、R (1 1 0 2) 面と対応する第 1 領域と、前記第 2 半導体層の V ピットの外郭に配置され、C (0 0 0 1) 面と対応する第 2 領域とを含み、

前記第 2 領域は、前記第 1 領域より上部に配置され、

前記第 2 半導体層、前記活性層、前記第 3 半導体層、前記第 4 半導体層及び前記第 5 半導体層のそれぞれの V ピットのうち、前記第 2 半導体層の V ピットの水平方向の幅が一番小さく、前記第 5 半導体層の V ピットの水平方向の幅が一番大きく、

前記第 2 半導体層、前記活性層、前記第 3 半導体層、前記第 4 半導体層及び前記第 5 半導体層のそれぞれの V ピットのそれぞれの下部頂点は、前記第 2 半導体層の上面より下に

配置される、半導体素子。

【請求項 2】

前記第 2 半導体層、前記活性層、前記第 3 半導体層、前記第 4 半導体層及び前記第 5 半導体層のそれぞれの V ピットのそれぞれの下部頂点は、前記第 2 半導体層の上面と前記第 2 半導体層の下面との間に配置される、

請求項 1 に記載の半導体素子。

【請求項 3】

前記活性層と前記第 2 半導体層との間に配置される第 7 半導体層を含み、

前記第 7 半導体層は、前記第 2 半導体層の V ピットと対応する V ピットを含み、

前記第 7 半導体層は、GaN、InN、AlN、InGa_N、AlGa_N、InAlGa_N、AlInN の化合物半導体のうち少なくとも 2 以上の半導体がペアで交互し、

前記活性層の V ピットは、前記第 7 半導体層の V ピット上に配置される、請求項 2 に記載の半導体素子。

【請求項 4】

前記第 5 半導体層は、前記第 4 半導体層の V ピット上に配置される第 1 領域と、前記第 4 半導体層の V ピットの外郭に配置される第 2 領域とを含み、

前記第 5 半導体層の第 1 領域は、前記第 5 半導体層の第 2 領域よりも薄い厚さを有する、請求項 2 に記載の半導体素子。

【請求項 5】

前記第 2 半導体層、前記活性層、前記第 3 半導体層、前記第 4 半導体層及び前記第 5 半導体層のそれぞれの V ピットの水平方向の幅は、前記第 1 半導体層の上面から前記第 6 半導体層の上面方向に行くほど広くなる、請求項 1 に記載の半導体素子。