

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和3年2月12日(2021.2.12)

【公表番号】特表2020-504909(P2020-504909A)

【公表日】令和2年2月13日(2020.2.13)

【年通号数】公開・登録公報2020-006

【出願番号】特願2019-536303(P2019-536303)

【国際特許分類】

H 01 L 33/22 (2010.01)

H 01 L 33/32 (2010.01)

H 01 L 31/0264 (2006.01)

【F I】

H 01 L 33/22

H 01 L 33/32

H 01 L 31/08 L

【手続補正書】

【提出日】令和2年12月23日(2020.12.23)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1半導体層と、

前記第1半導体層上に配置され、Vピットを含む第2半導体層と、

前記第2半導体層上に配置され、前記第2半導体層のVピットと対応するVピットを含む活性層と、

前記活性層上に配置され、前記活性層よりも広いバンドギャップを有し、前記活性層のVピットと対応するVピットを含む第3半導体層と、

前記第3半導体層上に配置され、前記第3半導体層のVピットと対応するVピットを含む第4半導体層と、

前記第4半導体層上に配置され、前記第4半導体層よりも広いバンドギャップを有し、前記第4半導体層と対応するVピットを含む第5半導体層と、

前記第5半導体層上に配置される第6半導体層と、を含み、

前記第3半導体層及び前記第5半導体層はアルミニウム組成を含み、

前記第4半導体層は、前記第3半導体層及び前記第5半導体層よりも低いバンドギャップを有し、

前記第5半導体層は、前記第3半導体層と同一又は広いバンドギャップを有し、

前記活性層は、前記第2半導体層のVピット上に配置され、R(1102)面と対応する第1領域と、前記第2半導体層のVピットの外郭に配置され、C(0001)面と対応する第2領域とを含み、

前記第2領域は、前記第1領域より上部に配置され、

前記第2半導体層、前記活性層、前記第3半導体層、前記第4半導体層及び前記第5半導体層のそれぞれのVピットのうち、前記第2半導体層のVピットの水平方向の幅が一番小さく、前記第5半導体層のVピットの水平方向の幅が一番大きく、

前記第2半導体層、前記活性層、前記第3半導体層、前記第4半導体層及び前記第5半導体層のそれぞれのVピットのそれぞれの下部頂点は、前記第2半導体層の上面より下に

配置される、半導体素子。

【請求項 2】

前記第2半導体層、前記活性層、前記第3半導体層、前記第4半導体層及び前記第5半導体層のそれぞれのVピットのそれぞれの下部頂点は、前記第2半導体層の上面と前記第2半導体層の下面との間に配置される、

請求項1に記載の半導体素子。

【請求項 3】

前記活性層と前記第2半導体層との間に配置される第7半導体層を含み、

前記第7半導体層は、前記第2半導体層のVピットと対応するVピットを含み、

前記第7半導体層は、GaN、InN、AlN、InGaN、AlGaN、InAlGa_nN、AlInNの化合物半導体のうち少なくとも2以上の半導体がペアで交互し、

前記活性層のVピットは、前記第7半導体層のVピット上に配置される、請求項2に記載の半導体素子。

【請求項 4】

前記第5半導体層は、前記第4半導体層のVピット上に配置される第1領域と、前記第4半導体層のVピットの外郭に配置される第2領域とを含み、

前記第5半導体層の第1領域は、前記第5半導体層の第2領域よりも薄い厚さを有する、
請求項2に記載の半導体素子。

【請求項 5】

前記第2半導体層、前記活性層、前記第3半導体層、前記第4半導体層及び前記第5半導体層のそれぞれのVピットの水平方向の幅は、前記第1半導体層の上面から前記第6半導体層の上面方向に行くほど広くなる、
請求項1に記載の半導体素子。