



(12)发明专利

(10)授权公告号 CN 106077965 B

(45)授权公告日 2018.06.29

(21)申请号 201610450148.4

(22)申请日 2012.05.25

(65)同一申请的已公布的文献号

申请公布号 CN 106077965 A

(43)申请公布日 2016.11.09

(30)优先权数据

13/160,822 2011.06.15 US

13/180,336 2011.07.11 US

(62)分案原申请数据

201280027213.2 2012.05.25

(73)专利权人 应用材料公司

地址 美国加利福尼亚州

(72)发明人 W-S·类 B·伊顿

M·R·亚拉曼希里 S·辛格

A·库玛 J·M·霍尔登

(74)专利代理机构 上海专利商标事务所有限公司 31100

代理人 何焜

(51)Int.Cl.

B23K 26/364(2014.01)

B23K 26/0622(2014.01)

B23K 26/40(2014.01)

B23K 26/402(2014.01)

H01L 21/78(2006.01)

审查员 张红英

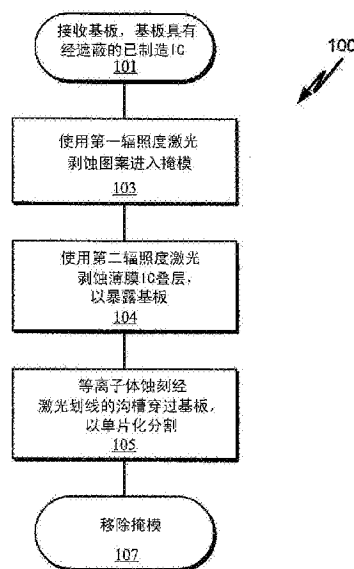
权利要求书2页 说明书14页 附图19页

(54)发明名称

多步骤和非对称塑形的激光束划线

(57)摘要

本申请公开了多步骤和非对称塑形的激光束划线。提供了藉由激光划线和等离子体蚀刻二者分割基板的方法。一种方法包括：激光剥蚀材料层；以第一辐照度和后续的第二辐照度进行剥蚀，第二辐照度低于第一辐照度。可利用经调整而具有不同通量水平的射束的多重进程、或具有各种通量水平的多重激光束，在第一通量水平下剥蚀掩模和IC层以暴露基板，并且接着在第二通量水平下自沟槽底部清除再沉积的材料。一种利用分束器的激光划线装置可自单一激光提供具有不同通量的第一和第二射束。



1. 一种分割基板的方法,所述基板包括多个IC,所述方法包括:

接收所述基板,所述基板具有未经图案化的掩模,所述未经图案化的掩模覆盖并保护所述IC;

使用激光剥蚀沟槽的预定图案进入所述掩模并进入设置在所述掩模下的IC叠层内,以暴露所述基板的一部分,以具有第一辐照度的电磁辐射以及后续具有第二辐照度的电磁辐射来进行所述剥蚀,所述第二辐照度与所述第一辐照度不同;以及

等离子体蚀刻穿过由经图案化的掩模沟槽所暴露的基板,以使所述IC单片化。

2. 如权利要求1所述的方法,其特征在于,所述第一和第二辐照度中的一个不足以剥蚀所述基板,且所述第一和第二辐照度中的另一个足以剥蚀所述基板。

3. 如权利要求2所述的方法,其特征在于,所述第一和第二辐照度中的一个不足以剥蚀所述IC叠层的互连金属,且所述第一和第二辐照度中的另一个足以剥蚀所述互连金属。

4. 如权利要求3所述的方法,其特征在于,所述第一辐照度小于 $0.01\text{GW}/\text{cm}^2$,且所述第二辐照度大于 $0.1\text{GW}/\text{cm}^2$ 。

5. 如权利要求1所述的方法,其特征在于,所述第一辐照度在所述掩模中形成具有第一切口宽度的沟槽,所述第二辐照度在所述IC叠层中形成具有第二切口宽度的沟槽,所述第二切口宽度与所述第一切口宽度不同。

6. 如权利要求5所述的方法,其特征在于,所述第一切口宽度大于所述第二切口宽度。

7. 如权利要求2所述的方法,其特征在于,所述剥蚀还包括:将激光射束塑形成具有沿行进方向非对称地变化的辐照度轮廓,利用具有所述第一辐照度的前导激光射束部分将所述沟槽图案化到所述掩模中,并利用具有所述第二辐照度的尾随激光射束部分来剥蚀所述IC叠层,以暴露所述基板。

8. 如权利要求2所述的方法,其特征在于,所述剥蚀包括具有小于或等于540纳米的波长和小于或等于400飞秒的脉宽的激光。

9. 如权利要求2所述的方法,其特征在于,所述剥蚀包括所述第一辐照度下的第一激光进程和所述第二辐照度下的第二激光进程。

10. 如权利要求9所述的方法,其特征在于,所述第一激光进程利用第一激光,且所述第二激光进程利用第二激光。

11. 如权利要求10所述的方法,其特征在于,所述第一激光产生具有第一脉宽和第一波长的第一脉冲列,所述第二激光产生具有第二脉宽和第二波长的第二脉冲列,所述第二脉宽和第二波长中的至少一个与所述第一脉宽和第一波长不同。

12. 如权利要求1所述的方法,其特征在于,形成所述掩模还包括:在所述IC之间的切割道上形成聚合物材料层至不超过 $20\mu\text{m}$ 的厚度。

13. 一种分割基板的方法,所述基板包括多个IC,所述方法包括:

接收基板,所述基板具有掩模,所述掩模覆盖并保护所述IC;

使用飞秒激光剥蚀沟槽的预定图案进入所述掩模并进入设置在所述掩模下的薄膜IC叠层内,以暴露所述基板的一部分,以第一辐照度为前导以及后续以第二辐照度来进行所述剥蚀,所述第二辐照度与所述第一辐照度不同;以及

等离子体蚀刻穿过由经图案化的掩模沟槽所暴露的基板,以使所述IC单片化。

14. 如权利要求13所述的方法,其特征在于,所述掩模中的沟槽被剥蚀为具有第一切口

宽度,且所述薄膜IC叠层被剥蚀为具有第二切口宽度,所述第二切口宽度与所述第一切口宽度不同。

多步骤和非对称塑形的激光束划线

[0001] 本发明专利申请是国际申请号为PCT/US2012/039753,国际申请日为2012年5月25日,进入中国国家阶段的申请号为201280027213.2,名称为“多步骤和非对称塑形的激光束划线”的发明专利申请的分案申请。

[0002] 相关申请的交叉引用

[0003] 本申请为名称为“多步骤和非对称塑形的激光束划线 (Multi-step and Asymmetrically Shaped Laser Beam Scribing)”且在2011年6月15日提交的美国专利申请第13/160,822号的部分继续申请,所述美国专利申请的全部内容出于所有的目的以全文方式并入本文。

技术领域

[0004] 本发明的实施例涉及半导体处理的领域,具体涉及用于分割(dice)基板的方法,每一基板上具有集成电路(IC)。

背景技术

[0005] 在半导体基板处理中,在典型由硅或其它半导体材料组成的基板(也被称作品圆)上形成IC。通常,利用半导性、导电性或绝缘性的各种材料的薄膜层来形成IC。使用各种熟知工艺来掺杂、沉积并蚀刻这些材料,以在相同的基板上同时形成平行的多个IC,诸如存储器器件、逻辑器件、光伏器件等。

[0006] 在器件形成之后,将基板安置在支撑构件(诸如跨越膜框架而展开的黏着膜)上,并“分割”基板以将每一单独的器件或“管芯(die)”彼此分离,以进行封装等。目前,两种最普及的分割技术为划线和锯切(sawing)。就划线而言,沿着预先形成的划线越过基板表面移动钻石尖头划线器。在诸如以滚轴施加压力之后,基板沿着所述划线分开。就锯切而言,钻石尖头锯沿着切割道(street)切割基板。就薄基板单片化而言,诸如小于150微米(μm)厚的主体硅单片化,常规方法仅产生不良的工艺质量。自薄基板单片化管芯时可能面对的某些挑战可包括:在不同层之间形成微裂或分层、切削无机介电层、保持严格的切口宽度(kerf width)控制或精确的剥蚀深度控制。

[0007] 尽管也考虑等离子体分割,但是用于图案化抗蚀剂的标准光刻操作可能使实施成本过高。可能阻碍实施等离子体分割的另一局限为,对在沿切割道分割中的常见互连金属(例如,铜)的等离子体处理可造成生产问题或产量限制。最后,等离子体分割工艺的遮蔽可能有问题,尤其是取决于基板的厚度和顶表面形貌、等离子体蚀刻的选择性、以及存在于基板的顶表面上的材料等问题。

发明内容

[0008] 本发明的实施例包括激光划线基板的方法。在示范性实施例中,实施所述激光划线作为混合式分割工艺中的第一操作,所述混合式分割工艺包括激光划线和等离子体蚀刻二者。

[0009] 在一个实施例中,分割具有多个IC的半导体基板的方法包括:接收经遮蔽的半导体基板;掩模覆盖并保护基板上的IC。藉由将基板上的一点暴露至增强的辐照度,沿着介于IC之间的切割道来剥蚀经遮蔽的基板。在一个实施例中,通过暴露至具有第一辐照度(光学强度)的电磁辐射来剥蚀切割道中的掩模厚度的至少一部分,以提供具有间隙或沟槽的经图案化掩模。接着通过暴露至具有第二辐照度的电磁辐射,剥蚀设置在掩模下方的薄膜器件层叠层的至少一部分,以暴露出介于IC之间的基板的区域。接着,例如藉由随着经图案化掩模中的沟槽等离子体蚀刻穿过经暴露的基板,将IC单片化(singulate)为芯片。

[0010] 在另一实施例中,用以分割半导体基板的系统包括整合至相同平台上的激光划线模块和等离子体蚀刻腔室。激光划线模块用以对基板反复划线,并且等离子体腔室用以蚀刻穿过基板并单片化IC芯片。激光划线模块可包括多重激光、多进程控制器或射束塑形器中的一个或多个,以经由暴露至多个光学强度来对基板划线。

[0011] 在另一实施例中,分割具有多个IC的基板的方法包括:接收经遮蔽的硅基板。IC包括铜凸块化的顶表面,所述顶表面具有诸如聚酰亚胺(PI)之类的钝化层所围绕的凸块。凸块和钝化物下方的次表面薄膜包括低 κ 层间介电(ILD)层和铜互连层,整组层包含器件膜层叠层。藉由一个或多个连续的激光辐射步骤,飞秒激光通过辐射来剥蚀沟槽的预定图案进入膜层叠层,并藉由第二辐照度进入设置在掩模下方的薄膜IC叠层,以暴露基板的一部分,并且所述飞秒激光可能进一步剥蚀沟槽的预定图案进入相同的基板,使得在沟槽底部有足够少量的残留膜层叠层余留在基板上。剥蚀以第一辐照度以及后续的第二辐照度进行,第二辐照度大于、小于、或者基本上等于第一辐照度。可藉由改变辐照度来额外减小或增加切口宽度。在等离子体蚀刻腔室中进行等离子体蚀刻,以额外移除位于被移除的膜层叠层下方的基板材料,以自单一基板单片化各个IC。接着藉由诸如溶剂清洗或干式等离子体清洁之类的合适的方法移除任何余留的掩模材料。

附图说明

[0012] 本发明的实施例以示例而非限制的方式绘示在附图中,其中:

[0013] 图1为绘示根据本发明的一个实施例的混合式激光剥蚀-等离子体蚀刻单片化方法的流程图,所述混合式激光剥蚀-等离子体蚀刻单片化方法具有以第一辐照度以及后续的第二辐照度所执行的激光划线工艺;

[0014] 图2A为绘示根据本发明的一个实施例的可在图1中利用的激光划线工艺的流程图;

[0015] 图2B为绘示根据本发明的一个实施例的可在图1中利用的激光划线工艺的流程图;

[0016] 图2C为绘示根据本发明的一个实施例的可在图1中利用的激光划线工艺的流程图;

[0017] 图3A为根据本发明的一个实施例的用于激光划线工艺的辐照度随着时间改变的图表;

[0018] 图3B为根据本发明的一个实施例的用于单一进程激光划线工艺的非对称激光束的空间轮廓的图表;

[0019] 图3C为根据本发明的一个实施例的用于多进程激光划线工艺的激光束的空间轮

廓的图表；

[0020] 图4A绘示根据本发明的一个实施例的与图1所绘示的分割方法的操作101相对应的基板的剖面图,所述基板包括多个IC;

[0021] 图4B绘示根据本发明的一个实施例的与图1所绘示的分割方法的操作103相对应的基板的剖面图,所述基板包括多个IC;

[0022] 图4C绘示根据本发明的一个实施例的与图1所绘示的分割方法的操作104相对应的基板的剖面图,所述基板包括多个IC;

[0023] 图4D绘示根据本发明的一个实施例的与图1所绘示的分割方法的操作105相对应的半导体基板的剖面图,所述半导体基板包括多个IC;

[0024] 图5绘示根据本发明的实施例的藉由激光剥蚀和等离子体蚀刻的掩模以及薄膜器件层叠层的放大剖面图;

[0025] 图6A绘示根据本发明的一个实施例的用于基板的激光和等离子体分割的整合式平台布局的方块图;以及

[0026] 图6B绘示根据本发明的一个实施例的用于激光划线的激光划线模块的方块图;

[0027] 图7绘示根据本发明的一个实施例的示范性计算机系统的方块图,所述计算机系统控制本文所述的激光划线方法中的一个或多个操作的自动化动作;

[0028] 图8A为绘示根据本发明的一个实施例的混合式激光剥蚀-等离子体蚀刻单片化方法的流程图,所述混合式激光剥蚀-等离子体蚀刻单片化方法具有以第一辐照度以及后续的第二辐照度所执行的激光划线工艺,第二辐照度低于第一辐照度;

[0029] 图8B、8C和8D绘示根据本发明的一个实施例的与图8A所绘示的分割方法的操作相对应的基板的剖面图;

[0030] 图9A为绘示根据本发明的一个实施例的混合式激光剥蚀-等离子体蚀刻单片化方法的流程图,所述混合式激光剥蚀-等离子体蚀刻单片化方法具有以第一辐照度以及后续的第二辐照度所执行的分裂射束激光划线工艺;

[0031] 图9B绘示根据本发明的一个实施例的用于分裂射束激光划线的激光划线模块的示意图;以及

[0032] 图10绘示根据本发明的一个实施例的分束器的示意图。

具体实施方式

[0033] 描述了分割基板的方法,每一基板上具有多个IC。在以下的描述中,为了描述本发明的示范性实施例,提出了诸多特定细节,诸如飞秒激光划线和深度硅等离子体蚀刻条件。然而,对于本领域技术人员而言显而易见的是,在没有这些特定细节的情况下,也能实施本发明的实施例。在其它实例中,未详细描述熟知的事项,诸如IC制造、基板打薄、卷黏(taping)等,以避免对本发明的实施例造成不必要的混淆。在本说明书中提及“一个实施例”意味着结合所述实施例所述的特定的特征、结构、材料或特性被包含在本发明的至少一个实施例中。因此,在本说明书的各处中出现词语“在一个实施例中”不一定参照本发明的相同实施例。进一步,可在一个或多个实施例中以任何适当的方式组合特定的特征、结构、材料或特性。并且,应当理解附图所显示的各个示范实施例只是说明性表示,并不一定依照比例绘制。

[0034] 术语“耦接”与“连接”、以及所述术语的衍生词可在本文中用来描述部件之间的结构关系。应当理解这些术语彼此不旨在作为同义词。更确切而言,在特定实施例中,“连接”可用以指示两个或两个以上元件彼此直接物理接触或电气接触。“耦接”可用以指示两个或两个以上元件彼此直接或间接(二者之间具有其它中间元件)物理或电气接触,和/或可用以指示两个或两个以上元件互相合作或相互作用(例如,呈因果关系)。

[0035] 如本文使用的术语“之上(over)”、“之下(under)”、“之间(between)”与“上(on)”是指一个材料层相对于其它材料层的相对位置。因此,例如,设置在另一层之上或之下的一个层可以直接地接触其它层,或者可以具有一个或多个中间层。再者,设置在两个层之间的一个层可以直接地接触所述两个层,或者可以具有一个或多个中间层。相对地,位于第二层“上”的第一层则表示接触所述第二层。此外,一个层相对于其它层的相对位置在假设相对于基板来执行操作时所提供,而不需考虑基板的绝对位向。

[0036] 通常,本文所描述的是激光划线工艺,所述激光划线工艺应用多个光学强度以干净地剥蚀预定路径穿过未经图案化的(即,披覆(blanket))掩模层、钝化层、以及次表面薄膜器件层。接着可在暴露或部分剥蚀基板之后终止激光划线工艺。剥蚀处理利用多个光学强度中的第一光学强度来移除上方层(例如,掩模和薄膜器件层),相对于基板和/或其它薄膜器件层,所述上方层更容易受损。接着,可在不使容易受损的层暴露至所利用的较高强度辐射的情况下进行下至基板的一部分并包括所述部分的后续剥蚀。如本文所用,术语“反复剥蚀(iterative ablation)”指的是将基板上的一点暴露至具有多个光学强度的激光辐射的剥蚀工艺。

[0037] 根据本发明的一个实施例,至少一部分的反复激光划线工艺应用了飞秒激光。如果不完全是的话,飞秒激光划线为实质上不平衡的工艺(non-equilibrium process)。举例而言,基于飞秒的激光划线可根据可忽略的热破坏区而定位。在一个实施例中,飞秒激光划线用来单片化具有超低 κ 膜(即,具有低于3.0的介电常数)的IC。在一个实施例中,以激光直写免除了光刻图案化操作,从而容许遮蔽材料为除了在光刻中使用的光致抗蚀剂以外的其它材料。在示范性混合式分割的实施例中,反复激光划线工艺之后是等离子体蚀刻,所述等离子体蚀刻穿过基板的主体。在一个这样的实施例中,实质上各向异性蚀刻被用于在等离子体蚀刻腔室中完成分割工艺;藉由将蚀刻聚合物沉积在经蚀刻沟槽的侧壁上,各向异性蚀刻在基板内达成高度方向性。

[0038] 图1为绘示根据本发明的一个实施例的利用反复激光划线的混合式激光剥蚀-等离子体蚀刻单片化方法100的流程图。图4A至4D绘示根据本发明的一个实施例的与方法100中的操作相对应的基板406的剖面图,所述基板406包括第一和第二IC 425、426。

[0039] 参见图1的操作101以及对应的图4A,接收基板406。基板406包括覆盖薄膜器件层叠层401的掩模402,所述薄膜器件层叠层401包含在IC 425、426二者中发现的多种不同材料、以及介于IC 425、426之间的中间切割道427。通常,基板406由适于承受所述基板406上的薄膜器件层的制造工艺的材料组成,并且基板406还可例如在硅基晶体管IC中具有其它特性需求,其中基板形成主动器件的一部分。举例而言,在一个实施例中,基板406为IV族系材料,例如,但不限于,单晶硅、锗、或者硅/锗。在另一实施例中,基板406为III-V材料,诸如举例而言,在发光二极管(LED)制造中所使用的III-V材料基板。在器件制造期间,基板406典型为600 μm 至800 μm 厚,但是如图4A所示,可将基板406薄化至小于400 μm ,并且有时候可将

基板406薄化至比150 μm 更薄的厚度,其中薄化后的基板现在由载体411支撑,载体411例如为支撑带(backing tape)410,支撑带410伸展跨越分割框架(未绘示)的支撑结构,并且支撑带410藉由管芯附着膜(DAF)408黏附至基板的背侧。

[0040] 在实施例中,第一和第二IC 425、426包括在硅基板406中制造且包装在介电叠层中的存储器器件或互补金氧半导体(CMOS)晶体管。在所述器件或晶体管上方以及在周围介电层中可形成多个金属互连,并且金属互连可用来电气耦接所述器件或晶体管以形成IC 425、426。组成切割道427的材料可与用于形成IC 425、426的那些材料相似或相同。举例而言,切割道427可包括介电材料、半导体材料和金属化的薄膜层。在一个实施例中,切割道427包括与IC 425、426类似的测试器件。在薄膜器件层叠层/基板界面处测量,切割道427的宽度可为10 μm 至200 μm 之间的任何宽度。

[0041] 在实施例中,掩模402可为一个或多个材料层,所述材料层包括等离子体沉积的聚合物(例如, C_xF_y)、水可溶解材料(例如,聚(乙烯醇))、光致抗蚀剂、或者类似的聚合材料中的任一材料,所述材料可在不损坏下方钝化层和/或凸块的情况下被移除,下方钝化层通常为聚酰亚胺(PI),凸块通常为铜。掩模402具有足够的厚度以在等离子体蚀刻工艺之后幸存(尽管可能非常接近耗尽),并且从而保护铜凸块,所述铜凸块如果暴露于基板蚀刻等离子体的话可能受损、氧化或受污染。

[0042] 图5绘示根据本发明的实施例的双层掩模的放大剖面图500,双层掩模包括掩模层402B(例如, C_xF_y 聚合物),掩模层402B施加于掩模层402A(例如,水可溶解材料)之上,掩模层402A接触IC 426和切割道427的顶表面。如图5所示,基板406具有顶表面503,薄膜器件层设置在顶表面503上,顶表面503与底表面502相对,底表面502与DAF 408(图4A)交界。通常,薄膜器件层材料可包括,但不限于,有机材料(例如,聚合物)、金属、或者诸如二氧化硅和氮化硅之类的无机介电质。图5所绘示的示范性薄膜器件层包括二氧化硅层504、氮化硅层505、铜互连层508、以及设置在这些层之间的低 κ (例如,低于3.5)或超低 κ (例如,低于3.0)的层间介电层(ILD)507,诸如碳掺杂的氧化物(CDO)。IC 426的顶表面包括典型为铜、且由典型为聚酰亚胺(PI)或类似聚合物的钝化层511围绕的凸块512。因此凸块512和钝化层511构成IC的顶表面,其中薄膜器件层形成次表面IC层。凸块512自钝化层511的顶表面延伸达凸块高度 H_B ,在示范性实施例中,凸块高度 H_B 介于10 μm 至50 μm 之间。掩模的一个或多个层可不完全地覆盖凸块512的顶表面。

[0043] 回到图1,在操作103,沿着相对于基板406的受控制路径,通过第一剥蚀将预定图案直接写入掩模402。如对应的图4B所示,藉由激光辐射411在第一剥蚀中图案化掩模402,以形成延伸穿过至少部分的掩模厚度的沟槽414A。在图5所示的示范性实施例中,依据掩模层402A和402B的厚度,激光划线深度 D_{L1} 大约处于5 μm 至30 μm 的范围内,有利地处于10 μm 至20 μm 的范围内。第一辐照度 I_1 不足以剥蚀薄膜器件层叠层401的某些层,并且因此在操作103之后,薄膜器件层叠层401的至少某些部分保留在沟槽414A的底部。在一个这样的实施例中,第一辐照度 I_1 不足以剥蚀薄膜器件层叠层401的互连金属(例如,铜互连层508)和/或介电层(例如,二氧化硅层504)。

[0044] 在操作104,沿着相对于基板406的受控制路径,通过第二剥蚀反复直接写入预定图案。参见图4C中的示范性实施例,藉由激光辐射412使基板406暴露至第二剥蚀反复,以形成延伸穿过至少部分的薄膜器件层叠层401的沟槽414B。在第一实施例中,如图5所绘示,依

据掩模层402A和402B的厚度,激光划线深度 D_{L2} 再次大约处于 $5\mu\text{m}$ 至 $30\mu\text{m}$ 的范围内,有利地处于 $10\mu\text{m}$ 至 $20\mu\text{m}$ 的范围内,以暴露基板。

[0045] 根据本实施例,激光辐射412(图4C)具有第二辐照度 I_2 ,所述第二辐照度 I_2 与第一辐照度 I_1 相同或不同。在辐照度 I_2 与 I_1 相同的实施例中,连续划线容许施加的总能量随着时间分散,以减少划线工艺所造成的损坏。就某些这样的实施例而言,介于 I_1 与 I_2 之间的切口宽度可能不同,以进一步增进经剥蚀边缘的清洁。在辐照度 I_2 与 I_1 不同的第一实施例中,辐照度 I_2 大于 I_1 ,例如其中第二辐照度 I_2 足以剥蚀薄膜器件层叠层401的互连金属和/或介电层。在示范性实施例中,第二辐照度 I_2 足以剥蚀薄膜器件层叠层401的每一层,并且因此操作103使基板406在沟槽414B底部露出。在进一步的实施例中,第二辐照度足以剥蚀基板406(例如,单晶硅)的一部分,以将沟槽414B的底部延伸到基板406的顶表面以下。

[0046] 如图4B、4C进一步绘示,沟槽414A具有第一切口宽度(KW_1),第一切口宽度(KW_1)为射束宽度(拥有的能量大于与掩模402的特定材料相关联的阈值)的函数,并且沟槽414B具有第二切口宽度 KW_2 ,第二切口宽度 KW_2 为射束宽度(拥有的能量大于与薄膜器件层叠层401中的材料相关联的最大阈值)的函数。在第一实施例中,第一切口宽度 KW_1 大于第二切口宽度 KW_2 ,因此在第一辐照度 I_1 下被剥蚀的掩模402以及薄膜器件叠层401的上方层不会进一步受到在较高的辐照度 I_2 下被剥蚀的下方材料层的剥蚀所干扰。可注意到,在示范性实施例中,由于界定切口宽度 KW_1 (垂直于行进方向)的射束轮廓内没有任何点具有足够的辐照度来剥蚀器件叠层的整个厚度,因此整个第一切口宽度 KW_1 被剥蚀到实质上相同的深度。这与具有高斯空间轮廓的射束形成对比,具有高斯空间轮廓的射束在射束直径的外围具有第一辐照度并且在射束的内径中具有第二辐照度,使得在射束行进时,射束的前沿所产生的第一切口宽度 KW_1 小于内射束直径所产生的切口宽度。在某些这样的实施例中,第二宽度 KW_2 比第二切口宽度 KW_2 小10%至50%。作为一个示范性实施例,第一切口宽度 KW_1 小于 $15\mu\text{m}$,而第二切口宽度 KW_2 为 $6\mu\text{m}$ 至 $10\mu\text{m}$ 。

[0047] 图3A为根据本发明的一个实施例的用于反复激光划线工艺的辐照度随着时间改变的图表。如图所示,针对在基板上沿着剥蚀路径的一个特定点来绘制辐照度(W/cm^2)曲线305。从时间 t_0 开始,所述点被暴露于具有第一辐照度 I_1 的辐射达前导部分(leading portion)315的持续时间。在时间 t_1 ,将辐射的辐照增加到高于阈值 T (通常可在 $0.01\text{GW}/\text{cm}^2$ 至 $1\text{GW}/\text{cm}^2$ 的范围内),例如单晶基板材料的阈值能量 T_{Si} ,剥蚀率于此开始实质上增加。从时间 t_1 开始,所述点被暴露于具有第二辐照度 I_2 的辐射达尾随部分(trailing portion)310的持续时间,在时间 t_2 结束。就示范性实施例而言,第二辐照度 I_2 高于单晶基板材料的阈值能量 T_{Si} 。在替代的实施例中,由与掩模材料(通常在 $0.0001\text{GW}/\text{cm}^2$ 至 $0.001\text{GW}/\text{cm}^2$ 的范围内)、薄膜器件层叠层401的介电层(通常在 $0.1\text{GW}/\text{cm}^2$ 至 $10\text{GW}/\text{cm}^2$ 的范围内)、或者薄膜器件层叠层401的互连层(通常在 $0.01\text{GW}/\text{cm}^2$ 至 $0.1\text{GW}/\text{cm}^2$ 的范围内)中的任一个相关联的阈值来界定介于 I_1 与 I_2 之间的阈值。

[0048] 可以多种方式执行反复剥蚀(例如,操作103和104),以达成如图3A所绘示的辐照度的改变。在一个实施例中,激光束经塑形而具有沿着行进方向在空间上变化的辐照度轮廓,其中辐照度轮廓具有提供第一剥蚀反复的第一部分以及提供第二剥蚀反复的第二部分。图3B为根据本发明的一个实施例的经非对称塑形的激光束的空间轮廓320的图表,经非对称塑形的激光束用于单一进程反复激光划线工艺。在功率(P)沿着维度 x 绘制的情况下,

在x沿着行进方向增加的情况下,空间轮廓320包括前导边缘部分315和尾随边缘部分310。前导部分315的功率(P)小于尾随部分310的功率,以提供跨越 x_1 至 x_2 的距离的第一辐照度 I_1 ,而第二辐照度 I_2 跨越 x_0 至 x_1 的距离。对垂直于行进方向的给定宽度(即,y)而言,在 x_0 至 x_2 代表沿着行进方向的射束宽度(无论以 $D4\sigma$ 、10/90刀缘(knife-edge)、 $1/e^2$ 或FWHM等来测量)的情况下,在所绘示的示范性实施例中,尾随边缘部分310沿着行进方向在射束宽度内偏离中心(即,非对称)。如在图3B中进一步绘示的,在 x_1 处,功率超过与硅基板相关联的阈值能量 T_{Si} ,使得前导部分315没有足够的能量来剥蚀整个薄膜器件层叠层401,而尾随部分310没有足够的能量来剥蚀整个薄膜器件层叠层401、以及硅基板的一部分。

[0049] 图2A为绘示反复激光划线工艺200的流程图,反复激光划线工艺200使用具有如图3B所示的塑形的轮廓的射束,以用单一射束和单一进程来执行方法100(图1)中的第一反复(操作103)和第二反复(操作104)。参见图2A,在操作201产生单一射束。在一个实施例中,射束具有飞秒范围(即, 10^{-15} 秒)内的脉冲宽度(持续期间),在本文中称作飞秒激光。诸如脉冲宽度之类的激光参数选择,可为研发成功的激光划线和分割工艺的关键,成功的激光划线和分割工艺最小化碎屑、微裂和分层,以达到干净的激光划线切割。飞秒范围内的激光脉冲宽度有利地缓解与较长脉冲宽度(例如,皮秒或纳秒)有关的热损坏问题。尽管不受限于理论,但是就目前了解,飞秒能量源避免了因皮秒源而存在的低能量再耦合机制(low energy recoupling mechanism),并且与纳秒源相比提供更大的热不平衡性。在纳秒或皮秒激光源的情况下,存在于切割道427中的多种薄膜器件层材料在光吸收性和剥蚀机制方面表现相当不同。举例而言,诸如二氧化硅之类的介电层在正常情况下对所有市售的激光波长均为基本上透明的。相反地,金属、有机物(例如,低 κ 材料)和硅能够非常容易地耦合光子,尤其是基于纳秒或基于皮秒的激光辐射。如果选择非最佳激光参数,则在涉及无机介电质、有机介电质、半导体或金属中的两个或两个以上的叠层结构中,切割道427的激光辐射可能不利地造成分层。举例而言,穿透高带隙能量介电质(诸如具有约9eV带隙的二氧化硅)而无可测量的吸收的激光可能在下方的金属层或硅层中被吸收,从而引起所述金属层或硅层的显著汽化。汽化可能产生高压,高压潜在地造成严重的层间分层和微裂化。已证明基于飞秒的激光辐射工艺避免或减缓这些材料叠层的微裂化或分层。

[0050] 在一个实施例中,尽管脉冲重复率较佳大约在500kHz至5MHz的范围内,但是用于操作201的激光源可具有大约在200kHz至10MHz范围内的脉冲重复率。对于宽带或窄带光发射光谱,在操作201所产生的激光发射可跨越可见光谱、紫外光(UV)、和/或红外线(IR)光谱的任何组合。甚至对于飞秒激光剥蚀,取决于待剥蚀的材料,某些波长可提供比其它波长更佳的性能。在特定的实施例中,适用于半导体基板或基板划线的飞秒激光基于具有大约小于或等于1570至200纳米的波长的激光,尽管较佳在540纳米至250纳米的范围内。在一个特定的实施例中,就具有小于或等于540纳米的波长的激光而言,脉冲宽度小于或等于400飞秒。在替代的实施例中,在操作201使用双激光波长(例如,IR激光与UV激光的组合)来产生射束。在一个实施例中,尽管脉冲能量较佳大约在1 μ J至5 μ J的范围内,但是激光源在工作表面处传递大约在0.5 μ J至100 μ J的范围内的脉冲能量。

[0051] 在操作205,所产生的射束经塑形以如图3B所示范地变化光学强度(辐照度)空间轮廓。可将用来提供非对称空间轮廓的本领域已知的任何技术应用于操作205。举例而言,可利用已知的射束塑形光学器件来产生椭圆射束,椭圆射束具有沿着行进方向的主轴。在

一个实施例中,椭圆射束具有比次要射束轴长至少1.5倍的主轴。或者,可蓄意地导入慧差(coma),以创造如图3A至3C所描述的空间轮廓。可在操作205应用额外的已知射束塑形技术、连同在操作201的已知产生技术,以提供介于椭圆射束的主轴的前导部分与尾随部分之间的强度或辐照度的改变,从而提供图3B所示的非对称轮廓。

[0052] 在操作210和215,控制空间上塑形后的射束在与基板相关的预定路径上行进,以先用射束的前导部分剥蚀掩模402上的一点(例如,如图4B所示),并且接着用射束的尾随部分剥蚀所述点处的基板上所设置的任何下方薄膜器件叠层(例如,如图4C所示)。在一个实施例中,在行进方向上,以大约在200mm/sec至5m/sec的范围内(尽管较佳大约在300mm/sec至2m/sec的范围内)的速度,沿着工件表面执行激光划线工艺。在操作220,方法200回到图1以进行经暴露基板的等离子体蚀刻。

[0053] 图3C为空间轮廓330和340的图表,空间轮廓330和340用以在本发明的多进程实施例中执行方法100(图1)中的操作103和104。如图3C所示,提供多个射束,每一射束具有不同的空间轮廓。沿着射束宽度W的第一轮廓具有高斯330或顶帽(top hat)335形状,第一轮廓具有低于阈值能量(例如,与硅基板的剥蚀能量阈值有关的 T_{Si})的最大功率(P),而沿着相同射束宽度W的第二射束轮廓具有高斯340或顶帽345形状,第二射束轮廓具有高于所述阈值能量的最大功率(P)。如图3C所进一步绘示,在宽度 W_2 内,与较高辐照度相关联的空间轮廓340、345具有超越阈值能量(T_{Si})的功率,宽度 W_2 小于针对与较低辐照度相关联的空间轮廓330、335的等同测定宽度 W_1 。

[0054] 图2B为绘示激光划线方法250的流程图,激光划线方法250使用如图3C所示的塑形的多个射束轮廓,以用单一射束的多个进程来执行方法100(图1)中的第一反复(操作103)和第二反复(操作104)。参见图2B,在操作225产生具有第一辐照度的单一射束。可实质上如先前就操作201所描述地例如利用相同的飞秒脉冲宽度、波长、脉冲率等来进行射束产生,产生具有第一辐照度 I_1 (例如,来自图3C的高斯330)的射束。在操作230,沿着预定路径移动射束,以剥蚀沟槽进入掩模,实质上如图4B所示。在一个实施例中,在行进方向上,以大约在500mm/sec至5m/sec的范围内(尽管较佳大约在600mm/sec至2m/sec的范围内)的速度,沿着工件表面执行激光划线操作230。

[0055] 在操作240,产生经调整而具有第二辐照度 I_2 的射束(例如,来自图3C的高斯340)。在操作245,经调整的射束折返相同的预定路径以与操作240所用的实质上相同的速率,实质上如图4C所示地暴露基板。在操作249,方法250返回图1进行经暴露基板的后续等离子体蚀刻。

[0056] 图2C为绘示反复激光划线工艺290的流程图,反复激光划线工艺290使用如图3C所示的塑形的多个射束轮廓,以用来自多个激光的多个射束的连续进程来执行方法100(图1)中的第一反复(操作103)和第二反复(操作104)。参见图2C,在操作255产生第一激光,第一激光产生具有第一辐照度 I_1 (例如,图3C的高斯330)的射束。实质上,可如先前就操作201所描述地例如利用相同的飞秒脉冲宽度、波长、脉冲率等来进行射束产生。然而,在较佳的实施例中,在操作255所利用的激光具有实质上较大的脉冲宽度,并且因为相对容易藉由连续波源将沟槽剥蚀进入遮蔽材料,激光甚至可能为连续波(CW)源。在操作260,第一射束沿着预定路径移动以剥蚀沟槽进入掩模,实质上如图4B所示。

[0057] 在操作265,第二激光产生带有第二辐照度的第二射束。实质上,可如先前就操作

201所描述地例如利用相同的飞秒脉冲宽度、波长、脉冲率等来产生带有第二辐照度 I_2 (例如,来自图3C的高斯335)的第二射束。在特定的实施例中,第一激光产生第一脉冲列,所述第一脉冲列在第一波长具有第一脉冲宽度(CW),第二激光产生第二脉冲列,所述第二脉冲列在第二波长具有第二脉冲宽度,其中第二脉冲宽度和第二波长中的至少一个与第一脉冲宽度和第一波长不同。举例而言,在CW激光被利用于划线操作260的示范性实施例中,飞秒激光在操作265产生第二射束。

[0058] 在操作270,沿着相同的预定路径移动第二激光束,以完整地剥蚀薄膜器件叠层并暴露基板,实质上如图4C所绘示。在一个实施例中,激光划线操作270使两个激光束同时沿着基板行进,每一激光束在行进方向上的速度大约在500mm/sec至5m/sec的范围内,较佳地大约在600mm/sec至2m/sec的范围内。在操作275,方法290回到图1进行经暴露基板的等离子体蚀刻。

[0059] 回到图1和4D,将基板406暴露至等离子体416,以在操作105蚀刻穿过掩模402中的沟槽414来单片化IC 426。在示范性原位掩模沉积实施例中,在与执行等离子体掩模沉积操作102的相同腔室中蚀刻基板。根据本发明的一个实施例,如图4D所描绘,在操作105蚀刻基板406包括蚀刻以激光划线工艺所形成的沟槽414B,以最终蚀刻穿过整个基板406。

[0060] 在一个实施例中,蚀刻操作105需要直通穿孔蚀刻工艺。举例而言,在特定的实施例中,基板406的材料的蚀刻速率大于25 μm /分钟。以高功率操作的高密度等离子体源可用于等离子体蚀刻操作105。示范性功率范围介于3kW与6kW之间、或者更高。

[0061] 在示范性实施例中,使用深度硅蚀刻(即,诸如直通硅穿孔(TSV)蚀刻),以大于约40%的常规硅蚀刻速率的蚀刻速率来蚀刻单晶硅基板或基板406,同时维持基本精确的剖面控制以及实质上无扇形的侧壁。通过经由冷却至-10 $^{\circ}\text{C}$ 至-15 $^{\circ}\text{C}$ 的静电夹具(ESC)施加冷却功率,控制存在于掩模402中的任何水可溶解的材料层上的高功率的效应,以在整个等离子体蚀刻工艺的持续时间中将水可溶解的掩模材料层维持在100 $^{\circ}\text{C}$ 以下的温度,较佳地介于70 $^{\circ}\text{C}$ 与80 $^{\circ}\text{C}$ 之间。在这样的温度下,有利地维持水溶性。

[0062] 在特定的实施例中,等离子体蚀刻操作105进一步需要随着时间与多个蚀刻循环交错的多个保护性聚合物沉积循环。工作周期可变化,示范性工作周期为大约1:1至1:2(蚀刻:沉积)。举例而言,蚀刻工艺可具有持续时间为250毫秒至750毫秒的沉积循环、以及持续时间为250毫秒至750毫秒的蚀刻循环。在沉积和蚀刻循环之间,蚀刻工艺化学作用和沉积工艺化学作用互相交替,蚀刻工艺化学作用采用例如用于示范性硅蚀刻实施例的 SF_6 ,沉积工艺化学作用采用聚合氟碳化物(C_xF_y)气体,例如,但不限于, C_4F_6 或 C_4F_8 或氟化碳氢化合物(CH_xF_y ,其中 $x \geq 1$)或 XeF_2 。如本领域所知,可进一步在蚀刻和沉积循环之间改变工艺压力,以在特定的循环中有利于每一循环。

[0063] 在操作107,藉由移除掩模402来完成方法300。在一个实施例中,以水(例如,以加压喷射的去离子水或通过浸入周围的水浴或加热过的水浴中)洗掉水可溶解的掩模层。在替代的实施例中,可以本领域已知的对移除蚀刻聚合物有效的水溶解溶液洗掉掩模402。等离子体单片化操作105或在操作107的掩模移除工艺中的任一个可进一步图案化管芯附着膜408,从而暴露出支撑带410的顶部。

[0064] 可配置单一整合式处理工具600来执行混合式激光剥蚀-等离子体蚀刻单片化工艺100中的多个或全部操作。举例而言,图6绘示根据本发明的一个实施例的丛集工具606的

方块图,从集工具606与激光划线装置610耦接,激光划线装置610用于基板的激光和等离子体分割。参见图6,从集工具606耦接到工厂接口602(FI),工厂接口602具有多个负载锁定室604。工厂接口602可为合适的大气端口,以作为外部制造设施与激光划线装置610和从集工具606之间的接口。工厂接口602可包括机器人,机器人具有手臂或刃以自存储单元(诸如前开式传送盒(front opening unified pod))移送基板(或基板的载体)进入从集工具606或激光划线装置610、或者二者。

[0065] 激光划线装置610还耦接到FI 602。图6B绘示激光划线装置610的示范性功能方块图。在图6B所绘示的一个实施例中,激光划线装置610包括飞秒激光665。飞秒激光665用以执行混合式激光和蚀刻单片化工艺100的激光剥蚀部分。可藉由移动激光束光点、藉由移动基板、或者藉由二者的组合来实现激光束与基板之间的相对动作,以产生划线。在一个实施例中,在激光划线装置610中也包括用来支撑基板406的可移动的台座(未描绘),可移动的台座经配置以相对于飞秒激光665移动基板406(或基板的载体)。如进一步绘示的,激光划线装置包括具有镜子的扫描仪670(例如,电流计),扫描仪670可响应来自控制器680的控制信号而移动以扫描激光束。介于飞秒激光665与扫描仪670之间的是射束塑形光学器件660,在一个实施例中,射束塑形光学器件660提供了实质上如图3B所示的经非对称塑形的射束轮廓,以执行反复激光划线工艺200。在进一步的实施例中,控制器680耦接到飞秒激光665,以随着时间(实质上如图3A所示)和/或随着空间(实质上如图3C所示)跨越多个非零辐照度调制飞秒激光665的辐照度,以执行划线方法250。在另一实施例中,激光划线装置610进一步包括第二激光666,第二激光666可以是飞秒激光或其它激光。第二激光666耦接到控制器680,并且激光665和666中的每一个通过扫描仪670在时间上相继地操作,或者通过单独的扫描仪同时操作(即,针对基板406与激光之间完全分离的光学路径复制扫描仪670),加上控制器680引导反复剥蚀在实质上相同的路径上发生,以执行划线工艺290。

[0066] 回到图6A,从集工具606包括一个或多个等离子体蚀刻腔室608,等离子体蚀刻腔室608藉由机器人移送腔室650耦接至FI,机器人移送腔室650容纳机器人臂,机器人臂在真空中在激光划线装置610、等离子体蚀刻腔室608和/或掩模模块612之间移送基板。等离子体蚀刻腔室608适于混合式激光和蚀刻单片化工艺100的至少等离子体蚀刻部分,并且等离子体蚀刻腔室608可进一步将聚合物掩模沉积在基板之上。在一个示范性实施例中,等离子体蚀刻腔室608进一步耦接到SF₆气体源、以及C₄F₈、C₄F₆或CH₂F₂源中的至少一个。尽管还可购得其它合适的蚀刻系统,但是在特定的实施例中,一个或多个等离子体蚀刻腔室608为可自美国加利福尼亚州桑尼维尔市的应用材料公司获得的AppliedCentura®Silvia™蚀刻系统。与只能提供电容式耦合(即便有藉由磁性增强所提供的改良)相比,AppliedCentura®Silvia™蚀刻系统提供了电容式和感应式RF耦合,以独立控制离子密度和离子能量。这使得有效地自离子能量解耦离子密度,以在即便非常低的压力下(例如,5至10毫托),在没有高、潜在损坏的DC偏置电平的情况下,达到相对较高密度的等离子体。这造成了特别宽的处理窗口。然而,可使用能蚀刻硅的任何等离子体蚀刻腔室。在一个实施例中,在单一整合式处理工具600的从集工具606部分中包括一个以上的等离子体蚀刻腔室608,以达到单片化或分割工艺的高制造产量。

[0067] 从集工具606可包括适于执行混合式激光剥蚀-等离子体蚀刻单片化工艺100中的功能的其它腔室。在图6所绘示的示范性实施例中,掩模模块612包括任何商业上可获得的

旋涂模块,用以施加本文所述的水可溶解掩模层。旋涂模块可包括可旋转夹具,所述可旋转夹具适于藉由真空夹持,或者,经薄化的基板安装在载体(例如,安装在框架上的支撑带)上。

[0068] 图7绘示计算机系统700,在计算机系统700中可执行一组指令,所述指令可使机器执行本文所述的一种或多种划线方法。示范性计算机系统700包括处理器702、主存储器704(例如,只读存储器(ROM)、闪存、诸如同步DRAM(SDRAM)或Rambus DRAM(RDRAM)之类的动态随机存取存储器(DRAM)等等)、静态存储器706(例如,闪存、静态随机存取存储器(SRAM)等等)、以及辅助存储器718(例如,数据存储器件),前述器件经由总线730彼此通信。

[0069] 处理器702表示一个或多个通用处理设备,诸如微处理器、中央处理单元等等。更特定地,处理器702可为复杂指令集计算(CISC)微处理器、精简指令集计算(RISC)微处理器、超长指令字(VLIW)微处理器等等。处理器702还可为一个或多个专用处理设备,诸如专用集成电路(ASIC)、现场可编程门阵列(FPGA)、数字信号处理器(DSP)、网络处理器等等。处理器702经设置以执行处理逻辑726,处理逻辑726用于执行本文所述的操作和步骤。

[0070] 计算机系统700可进一步包括网络接口设备708。计算机系统700还可包括视频显示单元710(例如,液晶显示器(LCD)或阴极射线管(CRT))、字母数字输入设备712(例如,键盘)、光标控制设备714(例如,鼠标)、以及信号产生设备716(例如,扬声器)。

[0071] 辅助存储器718可包括机器可存取存储介质(或者更具体而言,计算机可读存储介质)731,在机器可存取存储介质731上存储一组或多组指令(例如,软件722),所述指令实施本文所述的方法或功能中的任何一个或多个。在计算机系统700、主存储器704和处理器702执行软件722期间,软件722也可完全或至少部分地驻留在主存储器704和/或处理器702内部,处理器702还构成机器可读存储介质。可进一步经由网络接口设备708通过网络720发送或接收软件722。

[0072] 机器可存取存储介质731也可用来存储图案识别算法、伪像形状数据、伪像定位数据或粒子闪光(particle sparkle)数据。尽管在示范性实施例中将机器可存取存储介质731图标为单个介质,但是术语“机器可读存储介质”应被视为包括存储一组或多组指令的单个介质或多个介质(例如,集中式或分布式数据库和/或相关联的高速缓存和服务器)。术语“机器可读存储介质”还应被视为包括能够存储或编码一组指令的任何介质,所述一组指令由机器执行且所述一组指令使机器执行本发明的方法中的任何一种或多种。因此,术语“机器可读存储介质”应被视为包括但不限于固态存储器、以及光学和磁性介质。

[0073] 已发现尽管就多进程而言,将激光束辐照度(或假定有固定脉冲宽度的通量(fluence))保持在固定的适中水平以产生干净的蚀刻沟槽是可行的,但是与最佳通量水平相关联的激光功率(或脉冲能量)水平的范围是狭窄的。这具有导致激光划线处理窗口相对较小的实质效应。也发现用于多进程的固定高通量产生相对较差的沟槽拓扑目前被认为可归因于第二激光进程将剥蚀后的材料再沉积到通过第一进程所形成的沟槽上。

[0074] 尽管可用多进程划线工艺来形成干净的沟槽,其中在多进程划线工艺的第一进程中利用低通量来仅移除掩模和聚酰亚胺层而有限地损坏/剥蚀下方薄膜IC层(更具体地,介电层),并且随后利用高通量来移除器件层以暴露基板(如在图1所绘示的方法100中),但是可能发生分层。额外的高通量进程可能不会总是修复或移除这样的分层。尽管不受限于理论,但是目前认为在“低通量优先”的多步骤划线工艺中,第一进程中的部分激光能量传送

通过介电材料,并造成器件层中的金属或者与(多个)介电层交界的基板晶体(例如,硅)的熔化/汽化。在低通量水平下,聚合物的剥蚀主要依赖于激光能量的线性吸收。因为即便就300nm的UV波长来说,许多聚合物遮蔽材料和钝化材料仍具有高透光率(数十百分比),同时某些金属和某些基板(例如,硅)的剥蚀阈值非常接近许多聚合物的剥蚀阈值,所以被传送通过薄膜器件叠层的(多个)介电层的激光光子可能在介电质-金属接口和/或介电质-基板接口处造成分层。

[0075] 因此在某些实施例中,划线方法包括:在高辐照度(通量)水平下的第一(第二、第三等)进程,以剥蚀并移除沟槽中的材料以暴露基板;以及接着在低辐照度(通量)水平下的第二(第三、第四等)进程,以移除留在经剥蚀沟槽中的残骸和残留物而不会对基板造成显著损坏。与固定通量多进程工艺或低通量优先工艺相比,所述类型的“高通量优先”工艺可致使干净的经暴露基板表面具有较宽的处理窗口。由于掩模或聚合钝化层相对于划线沟槽宽度变得更厚(例如,宽度减小,或者层厚度增加),因此高通量优先方法变得更加有利。

[0076] 图8A为绘示根据本发明的一个实施例的混合式激光剥蚀-等离子体蚀刻单片化方法801的流程图,在方法801中以第一辐照度以及后续的第二辐照度来执行激光划线工艺,第二辐照度低于第一辐照度。方法801始于在操作101的经遮蔽的基板,如本文其他地方所述。示范性基板由图4A中的剖面图绘示。

[0077] 在操作255,具有第一辐照度的第一射束在操作255产生。藉由本文其他地方所述的任何方式来产生射束。在一个实施例中,本文其他地方所述的具有预定脉冲宽度(诸如,飞秒脉冲宽度)的激光在第一通量水平下操作,就直径10 μ m的光点尺寸而言,第一通量水平不低于1.0 μ J,并且更佳地为1.5 μ J或更高,以达到第一辐照度。所述通量水平范围足以剥蚀薄膜IC叠层的介电层(例如,图5中的层504和507)。在具有10 μ m的聚焦光点直径、300fs至1.5ps的范围内的脉冲宽度、以及1570nm至300nm的范围内的激光波长的一个飞秒激光束的实施例中,高通量水平经测定为相当于1.5 μ J或更高的脉冲能量水平。

[0078] 在操作860,来自在第一通量水平下操作的激光的射束沿着预定路径移动,以剥蚀沟槽穿过遮蔽材料、IC钝化层和薄膜器件层,以暴露基板。图8B、8C和8D绘示根据本发明的一个实施例的在执行图8A所绘示的分割方法的操作时的基板的剖面图,如图4A所绘示。

[0079] 图8B,在操作860,在第一通量水平下操作的激光的第一进程剥蚀沟槽814A,从而沿着第一切口宽度(KW₁)暴露基板406。在示范性实施例中,第一通量足以剥蚀薄膜器件层叠层401的每一层,并且因此操作103使基板406在沟槽414A的底部暴露。切口宽度KW₁为拥有强度I₁的射束宽度的函数,强度I₁大于与薄膜器件层叠层401中的特定材料相关联的阈值,特别是如上文所述的介电层阈值(T_D)。由于这个原因,具有较低阈值的掩模402可能具有比切口宽度KW₁更宽的切口宽度(KW_M)。如图8B所进一步显示,操作860在沟槽814A的底部留下残留物802的痕迹块,残留物802的痕迹块包括再次沉积的来自掩模和IC钝化物的材料(例如,有机物质)。来自薄膜器件层叠层401的金属和介电质也可能并入残留物802中的掩模和钝化材料。

[0080] 回到图8A,在操作860,产生具有第二辐照度的第二激光束,第二辐照度低于第一辐照度。在利用相同脉冲宽度(例如,飞秒)的情况下,辐照度的减少可与通量的减少一起达成。在特定的飞秒实施例中,就10 μ m直径的光点尺寸而言,在操作860的通量不大于1 μ J,并且更佳为0.75 μ J或更小。所述通量水平范围不足以剥蚀薄膜IC叠层的介电层(例如,图5中

的层504和507)。在具有10 μ m的聚焦光点直径、300fs至1.5ps的范围内的脉冲宽度、以及1570nm至300nm的范围内的激光波长的一个特定实施例中,低通量水平经测定为0.75 μ J或更小。

[0081] 在操作870,来自激光的在第二通量水平下操作的射束沿着与在操作860遵循的相同预定路径移动,以剥蚀沟槽穿过遮蔽材料、IC钝化层和薄膜器件层,以移除操作860所留下的残留物802的痕迹块。如图8C所进一步绘示,辐射411具有第二强度 I_2 ,第二强度 I_2 小于 I_1 (I_1 以虚线表示以图解 I_1 与 I_2 之间的差异)。如所示,因为第二通量水平不超过介电层阈值(TD),所以介电层不会发生额外的直接剥蚀,并且穿过薄膜器件叠层401的切口宽度 KW_1 不会显著改变。然而,因为与典型用于掩模和钝化层的聚合物材料相关联的阈值较低,所以第二通量水平(辐照度)将在沟槽的整个第一切口宽度内移除残留物,以提供更干净的沟槽底部814B。

[0082] 回到图8A,在操作105,如本文其他地方所述地执行等离子体蚀刻操作。如图8C所进一步绘示,等离子体蚀刻使清洁后的沟槽底部814B前进穿过基板。在残留物802的痕迹块由较低通量剥蚀所移除的情况下,经等离子体蚀刻的沟槽具有与高通量剥蚀所提供的切口宽度实质上相同的切口宽度(KW_1)。在操作107(图8A),接着可移除掩模,如本文其他地方所述。

[0083] 应注意的是,可用本文其他地方就示范性低通量优先工艺所描述的任何技术和硬件来执行由方法801所示范的高通量优先实施例。举例而言,在一个实施例中,可使用在不同通量水平下操作的相同激光的多重进程、或者使用执行一个或多个进程的多重激光来执行反复剥蚀操作860和870。类似地,可执行射束塑形技术,以改变射束的空间轮廓。举例而言,行进方向可与图3B所示的方向相反,以影响高通量优先工艺而不影响低通量优先工艺。类似地,可以实质上相同的方式操作在低通量优先实施例(即,脉冲宽度固定的低辐照度优先工艺)的段落中所描述的在图6A、6B和7中所绘示的所有硬件,以执行高通量优先实施例。

[0084] 作为多步骤方法801(就第二进程而言,不是涉及功率再调整就是涉及第二激光(操作265和870))的替代方案,可通过图9A所绘示的利用分束器的多步骤方法901来实现更高的产量。图9A所图解的示范性实施例起始于在操作101接收掩模基板、以及在操作201产生射束,如本文其他地方所述。在操作965,将射束分裂成具有不同辐照度(通量)水平 I_1 、 I_2 的前导射束和尾随射束,其中 I_1 和 I_2 具有本文其他地方所描述的任何实施例的相关水平。在操作970,可以本文所述的任何方式,沿着预定路径使分裂射束相对于基板一致地位移。取决于基板与相应分裂射束光点的功率之间的相对位移方向,可通过单一进程执行高通量优先或高通量最后的反复划线方法。在示范性实施例中,分裂射束方法901执行高通量优先划线方法。如前文所述,随着等离子体蚀刻和掩模移除操作105和107,方法901完成管芯单片化。

[0085] 任何商业上可购得的可变分束器皆可用于操作965。举例而言,在一个实施例中,经涂布的玻璃碟盘中的涂层的反射率可随着角度变化,使得在转动所述碟盘时,可选择器件所产生的两个射束之间的期望功率比。在进一步的实施例中,利用了衍射光学器件(DOE),在DOE中相位光栅使大多数激光能量集中在两个衍射级(diffraction order)。在使用衍射分束器将主射束复制成多个复制射束(复制射束的直径等于输入射束的直径)并以适当指定的角度将多个复制射束定位在一维或二维阵列中的实施例中,在操作201所产生

的射束的相位轮廓经选择而使得衍射级之间的功率比具有指定值。在进一步的实施例中，可在光栅的邻近衍射器件上选择产生的复制射束之间的不同功率比。因此，DOE位置的侧向横移选择用来执行分裂射束方法901的多个复制射束之间的功率比的期望值。

[0086] 图9B绘示根据本发明的一个实施例的用于分裂射束激光划线的激光划线模块900的示意图。在图9B中，激光902将射束提供至射束扩展器(expander)和准直器904。在一个实施例中，可在最大脉冲重复率或接近最大脉冲重复率下操作激光902，这样将可在 $M \times N$ 个点阵列的每一焦点处传递需要的脉冲能量。视情况，射束可通过高斯至顶帽射束塑形模块906，然而，这样的轮廓转换将典型地失去所接收功率的至少30%，这可能是飞秒实施例无法接受的，在飞秒实施例中，与例如皮秒源相比，功率已经相对较低。使来自射束扩展器和准直器904、来自高斯至顶帽射束塑形模块906、或者来自二者的所得射束通过可变的射束分裂模块908，其中分裂射束接着通过远心透镜910以传递至基板912上，使得聚焦的光点至光点距离等于在至少一个维度中划线所需的管芯尺寸。

[0087] 如图9B中的射束光点图案的B-B视图所示，射束被分裂成具有不同辐照度(通量)水平 I_1 、 I_2 的前导射束和尾随射束，其中 I_1 和 I_2 具有本文其他地方所描述的任何实施例的相关水平。取决于基板912与相应分裂射束光点(如图9B的B-B视图所示)的功率之间的相对位移方向，可通过单一进程执行高通量优先或高通量最后的反复划线方法。在图9B所示的示范性实施例中，所绘示的划线方向实施高通量优先划线方法。尽管图9B所示为正方形图案，但是应当了解A-A视图和B-B视图也可以是长方形等图案。

[0088] 图10进一步绘示根据本发明的一个实施例的衍射射束分裂装置1000。入射的激光1002穿过衍射光学器件(DOE) 1004，并且具有多焦点的聚焦透镜1006将多重射束、点或光点提供至工作区1008。在一个实施例中，由于在分裂激光束穿过例如衍射分束器之后可能存在非零分裂角度，因此聚焦透镜1006为远心的(telecentric)，以确保入射的射束点垂直地传递至工作表面上。在一个这样的实施例中，利用具有合适焦长的远心聚焦透镜来提供 $N \times N$ 个射束， $N \times N$ 个射束在一个维度中的间距等于 d ，即介于多个IC之间的切割道的间距。

[0089] 因此，已揭露分割半导体基板的方法，每一基板具有多个IC。对本发明的解说性实施例的以上描述(包括在摘要中所描述的)并不旨在是详尽的或者将本发明限于所公开的精确形式。尽管为了解说目的，本文描述了本发明的特定实施方式和实例，但是如相关领域的技术人员所认知的，在本发明的范围内可能有各种等效修改。因此，本发明的范围完全由所附的权利要求所决定，根据已建立的权利要求解读理论来理解所附的权利要求。

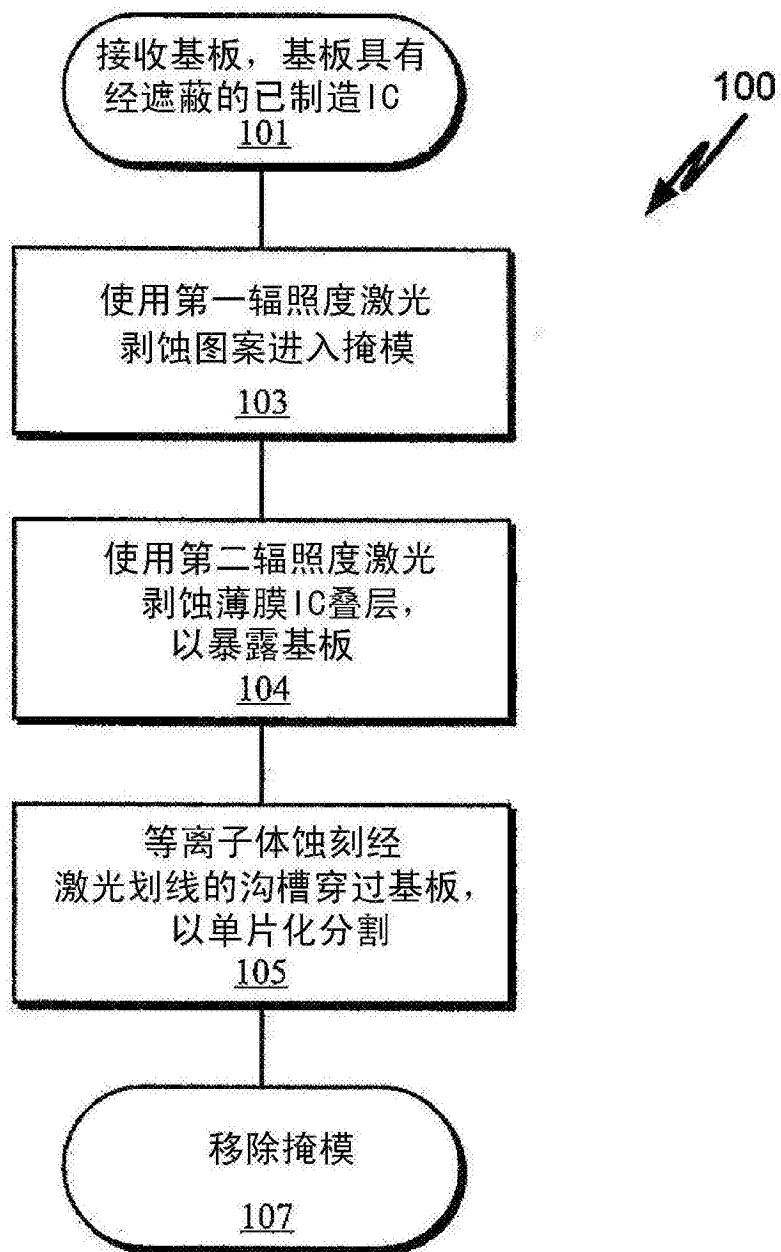


图1

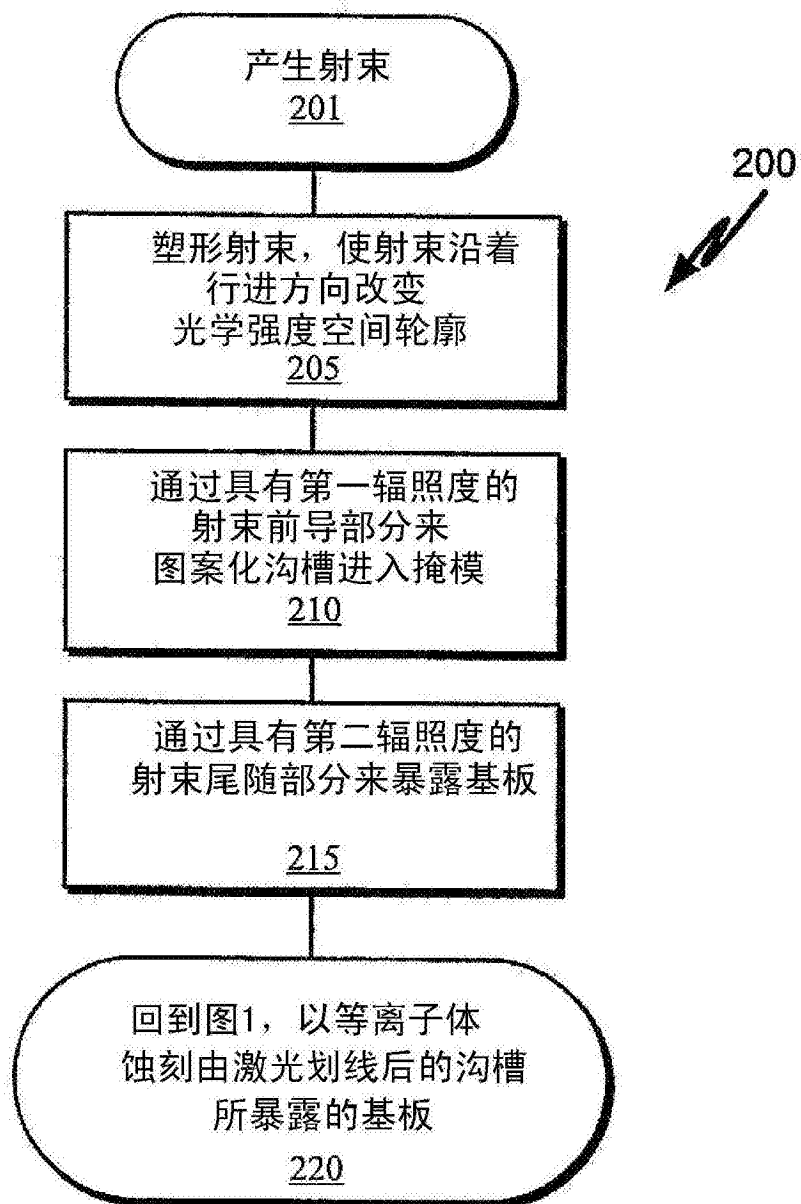


图2A

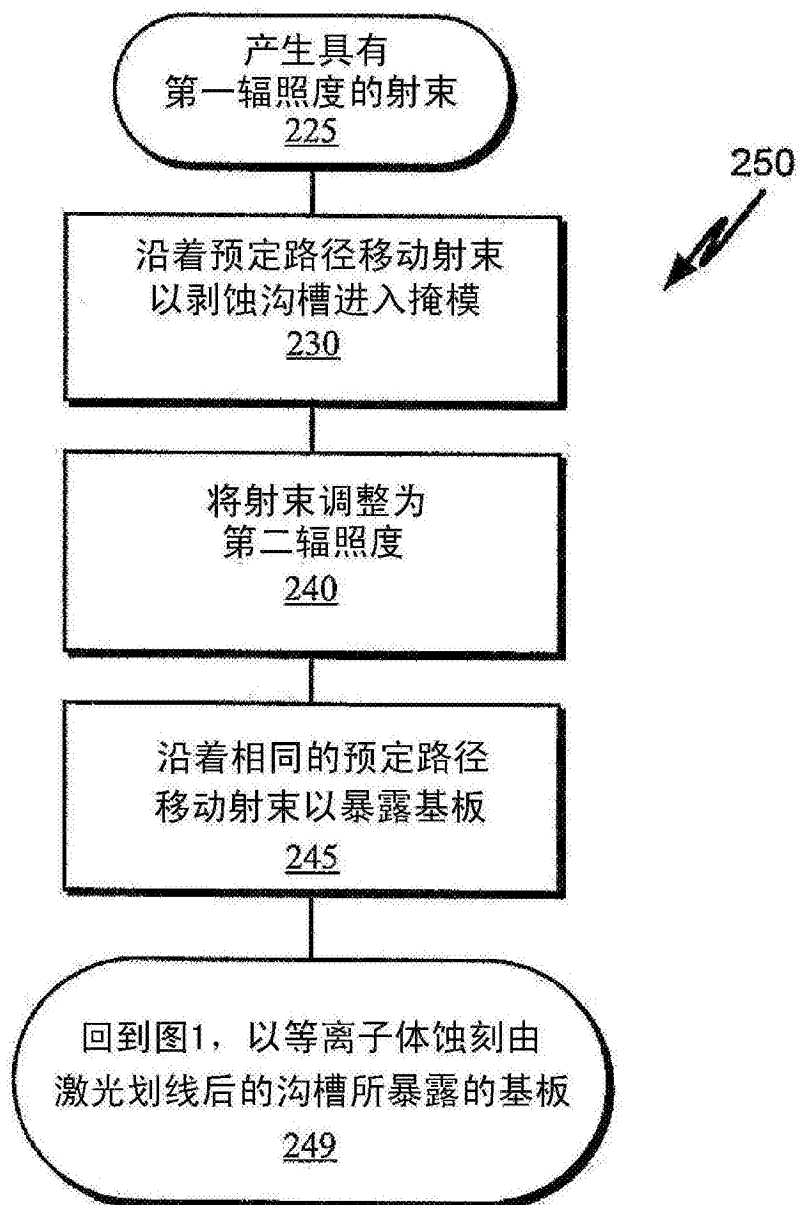


图2B

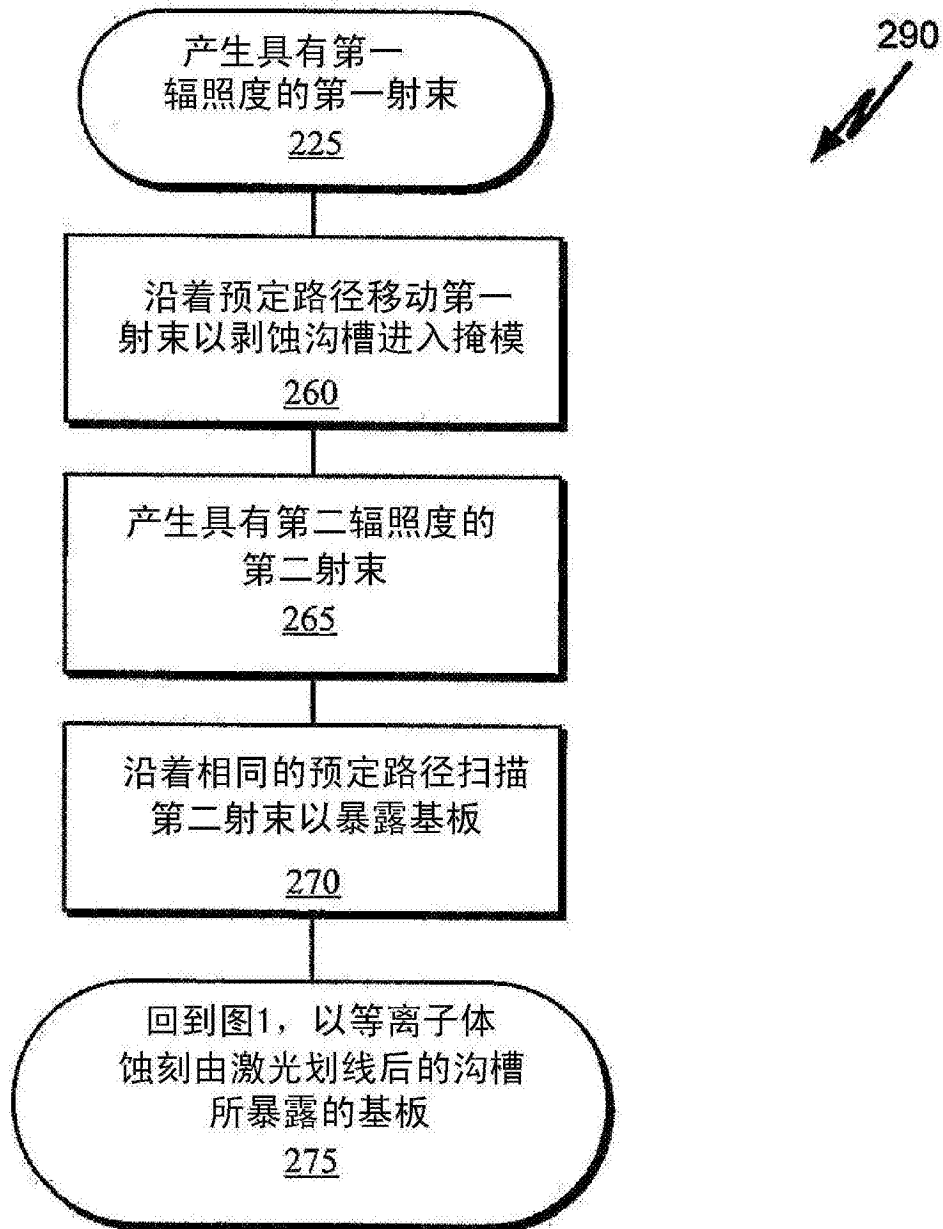


图2C

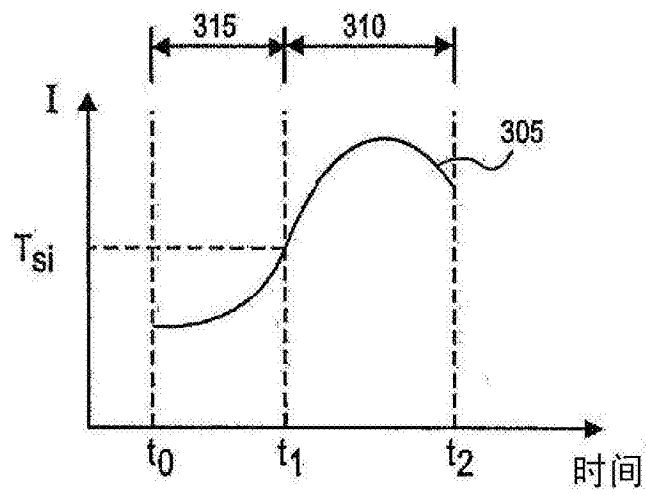


图3A

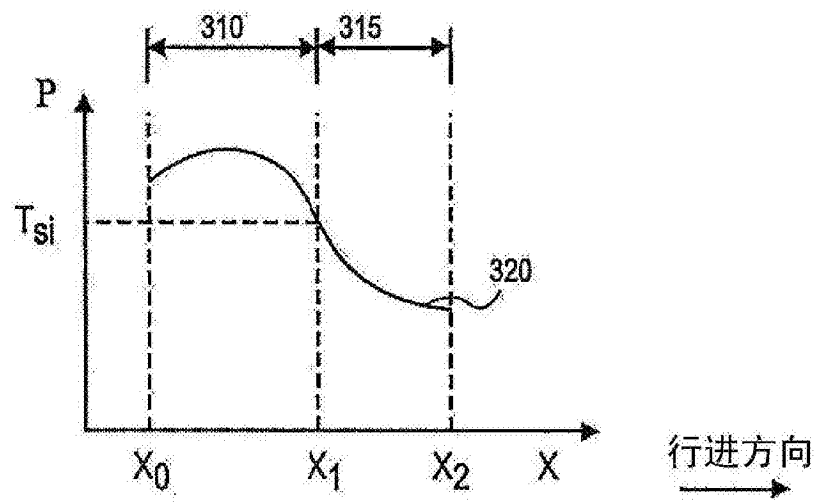


图3B

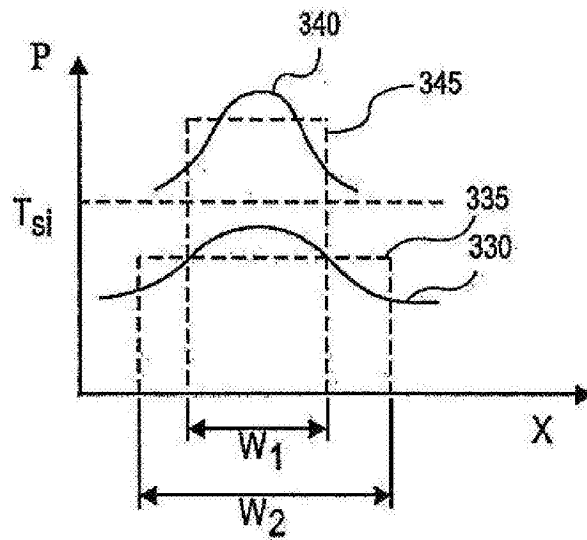


图3C

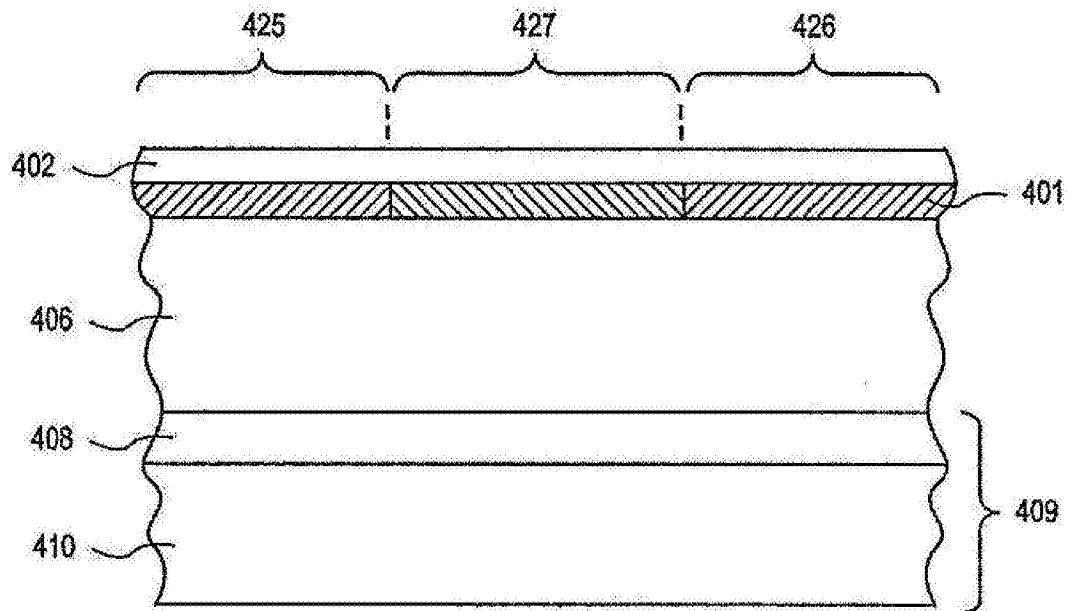


图4A

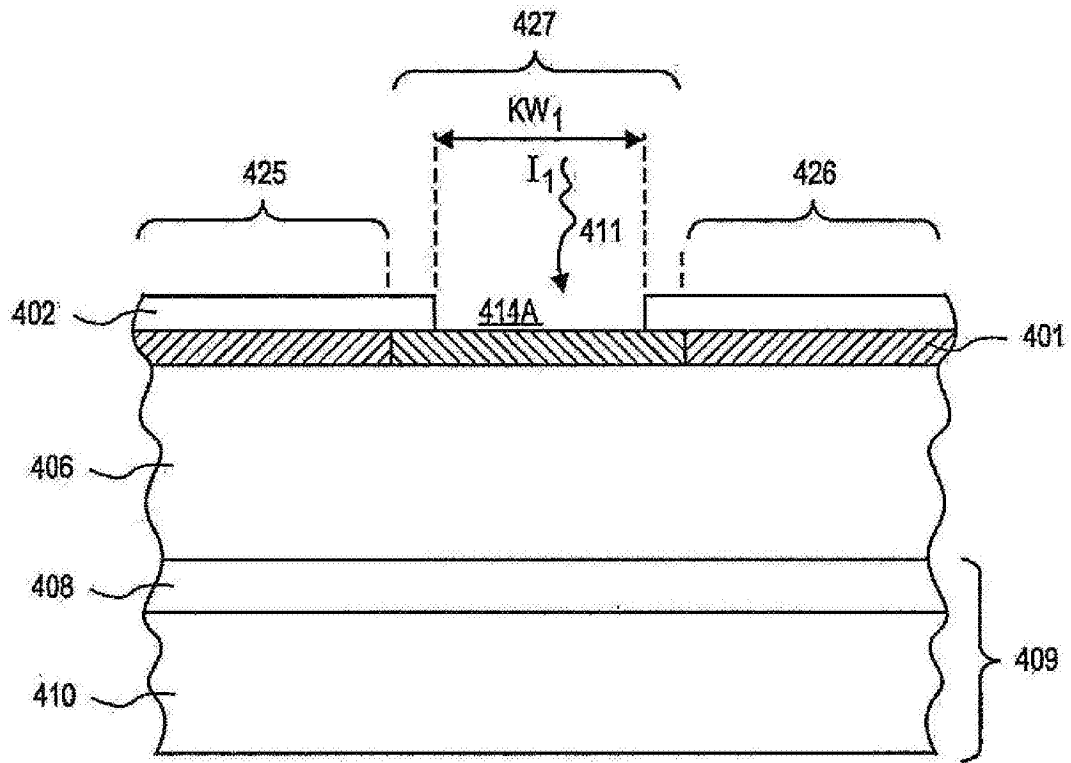


图4B

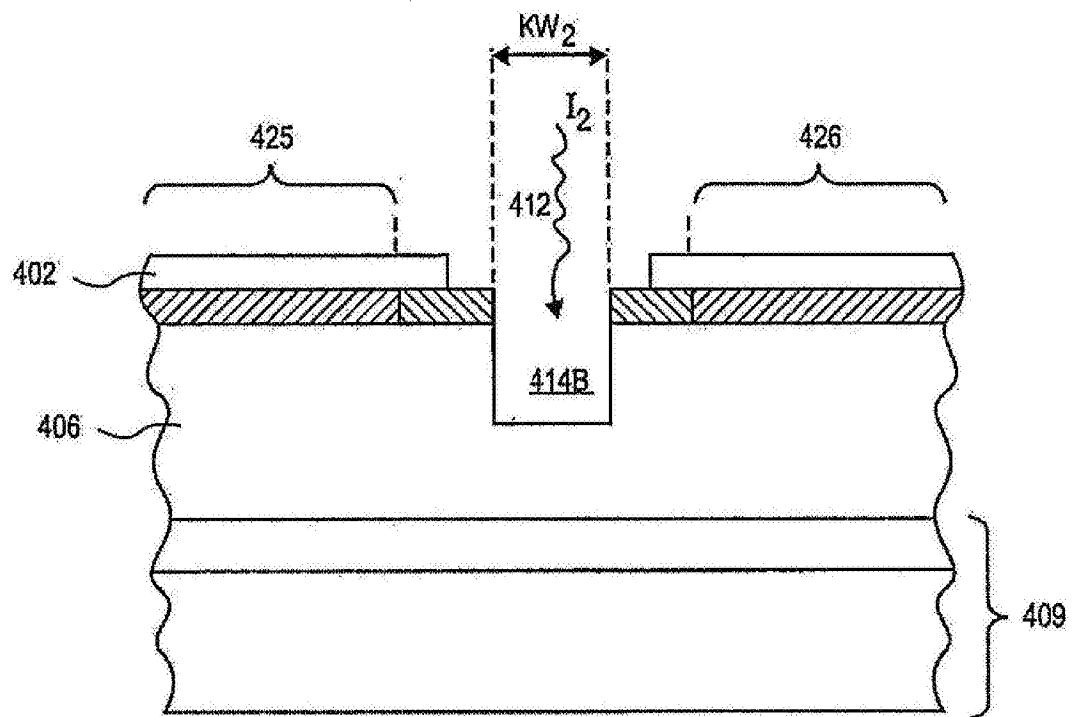


图4C

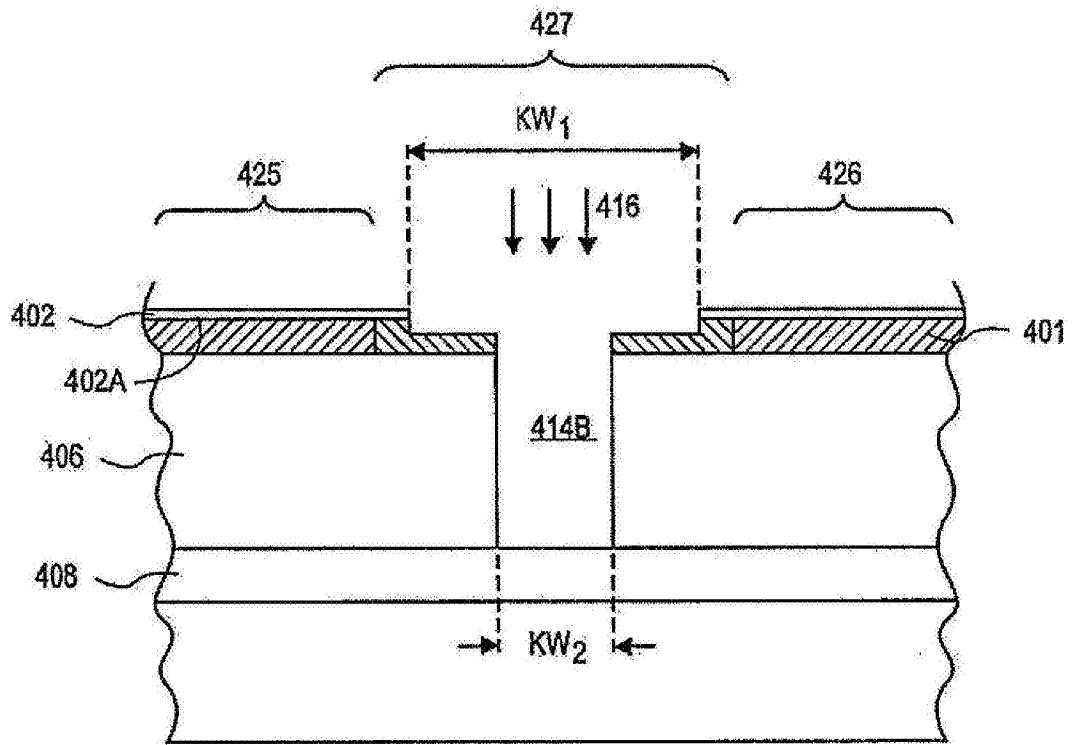


图4D

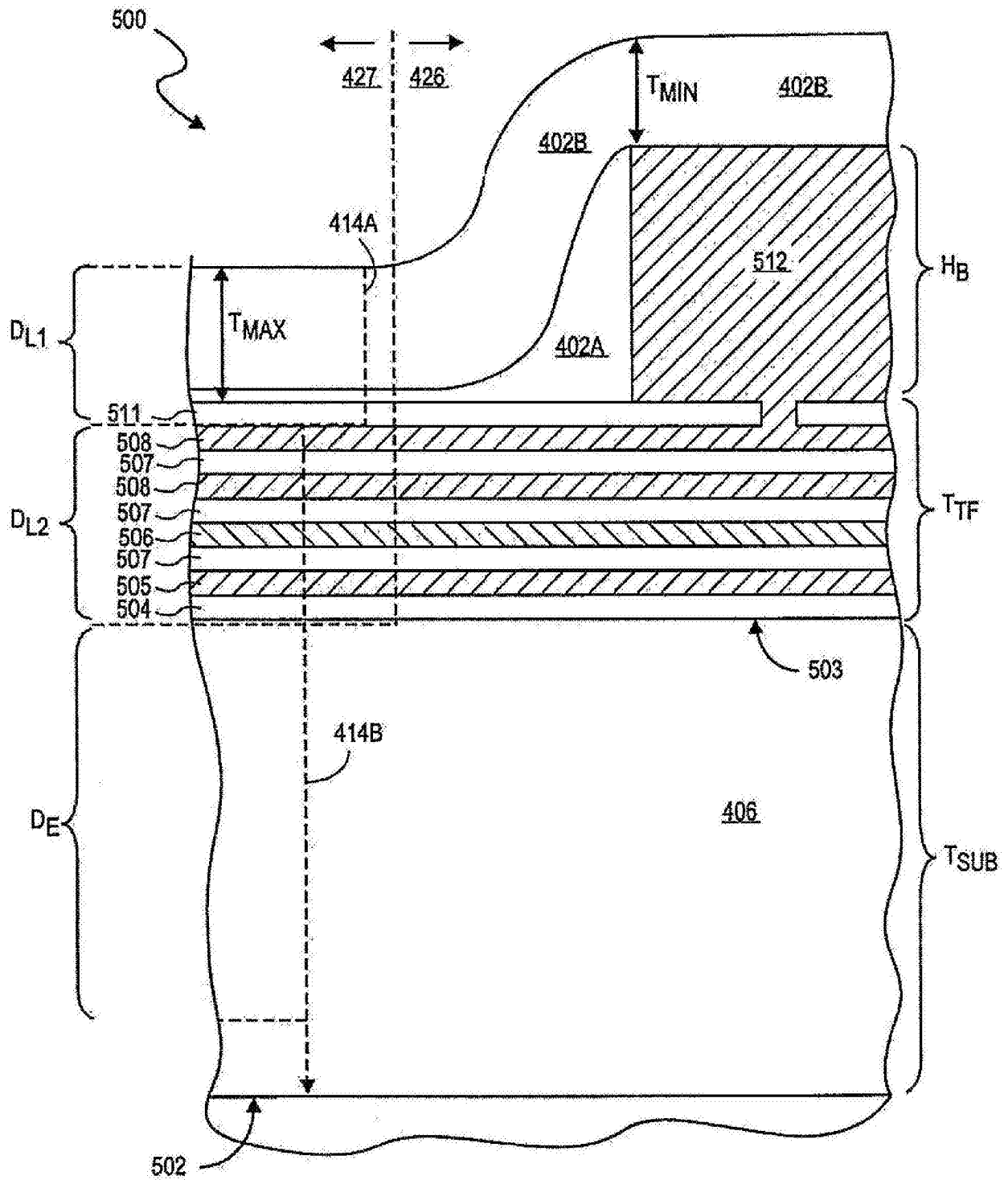


图5

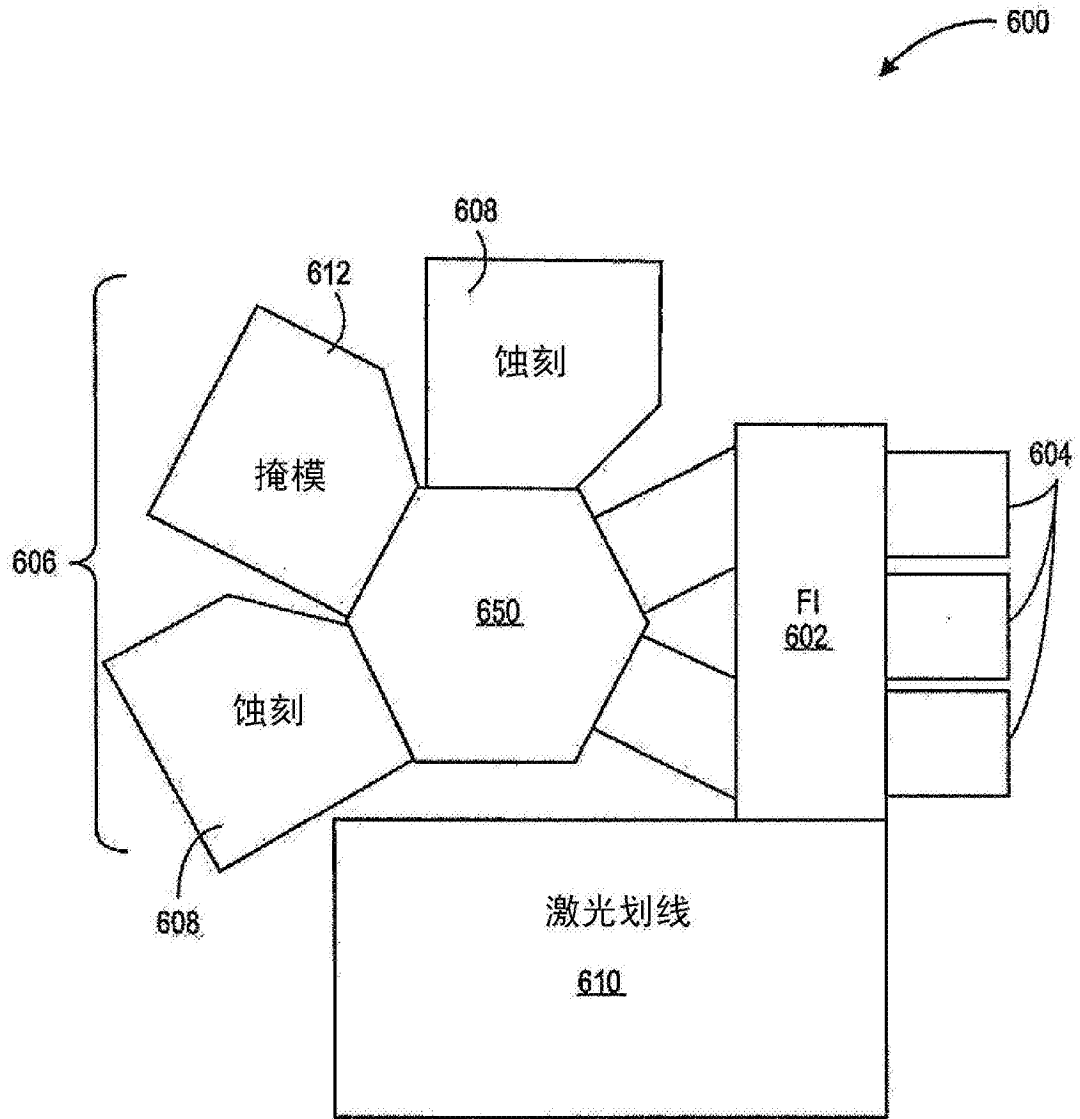


图6A

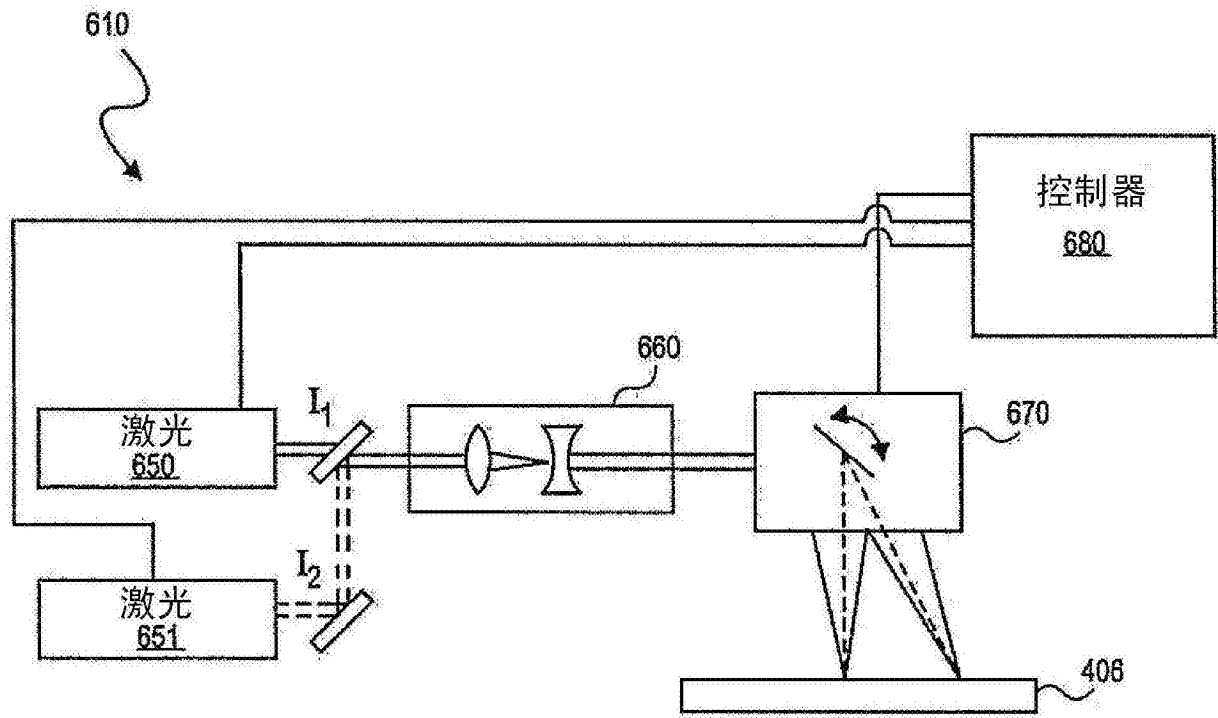


图6B

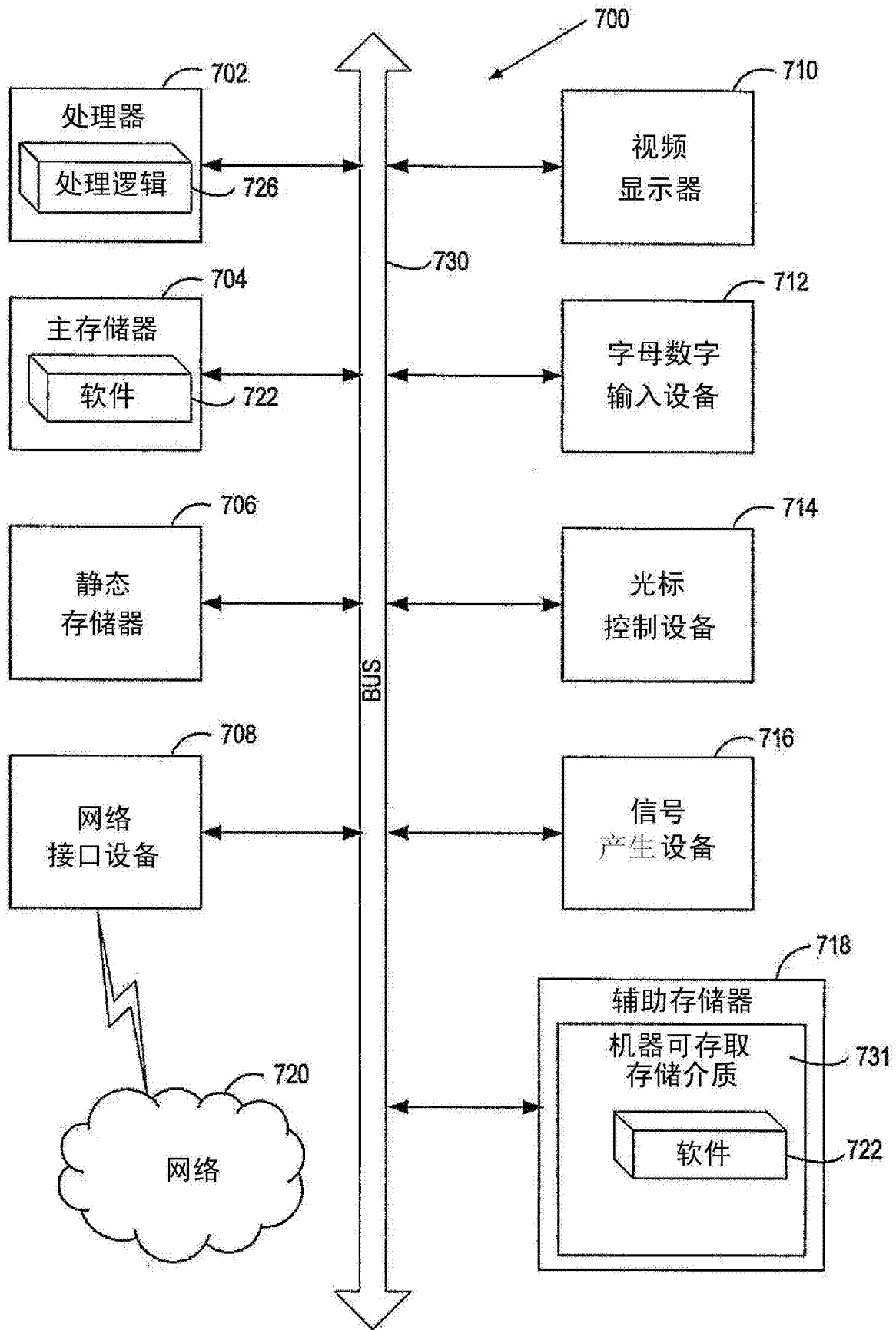


图7

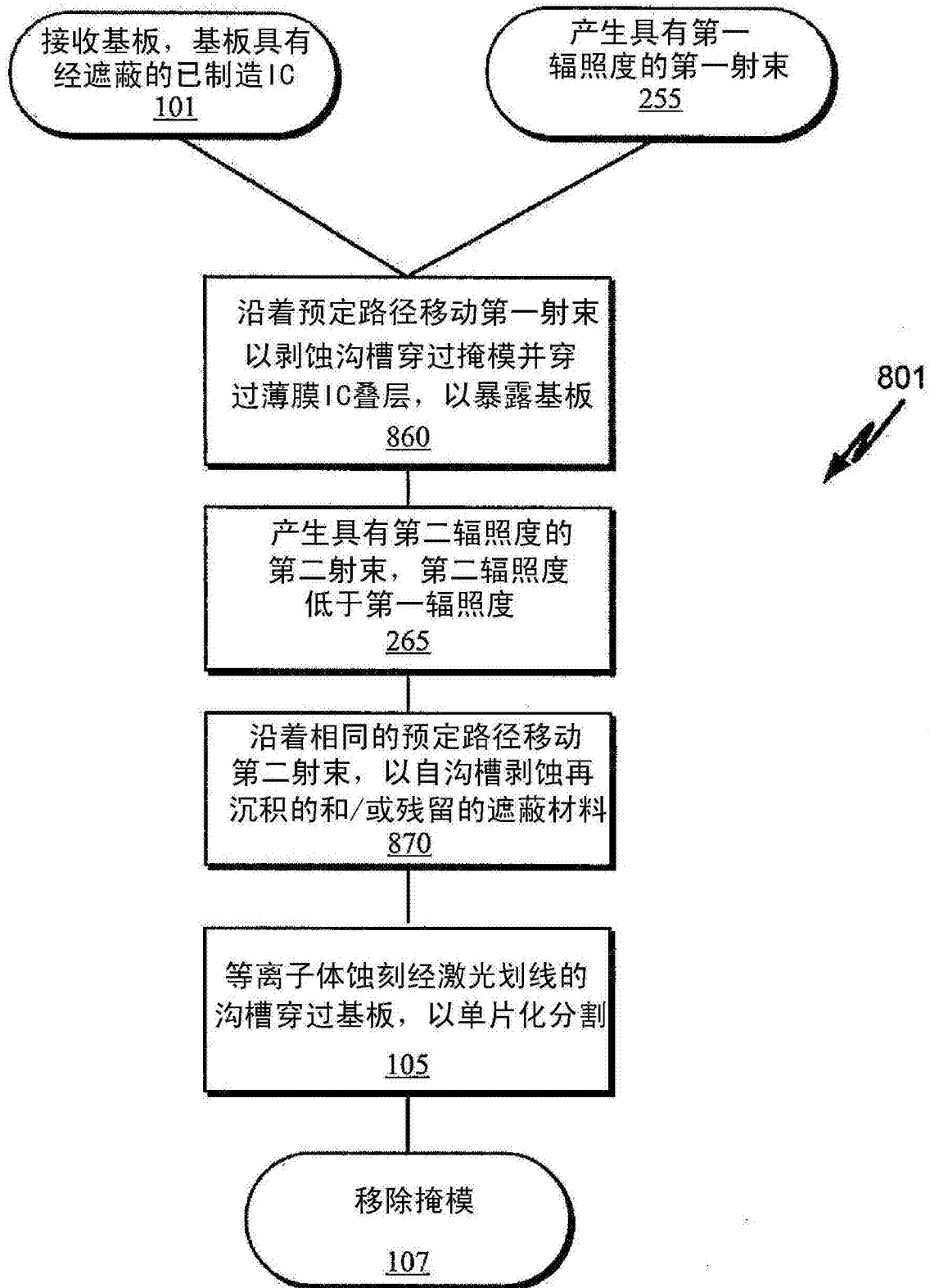


图8A

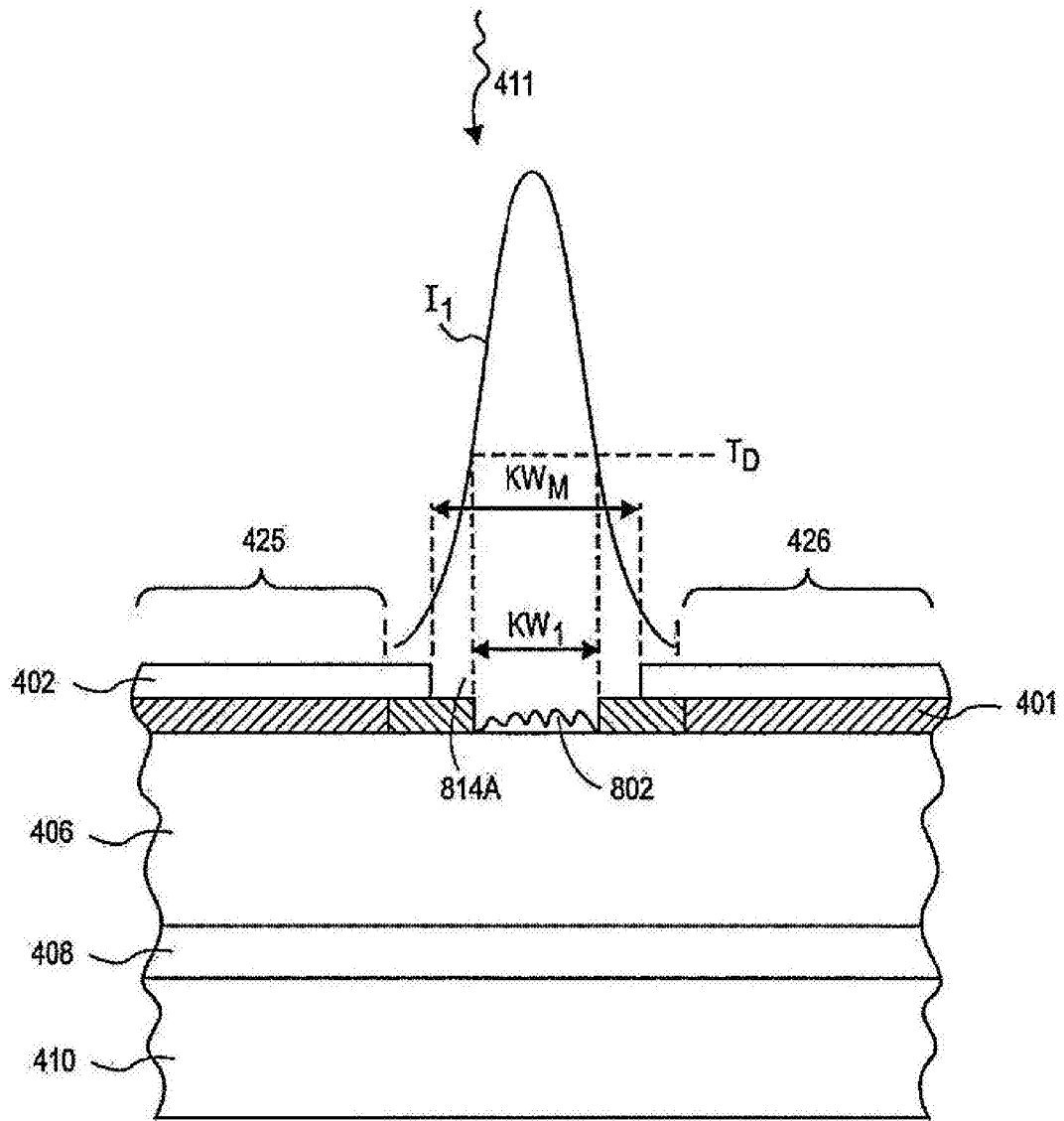


图8B

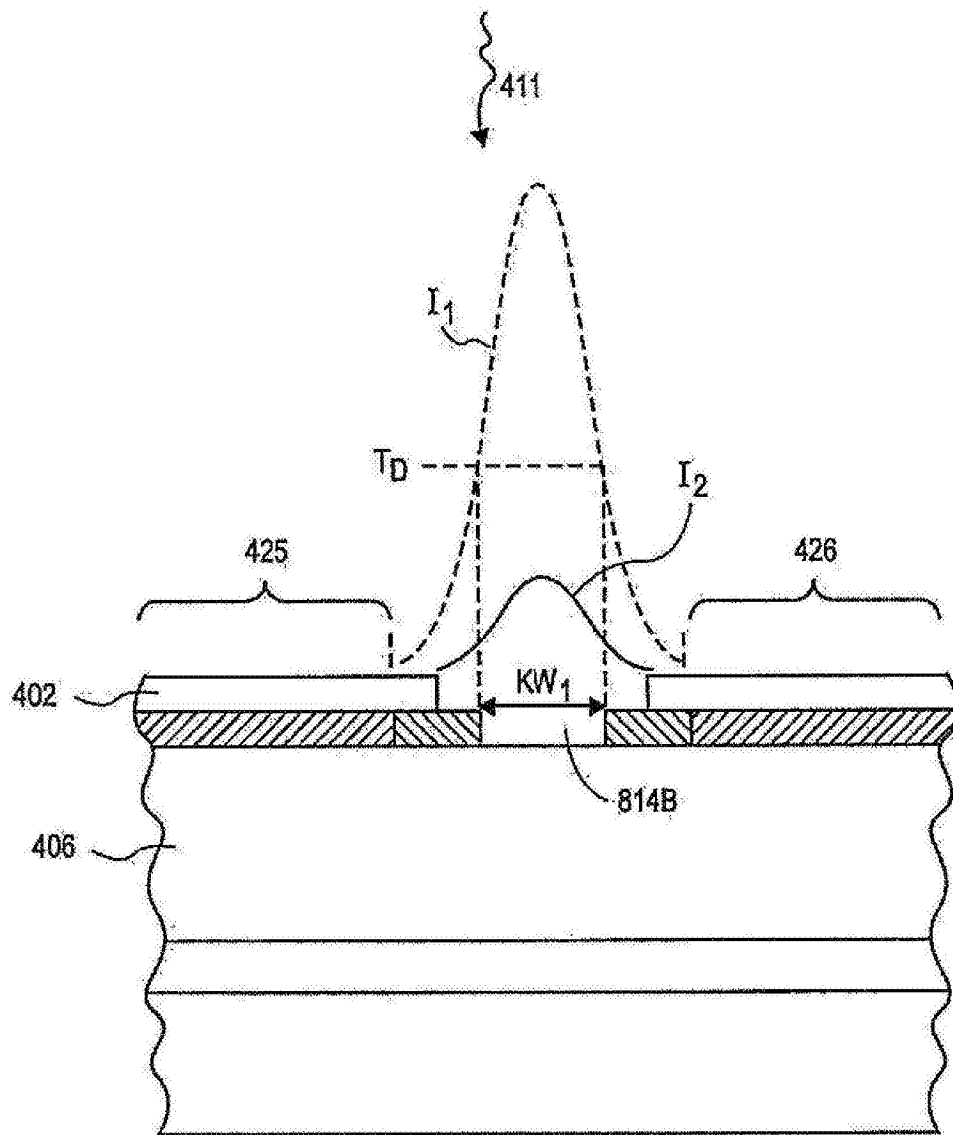


图8C

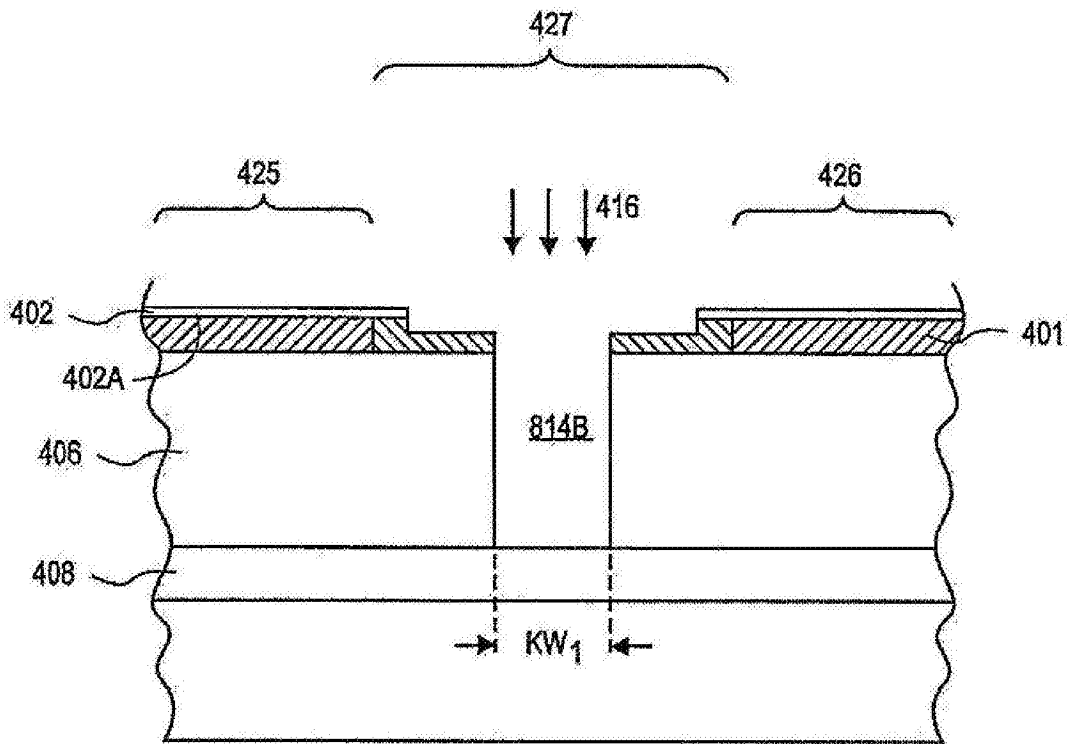


图8D

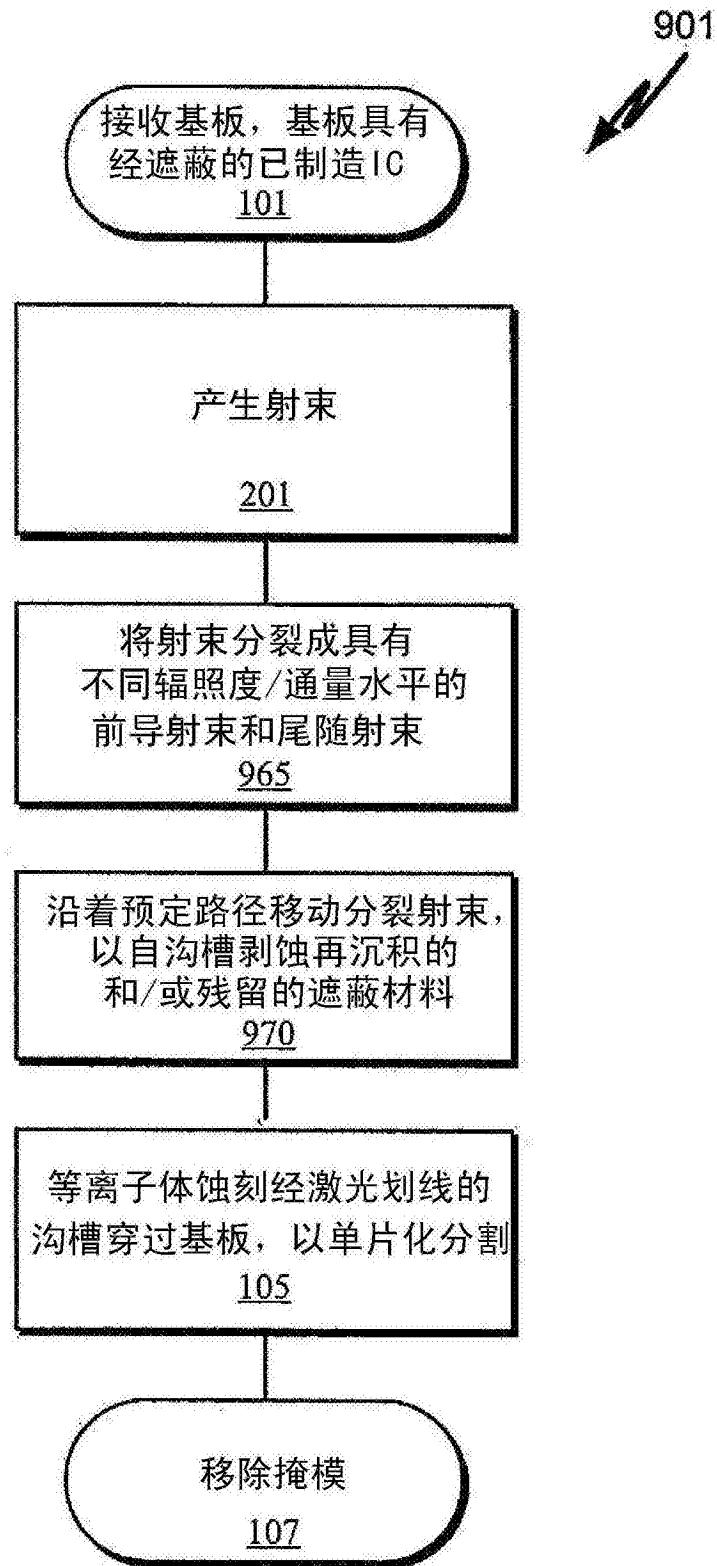


图9A

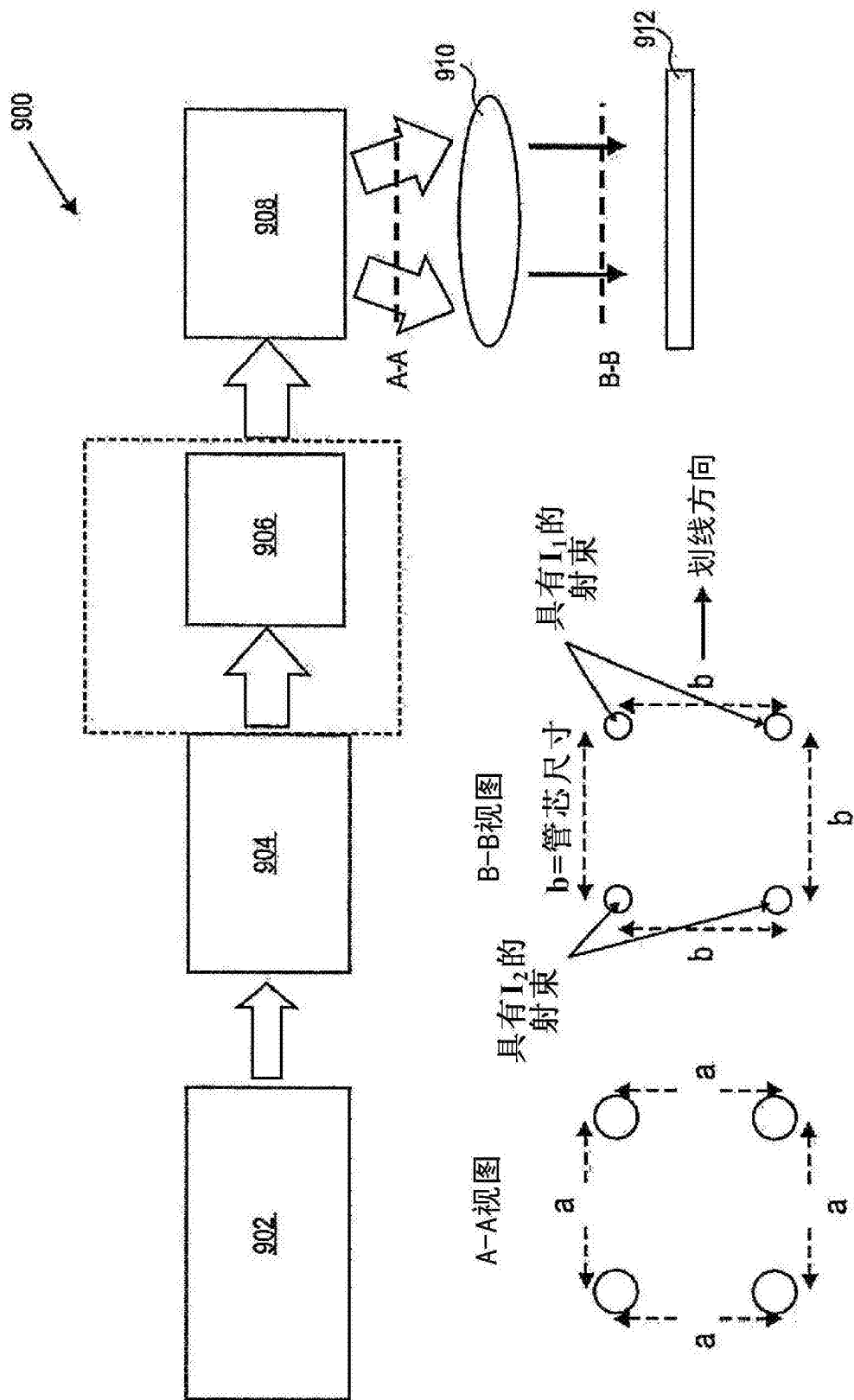
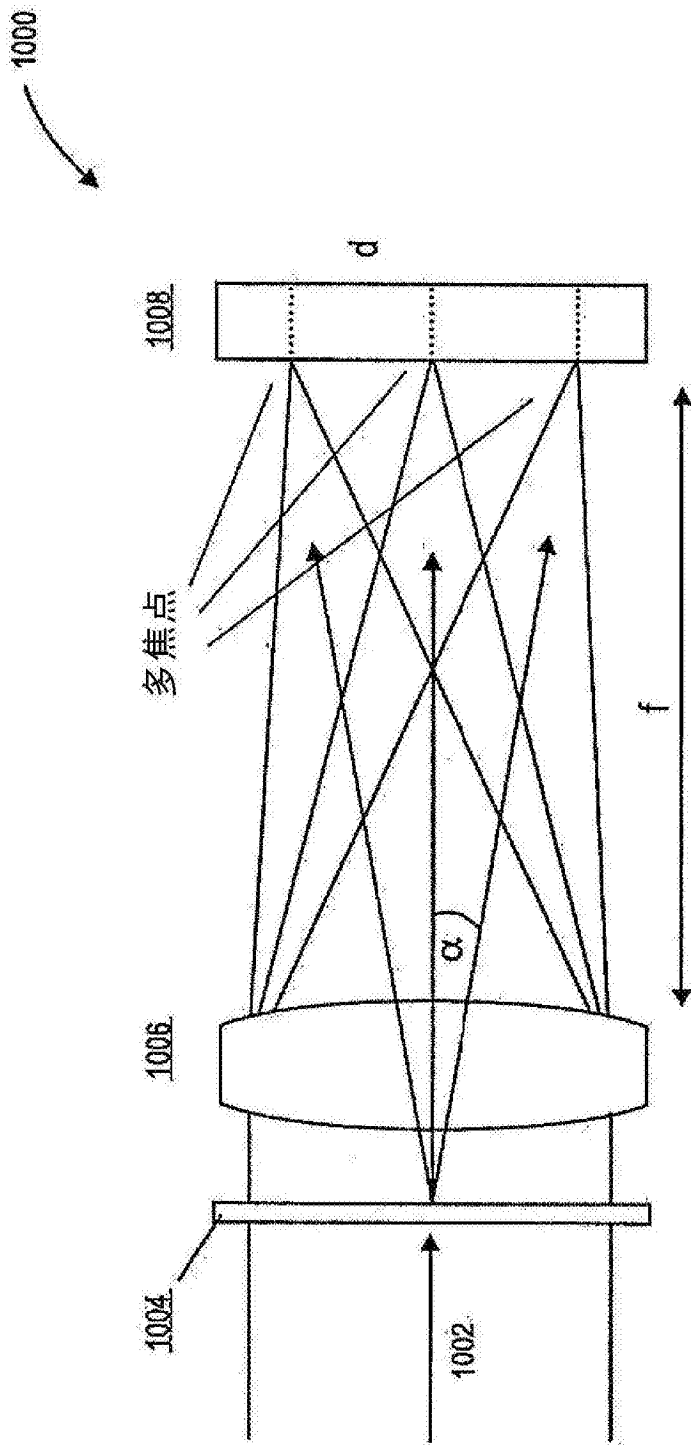


图9B



α 分隔角度
 f 透镜的焦距
 d 根据 α 和 f 的光点距离

图10