

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 4 月 15 日(15.04.2010)

PCT

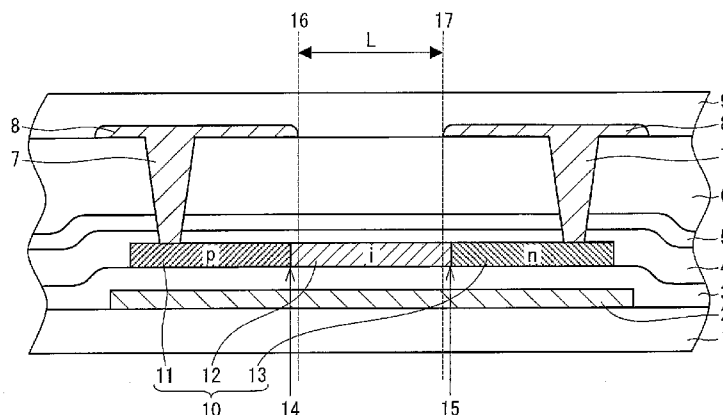
(10) 国際公開番号
WO 2010/041489 A1

- (51) 国際特許分類:
H01L 31/10 (2006.01) G02F 1/13357 (2006.01)
G02F 1/133 (2006.01) H01L 27/146 (2006.01)
- (21) 国際出願番号: PCT/JP2009/060550
- (22) 国際出願日: 2009 年 6 月 9 日(09.06.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-262746 2008 年 10 月 9 日(09.10.2008) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 岡島 奈美
(OKAJIMA, Nami). 藤原 正弘 (FUJIWARA,
Masahiro).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADE-MARK); 〒5300041 大阪府大阪市北区天神橋 2 丁目北 2 番 6 号 大和南森町ビル Osaka (JP).

(54) Title: PHOTODIODE, PHOTODIODE-EQUIPPED DISPLAY DEVICE, AND FABRICATION METHOD THEREFORE

(54) 発明の名称: フォトダイオード、フォトダイオードを備えた表示装置及びそれらの製造方法

[図1]



(57) Abstract: A photodiode (10) of the present invention is equipped with a p-type semiconductor field (11), an i-type semiconductor field (12), and an n-type semiconductor field (13), and the channel length L of this photodiode (10) is stipulated according to the source wiring film (8) formed by etching. A display device is disclosed that is thus equipped with a plurality of photodiodes (10) without variances in their characteristics.

(57) 要約: 本発明に従ったフォトダイオード (10) は、p 型半導体領域 (11)、i 型半導体領域 (12) 及び n 型半導体領域 (13) を備えており、このフォトダイオード (10) のチャンネル長 L は、エッチングによって形成されたソース配線膜 (8) によって規定されている。これにより、特性のバラツキの無い複数のフォトダイオード (10) を備えた表示装置を提供する。

WO 2010/041489 A1

明 細 書

発明の名称：

フォトダイオード、フォトダイオードを備えた表示装置及びそれらの製造方法

技術分野

[0001] 本発明は、フォトダイオード、フォトダイオードを備えた表示装置、及びそれらの製造方法に関し、特に、複数のアクティブ素子を備え、該アクティブ素子によって駆動される液晶表示装置に好適に適用されるフォトダイオード、該フォトダイオードを備えた表示装置、フォトダイオードの製造方法及び該フォトダイオードを備えた表示装置の製造方法に関する。

背景技術

[0002] 液晶表示装置が、各種の機器において利用されている。液晶表示装置が搭載される機器が多様化するに伴い、液晶表示装置の使用環境が広がっているが、種々の環境下における快適な操作性が求められており、併せて、省エネルギーに対する要請も強い。また、液晶表示装置自体の多機能化が進み、この多機能化が更に、液晶表示装置の使用分野を広げている。

[0003] 特許文献１には、多機能化を図った例として、画像取込みができる液晶表示装置が記載されている。特許文献１に記載の表示装置は、液晶表示装置を構成する画像素子アレイ基板上に、画像取込みができる光センサーを組み込んだ表示装置である。

[0004] この画像取込み機能を備えた表示装置は、液晶表示装置を構成する画像素子アレイ基板上に、画像取込みができる光センサーを直接、組み込んでおり、光センサーに接続されたキャパシタの電荷量を、光センサーでの受光量に応じて変化させるようにし、キャパシタの両端電圧を検出することで、画像取込みを行うものである。

[0005] この光センサーは、例えばフォトダイオードにより構成されるが、表示装置の画素駆動用ＴＦＴ等のアクティブ素子形成工程において、このフォトダ

イオードを同時に形成することができるため、各画素内に容易に形成可能である。

[0006] また、液晶表示装置では、液晶表示装置を使用する環境、特に周囲の明るさ（外光）によって見え易さが大きく左右されるため、使用する場所の周囲の明るさに応じて表示輝度を調整している。そのため、表示装置に周囲の明るさを検出するための光センサーを搭載しているが、液晶表示装置の場合、TFT等を形成するアクティブ素子基板に、TFT等の形成工程を利用して、同一工程において光センサーとしてのフォトダイオードを容易に形成できる。

[0007] 図4は、液晶表示装置に光センサーを組み込んだ例である。図4において、40は液晶パネルであり、複数個のTFT等のアクティブ素子が形成される基板41と対向基板42を有する。基板41には、透明な導電膜で形成された複数の画素電極と、当該画素電極を駆動するための複数のアクティブ素子、例えば、薄膜トランジスタ（TFT）等が設けられており、複数の画素電極等は、マトリックス状に配置されて、表示領域を形成する。対向基板42には、図4では示されていないが対向電極、カラーフィルタが設けられている。対向基板42は、上記基板41の表示領域に重なるように配置されている。

[0008] また、基板41には、上記表示領域の周辺の領域において、データドライバ43及びゲートドライバ44が形成されており、上記表示領域に設けられている上記アクティブ素子が、夫々、図示しないデータ線又はゲート線を介してデータドライバ又はゲートドライバに接続されている。更に、基板41の上記表示領域の周辺の領域には、複数のフォトダイオード45が設けられている。

[0009] 図5及び図6には、上記のような表示装置に用いられる光センサーとしてのフォトダイオードが記載されている。なお、図6に記載のフォトダイオードに関する技術は、本願の出願人と同一の出願人が、本願の出願前の特許願（特願2007-115913）として、平成19年4月25日付けで出願

している。

[0010] 図5及び図6において、同一の部材には同一の番号を付与している。図5及び図6において、60は、光センサーとしてのフォトダイオードであり、p型半導体領域61、i型半導体領域62及びn型半導体領域63を有するラテラル型のフォトダイオードとして構成されている。上記フォトダイオード60は、ガラス等より成る基板51上のベースコート絶縁膜53上に形成されたシリコン膜から製造されるが、このシリコン膜は、表示領域に形成されるTFT等を構成するためのシリコン膜の形成と同時に形成されたものである。

[0011] 上記フォトダイオード60のp型半導体領域61及びn型半導体領域63は、ゲート絶縁膜54、層間絶縁膜55、及び平坦化層56に設けられたコンタクトホール中の配線57を介してソース配線膜58に接続され、外部への引出し端子となる。59は、保護膜である。なお、52は金属膜等から成る遮光膜であり、図5及び図6において、下方からの光を遮光したい場合に設けられる。

[0012] また、ここで、ゲート絶縁膜54は、フォトダイオード60と同時に製造されるTFTのゲート電極を絶縁するための絶縁層であり、図5においては、ゲート電極を構成する電極膜が除去されているため、図面上には現れていない。図6においては、TFT形成領域でゲート電極となる金属等の導電膜が、フォトダイオード60の形成領域において、金属配線67、68として残されている。この金属配線67、68の働きについては後で詳細に説明する。

[0013] また、ソース配線膜58は、上記同様、フォトダイオード60と同時に製造されるTFTにおいて、当該TFTのソース配線等として利用される金属等の導電膜を利用して形成されたものであり、この製造上の由来から、ソース配線膜としているものである。図5において、65は液晶層、66は対向基板を示しており、液晶表示装置の表示領域においてフォトダイオードが形成されている場合の例を示している。この場合、フォトダイオードは画素毎

に形成されていても良い。

[0014] ところで、図5に示したフォトダイオード60の出力特性は、順方向におけるi型半導体領域62（i層）の長さ、即ちチャンネル長で決まり、このチャンネル長がばらつくと、出力特性も一緒にばらついてしまう。i型半導体領域62は、イオン注入時のマスクとなるレジストパターンのアラインメント精度に負うところが多いが、レジストパターンによるアラインメント精度は必ずしも高くなく、その結果、フォトダイオード毎に出力特性が異なってしまうという課題を有している。

[0015] 図6に示すフォトダイオードは、図5に示すフォトダイオードが有する課題に鑑みてなされたものであり、ゲート電極を形成する際の金属膜を利用した金属配線67、68によってフォトダイオード60のチャンネル長のバラツキを少なくしている。

[0016] 図6の場合、表示領域のTFTのゲート電極製造工程と同じ工程において、金属配線67、68を形成している。金属配線67、68は、エッチングによって形成されるが、そのアラインメント精度は、レジストパターンのみで形成されたマスクより高精度に作成できる。この金属配線67、68を利用して、不純物注入用のマスクを形成し、p型の不純物、及びn型の不純物のイオン注入を行い、p型半導体領域61、n型半導体領域63を形成する。このイオン注入によって、p型の不純物、及びn型の不純物が注入されない領域、即ち、i型半導体領域62が形成される。

[0017] このようにして形成されたi型半導体領域62の精度は、金属配線67、68のエッチング精度によることとなり、従って、チャンネル長は、この金属配線67、68を形成する際の精度に依存することとなる。前述のとおり、この金属配線67、68のエッチング精度は、レジストパターンによるアラインメント精度より高くでき、結局、チャンネル長の精度を高くすることができる。

先行技術文献

特許文献

[0018] 特許文献1：日本国公開特許公報「特開2006-3587号公報（公開日：平成18年1月5日）」

発明の概要

[0019] 前述の図6に記載の技術によれば、フォトダイオードのチャンネル長を精度よく作成することができるが、i型半導体領域62の上には、従来は作成していない金属配線67、68が形成されることとなり、このため、画面内の開口率が低下する。また、最小デザインルールで形成されている最小サイズのダイオード同士で比較すると、金属配線67、68を形成することで、この金属配線67、68の最小限界線幅に相当する分、チャンネル長が短くなり、受光面積が減少することとなる。

[0020] 本発明は、上述の従来技術の課題に鑑みて成されたものであり、フォトダイオードの特性に寄与するチャンネル長のバラツキを低減することができると共にチャンネル長の短縮を抑えることができ、更に、開口率の低下を最小限に抑えることができるフォトダイオードを提供すること、上記フォトダイオードを備えた表示装置を提供すること、上記フォトダイオードの製造方法を提供すること、上記フォトダイオードを備えた表示装置の製造方法を提供することを目的とする。

[0021] 上述の課題を解決するために、本発明に係るフォトダイオードは、基板上に該基板の面方向に沿って順に形成されたp型半導体領域、i型半導体領域、及びn型半導体領域を有する半導体膜によって構成されたフォトダイオードであって、上記フォトダイオードのp型半導体領域、及びn型半導体領域は、上記フォトダイオード上に形成された層間絶縁膜を貫通する配線によって、上記層間絶縁膜上に形成された配線膜に接続されており、上記層間絶縁膜上に形成された配線膜は、上記フォトダイオードのp型半導体領域、及びn型半導体領域を覆い、且つi型半導体領域の端部に達しており、上記配線膜は、上記フォトダイオードの特性に寄与するチャンネル長を規定していることを特徴としている。

[0022] これによれば、上記層間絶縁膜上に形成された配線膜は、アラインメント

精度の高いエッチングにより形成されることとなるが、このエッチングにより形成された配線膜によりフォトダイオードのチャンネル長が規定されることになり、設計どおりの特性のフォトダイオードが容易に得られると共に、複数のフォトダイオードを作成した場合におけるフォトダイオード間の特性のバラツキを抑えることができる。また、チャンネル長の短縮を抑えることができ、更に、開口率の低下を最小限に抑えることができる。

[0023] 上述の課題を解決するために、本発明に係るフォトダイオードを備えた表示装置は、表示用のアクティブ素子が形成された基板と、上記基板上に形成されたフォトダイオードとを備えた表示装置であって、上記フォトダイオードは請求項 1 記載のフォトダイオードであることを特徴としたフォトダイオードを備えたことを特徴としている。

[0024] これによれば、表示用のアクティブ素子と同一基板上に優れた特性のフォトダイオードを形成した表示装置を得る事ができ、多数のフォトダイオードを備えた表示装置である場合に、フォトダイオードの特性のバラツキを抑えることができる。

[0025] 上述の課題を解決するために、本発明に係る別のフォトダイオードを備えた表示装置は、上記アクティブ素子が T F T であり、上記層間絶縁膜上に形成された配線膜は、T F T のソース配線層形成時に形成された、上記ソース配線層と同一の膜であることを特徴としている。

[0026] これによれば、T F T の形成と同時に容易にフォトダイオードを構成でき、表示装置全体としても極めて容易に製造することができる。

[0027] 上述の課題を解決するために、本発明に係る別のフォトダイオードを備えた表示装置では、上記フォトダイオードは、周囲光を検出するものであり、表示装置の明るさを周囲光の明るさに従って調整するものであることを特徴としている。

[0028] これによれば、表示装置が使用される周囲光を検出し、その明るさに応じて表示装置自体の表示の明るさを表示させることが可能となり、屋内、屋外を問わず最適な表示が可能となり、また、不必要に明るくすることを避ける

ことができるため、省エネにも寄与することとなる。

[0029] 上述の課題を解決するために、本発明に係る別のフォトダイオードを備えた表示装置では、上記フォトダイオードは、表示領域内の画素に隣接して形成されており、画像取込用又はタッチパネルとして使用できるものであることを特徴としている。

[0030] これによれば、比較的広い面積とすることができる表示領域内に特性の揃った複数のフォトダイオードを備えることができ、画像読み取りを行わせた場合に、読み取りムラの無い高品質な読み取りが可能となる。また、タッチパネルとして使用した場合にも、指等の検出が安定しており、高品質のタッチパネルを構成できる。

[0031] 上述の課題を解決するために、本発明に係るフォトダイオードの製造方法は、基板の面方向に沿って設けられたp型半導体領域、i型半導体領域、及びn型半導体領域を有するシリコン膜からなるフォトダイオードの製造方法であって、上記基板上に、フォトダイオードとなるシリコン膜を形成する工程と、上記シリコン膜に、上記p型半導体領域、上記i型半導体領域、及び上記n型半導体領域を形成してフォトダイオードを形成する工程と上記フォトダイオード上に層間絶縁膜を形成する工程と、上記フォトダイオードのp型半導体領域、及び上記n型半導体領域を上記層間絶縁膜上に形成された配線膜に接続する工程とを有し、上記配線膜は、エッチングにより形成されるものであり、上記p型半導体領域、及び上記n型半導体領域を別々に覆い、且つ、上記i型半導体領域の層間絶縁膜を隔てた上部に達するものであって、フォトダイオードのチャンネル長を規定するものであることを特徴としている。

[0032] これによれば、上記層間絶縁膜上に形成された配線膜を、アラインメント精度の高いエッチングにより形成することができることとなり、このエッチングにより形成された配線膜によりフォトダイオードのチャンネル長が規定されることになるから、設計どおりの特性のフォトダイオードが容易に得られると共に、複数のフォトダイオードを作成した場合におけるフォトダイオ

ード間の特性のバラツキを抑えることができる。また、チャンネル長の短縮を抑えることができ、更に、開口率の低下を最小限に抑えることができる。

[0033] 上述の課題を解決するために、本発明に係るフォトダイオードを備えた表示装置の製造方法は、表示用のアクティブ素子が、上記のフォトダイオードの製造と同時に製造されることを特徴としている。

[0034] これによれば、表示装置のアクティブ素子の形成と同時に容易にフォトダイオードを形成でき、表示装置全体としても極めて容易に製造することができる。

[0035] 上述の課題を解決するために、本発明に係る別のフォトダイオードを備えた表示装置の製造方法では、上記アクティブ素子はTFTであり、上記配線膜は、上記アクティブ素子のソース配線層と同時に形成されたものであることを特徴としている。

[0036] これによれば、表示装置のTFTの形成と同時に容易にフォトダイオードを形成でき、表示装置全体としても極めて容易に製造することができる。また、TFTの製造工程のほとんどの工程をフォトダイオードの工程として利用可能であって、フォトダイオード製造のための特別な工程が不要であり、低コストでフォトダイオードを備えた表示装置を製造することができる。

[0037] 以上に述べたとおり、本願の発明では、基板上に該基板の面方向に沿って順に形成されたp型半導体領域、i型半導体領域、及びn型半導体領域を有する半導体膜によって構成されたフォトダイオードであって、上記フォトダイオードのp型半導体領域、及びn型半導体領域は、上記フォトダイオード上に形成された層間絶縁膜を貫通する配線によって、上記層間絶縁膜上に形成された配線膜に接続されており、上記層間絶縁膜上に形成された配線膜は、上記フォトダイオードのp型半導体領域、及びn型半導体領域を覆い、且つi型半導体領域の端部に達しており、上記配線膜は、上記フォトダイオードの特性に寄与するチャンネル長を規定していることを特徴としている。

[0038] また、本願の別の発明では、基板の面方向に沿って設けられたp型半導体領域、i型半導体領域、及びn型半導体領域を有するシリコン膜からなるフ

フォトダイオードの製造方法であって、上記基板上に、フォトダイオードとなるシリコン膜を形成する工程と、上記シリコン膜に、上記p型半導体領域、上記i型半導体領域、及び上記n型半導体領域を形成してフォトダイオードを形成する工程と上記フォトダイオード上に層間絶縁膜を形成する工程と、上記フォトダイオードのp型半導体領域、及び上記n型半導体領域を上記層間絶縁膜上に形成された配線膜に接続する工程とを有し、上記配線膜は、エッチングにより形成されるものであり、上記p型半導体領域、及び上記n型半導体領域を別々に覆い、且つ、上記i型半導体領域の層間絶縁膜を隔てた上部に達するものであって、フォトダイオードのチャンネル長を規定するものであることを特徴としている。

[0039] これにより、フォトダイオードの特性に寄与するチャンネル長を設計値どおりにすることができ、更に、多数個のフォトダイオードを形成した場合のバラツキを低減することができると共にチャンネル長の短縮を抑えることができ、開口率の低下を最小限に抑えたフォトダイオードを提供することができる。また、このようなフォトダイオードを備えた表示装置及びその製造方法を提供することができる。

[0040] 本発明の他の目的、特徴、及び優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利点は、添付図面を参照した次の説明によって明白になるであろう。

図面の簡単な説明

[0041] [図1]本発明の実施の形態に従って製造されたフォトダイオードの構成を示す図である。

[図2]本発明に従ったフォトダイオード製造工程の前半部分を説明するための図である。

[図3]本発明に従ったフォトダイオード製造工程の後半部分を説明するための図である。

[図4]光センサー用のフォトダイオードを備えた表示装置の例を示す図である。

[図5]従来のフォトダイオードの構造を説明するための図である。

[図6]従来のフォトダイオードの構造を説明するための図である。

発明を実施するための形態

[0042] 以下に、本発明に従った実施の形態を説明する。尚、以下の説明では、本発明を実施するために好ましい種々の限定が付されているが、本発明の技術的範囲は以下の実施の形態及び図面に限定されるものではない。

[0043] 図1は、本発明に従ったフォトダイオードの構成を示す図であり、フォトダイオード部分の構成を断面図で示している。図1において、本願発明に係るフォトダイオードの構成の説明を容易にするために、一部の構成要素の寸法を実際の寸法より拡大して記載しており、各部分のサイズは実際のサイズを反映しているものではない。

[0044] 図1において、1は、ガラス等より成る基板であり、この図1には図示されていないが、表示装置を駆動するためのアクティブ素子であるTFT等が形成される基板と同一の基板であって、アクティブマトリックス基板とも称されるものである。基板1の上には、ベースコート絶縁膜3が設けられており、このベースコート絶縁膜3の上にフォトダイオード10が設けられている。フォトダイオード10は、基板1上に該基板1の面方向に沿って順に形成されたp型半導体領域11、i型半導体領域12、及びn型半導体領域13を有する半導体膜によって、いわゆるラテラル型のダイオードとして構成されている。

[0045] 上記フォトダイオード10のp型半導体領域11、及びn型半導体領域13は、ゲート絶縁膜4、層間絶縁膜5及び平坦化層6に形成されたコンタクトホールに設けられた配線7を介して、ソース配線膜（配線膜）8に接続されている。ソース配線膜8は、フォトダイオード10の駆動用の引出し電極となる。ここで、ゲート絶縁膜4とは、図5及び図6を用いた従来例の説明でも述べたとおり、TFT等のアクティブ素子を形成する際のゲート絶縁層形成と同時に形成された絶縁膜であることを意味している。また、ソース配線膜8とは、TFT等のアクティブ素子のソース配線層及びドレイン配線層

の形成と同時に形成された配線層の一部を配線膜として用いていることを意味しており、便宜上、ドレイン配線層の形成でもある点を省略して、ソース配線膜と記載している。ソース配線膜 8 上には保護膜 9 が設けられている。

[0046] 図 1 に示すとおり、ソース配線膜 8 はフォトダイオード 10 の p 型半導体領域 11、及び n 型半導体領域 13 を覆っており、僅かに i 型半導体領域 12 に達するように構成されている。図 1 において、14 は p 型半導体領域 11 と i 型半導体領域 12 との境界を示しており、15 は i 型半導体領域 12 と n 型半導体領域 13 との境界を示している。また、図 1 において、16 は p 型半導体領域 11 側に形成されたソース配線膜 8 の先端部分を示しており、図 1 より明らかなように、僅かに i 型半導体領域 12 中に入り込んでいる。更に、図 1 において、17 は n 型半導体領域 13 に形成されたソース配線膜 8 の先端部分を示しており、図 1 より明らかなとおり、僅かにその先端が i 型半導体領域 12 中に入り込んでいる。図 1 中において、ソース配線膜 8 の先端部分 16、17 を示す線分によって区画される長さ L の領域が、フォトダイオード 10 の受光領域として有効なチャンネル長になる。

[0047] ソース配線膜 8 の先端部分 16、17 が、i 型半導体領域 12 中に入り込む量としては、フォトエッチング時のアラインメント精度にもよるが、アラインメント精度以上であれば小さいほど好ましく、実際には、 $0.5\mu\text{m}$ 程度が好ましい。また、チャンネル長 L は、 $5\mu\text{m}$ 程度に形成している。

[0048] 後から詳細に説明するが、上記ソース配線膜 8 については、フォトエッチングにより形成されることとなり、そのアラインメント精度は、レジストパターンのみで形成されたマスクよりも高精度となる。上述のとおり、上記フォトダイオード 10 のチャンネル長 L は、フォトエッチングによって形成された上記ソース配線膜 8 の精度に依存しており、従って、図 5 に示した従来技術に比較して、特性バラツキの無いフォトダイオードを得ることができる。

[0049] また、既に説明したとおり、図 6 に示した技術では、金属配線 67、68 を設けることとなり、このため、画面内の開口率が低下するという課題が生

ずる。更に、最小デザインルールで形成されている最小サイズのダイオード同士で比較すると、金属配線 67, 68 を形成することで、この金属配線 67, 68 の最小限界線幅に相当する分、チャンネル長が短くなり、受光面積が減少する等の課題が生ずることとなる。これに対して、以上に述べた実施例の上記フォトダイオード 10 では、ダイオード駆動用の配線に使用しているソース配線膜 8 を延長して利用しているため、図 6 に記載の技術よりもチャンネル長 L の線幅ロスを抑えることができる。

[0050] なお、上記フォトダイオード 10 を、表示装置の周囲光の検出に用い、表示装置自体の明るさを周囲光の明るさに従って調整するようにしても良い。これによれば、表示装置が使用される周囲光を検出し、その明るさに応じて表示装置自体の表示の明るさを表示するため、屋内又は屋外を問わず最適な表示が可能となり、また、不必要に明るくすることを避けることができるため、省エネにも寄与することとなる。

[0051] また、上記フォトダイオード 10 を、表示装置の表示領域外に設けてもよい。これによれば、表示装置の表示領域外ではあるが、表示領域に極めて近い箇所で表示装置が使用される周囲光を検出することができるので、上記と同様、その明るさに応じて表示装置自体の表示の明るさを表示するため、屋内又は屋外を問わず最適な表示が可能となり、また、不必要に明るくすることを避けることができるため、省エネにも寄与することとなる。この場合、表示領域内にフォトダイオード 10 を形成する必要がなくなるので、表示領域における表示素子の密度を高めることができ、また、表示装置としての開口率を高めることができる。

[0052] また、上記フォトダイオード 10 を、表示装置の表示領域内であって、各画素に隣接させて構成し、画像取込用又はタッチパネル用としても用いることができるフォトダイオード 10 を備えた表示装置としても良い。これによれば、特性の揃った複数個のフォトダイオード 10 によって画像読み取り可能であり、読み取りムラの無い高品質な読み取りが可能となる。また、タッチパネルとして使用した場合にも、指等の検出が安定して行われることとな

り、複雑な動き等にも対応できる高品質のタッチパネルを構成できる。

[0053] なお、各画素に隣接して画素毎にフォトダイオード10を作成することもでき、また、数個の画素に対して1個のフォトダイオード10を作成しても良い。更には、領域を決めて、例えば、表示装置の上半分には表示用の画素のみを形成し、下半分には表示用の画素毎に隣接してフォトダイオード10を形成しても良い。この場合も、複数個の画素に対して1個のフォトダイオード10を形成しても良いことは言うまでも無い。

[0054] 図2及び図3は、図1を用いて説明した本発明に従ったフォトダイオード10の製造方法を示す図である。図2及び図3では、特に、フォトダイオード10部分のみが示されているが、同時にTFT等のアクティブ素子を備えた表示装置の製造を行うことができるものであり、便宜上、フォトダイオード10を備えた表示装置の製造方法も合わせて説明する。なお、図1、図2及び図3において同一の部材には同一の番号を付与しているので、同一の部材に対する詳細な説明は省略する。

[0055] 図2(a)において、1は、ガラス等から成る基板であり、ここには示されていない表示領域においてTFT等のアクティブ素子が形成されるガラス基板と同一のものである。通常、表示領域には、複数のアクティブ素子がマトリックス状に形成されており、そのため、この基板をアクティブマトリックス基板と称することもある。

[0056] 先ず、ベースとなるガラス基板1の一方の面にCVD (Chemical Vapor Deposition) 法又はスパッタ法等によって、遮光膜となるSi等の絶縁物或いはタンタル(Ta)、チタン(Ti)、タングステン(W)、モリブデン(Mo)及びアルミニウム(Al)等の元素を主成分とする金属膜が成膜される。膜厚は、例えば、50nm以上あれば良い。次いで、フォトダイオード10に使用するシリコン膜上の遮光膜の形成領域と重なる部分に、フォトリソグラフィ法によってレジストパターンが形成される。次に、レジストパターンをマスクとして、絶縁膜或いは金属膜にエッチングが施されて、遮光膜2が得られる。この遮光膜2は、図2の下方に

バックライト等がおかれる場合には設ける必要があるが、例えば、図4で示したような応用の場合には、必ずしも必須のものではない。

[0057] 続いて、遮光膜2を被覆するようにベースコート絶縁膜3が施される。ベースコート絶縁膜3の成膜は、例えば、CVD法によってシリコン酸化膜又はシリコン窒化膜を形成することによって行うことができる。また、ベースコート絶縁膜3は、単層であっても多層であっても良い。厚みは、例えば、100nm～500nm程度に設定される。

[0058] 更に、ベースコート絶縁膜3上に、CVD法等によって、フォトダイオードとなるシリコン膜20が成膜される。シリコン膜20は、連続粒界結晶シリコン或いは低温ポリシリコンによって形成される。例えば、低温ポリシリコン膜は、以下の工程を経て形成される。先ず、ベースコート絶縁膜3の上に酸化シリコン膜とアモルファスシリコン膜とを順に成膜する。次に、アモルファスシリコン膜にレーザアニールを施すことによって、結晶化を促進させると、低温ポリシリコンによって形成されたシリコン膜20が得られる。

[0059] 本実施例において、形成された低温ポリシリコンによって形成されたシリコン膜20は、アクティブ素子としてのTFET（図示せず）を構成するシリコン膜としても用いられる。即ち、上述したシリコン膜20の成膜は、TFETを構成するシリコン膜の成膜工程を利用して行うことができる。

[0060] 次いで、シリコン膜20のパターニングが行われる。図2（b）は、この状況を示している。即ち、シリコン膜20のフォトダイオード形成領域と重なる部分に、レジストパターンが形成され、これをマスクとしてエッチングが実施される。これにより、図2（b）に示されるようにパターニングされたシリコン膜21が得られる。

[0061] 次いで、パターニングされたシリコン膜21上に層間絶縁膜となるゲート絶縁膜4が形成される。図2（c）は、この状況を示している。ゲート絶縁膜4と称したのは、このゲート絶縁膜4が、TFETを構成するゲート絶縁膜の成膜工程を利用して成膜されることによる。ゲート絶縁膜4は、ベースコート絶縁膜3と同様、CVD法等によって形成されたシリコン酸化膜、シリ

コン窒化膜であって良く、更に、単層であっても、多層であっても良い。具体的には、シリコン酸化膜を形成するのであれば、原料ガスとして、 SiH_4 と N_2O （又は N_2O_2 ）を用いて、プラズマCVD法を実施すれば良い。このゲート絶縁膜4の厚さは、 $10\text{nm} \sim 120\text{nm}$ 程度に設定される。

[0062] 続いて、パターニングされたシリコン膜21のドーズ量を調整するために、ボロン（B）又はインジウム（In）等のp型の不純物を用いて、例えば注入エネルギーを $10\text{KeV} \sim 80\text{KeV}$ 、ドーズ量を $5 \times 10^{14} [\text{ion}] \sim 2 \times 10^{16} [\text{ion}]$ に設定してイオン注入を行う。注入後の不純物濃度を $1.5 \times 10^{20} \sim 3 \times 10^{21} [\text{個}/\text{cm}^3]$ 程度とすることが好ましい。これにより、図2（c）に示すとおりのパターニングされ、更にドーズ量が調整されたシリコン膜22が得られる。

[0063] 次いで、図2（d）に示すように、パターニングされ、更にドーズ量が調整されたシリコン膜22の上にゲート電極膜23が形成される。このゲート電極膜23は、TFTを形成する領域では、所定の形状にエッチングされ、ゲート電極となるが、フォトダイオードを形成する領域ではゲート電極形成のためのエッチングの際に取り除かれる。図2（d）においては、この状況を示すために、ゲート電極膜23を破線で示している。

[0064] 図3（a）、図3（b）及び図3（c）は、上記パターニングされ、更にドーズ量が調整されたシリコン膜22に対して必要なイオン注入を施し、p型半導体領域11、及びn型半導体領域13を形成して、PIN構成のフォトダイオード10を形成する工程を説明するための図である。

[0065] 図3（a）は、p型の拡散層を形成するためのイオン注入を行う工程を説明するための図である。まず、ゲート絶縁膜4上に、フォトリソグラフィ技術を用いてレジストパターン31を形成する。レジストパターン31は、最終的に作成されるフォトダイオード10のp型半導体領域11に重なる部分に開口を備えている。続いて、ボロン（B）又はインジウム（In）等のp型の不純物を用いて、例えば、注入エネルギーを $10\text{KeV} \sim 80\text{KeV}$ 、ドーズ量を $5 \times 10^{14} [\text{ion}] \sim 2 \times 10^{16} [\text{ion}]$ に設定してイオン

注入が行われる。このとき、注入後の不純物濃度は、 $1.5 \times 10^{20} \sim 3 \times 10^{21}$ [個/cm³] 程度になることが好ましい。イオン注入後、レジストパターン 31 は除去される。

[0066] 次に、*n* 型の拡散層を形成するためのイオン注入が行われる。図 3 (b) は、この工程を説明するための図である。図 3 (b) ではフォトダイオード形成部分のみが示されているが、本実施の形態では、センサ用のフォトダイオード 10 と、画素駆動用の TFT とに同時に *n* 型の拡散層が形成される。具体的には、まず、レジストパターン 32 が形成される。レジストパターン 32 は、フォトダイオード 10 の *n* 層の形成領域に重なる部分と、図示されていないが、画素駆動用の TFT のソース領域及びドレイン領域に重なる部分とに開口部を備えている。続いて、リン (P) 又は砒素 (As) 等の *n* 型の不純物を用いて、例えば、注入エネルギーを 10 [KeV] ~ 100 [KeV]、ドーズ量を 5×10^{14} [ion] ~ 1×10^{16} [ion] に設定してイオン注入が行われる。このときも、注入後の不純物濃度は、 $1.5 \times 10^{20} \sim 3 \times 10^{21}$ [個/cm³] 程度になることが好ましい。

[0067] このイオン注入が終了すると、図 3 (b) に示すごとく、*p* 型半導体領域 11、*i* 型半導体領域 12 及び *n* 型半導体領域 13 を有するフォトダイオード 10 が形成されることになる。イオン注入の終了後、レジストパターン 32 の除去が行われる。

[0068] 次いで、図 3 (c) に示すように、層間絶縁膜 5 及び平坦化層 6 等を形成し、更に、これら層間絶縁膜 5 及び平坦化層 6 に対して、*p* 型半導体領域 11、及び *n* 型半導体領域 13 からの電極取り出しのためのコンタクトホールを形成する。コンタクトホールに配線 7 を施し、TFT 領域でのソース配線層形成と同時に形成されたフォトダイオード 10 上のソース配線層に対して、必要なエッチングを施し、ソース配線膜 8 を形成する。このソース配線膜 8 によれば、図 1 と共に説明したとおり、フォトダイオード 10 のチャンネル長 L を厳密に設定できる。

[0069] 本発明に係るフォトダイオード 10 を備えた表示装置は、たとえば液晶表

示装置またはEL（Electro Luminescence）表示装置とすることができるが、これに限定されるものではなく、その他種類の表示装置であってもよい。

[0070] また、表示装置は、たとえば携帯情報端末（PDA）または携帯電話端末等とすることができる。

[0071] なお、以上の説明では、図面では、特に、フォトダイオード10の箇所のみを示しているが、表示領域におけるアクティブ素子としてのTFT等の製造工程と同時に製造できることは明らかであり、また、画素毎にフォトダイオード10を形成することも可能であることも明らかである。

[0072] なお、本発明は上述した各実施形態に限定されるものではない。当業者は、請求項に示した範囲内において、本発明をいろいろと変更できる。すなわち、請求項に示した範囲内において、適宜変更された技術的手段を組み合わせれば、新たな実施形態が得られる。

[0073] 発明の詳細な説明の項においてなされた具体的な実施形態または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する請求の範囲内において、いろいろと変更して実施することができるものである。

産業上の利用可能性

[0074] 本発明によれば、タッチパネルとしても利用可能な光センサーとしてのフォトダイオードを備えた表示装置が得られる。表示装置は、液晶表示装置に限らず、EL表示装置等各種の表示装置に適用可能であり、このようなフォトダイオードを備えた表示装置は、多くの分野で使用されており、産業上の利用可能性は極めて高い。

符号の説明

- [0075] 1 基板
2 遮光膜
3 ベースコート絶縁膜

- 4 ゲート絶縁膜
- 5 層間絶縁膜
- 6 平坦化層
- 7 配線
- 8 ソース配線膜（配線膜）
- 9 保護膜
- 10 フォトダイオード
- 11 p型半導体領域
- 12 i型半導体領域
- 13 n型半導体領域
- 14 p型半導体領域とi型半導体領域との境界
- 15 i型半導体領域とn型半導体領域との境界
- 16, 17 ソース配線膜の先端部分
- 20 シリコン膜
- 21 パターニングされたシリコン膜
- 22 パターニングされ、更にドーズ量が調整されたシリコン膜
- 23 ゲート電極膜
- 31, 32 レジストパターン

請求の範囲

- [請求項1] 基板上に該基板の面方向に沿って順に形成されたp型半導体領域、
i型半導体領域、及びn型半導体領域を有する半導体膜によって構成
されたフォトダイオードであって、
上記フォトダイオードのp型半導体領域、及びn型半導体領域は、上
記フォトダイオード上に形成された層間絶縁膜を貫通する配線によっ
て、上記層間絶縁膜上に形成された配線膜に接続されており、
上記層間絶縁膜上に形成された配線膜は、上記フォトダイオードの
p型半導体領域、及びn型半導体領域を覆い、且つi型半導体領域の
端部に達しており、上記配線膜は、上記フォトダイオードの特性に寄
与するチャンネル長を規定していることを特徴とするフォトダイオード。
- [請求項2] 表示用のアクティブ素子が形成された基板と、上記基板上に形成さ
れたフォトダイオードとを備えた表示装置であって、上記フォトダイ
オードは請求項1記載のフォトダイオードであることを特徴としたフ
ォトダイオードを備えた表示装置。
- [請求項3] 上記アクティブ素子がTFTであり、上記層間絶縁膜上に形成され
た配線膜は、TFTのソース配線層形成時に形成された、上記ソース
配線層と同一の膜であることを特徴とした請求項2に記載のフォトダ
イオードを備えた表示装置。
- [請求項4] 上記フォトダイオードは、周囲光を検出するものであり、表示装置
の明るさを周囲光の明るさに従って調整することを特徴とする請求項
2または3に記載のフォトダイオードを備えた表示装置。
- [請求項5] 上記フォトダイオードは、表示領域内の画素に隣接して形成されて
おり、画像取込用又はタッチパネルとして使用できるものであること
を特徴とした請求項2～4のいずれか1項に記載のフォトダイオード
を備えた表示装置。
- [請求項6] 液晶表示装置またはEL表示装置であることを特徴とする請求項2

～5のいずれか1項に記載のフォトダイオードを備えた表示装置。

[請求項7] 携帯情報端末または携帯電話端末であることを特徴とする請求項2～6のいずれか1項に記載の表示装置。

[請求項8] 基板の面方向に沿って設けられたp型半導体領域、i型半導体領域、及びn型半導体領域を有するシリコン膜からなるフォトダイオードの製造方法であって、

上記基板上に、フォトダイオードとなるシリコン膜を形成する工程と、

上記シリコン膜に、上記p型半導体領域、上記i型半導体領域、及び上記n型半導体領域を形成してフォトダイオードを形成する工程と、

上記フォトダイオード上に層間絶縁膜を形成する工程と、

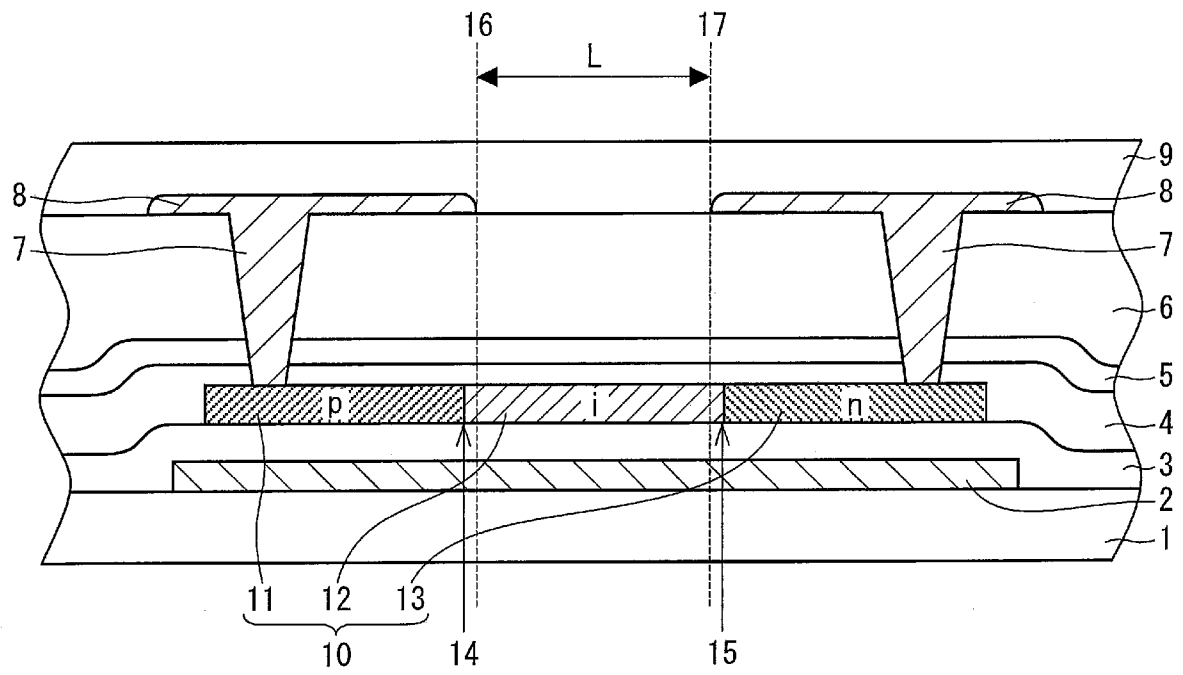
上記フォトダイオードのp型半導体領域、及び上記n型半導体領域を上記層間絶縁膜上に形成された配線膜に接続する工程とを有し、

上記配線膜は、エッチングにより形成されるものであり、上記p型半導体領域、及び上記n型半導体領域を別々に覆い、且つ、上記i型半導体領域の層間絶縁膜を隔てた上部に達するものであって、フォトダイオードのチャンネル長を規定するものであることを特徴とするフォトダイオードの製造方法。

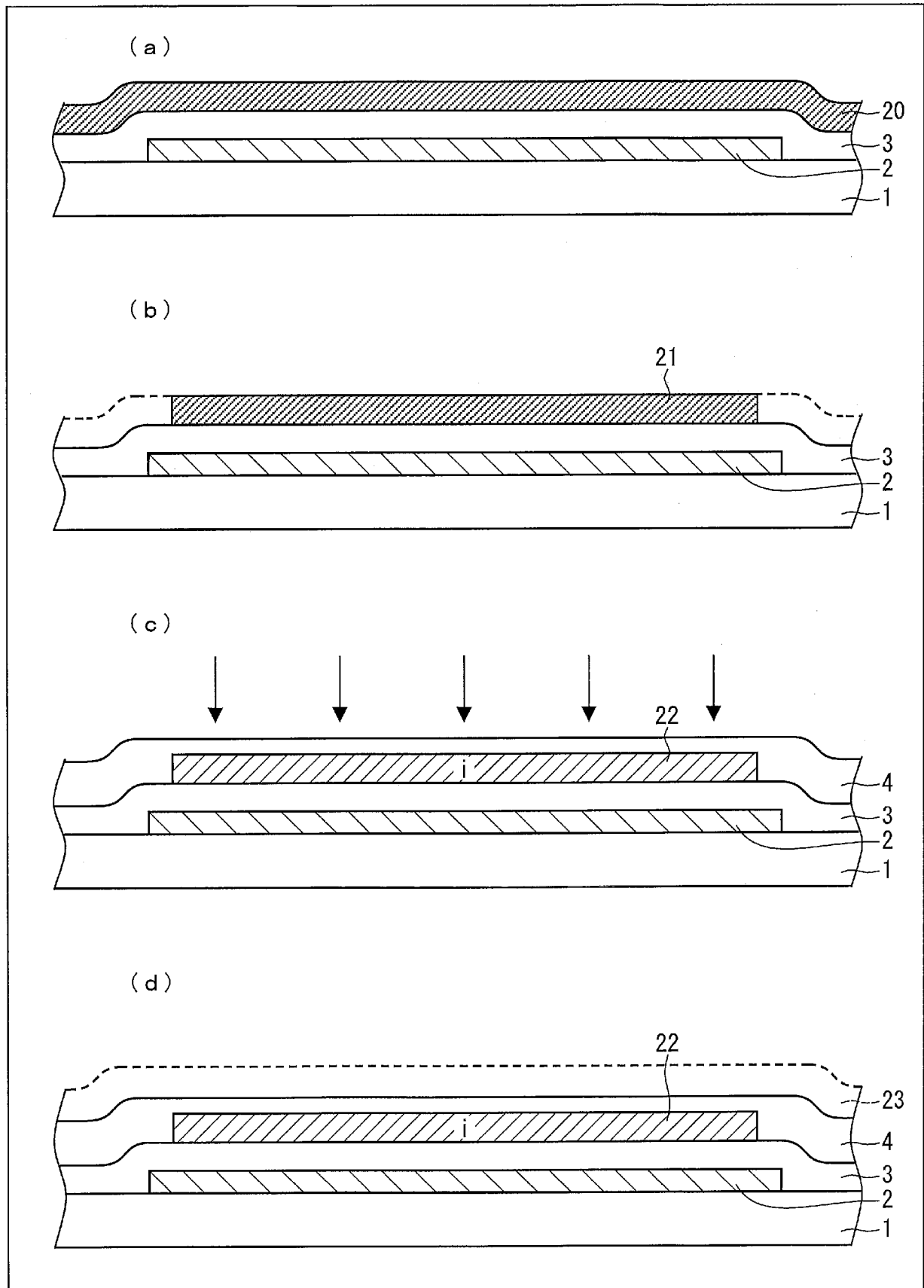
[請求項9] 表示用のアクティブ素子が、請求項8記載のフォトダイオードの製造と同時に製造されることを特徴としたフォトダイオードを備えた表示装置の製造方法。

[請求項10] 上記アクティブ素子はTFTであり、上記配線膜は、上記アクティブ素子のソース配線層と同時に形成されたものであることを特徴とした請求項9に記載のフォトダイオードを備えた表示装置の製造方法。

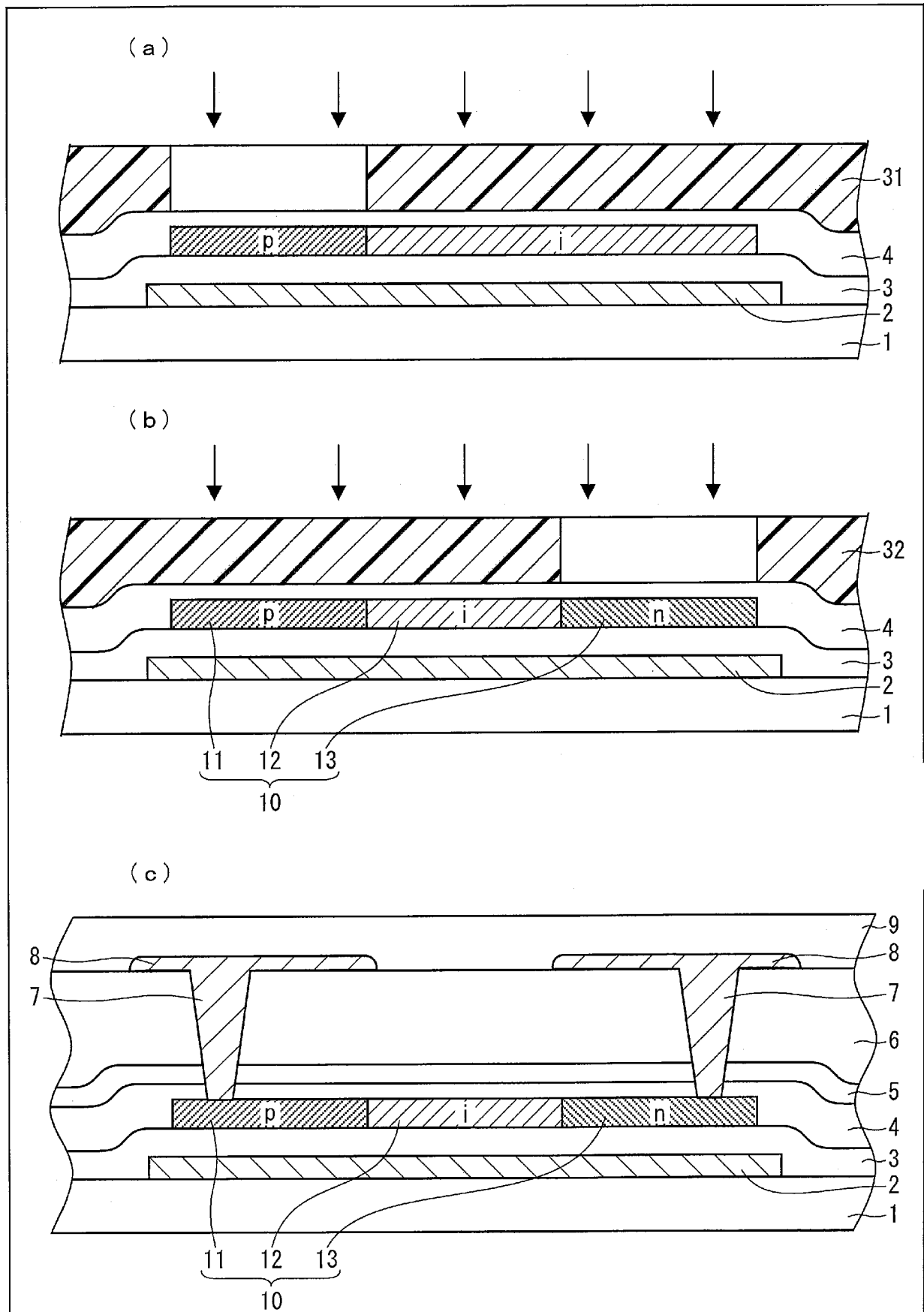
[図1]



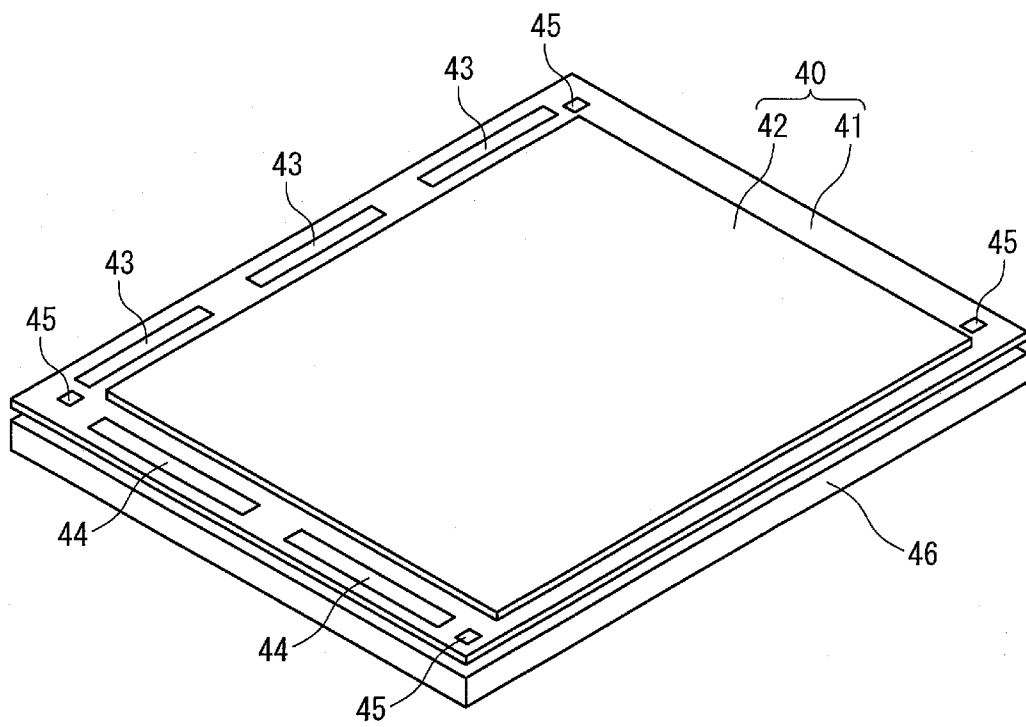
[図2]



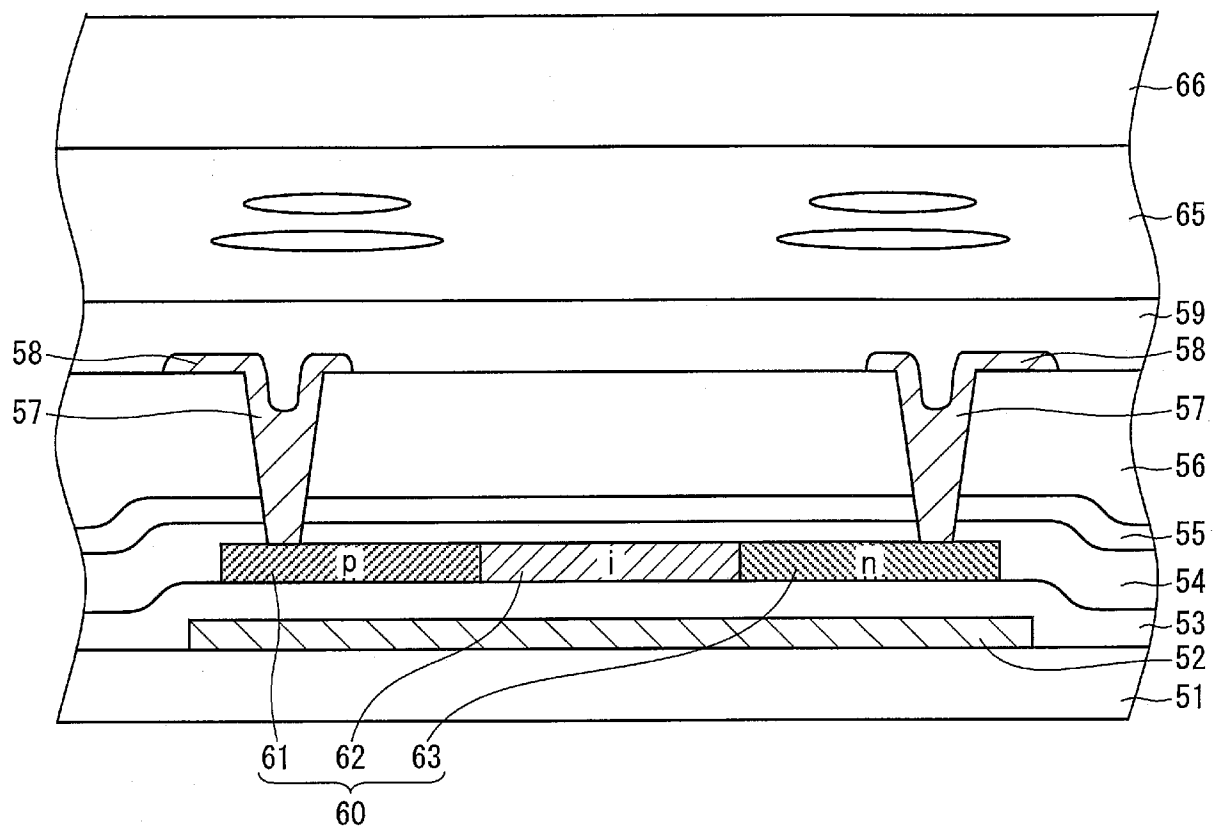
[図3]



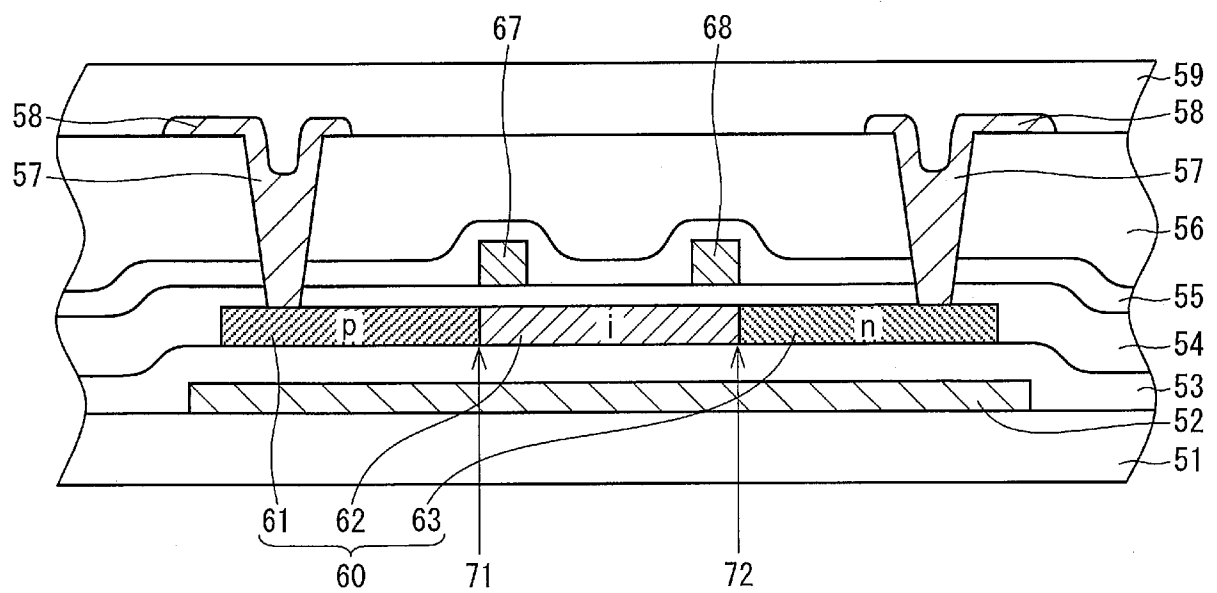
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060550

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/10(2006.01)i, G02F1/133(2006.01)i, G02F1/13357(2006.01)i,
H01L27/146(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/10, G02F1/133, G02F1/13357, H01L27/146

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2008/044369 A1 (Sharp Corp.), 17 April, 2008 (17.04.08), Full text; all drawings & EP 2081081 A	1-10
A	WO 2008/044368 A1 (Sharp Corp.), 17 April, 2008 (17.04.08), Full text; all drawings (Family: none)	1-10
A	JP 2008-191498 A (Sharp Corp.), 21 August, 2008 (21.08.08), Full text; all drawings (Family: none)	1-10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
10 September, 2009 (10.09.09)

Date of mailing of the international search report
29 September, 2009 (29.09.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060550

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-209559 A (Epson Imaging Devices Corp.), 11 September, 2008 (11.09.08), Full text; all drawings (Family: none)	1-10
A	JP 2006-3857 A (Toshiba Matsushita Display Technology Co., Ltd.), 05 January, 2006 (05.01.06), Full text; all drawings & US 2005/0045881 A1 & EP 1511084 A2 & KR 10-2005-0022358 A & CN 1624556 A & TW 288266 B & SG 109571 A	1-10

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L31/10(2006.01)i, G02F1/133(2006.01)i, G02F1/13357(2006.01)i, H01L27/146(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L31/10, G02F1/133, G02F1/13357, H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2008/044369 A1(シャープ株式会社), 2008. 04. 17, 全文, 全図 & EP 2081081 A	1-10
A	WO 2008/044368 A1(シャープ株式会社), 2008. 04. 17, 全文, 全図 (ファミリーなし)	1-10
A	JP 2008-191498 A(シャープ株式会社), 2008. 08. 21, 全文, 全図 (ファミリーなし)	1-10

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 0 . 0 9 . 2 0 0 9

国際調査報告の発送日

2 9 . 0 9 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 三寛

2 K

9 0 1 0

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-209559 A(エプソンイメージングデバイス株式会社), 2008. 09. 11, 全文, 全図 (ファミリーなし)	1-10
A	JP 2006-3857 A(東芝松下ディスプレイテクノロジー株式会社), 2006. 01. 05, 全文, 全図 & US 2005/0045881 A1 & EP 1511084 A2 & KR 10-2005-0022358 A & CN 1624556 A & TW 288266 B & SG 109571 A	1-10