【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第２区分
【発行日】令和4年2月9日(2022.2.9)

【公開番号】特開2019-144548(P2019-144548A)
【公開日】令和1年8月29日(2019.8.29)
【年通号数】公開・登録公報2019-035
【出願番号】特願2019-26400(P2019-26400)
【国際特許分類】
Ｇ０９Ｇ　3/20(2006.01)
Ｇ０９Ｇ　3/36(2006.01)
Ｇ０９Ｇ　3/3225(2016.01)
【ＦＩ】
Ｇ０９Ｇ　3/20　６２３Ｃ
Ｇ０９Ｇ　3/20　６２３Ｆ
Ｇ０９Ｇ　3/20　６１１Ｊ
Ｇ０９Ｇ　3/20　６２３Ｒ
Ｇ０９Ｇ　3/36
Ｇ０９Ｇ　3/3225

【手続補正書】
【提出日】令和4年2月1日(2022.2.1)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
画像データに対応する階調電圧を出力するように構成されたＤＡコンバータと、
表示パネルのソース線を駆動するように構成されたソースアンプと、
前記ＤＡコンバータと前記ソースアンプの間に接続されたバッファ
とを備え、
前記バッファが、
前記階調電圧がゲートに供給され、ドレインが電源に接続された第１ＮＭＯＳトランジスタと、
前記階調電圧がゲートに供給され、ドレインが回路接地に接続された第１ＰＭＯＳトランジスタ
とを備えており、
前記バッファが、
前記第１ＮＭＯＳトランジスタを流れる第１電流に対応する電流を前記ソースアンプの入力端子に供給し、
前記第１ＰＭＯＳトランジスタに流れる第２電流に対応する電流を前記ソースアンプの前記入力端子から引き出すように構成された
表示ドライバ。
【請求項２】
前記バッファが、更に、前記ＤＡコンバータの出力端子と前記ソースアンプの前記入力端子の間に接続された第１スイッチを備えている
請求項１に記載の表示ドライバ。
【請求項３】

前記ソースアンプの出力端子が前記第１ＮＭＯＳトランジスタのソースに接続されており、
前記バッファが、更に、前記第１電流に対応する第３電流を生成し、前記第３電流を前記ソースアンプの前記入力端子に供給するように構成されたカレントミラーを備える
請求項１に記載の表示ドライバ。
【請求項４】
前記バッファが、更に、前記ＤＡコンバータの出力端子と前記ソースアンプの前記入力端子の間に接続された第１スイッチを備えている
請求項３に記載の表示ドライバ。
【請求項５】
前記第１ＮＭＯＳトランジスタのソースと前記第１ＰＭＯＳトランジスタのソースとが、前記ソースアンプの出力端子に共通に接続されており、
前記バッファが、更に、
前記第１電流に対応する第３電流を生成し、前記第３電流を前記ソースアンプの前記入力端子に供給するように構成された第１カレントミラーと、
前記第２電流に対応する第４電流を生成し、前記第４電流を前記ソースアンプの前記入力端子から引き出すように構成された第２カレントミラー
とを備える
請求項１に記載の表示ドライバ。
【請求項６】
前記バッファが、更に、
前記階調電圧がゲートに供給され、ドレインが電源に接続され、ソースが前記ソースアンプの前記入力端子に接続された第２ＮＭＯＳトランジスタと、
前記階調電圧がゲートに供給され、ドレインが回路接地に接続され、ソースが前記ソースアンプの前記入力端子に接続された第２ＰＭＯＳトランジスタ
とを備えている
請求項５に記載の表示ドライバ。
【請求項７】
前記バッファが、更に、前記ソースアンプの前記入力端子と電源の間に、前記第１カレントミラーに直列に接続された第２スイッチを備える
請求項５に記載の表示ドライバ。
【請求項８】
前記バッファが、更に、
前記ソースアンプの前記入力端子と電源の間に、前記第１カレントミラーに直列に接続された第２スイッチと、
前記ソースアンプの前記入力端子と回路接地の間に、前記第２カレントミラーに直列に接続された第３スイッチ
を備える
請求項５に記載の表示ドライバ。
【請求項９】
前記バッファが、更に、前記ＤＡコンバータの出力端子と前記ソースアンプの前記入力端子の間に接続された第１スイッチを備えており、
前記第１スイッチがオン状態であるときに、前記第２スイッチ及び前記第３スイッチがオフ状態に設定される
請求項８に記載の表示ドライバ。
【請求項１０】
前記バッファが、更に、
前記階調電圧がゲートに供給され、ドレインが電源に接続され、ソースが前記ソースアンプの前記入力端子に接続された第２ＮＭＯＳトランジスタと、
前記階調電圧がゲートに供給され、ドレインが回路接地に接続され、ソースが前記ソース

アンプの前記入力端子に接続された第２ＰＭＯＳトランジスタ
とを備えている
請求項８に記載の表示ドライバ。
【請求項１１】
前記バッファが、更に、
ソースが前記第１ＮＭＯＳトランジスタのソースに接続され、ゲートが前記ソースアンプの前記入力端子に接続された第３ＮＭＯＳトランジスタと、
ソースが前記第１ＰＭＯＳトランジスタのソースに接続され、ゲートが前記ソースアンプの前記入力端子に接続された第３ＰＭＯＳトランジスタ
とを備える
請求項１に記載の表示ドライバ。
【請求項１２】
前記バッファが、更に、
前記第１ＮＭＯＳトランジスタ及び前記第３ＮＭＯＳトランジスタのソースから第１定電流を引き出す第１定電流源と、
前記第１ＰＭＯＳトランジスタ及び前記第３ＰＭＯＳトランジスタのソースに第２定電流を供給する第２定電流源
とを備える
請求項１１に記載の表示ドライバ。
【請求項１３】
前記バッファが、更に、前記第１ＮＭＯＳトランジスタ及び前記第３ＮＭＯＳトランジスタのドレインと、前記第１ＰＭＯＳトランジスタ及び前記第３ＰＭＯＳトランジスタのドレインとに接続された能動負荷回路を備えており、
前記能動負荷回路が、前記ソースアンプの前記入力端子に前記第１電流に対応する第３電流を供給し、前記ソースアンプの前記入力端子から前記第２電流に対応する第４電流を引き出すように構成された
請求項１１に記載の表示ドライバ。
【請求項１４】
前記バッファが、更に、
電源と前記ソースアンプの前記入力端子の間に接続され、第１オーバードライブ制御信号に応じて動作する第１スイッチと、
回路接地と前記ソースアンプの前記入力端子の間に接続され、第２オーバードライブ制御信号に応じて動作する第２スイッチ
とを備える
請求項１に記載の表示ドライバ。
【請求項１５】
更に、
複数の階調電圧配線に複数の階調電圧をそれぞれに生成する階調電圧生成回路
を備え、
前記ＤＡコンバータは、前記画像データに応じて前記複数の階調電圧配線の少なくとも一を選択し、選択した少なくとも一の階調電圧配線を前記バッファに接続するように更に構成された
請求項１に記載の表示ドライバ。
【請求項１６】
ソース線を備える表示パネルと、
前記表示パネルを駆動する表示ドライバ
とを備え、
前記表示ドライバは、
画像データに対応する階調電圧を出力するように構成されたＤＡコンバータと、
前記表示パネルの前記ソース線を駆動するように構成されたソースアンプと、

前記ＤＡコンバータと前記ソースアンプの間に接続されたバッファ
とを備え、
前記バッファが、
前記階調電圧がゲートに供給され、ドレインが電源に接続された第１ＮＭＯＳトランジスタと、
前記階調電圧がゲートに供給され、ドレインが回路接地に接続された第１ＰＭＯＳトランジスタ
とを備えており、
前記バッファが、
前記第１ＮＭＯＳトランジスタを流れる第１電流に対応する電流を前記ソースアンプの入力端子に供給し、
前記第１ＰＭＯＳトランジスタに流れる第２電流に対応する電流を前記ソースアンプの前記入力端子から引き出すように構成された
表示装置。
【請求項１７】
前記バッファが、更に、前記ＤＡコンバータの出力端子と前記ソースアンプの前記入力端子の間に接続された第１スイッチを備えている
請求項１６に記載の表示装置。
【請求項１８】
表示パネルを駆動する方法であって、
画像データに対応する階調電圧を出力することと、
前記階調電圧がゲートに供給され、ドレインが電源に接続されたＮＭＯＳトランジスタに流れる第１電流に対応する電流をソースアンプの入力端子に供給することと、
前記階調電圧がゲートに供給され、ドレインが回路接地に接続されたＰＭＯＳトランジスタに流れる第２電流に対応する電流を前記ソースアンプの前記入力端子から引き出すことと、
前記ソースアンプによって前記表示パネルのソース線を駆動すること
とを含み、
前記ＮＭＯＳトランジスタのソースが前記ＰＭＯＳトランジスタのソースに接続されている
方法。
【請求項１９】
更に、
前記階調電圧を出力するように構成されたＤＡコンバータの出力端子と前記ソースアンプの前記入力端子とを電気的に接続することを含む
請求項１８に記載の駆動方法。