



등록특허 10-2641003



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년02월23일
(11) 등록번호 10-2641003
(24) 등록일자 2024년02월21일

(51) 국제특허분류(Int. Cl.)
H01L 21/02 (2006.01) *H01L 21/324* (2017.01)
H01L 21/54 (2006.01) *H01L 21/67* (2006.01)
H05H 1/46 (2006.01)

(52) CPC특허분류
H01L 21/02274 (2013.01)
H01L 21/324 (2013.01)

(21) 출원번호 10-2016-0057390
(22) 출원일자 2016년05월11일
 심사청구일자 2021년05월10일
(65) 공개번호 10-2016-0133373
(43) 공개일자 2016년11월22일
(30) 우선권주장
 14/710,132 2015년05월12일 미국(US)

(73) 특허권자
램 리씨치 코포레이션
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이
4650

(72) 발명자
곰 트로이 알란
미국, 오리건 97140, 셔우드, 사우스웨스트 빈트
너 레인 21831

라인버거 주니어 닉 레이
미국, 오리건 97003, 비버턴, 사우스웨스트 브래
이큰우드 레인 20938

(74) 대리인
특허법인인벤팅크

(56) 선행기술조사문헌
US20040194710 A1
(뒷면에 계속)
전체 청구항 수 : 총 20

심사관 : 방기인

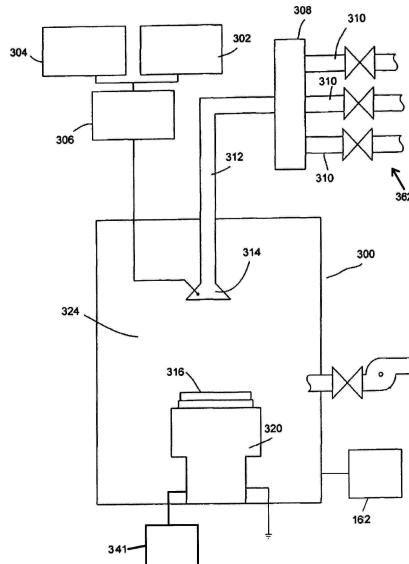
(54) 발명의 명칭 백사이드 가스 전달 튜브를 포함하는 기판 폐데스탈 모듈 및 제작 방법

(57) 요약

반도체 기판 프로세싱 장치는 반도체 기판이 프로세싱될 수도 있는 프로세싱 존을 갖는 진공 챔버, 프로세스 가스를 진공 챔버 내로 공급하기 위해 진공 챔버와 유체로 연통하는 프로세스 가스 소스, 샤퍼헤드 모듈 및 기판 페데스탈 모듈을 포함하고, 샤퍼헤드 모듈을 통해 프로세스 가스 소스로부터의 프로세스 가스가 진공 챔버의 프

(뒷면에 계속)

대표도 - 도1



로세싱 존으로 공급된다. 기관 페데스탈 모듈은 프로세싱 동안 상부에 반도체 기관을 지지하도록 구성된 상부 표면을 갖는 세라믹 재료로 이루어진 플래튼, 플래튼을 지지하는 상부 스템 플랜지를 갖는 세라믹 재료로 이루어진 스템, 및 스템의 내부에 위치된 세라믹 재료로 이루어진 백사이드 가스 투브를 포함한다. 백사이드 가스 투브는 플래튼의 하부 표면과 상부 스템 플랜지의 상부 표면 사이에 위치된 상부 가스 투브 플랜지를 포함하고, 백사이드 가스 투브는 플래튼의 적어도 하나의 백사이드 가스 통로와 유체로 연통하고, 백사이드 가스 투브는 프로세싱 동안 플래튼의 상부 표면 상에 지지될 반도체 기관의 하부 표면 아래의 영역으로 백사이드 가스를 공급하도록 구성된다.

(52) CPC특허분류

H01L 21/54 (2013.01)
H01L 21/67098 (2013.01)
H01L 21/6719 (2013.01)
H01L 21/67248 (2013.01)
H05H 1/46 (2013.01)

(56) 선행기술조사문헌

US20030136520 A1
JP2007165322 A
JP2002110774 A
KR1020040038753 A

명세서

청구범위

청구항 1

반도체 기판들을 프로세싱하기 위한 반도체 기판 프로세싱 장치에 있어서,

반도체 기판이 프로세싱될 수도 있는 프로세싱 존을 포함하는 진공 챔버;

상기 진공 챔버 내로 프로세스 가스를 공급하기 위해 상기 진공 챔버와 유체로 연통하는 프로세스 가스 소스;

상기 프로세스 가스 소스로부터의 프로세스 가스가 상기 진공 챔버의 상기 프로세싱 존으로 공급되는 샤퍼헤드 모듈; 및

프로세싱 동안 상부에 상기 반도체 기판을 지지하도록 구성된 상부 표면을 가지며 세라믹 재료로 이루어진 플래튼; 상기 플래튼을 지지하는 상부 스템 플랜지를 가지며 세라믹 재료로 이루어진 스템; 및 상기 스템의 내부에 위치되고 세라믹 재료로 이루어진 백사이드 가스 투브를 포함하는 기판 페데스탈 모듈을 포함하고,

상기 백사이드 가스 투브는 상기 플래튼의 하부 표면과 상기 상부 스템 플랜지의 상부 표면 사이에 위치된 상부 가스 투브 플랜지를 포함하고, 상기 백사이드 가스 투브는 상기 플래튼의 적어도 하나의 백사이드 가스 통로와 유체로 연통하고, 상기 백사이드 가스 투브는 프로세싱 동안 상기 플래튼의 상기 상부 표면 상에 지지될 상기 반도체 기판의 하부 표면 아래의 영역으로 백사이드 가스를 공급하도록 구성되는, 반도체 기판 프로세싱 장치.

청구항 2

제 1 항에 있어서,

상기 반도체 기판 프로세싱 장치는,

(a) 상기 프로세싱 존 내에서 상기 프로세스 가스를 플라즈마 상태로 에너자이징 (energize) 하도록 구성된 RF 에너지 소스;

(b) 상기 반도체 기판 프로세싱 장치에 의해 수행된 프로세스들을 제어하도록 구성된 제어 시스템; 및/또는

(c) 상기 반도체 기판 프로세싱 장치의 제어를 위한 프로그램 인스트러션들을 포함하는 비일시적인 컴퓨터 머신 판독가능 매체를 포함하는, 반도체 기판 프로세싱 장치.

청구항 3

제 1 항에 있어서,

상기 스템의 상기 내부와 상기 진공 챔버 사이에 진공 시일링을 형성하도록 상기 상부 가스 투브 플랜지의 상부 표면은 상기 플래튼의 상기 하부 표면에 확산 본딩되고 상기 상부 가스 투브 플랜지의 하부 표면은 상기 상부 스템 플랜지의 상기 상부 표면에 확산 본딩되는, 반도체 기판 프로세싱 장치.

청구항 4

제 3 항에 있어서,

상기 상부 가스 투브 플랜지의 상기 상부 표면과 상기 플래튼의 상기 하부 표면 사이의 콘택트 면적은 상기 상부 가스 투브 플랜지의 상기 하부 표면과 상기 상부 스템 플랜지의 상기 상부 표면 사이의 콘택트 면적과 같은, 반도체 기판 프로세싱 장치.

청구항 5

제 1 항에 있어서,

상기 가스 투브 플랜지의 일부와 상기 플래튼의 상기 하부 표면 사이에 캡이 형성되거나 상기 상부 가스 투브 플랜지의 상기 상부 표면과 상기 플래튼의 상기 하부 표면 사이에 캡이 없는, 반도체 기판 프로세싱 장치.

청구항 6

제 1 항에 있어서,

- (a) 상기 백사이드 가스 투브, 상기 플래튼 및/또는 상기 스템은 알루미늄 나이트라이드로 형성되고;
- (b) 상기 백사이드 가스 투브는, 적어도 하나의 각각의 전기 접속부가 상기 상부 가스 투브 플랜지를 통해 연장할 수 있도록 상기 상부 가스 투브 플랜지 내에 적어도 하나의 개구부를 포함하고;
- (c) 상기 백사이드 가스 투브는 상기 스템의 상기 내부에서 중심에 위치되거나 상기 백사이드 가스 투브는 상기 스템의 상기 내부에서 중심을 벗어나 (off-center) 위치되고; 그리고/또는
- (d) 상기 반도체 기판 프로세싱 장치는 CVD (chemical vapor deposition) 장치, PECVD (plasma-enhanced chemical vapor deposition) 장치, ALD (atomic layer deposition) 장치, PEALD (plasma-enhanced atomic layer deposition) 장치, PDL (pulsed deposition layer) 프로세스를 위한 장치, 또는 PEPDL (plasma-enhanced pulsed deposition layer) 프로세스를 위한 장치인, 반도체 기판 프로세싱 장치.

청구항 7

제 1 항에 있어서,

상기 기판 페데스탈 모듈은,

- (a) 상기 플래튼 내에 임베딩된 적어도 하나의 정전 클램핑 전극; 또는
- (b) 상기 플래튼 내에 임베딩된 하부 RF 전극; 또는
- (c) 상기 플래튼 내에 임베딩된 적어도 하나의 히터; 또는
- (d) 상기 플래튼의 상기 상부 표면으로 그리고 상기 상부 표면으로부터 상기 반도체 기판을 하강시키고 그리고 상승시키도록 구성된 복수의 리프트 펀들; 또는
- (e) 상기 플래튼의 상기 상부 표면 상에 형성된 메사 패턴; 또는
- (f) 상기 플래튼의 상기 상부 표면으로 그리고 상기 상부 표면으로부터 상기 반도체 기판을 하강시키고 그리고 상승시키도록 구성된 캐리어 링; 또는
- (g) 정전 클램핑 전극 및 RF 전극으로서 기능하도록 동작가능한, 내부에 임베딩된 단일 전극을 더 포함하는, 반도체 기판 프로세싱 장치.

청구항 8

제 1 항에 있어서,

프로세싱 동안 백사이드 가스가 상기 플래튼의 상기 상부 표면 상에 지지될 상기 반도체 기판의 상기 하부 표면 아래의 상기 영역으로 공급될 수도 있도록, 상기 플래튼의 상기 적어도 하나의 백사이드 가스 통로와 유체로 연통하는 상기 백사이드 가스 투브를 통해 백사이드 가스를 공급하도록 동작가능한 백사이드 가스 공급부를 더 포함하는, 반도체 기판 프로세싱 장치.

청구항 9

제 1 항에 있어서,

상기 상부 가스 투브 플랜지의 외측 둘레부는 상기 플래튼의 외측 직경의 $\frac{1}{4}$ 이하의 반경에 위치되는, 반도체 기판 프로세싱 장치.

청구항 10

반도체 기판 프로세싱 장치의 기판 페데스탈 모듈에 있어서,

상기 기판 페데스탈 모듈은,

프로세싱 동안 상부에 반도체 기판을 지지하도록 구성된 상부 표면을 갖고, 세라믹 재료로 이루어진 플래튼;

상기 플래튼을 지지하는 상부 스템 플랜지를 갖고, 세라믹 재료로 이루어진 스템; 및
상기 스템의 내부에 위치된, 세라믹 재료로 이루어진 백사이드 가스 투브를 포함하고,

상기 백사이드 가스 투브는 상기 플래튼의 하부 표면과 상기 상부 스템 플랜지의 상부 표면 사이에 위치된 상부 가스 투브 플랜지를 포함하고, 상기 백사이드 가스 투브는 상기 플래튼의 적어도 하나의 백사이드 가스 통로와 유체로 연통하고, 상기 백사이드 가스 투브는 프로세싱 동안 상기 플래튼의 상기 상부 표면 상에 지지될 상기 반도체 기판의 하부 표면 아래의 영역으로 백사이드 가스를 공급하도록 구성되는, 기판 페데스탈 모듈.

청구항 11

제 10 항에 있어서,

진공 시일링을 형성하도록 상기 상부 가스 투브 플랜지의 상부 표면은 상기 플래튼의 상기 하부 표면에 확산 본딩되고 상기 상부 가스 투브 플랜지의 하부 표면은 상기 상부 스템 플랜지의 상기 상부 표면에 확산 본딩되는, 기판 페데스탈 모듈.

청구항 12

제 11 항에 있어서,

상기 상부 가스 투브 플랜지의 상기 상부 표면과 상기 플래튼의 상기 하부 표면 사이의 콘택트 면적은 상기 상부 가스 투브 플랜지의 상기 하부 표면과 상기 상부 스템 플랜지의 상기 상부 표면 사이의 콘택트 면적과 같은, 기판 페데스탈 모듈.

청구항 13

제 10 항에 있어서,

상기 상부 가스 투브 플랜지의 일부와 상기 플래튼의 상기 하부 표면 사이에 캡이 형성되거나 상기 상부 가스 투브 플랜지의 상기 상부 표면과 상기 플래튼의 상기 하부 표면 사이에 캡이 없는, 기판 페데스탈 모듈.

청구항 14

제 10 항에 있어서,

- (a) 상기 백사이드 가스 투브, 상기 플래튼 및/또는 상기 스템은 알루미늄 나이트라이드로 형성되고;
- (b) 상기 백사이드 가스 투브는, 적어도 하나의 각각의 전기 접속부가 상기 상부 가스 투브 플랜지를 통해 연장할 수 있도록 상기 상부 가스 투브 플랜지 내에 적어도 하나의 개구부를 포함하고; 그리고/또는
- (c) 상기 백사이드 가스 투브는 상기 스템의 상기 내부에서 중심에 위치되거나 상기 백사이드 가스 투브는 상기 스템의 상기 내부에서 중심을 벗어나 위치되는, 기판 페데스탈 모듈.

청구항 15

제 10 항에 있어서,

상기 기판 페데스탈 모듈은,

- (a) 상기 플래튼 내에 임베딩된 적어도 하나의 정전 클램핑 전극; 또는
- (b) 상기 플래튼 내에 임베딩된 하부 RF 전극; 또는
- (c) 상기 플래튼 내에 임베딩된 적어도 하나의 히터; 또는
- (d) 상기 플래튼의 상기 상부 표면으로 그리고 상기 상부 표면으로부터 상기 반도체 기판을 하강시키고 그리고 상승시키도록 구성된 복수의 리프트 핀들; 또는
- (e) 상기 플래튼의 상기 상부 표면 상에 형성된 메사 패턴; 또는
- (f) 상기 플래튼의 상기 상부 표면으로 그리고 상기 상부 표면으로부터 상기 반도체 기판을 하강시키고 그리고

상승시키도록 구성된 캐리어 링; 또는

(g) 정전 클램핑 전극 및 RF 전극으로서 기능하도록 동작가능한, 내부에 임베딩된 단일 전극을 더 포함하는, 기판 페데스탈 모듈.

청구항 16

반도체 기판 프로세싱 장치의 기판 페데스탈 모듈을 제작하는 방법에 있어서,

상기 방법은,

플래튼의 하부 세라믹 표면에 붙여 (against) 상부 가스튜브 플랜지의 상부 세라믹 표면을 위치시키는 단계; 및

진공 시일링을 형성하도록 상기 상부 가스튜브 플랜지의 상기 상부 세라믹 표면을 상기 플래튼의 상기 하부 세라믹 표면에 확산 본딩하는 단계를 포함하는, 기판 페데스탈 모듈을 제작하는 방법.

청구항 17

제 16 항에 있어서,

상기 상부 가스튜브 플랜지의 하부 세라믹 표면에 붙여 상부 스템 플랜지의 상부 세라믹 표면을 위치시키는 단계; 및

진공 시일링을 형성하도록 상기 상부 가스튜브 플랜지의 상기 상부 세라믹 표면을 상기 플래튼의 상기 하부 세라믹 표면에 그리고 상기 상부 스템 플랜지의 상기 상부 세라믹 표면을 상기 상부 가스튜브 플랜지의 상기 하부 세라믹 표면에 동시에 확산 본딩하거나, 상기 상부 가스튜브 플랜지의 상기 상부 세라믹 표면을 상기 플래튼의 상기 하부 세라믹 표면에 확산 본딩한 후 진공 시일링을 형성하도록 상기 상부 스템 플랜지의 상기 상부 세라믹 표면을 상기 상부 가스튜브 플랜지의 상기 하부 세라믹 표면에 확산 본딩하는 단계를 더 포함하는, 기판 페데스탈 모듈을 제작하는 방법.

청구항 18

제 1 항에 기재된 반도체 기판 프로세싱 장치 내에서 반도체 기판을 프로세싱하기 위한 방법에 있어서,

프로세스 가스를 프로세스 가스 소스로부터 프로세싱 존 내로 공급하는 단계; 및

플래튼의 상부 표면 상에 지지된 반도체 기판을 프로세싱하는 단계를 포함하는, 반도체 기판을 프로세싱하기 위한 방법.

청구항 19

제 18 항에 있어서,

프로세싱 동안 상기 플래튼의 상기 상부 표면 상에 지지된 상기 반도체 기판의 하부 표면 아래의 영역으로 상기 백사이드 가스튜브를 통해 백사이드 열 전달 가스 또는 퍼지 가스를 공급하는 단계를 더 포함하는, 반도체 기판을 프로세싱하기 위한 방법.

청구항 20

제 18 항에 있어서,

상기 프로세싱은 CVD (chemical vapor deposition), PECVD (plasma-enhanced chemical vapor deposition), ALD (atomic layer deposition), PEALD (plasma-enhanced atomic layer deposition), PDL (pulsed deposition layer) 프로세스, 및/또는 PEPDL (plasma-enhanced pulsed deposition layer) 프로세스 중 적어도 하나인, 반도체 기판을 프로세싱하기 위한 방법.

발명의 설명

기술 분야

본 발명은 반도체 기판들을 프로세싱하기 위한 반도체 기판 프로세싱 장치들에 관련되고, 박막들을 증착하도록

동작가능한 PECVD (plasma enhanced chemical vapor deposition) 프로세싱 장치들에서 특정한 용도를 발견할 수도 있다.

배경 기술

[0002] 반도체 기판 프로세싱 장치들은, 예칭, PVD (physical vapor deposition), CVD (chemical vapor deposition), PECVD (plasma-enhanced chemical vapor deposition), ALD (atomic layer deposition), PEALD (plasma-enhanced atomic layer deposition), PDL (pulsed deposition layer), PEPDL (plasma-enhanced pulsed deposition layer), 및 레지스트 제거를 포함하는 기법들에 의해 반도체 기판들을 프로세싱하도록 사용된다. 일 타입의 반도체 기판 프로세싱 장치는 상부 전극 및 하부 전극을 포함하는 반응 챔버를 포함하는 플라즈마 프로세싱 장치이고, 반응 챔버 내에서 반도체 기판들을 프로세싱하기 위해 프로세스 가스를 여기하도록 전극들 사이에 RF (radio frequency) 전력이 인가된다.

발명의 내용

[0003] 반도체 기판을 프로세싱하기 위한 반도체 기판 프로세싱 장치가 본 명세서에 개시된다. 반도체 기판 프로세싱 장치는, 반도체 기판이 프로세싱될 수도 있는 프로세싱 존을 갖는 진공 챔버, 프로세스 가스를 진공 챔버 내로 공급하기 위해 진공 챔버와 유체로 연통하는 프로세스 가스 소스, 샤프헤드 모듈 및 기판 페데스탈 모듈을 포함하고, 샤프헤드 모듈을 통해 프로세스 가스 소스로부터의 프로세스 가스가 진공 챔버의 프로세싱 존으로 공급된다. 기판 페데스탈 모듈은 프로세싱 동안 상부에 반도체 기판을 지지하도록 구성된 상부 표면을 갖는 세라믹 재료로 이루어진 플래튼, 플래튼을 지지하는 상부 스템 플랜지를 갖는 세라믹 재료로 이루어진 스템, 및 스템의 내부에 위치된 세라믹 재료로 이루어진 백사이드 가스 투브를 포함한다. 백사이드 가스 투브는 플래튼의 하부 표면과 상부 스템 플랜지의 상부 표면 사이에 위치된 상부 가스 투브 플랜지를 포함하고, 백사이드 가스 투브는 플래튼의 적어도 하나의 백사이드 가스 통로와 유체로 연통하고, 백사이드 가스 투브는 프로세싱 동안 플래튼의 상부 표면 상에 지지될 반도체 기판의 하부 표면 아래의 영역으로 백사이드 가스를 공급하도록 구성된다.

[0004] 반도체 기판 프로세싱 장치의 기판 페데스탈 모듈이 또한 본 명세서에 개시된다. 기판 페데스탈 모듈은, 프로세싱 동안 상부에 반도체 기판을 지지하도록 구성된 상부 표면을 갖는 플래튼; 플래튼을 지지하는 상부 스템 플랜지를 갖는 스템; 및 스템의 내부에 위치된 백사이드 가스 투브를 포함한다. 백사이드 가스 투브는 플래튼의 하부 표면과 상부 스템 플랜지의 상부 표면 사이에 위치된 상부 가스 투브 플랜지를 포함하고, 백사이드 가스 투브는 플래튼의 적어도 하나의 백사이드 가스 통로와 유체로 연통하고, 백사이드 가스 투브는 프로세싱 동안 플래튼의 상부 표면 상에 지지될 반도체 기판의 하부 표면 아래의 영역으로 백사이드 가스를 공급하도록 구성된다.

[0005] 추가로 반도체 기판 프로세싱 장치의 기판 페데스탈 모듈을 제작하는 방법이 본 명세서에 개시된다. 기판 페데스탈 모듈을 제작하는 방법은 플래튼의 하부 세라믹 표면에 붙여 (against) 상부 가스 투브 플랜지의 상부 세라믹 표면을 위치시키는 단계; 및 진공 시일링을 형성하도록 상부 가스 투브 플랜지의 상부 세라믹 표면을 플래튼의 하부 세라믹 표면에 확산 본딩하는 단계를 포함한다.

도면의 간단한 설명

[0006] 도 1은 본 명세서에 개시된 실시예들에 따른 화학적 증착 장치의 개요를 도시하는 개략도를 예시한다.

도 2는 본 명세서에 개시된 바와 같은 실시예에 따른 기판 페데스탈 모듈의 단면을 예시한다.

도 3은 본 명세서에 개시된 바와 같은 실시예에 따른 기판 페데스탈 모듈의 단면을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0007] 이하의 상세한 기술에서, 다수의 구체적인 실시예들은 본 명세서에 개시된 장치 및 방법들의 전체적인 이해를 제공하기 위해 제시된다. 그러나, 당업자에게 자명한 바와 같이, 본 실시예들은 이들 구체적인 상세들 없이도 또는 대안적인 엘리먼트들 또는 프로세스들을 사용함으로써 실시될 수도 있다. 다른 예들에서, 공지의 프로세스들, 절차들, 및/또는 컴포넌트들은 본 명세서에 개시된 실시예들의 양태들을 불필요하게 모호하게 하지 않도록 상세히 기술되지 않았다. 본 명세서에 사용된 바와 같이, 용어 "약"은 ± 10 %를 참조한다.

[0008] 나타낸 바와 같이, 본 실시예들은 CVD (chemical vapor deposition) 장치 또는 PECVD (plasma-enhanced chemical vapor deposition) 장치와 같은 반도체 기판 프로세싱 장치 내에서 반도체 기판을 프로세싱하기 위한

장치 및 연관된 방법들을 제공한다. 장치 및 방법들은 고온 증착 프로세스들과 같은 반도체 기판들의 고온 프로세싱과 함께 사용하는데 특히 적용가능하고, 프로세싱될 반도체 기판은 약 550 °C 초과의 온도들, 예컨대 약 550 °C 내지 약 650 °C 이상으로 가열된다.

[0009] 본 명세서에 개시된 실시예들은 플라즈마 강화된 화학적 증착 장치 (즉 PECVD 장치, PEALD 장치, 또는 PEPDL 장치) 내에서 구현되는 것이 바람직하지만, 이들로 제한되는 것은 아니다. 도 1은 본 명세서에 개시된 바와 같이 실시예들을 구현하기 위한 다양한 반도체 기판 플라즈마 프로세싱 장치 컴포넌트들을 도시하는 단순한 블록도를 제공한다. 도시된 바와 같이, 반도체 기판 플라즈마 프로세싱 장치 (300)는 프로세싱 존 내에 플라즈마를 담도록 기능하는 진공 챔버 (324)를 포함하고, 플라즈마는 내부에 하부 RF 전극 (미도시)을 갖는 기판 페데스탈 모듈 (320)과 함께 작동하는, 내부에 상부 RF 전극 (미도시)을 갖는 샤크헤드 모듈 (314)을 포함하는 커페시터 타입 시스템에 의해 생성된다. 적어도 하나의 RF 생성기는, 진공 챔버 (324) 내에서 플라즈마 증착 프로세스가 수행될 수도 있도록 진공 챔버 (324) 내의 반도체 기판 (316)의 상부 표면 위의 프로세싱 존 내로 RF 에너지를 공급하고, 진공 챔버 (324)의 프로세싱 존 내로 공급된 프로세스 가스를 에너자이징하도록 동작가능하다. 예를 들어, 고주파수 RF 생성기 (302) 및 저주파수 RF 생성기 (304)는 각각, RF 에너지가 진공 챔버 (324) 내의 반도체 기판 (316) 위의 프로세싱 존 내로 공급될 수도 있도록 샤크헤드 모듈 (314)의 상부 RF 전극에 연결된 매칭 네트워크 (306)에 연결될 수도 있다.

[0010] 매칭 네트워크 (306)에 의해 진공 챔버 (324)의 내부로 공급된 RF 에너지의 전력 및 주파수는 프로세스 가스로부터 플라즈마를 생성하기에 충분하다. 일 실시예에서 고주파수 RF 생성기 (302) 및 저주파수 RF 생성기 (304) 양자가 사용되고, 대안적인 실시예에서, 고주파수 RF 생성기 (302)만이 사용된다. 프로세스에서, 고주파수 RF 생성기 (302)는 약 2 내지 100 MHz의 주파수들; 바람직한 실시예에서 13.56 MHz 또는 27 MHz에서 동작될 수도 있다. 저주파수 RF 생성기 (304)는 약 50 kHz 내지 2 MHz; 바람직한 실시예에서 약 350 내지 600 kHz에서 동작될 수도 있다. 프로세스 파라미터들은 챔버 볼륨, 기판 사이즈, 및 다른 인자들에 기초하여 스케일링될 수도 있다. 유사하게, 프로세스 가스의 플로우 레이트들은 진공 챔버의 자유 볼륨 또는 프로세싱 존에 따라 결정될 수도 있다.

[0011] 기판 페데스탈 모듈 (320)의 상부 표면은 프로세싱 동안 진공 챔버 (324) 내에서 반도체 기판 (316)을 지지한다. 기판 페데스탈 모듈 (320)은, 증착 및/또는 플라즈마 처리 프로세스들 전, 동안 및/또는 후에 반도체 기판을 홀딩하기 위한 척 및/또는 반도체 기판을 상승 또는 하강시키기 위한 리프트 펀들을 포함할 수 있다. 대안적인 실시예에서, 기판 페데스탈 모듈 (320)은 증착 및/또는 플라즈마 처리 프로세스들 전, 동안 및/또는 후에 반도체 기판을 상승 또는 하강시키기 위한 캐리어 링을 포함할 수 있다. 척은 정전 척, 기계 척, 또는 산업 및/또는 연구에 사용하기에 가용한 다양한 다른 타입들의 척일 수도 있다. 정전 척을 포함하는 기판 페데스탈 모듈에 대한 리프트 펀 어셈블리의 상세들은, 본 명세서에 전체가 참조로서 인용된, 공동으로 양도된 미국 특허 제 8,840,754 호에서 알 수 있다. 기판 페데스탈 모듈에 대한 캐리어 링의 상세들은 본 명세서에 전체가 참조로서 인용된, 공동으로 양도된 미국 특허 제 6,860,965 호에서 알 수 있다. 후면 가스 공급부 (341)는 프로세싱 동안 반도체 기판의 하부 표면 아래의 영역으로 기판 페데스탈 모듈 (320)을 통해 열 전달 가스 또는 퍼지 가스들을 공급하도록 동작가능하다. 기판 페데스탈 모듈 (320)은 내부에 하부 RF 전극을 포함하고, 하부 RF 전극은 프로세싱 동안 접지되는 것이 바람직하지만, 대안적인 실시예에서, 프로세싱 동안 하부 RF 전극에 RF 에너지가 공급될 수도 있다.

[0012] 반도체 기판 플라즈마 프로세싱 장치 (300)의 진공 챔버 (324) 내에서 반도체 기판을 프로세싱하기 위해, 프로세스 가스들은 프로세스 가스 소스 (362)로부터 진공 챔버 (324) 내로 유입부 (312) 및 샤크헤드 모듈 (314)을 통해 도입되고, 프로세스 가스는 막이 반도체 기판의 상부 표면 상에 증착될 수도 있도록, RF 에너지를 이용하여 플라즈마로 형성된다. 일 실시예에서, 복수의 소스 가스 라인들 (310)은 가열된 매니폴드 (308)에 연결될 수도 있다. 가스들은 미리 혼합되거나 챔버에 개별적으로 공급될 수도 있다. 적절한 밸브 및 질량 유량 제어 메커니즘들이 반도체 기판 프로세싱 동안 샤크헤드 모듈 (314)을 통해 올바른 가스들이 전달된다는 것을 보장하도록 채용된다. 프로세싱 동안, 후면 열 전달 가스 또는 퍼지 가스들은 기판 페데스탈 모듈 (320) 상에 지지된 반도체 기판의 하부 표면 아래의 영역으로 공급된다. 바람직하게, 프로세싱은 CVD (chemical vapor deposition) 프로세싱, PECVD (plasma-enhanced chemical vapor deposition) 프로세싱, ALD (atomic layer deposition) 프로세싱, PEALD (plasma-enhanced atomic layer deposition) 프로세싱, PDL (pulsed deposition layer) 프로세싱, 및/또는 PEPDL (plasma-enhanced pulsed deposition layer) 프로세싱 중 적어도 하나이다.

[0013] 특정한 실시예들에서, 시스템 제어기 (162)는 증착, 증착 후 처리들, 및/또는 다른 프로세스 동작들 동안 프로세스 조건들을 제어하도록 채용된다. 시스템 제어기 (162)는 통상적으로 하나 이상의 메모리 디바이스들 및

하나 이상의 프로세서들을 포함할 것이다. 프로세서는 CPU 또는 컴퓨터, 아날로그 및/또는 디지털 입력/출력 접속부들, 스텝퍼 모터 제어기 보드들, 등을 포함할 수도 있다.

[0014] 특정한 실시예들에서, 시스템 제어기 (162)는 장치의 모든 액티비티들을 제어한다. 시스템 제어기 (162)는 프로세싱 동작들의 타이밍, LF 발생기 (304) 및 HF 발생기 (302)의 동작들의 주파수 및 전력, 전구체들 및 불활성 가스들의 플로우 레이트들 및 온도들 및 이들의 상대적인 혼합, 기관 페데스탈 모듈 (320)의 상부 표면 상에 지지된 반도체 기관 (316)의 온도, 및 샤퍼헤드 모듈 (314)의 플라즈마 노출된 표면, 진공 챔버 (324)의 압력, 및 특정한 프로세스의 다른 파라미터들을 제어하기 위한 인스트럭션들의 세트들을 포함하는 시스템 제어 소프트웨어를 실행한다. 일부 실시예들에서 제어기와 연관된 메모리 디바이스들 상에 저장된 다른 컴퓨터 프로그램들이 채용될 수도 있다.

[0015] 통상적으로 시스템 제어기 (162)와 연관된 사용자 인터페이스가 있을 것이다. 사용자 인터페이스는 디스플레이 스크린, 장치 및/또는 프로세스 조건들의 그래픽 소프트웨어 디스플레이들 및 포인팅 디바이스들, 키보드들, 터치 스크린들, 마이크로폰들, 등과 같은 사용자 입력 디바이스들을 포함할 수도 있다.

[0016] 비일시적인 컴퓨터 머신-판독가능 매체가 장치의 제어를 위한 프로그램 인스트럭션들을 포함할 수 있다. 프로세싱 동작들을 제어하기 위한 컴퓨터 프로그램 코드는 예를 들어 어셈블리 언어, C, C++, 파스칼, 포트란, 또는 다른 것들과 같은 임의의 통상적인 컴퓨터 판독 가능한 프로그래밍 언어로 작성될 수 있다. 컴파일링된 객체 코드 또는 스크립트가 프로그램 내에서 식별된 태스크들을 수행하도록 프로세서에 의해 실행된다.

[0017] 제어기 파라미터들은 예를 들어, 프로세싱 단계들의 타이밍, 전구체들 및 불활성 가스들의 플로우 레이트들 및 온도들, 반도체 기관의 온도, 챔버의 압력 및 특정한 프로세스의 다른 파라미터들과 같은 프로세스 조건들에 관한 것이다. 이러한 파라미터들은 레시피의 형태로 사용자에게 제공되며 사용자 인터페이스를 활용하여 입력될 수도 있다.

[0018] 프로세스를 모니터링하기 위한 신호들은 시스템 제어기의 아날로그 및/또는 디지털 입력 접속부들에 의해 제공될 수도 있다. 프로세스를 제어하기 위한 신호들은 장치의 아날로그 및 디지털 출력 접속부들 상에 출력된다.

[0019] 시스템 소프트웨어는 많은 상이한 방식들로 설계되거나 구성될 수도 있다. 예를 들어, 다양한 챔버 컴포넌트 서브루틴들 또는 제어 객체들이 중착 프로세스들을 수행하는데 필요한 챔버 컴포넌트들의 동작을 제어하도록 작성될 수도 있다. 이러한 목적을 위한 프로그램들 또는 프로그램들의 섹션들의 예들은 기관 프로세싱 단계들의 타이밍 코드, 전구체들 및 불활성 가스들의 플로우 레이트들 및 온도들 코드, 및 진공 챔버 (324)의 압력 코드를 포함한다.

[0020] 도 2 및 도 3은 본 명세서에 개시된 바와 같은 실시예들에 따른 기관 페데스탈 모듈 (320)의 단면들을 예시한다. 도 2 및 도 3에 도시된 바와 같이, 기관 페데스탈 모듈 (320)은 세라믹 재료로 이루어진, 반도체 기관의 프로세싱 동안 반도체 기관을 상부에 지지하는 상부 표면 (206)을 갖는 플래튼 (205)을 포함한다. 세라믹 재료로 이루어진 스템 (210)은 플래튼 (205)의 하부 표면 (208)으로부터 하향으로 연장하고, 기관 페데스탈 모듈 (320)이 반도체 기관 프로세싱 장치의 진공 챔버 내에 지지될 수도 있도록, 스템 (210)은 플래튼 (205)을 지지하는 상부 스템 플랜지 (215) 및 베이스 또는 어댑터 (미도시)에 부착될 수도 있는 하부 스템 플랜지 (220)를 포함한다. 기관 페데스탈 모듈 (320)을 알루미늄 또는 알루미늄 합금과 같은 금속 재료 대신, 세라믹 재료들로 제작함으로써, 기관 페데스탈 모듈 (320)은 약 550 °C 초과의 온도 또는 약 650 °C 초과의 온도와 같은 고온 기관 프로세싱 동안 달성된 고온을 견딜 수도 있다.

[0021] 기관 페데스탈 모듈 (320)은 스템 (210)의 내부 (213)에 위치된 세라믹으로 이루어진 백사이드 가스 튜브 (250)를 포함한다. 일 실시예에서, 백사이드 가스 튜브 (250)는 스템 (210)의 내부 (213)에서 중심에 위치된다. 대안적인 실시예에서, 백사이드 가스 튜브 (250)는 스템 (210)의 내부에서 중심을 벗어나 (off-center) 위치된다. 백사이드 가스 튜브 (250)는 플래튼 (205)의 하부 표면 (208)과 상부 스템 플랜지 (215)의 상부 표면 사이에 위치된 상부 가스 튜브 플랜지 (253)를 포함한다. 백사이드 가스 튜브 (250)는, 프로세싱 동안 백사이드 가스가 백사이드 가스 튜브 (250) 및 백사이드 가스 통로 (207)를 통해 플래튼 (205)의 상부 표면 (206) 상에 지지된 반도체 기관의 하부 표면 아래의 영역으로 공급될 수도 있도록, 플래튼 (205)의 적어도 하나의 백사이드 가스 통로 (207)와 유체로 연통한다. 일 실시예에서, 상부 스템 플랜지 (215)의 외측 직경 및 상부 가스 튜브 플랜지 (253)의 외측 직경은 플래튼 (205)의 외측 직경과 같거나 거의 같을 수 있다. 바람직하게, 상부 스템 플랜지 (215)의 외측 직경 및 상부 가스 튜브 플랜지 (253)의 외측 직경은 플래튼 (205)의 외측 직경보다 보다 작다. 상부 스템 플랜지 (215)의 외측 직경, 상부 가스 튜브 플랜지 (253)

의 외측 직경 및 스템 (210)의 외측 직경, 뿐만 아니라 스템 (210) 벽의 두께는, 프로세싱 동안 대기압으로 유지되는 스템 (210)의 내부 (213)가 스템 (210)의 내부 (213)에 배치된 전기적 접속부들을 수용할뿐만 아니라 스템 (210)을 둘러싸는 진공 압력과 스템 (210)의 내부 (213)의 대기압 간의 압력 차를 견딜 수 있도록, 선택된다. 바람직하게, 상부 가스 투브 플랜지 (253)의 외측 둘레부는 플래튼 (205)의 외측 직경의 $\frac{1}{4}$ 이하의 반경에 위치된다.

[0022] 플래튼 (205)은 내부에 임베딩된 적어도 하나의 정전 클램핑 전극 (209)을 포함할 수 있고, 적어도 하나의 정전 클램핑 전극 (209)은 프로세싱 동안 플래튼 (205)의 상부 표면 (206) 상에 반도체 기판을 정전기적으로 클램핑하도록 동작가능하다. 도 2에 도시된 바와 같이, 플래튼 (205)은 또한 반도체 기판의 프로세싱 동안 접지되거나 RF 전력이 공급될 수도 있는 하부 RF 전극 (265)을 포함할 수 있다. 바람직하게, 도 3에 도시된 바와 같이, 플래튼 (205)은 정전 클램핑 전극 및 RF 전극 양자로서 기능하는, 내부에 임베딩된 단일 전극 (209a)만을 포함한다. 다시 도 2 및 도 3을 참조하면, 플래튼 (205)은 또한 플래튼 (205)의 상부 표면 (206)에 걸친 온도 및 따라서 프로세싱 동안 반도체 기판에 걸친 온도를 제어하도록 동작가능한, 내부에 임베딩된 적어도 하나의 히터 (260)를 포함할 수 있다. 적어도 하나의 히터 (260)는 전기적으로 저항성 히터 막 및/또는 하나 이상의 열전 모듈을 포함할 수 있다. 바람직하게, 스템 (210)의 내부에 배치된 적어도 하나의 정전 클램핑 전극 (209), 적어도 하나의 히터 (260), 단일 전극 (209a), 및/또는 하부 RF 전극 (265)으로의 전기 접속부들은, 전기 접속부들이 각각의 적어도 하나의 정전 클램핑 전극 (209), 적어도 하나의 히터 (260), 단일 전극 (209a) 및/또는 하부 RF 전극 (265)과 전기적으로 통신하는 플래튼 (205) 내에 형성된 전기적 콘택트들 (미도시)에 각각 접속될 수도 있도록, 상부 가스 투브 플랜지 (253) 내의 각각의 개구들 (251)을 통해 연장한다. 이러한 방식으로, 적어도 하나의 정전 클램핑 전극 (209), 적어도 하나의 히터 (260), 단일 전극 (209a) 및/또는 하부 RF 전극 (265)은 반도체 기판의 프로세싱 동안 전력이 공급될 수도 있다.

[0023] 일 실시예에서, 플래튼 (205)은 함께 확산 본딩된 개별 층들을 포함할 수 있고, 적어도 하나의 정전 클램핑 전극 (209), 하부 RF 전극 (265) (또는 단일 전극 (209a)), 및 적어도 하나의 히터 (260)은 플래튼 (205)의 개별 층들 사이에 샌드위치될 수 있다. 플래튼 (205)의 상부 표면 (206)은 바람직하게 내부에 형성된 메사 패턴 (206a)을 포함하고, 반도체 기판의 하부 표면은 메사 패턴 (206a) 상에 지지되고 후면 퍼지 가스 또는 후면 열 전달 가스는 메사 패턴 (206a)의 메사들 사이에서 반도체 기판 아래의 영역으로 공급될 수 있다. 메사 패턴의 예시적인 실시예 및 메사 패턴을 형성하는 방법은, 전체가 본 명세서에 참조로서 인용되고, 공동으로 양도된 미국 특허 제 7,869,184 호에서 알 수 있다.

[0024] 플래튼 (205), 스템 (210), 및 백사이드 가스 투브 (250)의 노출된 표면들은 세라믹 재료로 이루어지고, 이는 바람직하게 플래튼 (205), 스템 (210), 및/또는 백사이드 가스 투브 (250)가 프로세싱 조건들에 노출될 때 프로세싱 동안 기판 오염을 야기하지 않는다. 바람직하게, 플래튼 (205), 스템 (210), 및/또는 백사이드 가스 투브 (250)의 노출된 표면들은 알루미늄 나이트라이드로 이루어진다. 스템 (210)의 내부 (213)와 기판 페데스탈 모듈 (320)이 배치되는 진공 챔버 사이에 진공 시일링을 형성하도록 상부 가스 투브 플랜지 (253)의 상부 표면은 바람직하게 플래튼 (205)의 하부 표면 (208)에 확산 본딩되고, 상부 가스 투브 플랜지 (253)의 하부 표면은 바람직하게 상부 스템 플랜지 (215)의 상부 표면에 확산 본딩된다. 바람직하게, 상부 가스 투브 플랜지 (253)의 상부 표면과 플래튼 (205)의 하부 표면 (208) 간의 콘택트 면적은 상부 가스 투브 플랜지 (253)의 하부 표면과 상부 스템 플랜지 (215)의 상부 표면 간의 콘택트 면적과 거의 같다. 보다 바람직하게, 상부 가스 투브 플랜지 (253)의 상부 표면과 플래튼 (205)의 하부 표면 (208) 간의 콘택트 면적은 상부 가스 투브 플랜지 (253)의 하부 표면과 상부 스템 플랜지 (215)의 상부 표면 간의 콘택트 면적과 같다. 도 2는 상부 가스 투브 플랜지 (253)의 상부 표면과 플래튼 (205)의 하부 표면 (208) 간의 콘택트 면적이 상부 가스 투브 플랜지 (253)의 하부 표면과 상부 스템 플랜지 (215)의 상부 표면 간의 콘택트 면적과 같은 기판 페데스탈 모듈 (320)의 실시예를 예시한다. 이 실시예에서, 상부 가스 투브 플랜지 (253)의 일부와 플래튼 (205)의 하부 표면 (208) 사이에 캡 (230)이 형성된다. 대안적인 실시예에서, 도 3에 도시된 바와 같이, 기판 페데스탈 모듈 (320)은, 상부 가스 투브 플랜지 (253)의 상부 표면과 플래튼 (205)의 하부 표면 (208) 사이에 캡이 없도록 형성될 수 있다.

[0025] 추가로 기판 페데스탈 모듈 (320)을 제작하는 방법이 본 명세서에 개시된다. 기판 페데스탈 모듈 (320)의 제작 방법은 플래튼 (205)의 하부 세라믹 표면 (208)에 붙여 상부 가스 투브 플랜지 (253)의 상부 세라믹 표면을 위치시키는 단계를 포함한다. 상부 가스 투브 플랜지 (253)의 상부 세라믹 표면은 플래튼 (205)의 하부 세라믹 표면 (208)에 확산 본딩된다. 일 실시예에서, 상부 스템 플랜지 (215)의 상부 세라믹 표면은 동시에 상부 가스 투브 플랜지 (253)의 하부 세라믹 표면에 붙여 위치되고, 상부 가스 투브 플랜지 (253)의 상부 세

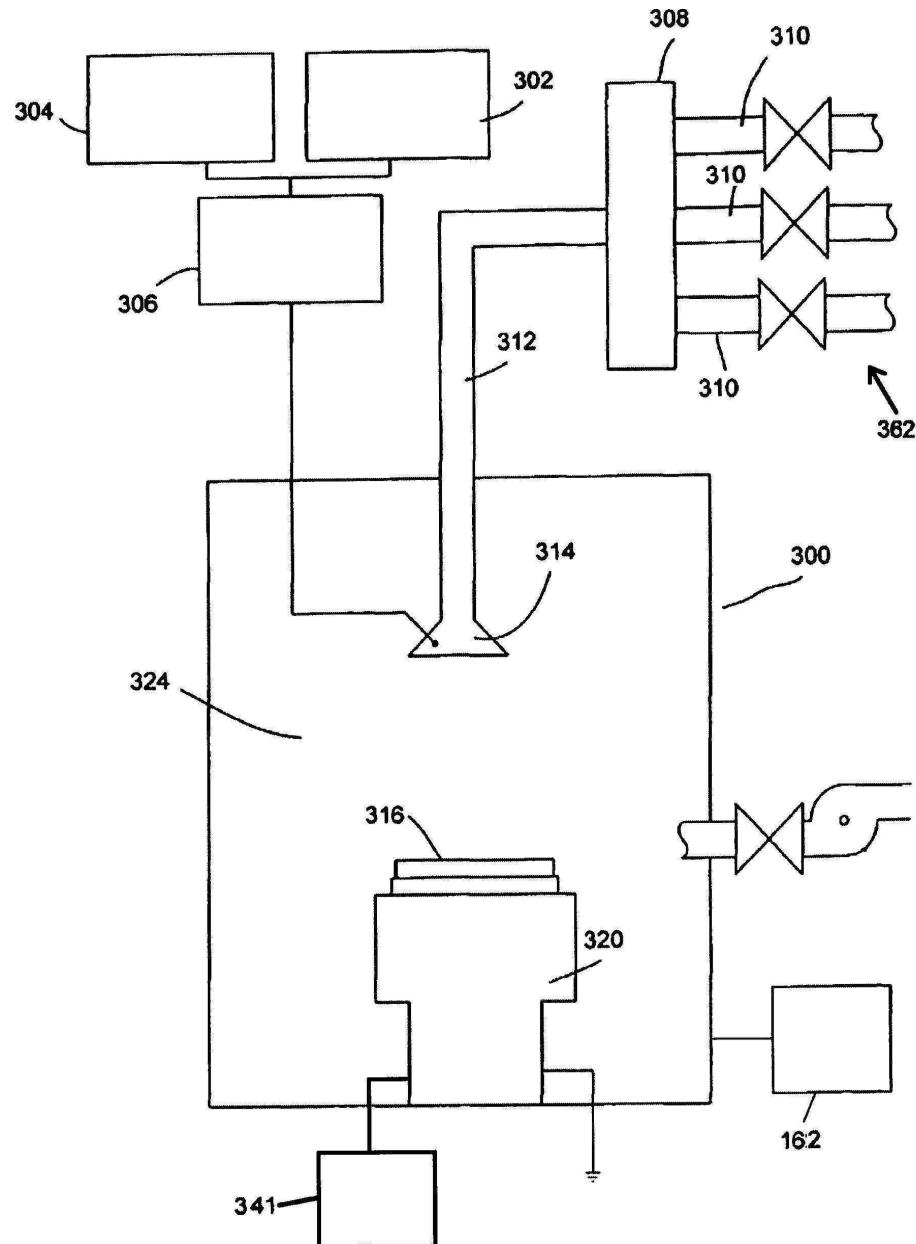
라믹 표면은, 상부 스템 플랜지 (215) 의 상부 세라믹 표면이 상부 가스 투브 플랜지 (253) 의 하부 세라믹 표면에 확산 본딩되는 동안, 플래튼 (205) 의 하부 세라믹 표면에 동시에 확산 본딩된다. 상부 스템 플랜지 (215) 의 상부 세라믹 표면을 상부 가스 투브 플랜지 (253) 의 하부 세라믹 표면에 그리고 상부 가스 투브 플랜지 (253) 의 상부 세라믹 표면을 플래튼 (205) 의 하부 세라믹 표면에 동시에 확산 본딩하기 위해, 상부 스템 플랜지 (215) 의 상부 세라믹 표면과 상부 가스 투브 플랜지 (253) 의 하부 세라믹 표면 간의 콘택트 면적뿐만 아니라 상부 가스 투브 플랜지 (253) 의 상부 세라믹 표면과 플래튼 (205) 의 하부 세라믹 표면 (208) 간의 콘택트 면적은, 함께 확산 본딩되는 세라믹 표면들이 진공 시일링을 형성하도록 같거나 거의 같다. 이러한 방식으로, 플래튼 (205), 스템 (210), 및 백사이드 가스 투브 (250) 는 단일 확산 본딩 프로세스에서 완전히 연결될 수 있다.

[0026] 대안적인 실시예에서, 상부 가스 투브 플랜지 (253) 의 상부 세라믹 표면과 플래튼 (205) 의 하부 세라믹 표면 (208) 간의 콘택트 면적이 상부 가스 투브 플랜지 (253) 의 하부 세라믹 표면과 상부 스템 플랜지 (215) 의 상부 세라믹 표면 간의 콘택트 면적과 같지 않으면, 그러면 상부 가스 투브 플랜지 (253) 의 상부 세라믹 표면은 먼저 플래튼 (205) 의 하부 세라믹 표면 (208) 에 확산 본딩되고, 상부 스템 플랜지 (215) 의 상부 세라믹 표면은 이어서 상부 가스 투브 플랜지 (253) 의 하부 세라믹 표면에 본딩된다.

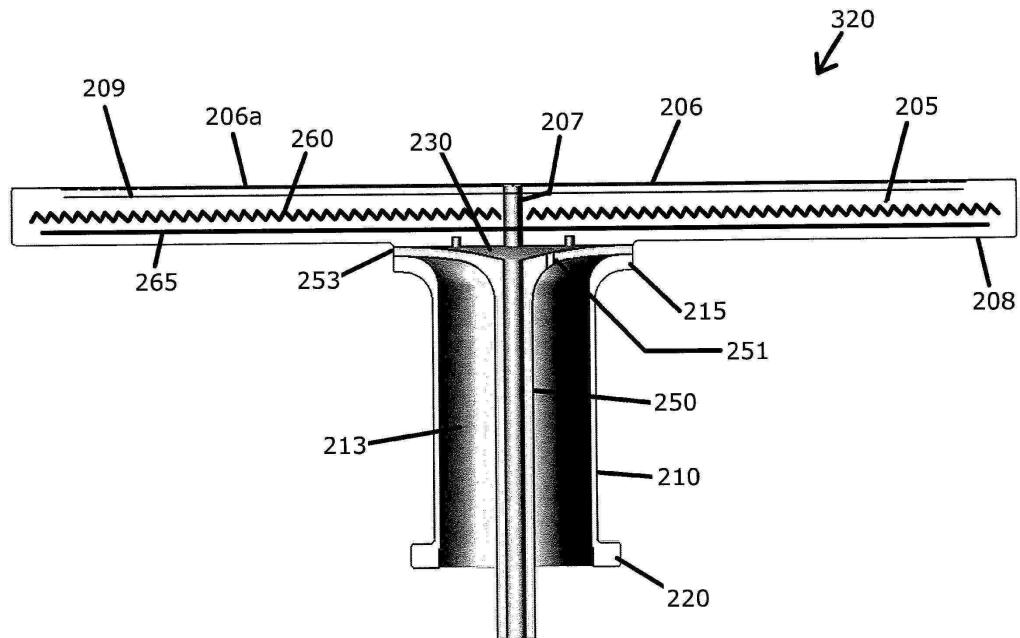
[0027] 반도체 기판 프로세싱 장치의 기판 페데스탈 모듈이 이의 구체적인 실시예들을 참조하여 상세히 기술되었지만, 첨부된 청구항들의 범위로부터 벗어나지 않고, 다양한 변화들 및 수정들이 이루어질 수 있고, 등가물들이 채용될 수 있다는 것이 당업자에게 자명할 것이다.

도면

도면1



도면2



도면3

