



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201333937 A1

(43)公開日：中華民國 102 (2013) 年 08 月 16 日

(21)申請案號：101136382

(22)申請日：中華民國 101 (2012) 年 10 月 02 日

(51)Int. Cl. : **G11B20/10 (2006.01)**

G11B5/012 (2006.01)

(30)優先權：2012/02/08 美國

13/368,508

(71)申請人：L S I 公司 (美國) LSI CORPORATION (US)

美國

(72)發明人：史賓伯格 大衛 M SPRINGBERG, DAVID M. (US) ; 席格敦 傑佛森 E SINGLETON, JEFFERSON E. (US) ; 顧朗維 傑佛瑞 P GRUNDVIG, JEFFREY P. (US)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：10 項 圖式數：7 共 38 頁

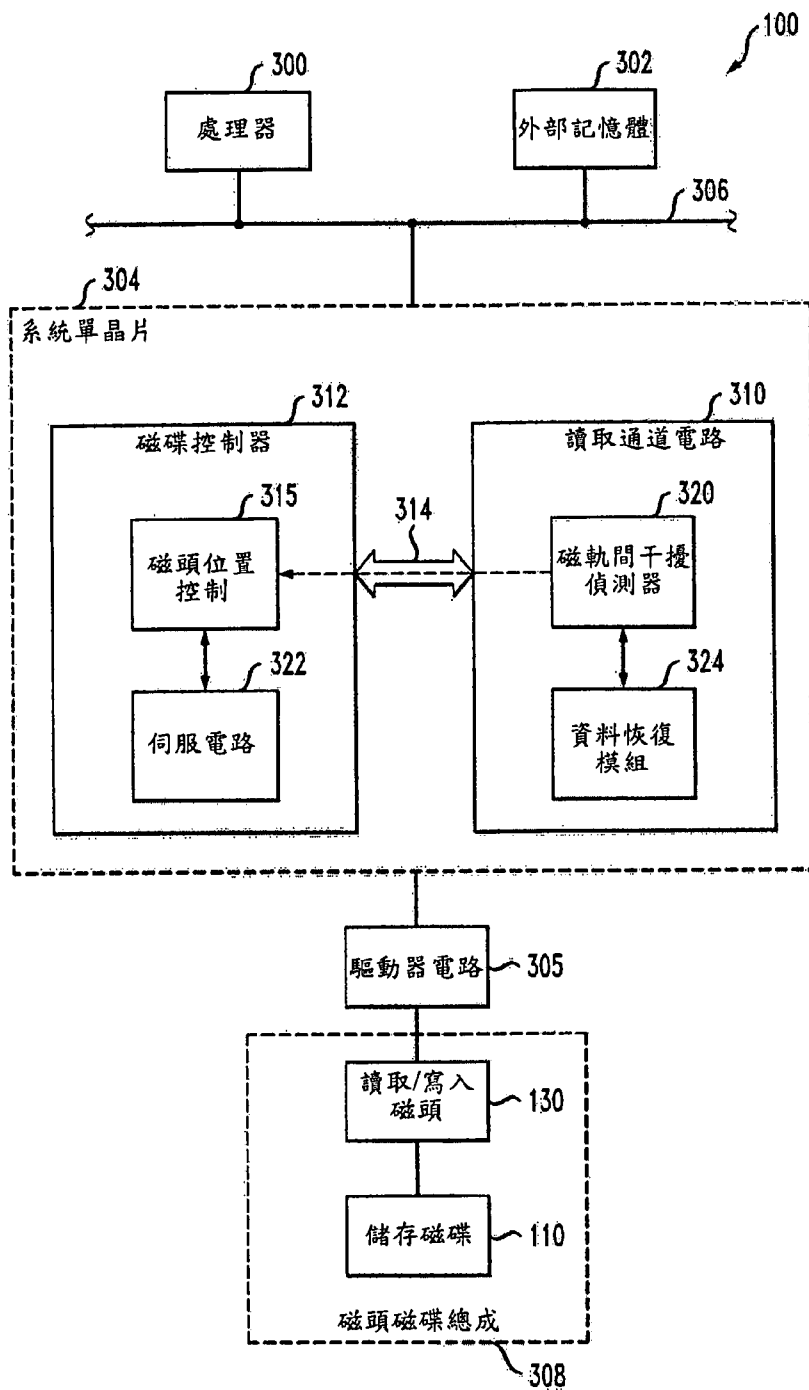
(54)名稱

具有回應於偵測到的磁軌間干擾之磁頭位置控制的基於磁碟之儲存裝置

DISK-BASED STORAGE DEVICE WITH HEAD POSITION CONTROL RESPONSIVE TO
DETECTED INTER-TRACK INTERFERENCE

(57)摘要

一種硬碟機或其他基於磁碟之儲存裝置包括：一儲存磁碟；一讀取/寫入磁頭，其經組態以自該儲存磁碟讀取資料及將資料寫入至該儲存磁碟；及控制電路，其耦合至該讀取/寫入磁頭且經組態以處理自該讀取/寫入磁頭接收及供應至該讀取/寫入磁頭之資料及控制該讀取/寫入磁頭相對於該儲存磁碟之定位。該控制電路包括一磁軌間干擾偵測器，該磁軌間干擾偵測器經組態以處理經由該讀取/寫入磁頭自該儲存磁碟之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之干擾。該控制電路進一步包括一基於磁軌間干擾之磁頭位置控制器，該基於磁軌間干擾之磁頭位置控制器經組態以回應於該偵測到之干擾而調整該讀取/寫入磁頭之該定位。



100：基於磁碟之儲存裝置/儲存裝置

110：儲存磁碟

130：讀取/寫入磁頭

300：處理器/組件/元件

302：記憶體/組件/外部記憶體/元件

304：系統單晶片/組件

305：驅動器電路/組件

306：匯流排

308：磁頭磁碟總成

310：讀取通道電路

312：磁碟控制器

314：介面連接件

315：磁頭位置控制器/元件

320：磁軌間干擾偵測器/元件/偵測器

322：伺服電路

324：資料恢復模組



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201333937 A1

(43)公開日：中華民國 102 (2013) 年 08 月 16 日

(21)申請案號：101136382

(22)申請日：中華民國 101 (2012) 年 10 月 02 日

(51)Int. Cl. : **G11B20/10 (2006.01)**

G11B5/012 (2006.01)

(30)優先權：2012/02/08 美國

13/368,508

(71)申請人：L S I 公司 (美國) LSI CORPORATION (US)

美國

(72)發明人：史賓伯格 大衛 M SPRINGBERG, DAVID M. (US) ; 席格敦 傑佛森 E SINGLETON, JEFFERSON E. (US) ; 顧朗維 傑佛瑞 P GRUNDVIG, JEFFREY P. (US)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：10 項 圖式數：7 共 38 頁

(54)名稱

具有回應於偵測到的磁軌間干擾之磁頭位置控制的基於磁碟之儲存裝置

DISK-BASED STORAGE DEVICE WITH HEAD POSITION CONTROL RESPONSIVE TO
DETECTED INTER-TRACK INTERFERENCE

(57)摘要

一種硬碟機或其他基於磁碟之儲存裝置包括：一儲存磁碟；一讀取/寫入磁頭，其經組態以自該儲存磁碟讀取資料及將資料寫入至該儲存磁碟；及控制電路，其耦合至該讀取/寫入磁頭且經組態以處理自該讀取/寫入磁頭接收及供應至該讀取/寫入磁頭之資料及控制該讀取/寫入磁頭相對於該儲存磁碟之定位。該控制電路包括一磁軌間干擾偵測器，該磁軌間干擾偵測器經組態以處理經由該讀取/寫入磁頭自該儲存磁碟之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之干擾。該控制電路進一步包括一基於磁軌間干擾之磁頭位置控制器，該基於磁軌間干擾之磁頭位置控制器經組態以回應於該偵測到之干擾而調整該讀取/寫入磁頭之該定位。

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 101136382

※申請日： 101.10.02

※IPC 分類：

G11B 20/10 (2006.01)

G11B 5/012 (2006.01)

一、發明名稱：(中文/英文)

具有回應於偵測到的磁軌間干擾之磁頭位置控制的基於磁碟之儲存裝置

DISK-BASED STORAGE DEVICE WITH HEAD POSITION CONTROL
RESPONSIVE TO DETECTED INTER-TRACK INTERFERENCE

二、中文發明摘要：

一種硬碟機或其他基於磁碟之儲存裝置包括：一儲存磁碟；一讀取/寫入磁頭，其經組態以自該儲存磁碟讀取資料及將資料寫入至該儲存磁碟；及控制電路，其耦合至該讀取/寫入磁頭且經組態以處理自該讀取/寫入磁頭接收及供應至該讀取/寫入磁頭之資料及控制該讀取/寫入磁頭相對於該儲存磁碟之定位。該控制電路包括一磁軌間干擾偵測器，該磁軌間干擾偵測器經組態以處理經由該讀取/寫入磁頭自該儲存磁碟之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之干擾。該控制電路進一步包括一基於磁軌間干擾之磁頭位置控制器，該基於磁軌間干擾之磁頭位置控制器經組態以回應於該偵測到之干擾而調整該讀取/寫入磁頭之該定位。

三、英文發明摘要：

A hard disk drive or other disk-based storage device comprises a storage disk, a read/write head configured to read data from and write data to the storage disk, and control circuitry coupled to the read/write head and configured to process data received from and supplied to the read/write head and to control positioning of the read/write head relative to the storage disk. The control circuitry comprises an inter-track interference detector configured to process a signal read from at least a given track of the storage disk via the read/write head in order to detect interference in that signal from at least one other track of the storage disk. The control circuitry further comprises an inter-track interference based head position controller configured to adjust the positioning of the read/write head responsive to the detected interference.

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

100	基於磁碟之儲存裝置/儲存裝置
110	儲存磁碟
130	讀取/寫入磁頭
300	處理器/組件/元件
302	記憶體/組件/外部記憶體/元件
304	系統單晶片/組件
305	驅動器電路/組件
306	匯流排
308	磁頭磁碟總成
310	讀取通道電路
312	磁碟控制器
314	介面連接件
315	磁頭位置控制器/元件
320	磁軌間干擾偵測器/元件/偵測器
322	伺服電路
324	資料恢復模組

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【先前技術】

諸如硬碟機(HDD)之基於磁碟之儲存裝置用於提供各種各樣之不同類型之資料處理系統中之非揮發性資料儲存。一典型HDD包括固持一或多個平坦圓形儲存磁碟(亦稱為磁盤)之一主軸。每一儲存磁碟包括由一非磁性材料(諸如，鋁或玻璃)製成之一基板，該基板塗佈有一或多個薄磁性材料層。在操作中，經由一讀取/寫入磁頭自儲存磁碟之磁軌讀取資料及將資料寫入至儲存磁碟之磁軌，該讀取/寫入磁頭在磁碟高速自旋時藉由一定位臂跨越磁碟表面精確地移動。

習用HDD通常採用一讀取/寫入磁頭位置控制系統，在該系統中通常稱為「伺服」標記之位置錯誤偵測場以固定間隔寫入於儲存磁碟上。僅在磁碟機製造時利用一伺服寫入器一次寫入此等伺服標記。以實例方式，在一楔形(wedge)伺服配置中，伺服標記依圍繞磁碟分佈之指定徑向楔形而形成。伺服楔形之間的資料楔形含有多個資料磁區且耗用磁軌容量之大部分。一伺服演算法使用來自伺服楔形之伺服標記來偵測磁頭位置。由於在資料楔形期間得不到位置回饋，因此伺服演算法通常必須將磁頭位置內插於偵測到之伺服標記之間。伺服標記之其他配置亦係可能的。舉例而言，伺服標記可均勻地分佈於整個磁碟中，而非組織成伺服楔形。

在HDD操作期間，磁碟機硬體讀取伺服標記以便計算讀

取/寫入磁頭位置錯誤之一估計，然後在一韌體控制迴路中使用該估計來維持讀取/寫入磁頭之徑向位置。由於不可利用專用於伺服標記之磁碟空間來儲存使用者資料，因此寫入於磁碟上之伺服標記之數目定義讀取/寫入磁頭位置控制迴路之帶寬與磁碟機之容量之間的一折衷。

HDD之儲存容量繼續增加，且當前可用可儲存多個兆位元組(TB)之資料之HDD。然而，增加儲存容量經常涉及縮減磁軌尺寸以便將更多磁軌裝配至每一儲存磁碟上，以使得磁軌間干擾(ITI)及讀取/寫入磁頭位置變成重要效能限制問題。此外，由於讀取/寫入磁頭按比例縮放受限制，因此最終用於寫入一個磁軌之磁場將影響毗鄰磁軌，且藉此限制磁軌密度。

在試圖進一步增加HDD儲存容量方面已開發若干種記錄技術。舉例而言，稱為疊瓦式磁記錄(SMR)之一記錄技術試圖藉由在一儲存磁碟上之一先前寫入毗鄰磁軌上方「搭疊」一既定磁軌而增加一HDD之儲存容量。在稱為位元型樣化媒體(BPM)之另一記錄技術中，對儲存磁碟之表面執行磁島之高密度磁軌，且將資料位元寫入至此等島中之各別者。儘管如此，但ITI及讀取/寫入磁頭位置保留關於此等及其他HDD記錄技術之重要效能限制問題。

在某些情形中可透過在讀出之後旋即應用ITI消除技術來解決ITI對HDD效能之不利影響。此等消除技術可涉及(舉例而言)對自儲存磁碟讀取之資料執行ITI減少後處理。在此類型之一技術中，關於儲存於一毗鄰磁軌上之一干擾

資料型樣之資訊用於偵測ITI誘發之讀取信號雜訊，且用於在應用正常資料恢復處理之前消除來自讀取信號之彼雜訊。然而，減少後處理通常需要干擾資料自儲存磁碟讀取且儲存於記憶體中，此可增加HDD成本及複雜性同時亦不利地影響諸如存取時間之其他效能量測。

亦可能藉由以考量毗鄰位元極性之一方式補償預處理一寫入信號來減少ITI。在2011年9月30日提出申請且標題為「Disk-Based Storage Device having Write Signal Compensation for Magnetization Polarity of Adjacent Bits」之序號為13/250,419之美國專利申請案中揭示此類型之寫入補償技術，該申請案共同隨之受讓且以引用方式併入本文中。

【發明內容】

本發明之說明性實施例提供藉由至少部分地基於偵測到之ITI而控制磁頭位置來展現經增強操作效能之HDD或其他類型之基於磁碟之儲存裝置。舉例而言，根據此一實施例之一HDD可作為一ITI消除程序或其他之部分而偵測ITI，且將關於偵測到之ITI之資訊提供至一磁頭位置控制器，該磁頭位置控制器回應於偵測到之ITI而調整磁頭位置。

可與習用基於伺服之磁頭位置控制一起或代替習用基於伺服之磁頭位置控制來利用一或多項實施例中之基於ITI之磁頭位置控制。使用ITI進行磁頭位置控制之特別有益之處可在於幾乎始終可獲得ITI回饋，而伺服回饋通常僅在於儲存磁碟上以規則間隔處理伺服標記時可獲得。

在一項實施例中，一種HDD或其他基於磁碟之儲存裝置包括：一儲存磁碟；一讀取/寫入磁頭，其經組態以自該儲存磁碟讀取資料及將資料寫入至該儲存磁碟；及控制電路，其耦合至該讀取/寫入磁頭且經組態以處理自該讀取/寫入磁頭接收及供應至該讀取/寫入磁頭之資料及控制該讀取/寫入磁頭相對於該儲存磁碟之定位。此實施例中之該控制電路包括一ITI偵測器，該ITI偵測器經組態以處理經由該讀取/寫入磁頭自該儲存磁碟之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之ITI。該控制電路進一步包括一基於ITI之磁頭位置控制器，該基於ITI之磁頭位置控制器經組態以回應於該偵測到之ITI而調整該讀取/寫入磁頭之該定位。

該基於ITI之磁頭位置控制器可係一伺服控制器之部分或以其他方式組態以與一伺服控制器一起操作，該伺服控制器藉由偵測儲存磁碟之一表面上之伺服標記之一時序型樣而產生伺服時序資訊。舉例而言，該伺服控制器可併入有磁頭位置控制器且可經組態以利用伺服時序資訊及表徵偵測到之ITI之資訊兩者來控制讀取/寫入磁頭之定位。然而，如上文所述，基於ITI之磁頭位置控制不需要使用伺服控制。

本發明之實施例中之一或多者提供對基於磁碟之儲存裝置之顯著改良。舉例而言，藉由至少部分地基於偵測到之ITI而調整磁頭位置，可在存在ITI之情況下最佳化磁頭位置以用於資料恢復。此允許在使用或不使用習用伺服控制

之情況下改良磁頭位置準確度，藉此以低成本提供較佳效能。此外，此一配置允許減小磁軌間距，藉此提供一既定儲存磁碟之經增加儲存容量。

【實施方式】

本文中將與例示性基於磁碟之儲存裝置、控制電路及相關聯基於ITI之磁頭位置控制技術一起圖解說明本發明之實施例。然而，應理解，本發明之此等及其他實施例可更廣泛地應用於其中期望鑒於準確及有效磁頭位置控制而改良效能之任何基於磁碟之儲存裝置。可使用除與說明性實施例一起具體展示及闡述之彼等組件以外之組件來實施額外實施例。

圖1展示根據本發明之一說明性實施例之一基於磁碟之儲存裝置100。更具體而言，此實施例中之儲存裝置100包括包含一儲存磁碟110之一HDD。儲存磁碟110具有塗佈有一或多種磁性材料之一儲存表面，該儲存表面能夠以磁化狀態之形式儲存資料。儲存磁碟110連接至一主軸120。主軸120藉由一主軸馬達(圖中未明確展示)來驅動以便使儲存磁碟110以高速自旋。

經由安裝於一定位臂140上之一讀取/寫入磁頭130自儲存磁碟110讀取資料及將資料寫入至儲存磁碟110。由一電磁致動器150控制儲存磁碟110之磁性表面上方之讀取/寫入磁頭之位置。本實施例中之電磁致動器150及其相關聯驅動器電路可視為構成本文中更廣泛地稱為儲存裝置100之「控制電路」之一部分。假定此實施例中之此控制電路

進一步包含配置於總成之一相對側上且因此在圖1之透視圖中不可見之額外電子器件組件。因此意欲廣泛地解釋如本文中所使用之術語「控制電路」以便囊括(以實例而非限制之方式)驅動電子器件、信號處理電子器件以及相關聯處理與記憶體電路，且可進一步囊括用於控制一讀取/寫入磁頭相對於一儲存裝置中之一儲存磁碟之一儲存表面之定位之其他元件。一連接器160用於將儲存裝置100連接至一主機電腦或其他相關處理裝置。

應瞭解，儘管圖1展示具有單個儲存磁碟110、讀取/寫入磁頭130及定位臂140中之每一者之僅一個例項的本發明之一實施例，但此僅以說明性實例之方式，且本發明之替代實施例可包括此等或其他驅動組件中的一或多者之多個例項。舉例而言，一項此替代實施例可包括：多個儲存磁碟，其附接至同一主軸以便所有此等磁碟以相同速度旋轉；及多個讀取/寫入磁頭；及相關聯定位臂，其耦合至一或多個致動器。可以單獨讀取磁頭與寫入磁頭之一組合之形式實施一既定讀取/寫入磁頭(如本文中廣泛利用之彼術語)。更特定而言，如本文中所使用之術語「讀取/寫入」意欲廣泛地解釋為讀取及/或寫入，以使得一讀取/寫入磁頭可包括僅一讀取磁頭、僅一寫入磁頭、用於讀取及寫入兩者之一單個磁頭或單獨讀取磁頭與寫入磁頭之一組合。

此外，除具體展示之彼等元件之外或代替該等元件，如圖1中所圖解說明之儲存裝置100亦可包含其他元件，該等

其他元件包含通常在此一儲存裝置之一習用實施方案中找到之一類型之一或多個元件。本文中未詳細闡述熟習此項技術者充分理解之此等及其他習用元件。亦應理解，圖1中所展示之特定元件配置僅以說明性實例之方式呈現。所揭示技術可更廣泛地應用而不限於其中可期望在儲存裝置內提供經改良之磁頭位置控制之任何儲存裝置應用。因此，熟習此項技術者將認識到各種各樣之其他儲存裝置組態可用於實施本發明之實施例。

圖2更詳細地展示儲存磁碟110之儲存表面。如所圖解說明，儲存磁碟110之儲存表面包括複數個同心磁軌210。每一磁軌細分成能夠儲存用於後續擷取之一資料區塊之複數個磁區220。當與朝向儲存磁碟之中心定位之彼等磁軌相比時，朝向儲存磁碟之外邊緣定位之磁軌具有一較大圓周。該等磁軌分組成數個環狀區帶230，其中該等區帶中之一既定區帶內之磁軌具有相同數目個磁區。外部區帶中之彼等磁軌具有比位於內部區帶中之彼等磁軌多之磁區。在此實例中，假定儲存磁碟110包括包含一最外部區帶230-0及一最內部區帶230-M之 $M+1$ 個區帶。

儲存磁碟110之外部區帶提供比內部區帶高之一資料傳送速率。此係部分地由於以下事實：本實施例中之儲存磁碟一旦經加速而以操作速度旋轉即以一恆定角速度或徑向速度自旋而無論讀取/寫入磁頭之定位如何，但內部區帶之磁軌具有比外部區帶之彼等磁軌小之圓周。因此，當讀取/寫入磁頭定位於一外部區帶之磁軌中之一者上方時，

針對儲存磁碟之一既定 360° 轉動，該讀取/寫入磁頭沿磁碟表面覆蓋比在該讀取/寫入磁頭定位於一內部區帶之磁軌中之一者上方時大的一線性距離。此一配置稱為具有恆定角速度(CAV)，此乃因儲存磁碟之每一 360° 轉動花費相同時間量，但應理解，CAV操作並非本發明之實施例之一要求。

資料位元密度跨越儲存磁碟110之整個儲存表面通常係恆定的，此導致外部區帶處之較高資料傳送速率。由於每一外部區帶儲存比內部區帶多之資料，因此當存取外部區帶中之資料時讀取/寫入磁頭無需如此頻繁地移動以讀取一既定資料量。因此，資料可以比傳送至內部區帶中之磁軌或自內部區帶中之磁軌傳送之速率高之一速率傳送至外部區帶中之磁軌或自外部區帶中之磁軌傳送。

因此，儲存磁碟之最外部環狀區帶230-0具有比儲存磁碟之最內部環狀區帶230-M高之一平均資料傳送速率。在一既定實施例中，最內部環狀區帶與最外部環狀區帶之間的平均資料傳送速率可相差2倍以上。

作為僅以圖解說明之方式提供之一項實例性實施例，最外部環狀區帶可具有大約2.3十億位元每秒(Gb/s)之一資料傳送速率，而最內部環狀區帶具有大約1.0 Gb/s之一資料傳送速率。在此一實施方案中，更特定而言，HDD可具有500 GB之一總儲存容量及7200 RPM之一主軸速度，其中如上文所述資料傳送速率介於自最外部區帶之約2.3 Gb/s至最內部區帶之約1.0 Gb/s之間。

亦假定儲存磁碟 110 包含形成於其儲存表面上之一時序型樣。此一時序型樣可包括一或多組伺服位址標記 (SAM) 或以一習用方式形成於特定磁區中之其他類型之伺服標記。SAM 可因此視為本文中更具體而言稱為伺服標記之一實例。因此，一「時序型樣」(如本文中所使用之彼術語) 意欲囊括多個伺服標記之一配置。

儲存裝置 100 可實施一磁碟鎖定時脈 (DLC) 技術以減小一內部讀取通道時脈與儲存磁碟 110 之一表面上之一伺服時序型樣之間的頻率差及相位差。此允許以較小頻率變化寫入資料磁區，以使得當讀取該等資料磁區時讀取通道中之一時脈恢復迴路不必處置同樣多的頻率變化。一典型 DLC 技術可涉及(舉例而言)量測提供儲存磁碟之表面上之時序型樣之伺服標記之位置及相位。可在標題為「Methods and Apparatus for Measuring Servo Address Mark Distance in a Read Channel Using Selective Fine Phase Estimate」之第 8,049,982 號美國專利中找到關於一 HDD 或其他基於磁碟之儲存裝置中之伺服標記之量測之額外細節，該專利共同隨之受讓且以引用方式併入本文中。

僅出於圖解說明之目的呈現上文所闡述之實施例中提及之特定資料傳送速率及其他特徵，且不應將其解釋為以任何方式進行限制。在其他實施例中可使用各種各樣之其他資料傳送速率及儲存磁碟組態。

下文將與圖 3 至圖 5 一起闡述本發明之實施例，其中圖 1 之儲存裝置 100 經組態以實施基於 ITI 之磁頭位置控制之一

程序。儘管在此等實施例中與原本習用的基於伺服之磁頭位置控制一起利用基於ITI之磁頭位置控制，但其他實施例可在不使用基於伺服之磁頭位置控制之情況下實施基於ITI之磁頭位置控制。

圖3更詳細地展示圖1之儲存裝置100之一部分。在此視圖中，儲存裝置100包括經由一匯流排306通信之一處理器300、一記憶體302及一系統單晶片(SOC) 304。該儲存裝置進一步包括在SOC 304與讀取/寫入磁頭130之間提供一介面之驅動器電路305。驅動器電路305可包括(舉例而言)一前置放大器及其他相關聯介面電路。儘管相對於SOC 304及儲存裝置100之其他組件記憶體302係一外部記憶體，但記憶體302仍然在彼儲存裝置內部。讀取/寫入磁頭130及儲存磁碟110在圖3中共同表示為構成一磁頭磁碟總成(HDA) 308。

本實施例中之SOC 304包含讀取通道電路310及一磁碟控制器312，且引導讀取/寫入磁頭130自儲存磁碟110讀取資料及將資料寫入至儲存磁碟110之操作。讀取通道電路310及磁碟控制器312經由可視為表示匯流排306之一部分之一或多個介面連接件314彼此通信。

匯流排306可包括(舉例而言)一或多個互連組構。此等組構可在本實施例中實施為在(舉例而言)以引用方式併入本文中之進階微控制器匯流排架構(AMBA) AXI v2.0說明書中更詳細地闡述之進階可擴展介面(AXI)組構。該匯流排亦可用於支援其他系統組件之間(諸如SOC 304與驅動器

電路305之間)的通信。應理解，不需要AXI互連件，且在本發明之實施例中可使用各種各樣之其他類型之匯流排組態。

磁碟控制器312包括回應於來自在讀取通道電路310中實施之一ITI偵測器320之偵測到之ITI之一磁頭位置控制器315。磁頭位置控制器315亦回應於由伺服電路322提供之伺服時序資訊。ITI偵測器320通常經組態以處理經由讀取/寫入磁頭130自儲存磁碟110之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之干擾。在本實施例中，由ITI偵測器320處理之信號由一資料恢復模組324提供，但在其他實施例中可由ITI偵測器利用其他類型之信號來偵測彼等信號中之ITI。

應注意，就此而言，術語「磁軌間干擾」意欲廣泛地解釋，且可囊括由一或多個其他磁軌在自一既定磁軌讀取之一信號中產生之干擾。在自既定磁軌讀取之信號中產生干擾之一或多個其他磁軌可包括一或多個毗鄰磁軌，以及或另一選擇係一或多個非毗鄰磁軌。因此，「磁軌間干擾」(如本文中所使用之術語)意欲囊括毗鄰磁軌干擾以及來自一或多個非毗鄰磁軌之干擾。

本實施例中之磁頭位置控制器315經組態以回應於由ITI偵測器320偵測到之干擾而調整讀取/寫入磁頭130之徑向位置。舉例而言，磁頭位置控制器315可經組態以至少部分地基於表徵偵測到之干擾之資訊(諸如，包括由ITI偵測器320產生之一或多個ITI度量之資訊)而調整讀取/寫入磁

頭之定位。在此實施例中，磁頭位置控制器315亦基於由偵測儲存磁碟之一表面上之一時序型樣之伺服電路322產生之伺服時序資訊而調整讀取/寫入磁頭130之徑向位置，其中該時序型樣包括形成於彼表面上之複數個伺服標記。磁頭位置控制器315可因此視為包括經組態以利用伺服時序資訊及表徵偵測到之ITI之資訊兩者來控制讀取/寫入磁頭130之定位之一原本習用的伺服控制器。

其他實施例可實施僅基於ITI之磁頭位置控制。術語「基於ITI之磁頭位置控制器」因此意欲囊括其中利用偵測到之ITI來控制一儲存裝置中之一讀取/寫入磁頭之位置之任何配置，包含具有或不具有相關聯基於伺服之磁頭位置控制之配置。

以實例方式，在一既定實施例中，基於伺服之磁頭位置控制可藉由使基於伺服之磁頭位置量測與偵測到之ITI度量相關而與基於ITI之磁頭位置控制相互作用。相關參數可針對整個儲存磁碟係一致的，或可針對儲存磁碟之不同區帶變化。

儘管磁頭位置控制器315及ITI偵測器320在圖3中以圖解方式展示為分別實施於磁碟控制器312及讀取通道電路310內，但在其他實施例中元件315及320可以其他方式配置。舉例而言，ITI偵測器320可至少部分地實施於磁碟控制器312內，或磁頭位置控制器315可至少部分地實施於讀取通道電路310內。

處理器300、記憶體302、SOC 304及驅動器電路305可視

為共同構成「控制電路」(如本文中所利用之彼術語)之一項可能實例。在其他實施例中可使用控制電路之眾多替代配置，且此等配置可包含組件300、302、304及305之僅一子組或此等組件中之一或多者之部分。舉例而言，SOC 304自身可視為「控制電路」之一實例。如上文所述，如圖3中所展示之實施例中之儲存裝置100之控制電路通常經組態以處理自讀取/寫入磁頭130接收及供應至讀取/寫入磁頭130之資料及控制讀取/寫入磁頭130相對於儲存磁碟110之定位。

應注意，可由處理器300引導圖3之儲存裝置100中之SOC 304之特定操作，處理器300執行儲存於外部記憶體302中之程式碼。舉例而言，處理器300可經組態以執行儲存於記憶體302中之程式碼以用於執行由SOC 304實施之一基於ITI之磁頭位置控制程序之至少一部分。因此，可至少部分地以軟體程式碼之形式實施儲存裝置100之ITI偵測及磁頭位置控制功能性之至少一部分。

外部記憶體302可包括呈任何組合形式之諸如隨機存取記憶體(RAM)或唯讀記憶體(ROM)之電子記憶體。在本實施例中，在無限制之情況下假定外部記憶體302至少部分地實施為一雙倍資料速率(DDR)同步動態RAM (SDRAM)。記憶體302係本文中更廣泛地稱為一「電腦可讀儲存媒體」之一實例。此一媒體亦可係可寫入的。

儘管假定在一單個積體電路上實施本實施例中之SOC 304，但彼積體電路可進一步包括處理器300、記憶體

302、驅動器電路305及匯流排306之部分。另一選擇係，可至少部分地以一或多個額外積體電路(諸如，經設計以用於一HDD中且經適當地修改以提供如本文中所揭示之基於ITI之磁頭位置控制功能性之原本習用的積體電路)之形式來實施處理器300、記憶體302、驅動器電路305及匯流排306之部分。

在標題為「Data Storage Drive with Reduced Power Consumption」之第7,872,825號美國專利中揭示可經修改以併入有本發明之一實施例之一SOC積體電路之一實例，該專利共同隨之受讓且以引用方式併入本文中。

可用於實施一既定實施例之處理器、記憶體或其他儲存裝置組件之其他類型之積體電路包含(舉例而言)一微處理器、數位信號處理器(DSP)、特殊應用積體電路(ASIC)、場可程式化閘陣列(FPGA)或其他積體電路裝置。

在包括一積體電路實施方案之一實施例中，多個積體電路晶粒可依一重複圖案形成於一晶圓之一表面上。每一此晶粒可包含如本文中所闡述之一裝置，且可包含其他結構或電路。自晶圓切割或分割晶粒，然後將該等晶粒封裝為積體電路。熟習此項技術者將知曉如何分割晶圓及封裝晶粒以產生經封裝積體電路。將如此製造之積體電路視為本發明之實施例。

儘管在本實施例中展示為儲存裝置100之部分，但處理器300及記憶體302中之一者或兩者可至少部分地實施於一相關聯處理裝置(諸如，其中安裝儲存裝置之一主機電腦

或伺服器)內。因此，圖3實施例中之元件300及302可視為與儲存裝置100分離，或視為表示各自包含來自儲存裝置及其相關聯處理裝置兩者之單獨處理或記憶體電路組件之複合元件。如上文所述，處理器300及記憶體302之至少部分可視為構成「控制電路」(如本文中廣泛定義之彼術語)。

圖4展示儲存裝置100內之ITI偵測器320及一相關聯磁頭位置控制器315之一項可能實施方案之一更詳細視圖。在此實施例中，一伺服控制器400使用一基於ITI之磁頭位置控制器402來實施基於ITI之磁頭位置控制。該基於ITI之磁頭位置控制器自讀取通道電路310中之ITI偵測器320接收ITI度量404。伺服控制器400亦使用伺服處理器410來實施基於伺服之磁頭位置控制。本實施例中之伺服控制器400可視為磁頭位置控制器315及伺服電路322之一組合。

伺服控制器400亦包含一時序控制模組412、一查找表414、一調整馬達控制模組415、一介面匯流排417及一切換器418。時序控制模組412及切換器418分別係本文中更廣泛地稱為時序控制電路及切換電路之實例。儘管圖4中未明確圖解說明，但假定磁頭磁碟總成308包括一調整馬達，該調整馬達回應於調整馬達控制模組415之一輸出而更改讀取/寫入磁頭130相對於儲存磁碟110之表面之徑向位置。在本實施例中，更特定而言，調整馬達控制模組415以包括一信號組合器之一語音線圈馬達(VCM)控制模組之形式來實施，但在其他實施例中各種各樣之其他電路

配置可用於實施伺服控制器400之此組件。

介面匯流排417以圖解方式展示為包括一AMBA高效能匯流排(AHB)，且可係匯流排306之部分。再者，在其他實施例中可使用其他類型之匯流排組態。

調整馬達控制模組415自伺服處理器410及基於ITI之磁頭位置控制器402接收各別控制信號。至少部分地藉由利用表徵偵測到之干擾之資訊(諸如，讀取通道ITI度量404中之一或多者)來定址查找表414而產生來自基於ITI之磁頭位置控制器402之控制信號。更特定而言，此控制信號包括指示待經由調整馬達控制模組415施加至讀取/寫入磁頭130之一期望之偏移調整之一偏移信號。切換器418回應於時序控制模組412之一輸出而經由偏移信號線420將來自基於ITI之磁頭位置控制器402之控制信號選擇性地施加至調整馬達控制模組415之一輸入。由伺服處理器410使用經由介面匯流排417傳輸之一或多個信號來引導時序控制模組412及基於ITI之磁頭位置控制器402之操作。在將此引導提供至控制器402及時序控制模組412中，伺服處理器410利用處理器410中經由回饋路徑422自磁頭磁碟總成308接收之位置錯誤信號(PES)回饋。

伺服處理器410實施一伺服演算法以用於基於藉由偵測儲存磁碟之表面上之伺服標記產生之伺服時序資訊而控制讀取/寫入磁頭130之位置。可在處理每一伺服標記之後更新模組415之輸出處之一VCM控制信號，且亦更新該VCM控制信號以反映如由基於ITI之磁頭位置控制器402判定之

一電流偏移。在本實施例中利用此偏移來在一實質上連續之基礎上在偵測到之伺服標記之間微調讀取/寫入磁頭之徑向位置。因此，此實施例中之基於ITI之磁頭位置控制補充基於伺服之磁頭位置控制。ITI回饋特別有用之處在於當自儲存磁碟讀取資料時其幾乎始終可獲得。此與通常僅當在儲存磁碟上以規則間隔處理伺服標記時可獲得之伺服回饋形成對比。

在圖4實施例中，偵測器320可經組態以在一實質上連續基礎上自一資料信號提取ITI。可與一原本習用的ITI消除程序一起執行ITI偵測，但此實施例中不需要ITI消除。可在偵測器320中將ITI正規化至信號位準以便控制不指示磁頭位置改變之因素(諸如，飛行高度(亦即，在自磁碟讀取資料或將資料寫入至磁碟時維持於磁頭及儲存磁碟之磁性表面之間的距離))及環境因素。ITI度量404可包括經正規化ITI或其他相關量測，諸如ITI之複合能量。將此等度量提供至如圖中所指示之伺服控制器400。取決於控制迴路之特定實施方案，當在自儲存磁碟讀取之一資料信號中偵測到ITI時可實質上連續地發生ITI度量之此傳送，或(舉例而言)當超過一規定ITI臨限值時週期性地發生此傳送，或當由伺服控制器400請求時發生此傳送。伺服控制器通常經組態以調整磁頭位置以使磁頭保持於用於資料恢復之一最佳位置中。

應理解，用於資料恢復之最佳位置未必係被讀取之磁軌之中心，如現在將與圖5A及圖5B一起圖解說明。在本發

明之實施例中，此等圖圖解說明依據讀取/寫入磁頭相對於磁軌中心之偏移之ITI變化。根據一特定類型之度量(即複合能量(E))表達此實例中之ITI，同時將偏移表達為磁軌間距之一百分比。該等圖中之每一者對應於相對於一標稱原始磁軌間距之一不同量之磁軌間距變化(VTP)。

在圖5A中，磁軌間距相對於一原始磁軌間距已減小達10%，以使得經減小磁軌間距係原始磁軌間距之90%。自此圖可見，在此情形中磁頭位置在ITI變得顯著之前可遠離中心達約+15%或-20%。此外，應明瞭，增加相對於當前磁軌N之中心之負偏移導致增加來自毗鄰磁軌N-1之ITI量，而增加相對於磁軌N之中心之正偏移導致增加來自毗鄰磁軌N+1之ITI量。此實例中之最佳磁頭位置似乎係相對於磁軌中心之一小的負偏移。如先前所闡述，在伺服處理器410及其相關聯時序控制模組412之控制下，可經由基於ITI之磁頭位置控制器402及偏移線420由伺服控制器400引入此一偏移。此實例中之伺服控制器將通常試圖使磁頭維持於最小化自磁碟讀取之資料信號中之ITI之複合能量之一負偏移位置處。

在圖5B之實例中對此一偏移之需要甚至更顯而易見，其中磁軌間距相對於一原始磁軌間距已減小達30%，以使得經減小磁軌間距係原始磁軌間距之70%。在此情形中，甚至在磁頭與其最佳位置之相對小偏差之情況下產生實質量之ITI。如在圖5A實例中，最佳位置不對應於磁軌中心。再者，此情形中之伺服控制器400將試圖使磁頭維持於最

小化自磁碟讀取之資料信號中之ITI之複合能量之一負偏移位置處。

在其中寫入程序引入顯著ITI之情形中使用ITI複合能量來估計磁頭位置可係特別有效的，此乃因在此等情形中ITI實際上產生額外位置估計資訊而非使控制迴路效能降級。此外，使用如圖4實施例中之基於ITI之磁頭位置控制允許在自磁碟讀取資料時而非僅在基於伺服之磁頭位置控制之情形中之伺服標記處實質上連續地提供磁頭位置估計。因此，基於ITI之磁頭位置控制在不犧牲磁碟容量之情況下提供一高得多之帶寬控制迴路。

如上文所述，可自一原本習用的ITI消除程序獲得ITI度量404。此等程序可包含單側或雙側ITI消除。單側ITI消除偵測且消除來自一單個毗鄰磁軌之ITI。在此情形中，伺服控制器400可經組態以使磁頭保持定位於相關毗鄰磁軌附近，以便確保磁頭不朝向不針對其提取ITI之相對毗鄰磁軌漂移。雙側ITI消除偵測且消除來自兩個毗鄰磁軌之ITI。在此情形中，伺服控制器400可經組態以在兩個毗鄰磁軌之間定位磁頭以使得最小化由兩個毗鄰磁軌誘發之總ITI。

應注意，特定而言在單側ITI消除情形中，基於伺服之磁頭位置控制可用作一偏離限制器，從而防止基於ITI之磁頭位置控制使磁頭移動太過遠離一個毗鄰磁軌且因此侵佔相對毗鄰磁軌。

在一既定實施例中，可在自磁碟讀取諸如ITI複合能量

之一ITI度量之後不久針對每一資料磁區內之每一資料區塊獲得該ITI度量。區塊長度判定ITI估計準確度與控制迴路帶寬之間的一折衷。伺服控制器400可經組態以比較針對當前資料區塊之此ITI複合能量與一預定範圍及調整磁頭位置偏移達一預定量。可至少部分地利用查找表414來實施此等操作。應注意，亦可由對偵測到之伺服標記操作之伺服演算法利用該等ITI度量。

如先前所指示，未必實質上連續地獲得諸如針對每一資料區塊之ITI度量，且在其他實施例中，舉例而言僅當ITI複合能量在一經定義範圍之外時可在一週期性基礎上由伺服控制器400獲得及處理此等度量。

應瞭解，圖3及圖4中所展示之特定電路配置僅以實例方式呈現，且本發明之其他實施例可利用其他類型及配置之額外或替代組件。此等其他實施例中之一儲存裝置之控制電路可包括專用硬體以及用於執行軟體之處理器或記憶體資源。

如上文所述，儲存裝置100之組態可在本發明之其他實施例中變化。舉例而言，本發明之另一實施例中之一儲存裝置可包括一混合HDD，除一或多個儲存磁碟之外該混合HDD亦包含一快閃記憶體。

亦應理解，特定儲存磁碟組態及記錄機構可在本發明之其他實施例中變化。舉例而言，在本發明之一或多項實施例中可使用諸如疊瓦式磁記錄(SMR)及位元型樣化媒體(BPM)之記錄技術。

圖6圖解說明包括耦合至一主機處理裝置602之基於磁碟之儲存裝置100之一處理系統600，主機處理裝置602可係一電腦、伺服器、通信裝置等。儘管在此圖中展示為一單獨元件，但儲存裝置100可併入至主機處理裝置中。針對儲存裝置100之諸如讀取命令及寫入命令之指令可源自處理裝置602，處理裝置602可包括類似於先前與圖3一起闡述之彼等處理器及記憶體元件之處理器及記憶體元件。

多個基於磁碟之儲存裝置100可併入至如圖7中所圖解說明之一虛擬儲存系統700中。亦稱為一儲存虛擬化系統之虛擬儲存系統700以圖解方式包括耦合至一RAID系統704之一虛擬儲存控制器702，其中RAID表示獨立磁碟冗餘陣列。更具體而言，RAID系統包括標示為100-1、100-2、...100-K之K個相異儲存裝置，假定該等儲存裝置中之一或多者經組態以包含如本文中所揭示之基於ITI之磁頭位置控制功能性。將包括HDD或本文中所揭示類型之其他基於磁碟之儲存裝置之此等及其他虛擬儲存系統視為本發明之實施例。圖6中之主機處理裝置602亦可係一虛擬儲存系統之一元件，且可併入有虛擬儲存控制器702。

再者，應強調本發明之上文所闡述之實施例意欲僅係說明性的。舉例而言，其他實施例可使用不同類型及配置之儲存磁碟、讀取/寫入磁頭、控制電路及其他儲存裝置元件以用於實施所闡述功能性。此外，其中基於偵測到之ITI提供磁頭位置控制之特定方式可在其他實施例中變化。熟習此項技術者將明瞭在以下申請專利範圍之範疇內

之此等及眾多其他替代實施例。

【圖式簡單說明】

圖1展示根據本發明之一說明性實施例之一基於磁碟之儲存裝置之一透視圖。

圖2展示圖1之儲存裝置中之一儲存磁碟之一平面圖。

圖3係包含包括一磁碟控制器及讀取通道電路之一例示性系統單晶片的圖1之儲存裝置之一部分之一方塊圖。

圖4展示圖1之儲存裝置之一部分之另一視圖。

圖5A及圖5B圖解說明本發明之實施例中依據讀取/寫入磁頭偏移之ITI變化。

圖6圖解說明在一資料處理系統中圖1之儲存裝置與一主機處理裝置之互連。

圖7展示併入有圖1中所展示類型之複數個基於磁碟之儲存裝置之一虛擬儲存系統。

【主要元件符號說明】

100	基於磁碟之儲存裝置/儲存裝置
110	儲存磁碟
120	主軸
130	讀取/寫入磁頭
140	定位臂
150	電磁致動器
160	連接器
210	同心磁軌
220	磁區

230	環狀區帶
230-0	最外部區帶/最外部環狀區帶
230-M	最內部區帶/最內部環狀區帶
300	處理器/組件/元件
302	記憶體/組件/外部記憶體/元件
304	系統單晶片/組件
305	驅動器電路/組件
306	匯流排
308	磁頭磁碟總成
310	讀取通道電路
312	磁碟控制器
314	介面連接件
315	磁頭位置控制器/元件
320	磁軌間干擾偵測器/元件/偵測器
322	伺服電路
324	資料恢復模組
400	伺服控制器
402	基於磁軌間干擾之磁頭位置控 制器/控制器
404	磁軌間干擾度量/讀取通道磁軌 間干擾度量
410	伺服處理器/處理器
412	時序控制模組
414	查找表

415	調整馬達控制模組/模組
417	介面匯流排
418	切換器
420	偏移信號線/偏移線
422	回饋路徑
600	處理系統
602	主機處理裝置/處理裝置
700	虛擬儲存系統
702	虛擬儲存控制器
704	獨立磁碟冗餘陣列系統
100-1、100-2、...100-K	儲存裝置
E	複合能量

七、申請專利範圍：

1. 一種設備，其包括：

控制電路，其經調適以用於耦合至經組態以自一儲存磁碟讀取資料及將資料寫入至該儲存磁碟之一讀取/寫入磁頭，該控制電路經組態以處理自該讀取/寫入磁頭接收及供應至該讀取/寫入磁頭之資料及控制該讀取/寫入磁頭相對於該儲存磁碟之定位；

該控制電路包括：

一磁軌間干擾偵測器，其經組態以處理經由該讀取/寫入磁頭自該儲存磁碟之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之干擾；及

一基於磁軌間干擾之磁頭位置控制器，其經組態以回應於該偵測到之干擾而調整該讀取/寫入磁頭之該定位。

2. 如請求項1之設備，其中該基於磁軌間干擾之磁頭位置控制器經組態以至少部分地基於表徵該偵測到之干擾之資訊而調整該讀取/寫入磁頭之該定位，該資訊包括一或多個磁軌間干擾度量。

3. 如請求項1之設備，其中該控制電路包括一伺服控制器，該伺服控制器經組態以至少部分地基於藉由偵測該儲存磁碟之一表面上之一時序型樣產生之伺服時序資訊而控制該讀取/寫入磁頭之定位，該時序型樣包括形成於彼表面上之複數個伺服標記。

4. 如請求項3之設備，其中該伺服控制器經組態以利用該

伺服時序資訊及表徵該偵測到之干擾之資訊兩者來控制該讀取/寫入磁頭之定位。

5. 如請求項3之設備，其中該伺服控制器進一步包括：

一伺服處理器；及

一調整馬達控制模組，其經調適以用於耦合至包括該讀取/寫入磁頭及該儲存磁碟之一磁頭磁碟總成；

其中該調整馬達控制模組自該伺服處理器及該磁頭位置控制器接收各別控制信號。

6. 如請求項5之設備，其中至少部分地藉由利用表徵該偵測到之干擾之資訊來定址一查找表產生來自該磁頭位置控制器之該控制信號。

7. 如請求項5之設備，其中來自該磁頭位置控制器之該控制信號包括指示待經由該調整馬達控制模組施加至該讀取/寫入磁頭之一期望之偏移調整之一偏移信號。

8. 如請求項5之設備，其中該伺服控制器進一步包括：

時序控制電路，其耦合至該伺服處理器；及

切換電路，其經組態以回應於該時序控制電路之一輸出而將來自該磁頭位置控制器之該控制信號選擇性地施加至該調整馬達控制模組之一輸入。

9. 一種方法，其包括以下步驟：

處理經由一讀取/寫入磁頭自一儲存磁碟之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之磁軌間干擾；及

回應於該偵測到之干擾而調整該讀取/寫入磁頭之一位

置。

10. 一種儲存裝置，其包括：

至少一個儲存磁碟；

一讀取/寫入磁頭，其經組態以自該儲存磁碟讀取資料及將資料寫入至該儲存磁碟；及

控制電路，其耦合至該讀取/寫入磁頭且經組態以處理自該讀取/寫入磁頭接收及供應至該讀取/寫入磁頭之資料且控制該讀取/寫入磁頭相對於該儲存磁碟之定位；

其中該控制電路包括：

一磁軌間干擾偵測器，其經組態以處理經由該讀取/寫入磁頭自該儲存磁碟之至少一既定磁軌讀取之一信號以便偵測彼信號中來自該儲存磁碟之至少一個其他磁軌之干擾；及

一基於磁軌間干擾之磁頭位置控制器，其經組態以回應於該偵測到之干擾而調整該讀取/寫入磁頭之該定位。

八、圖式：

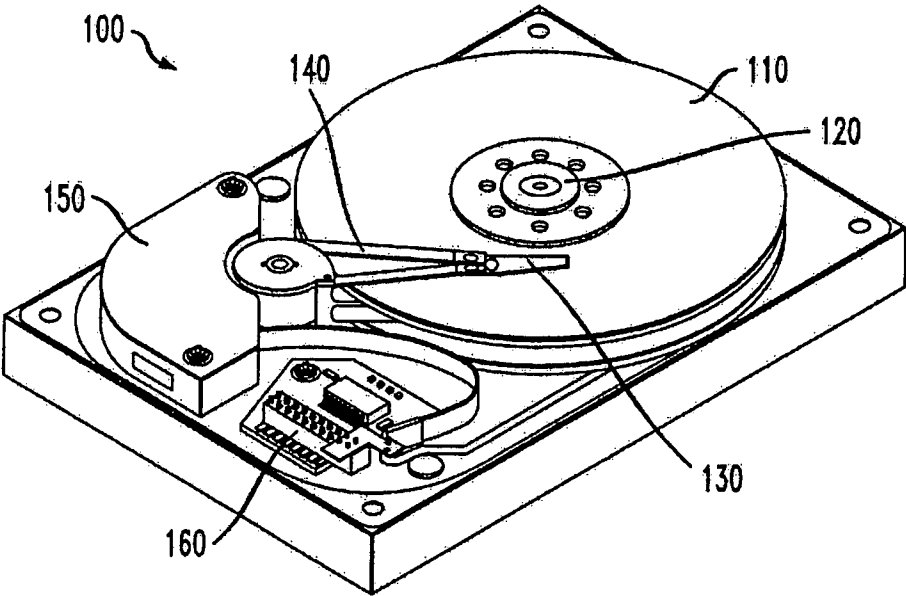


圖 1

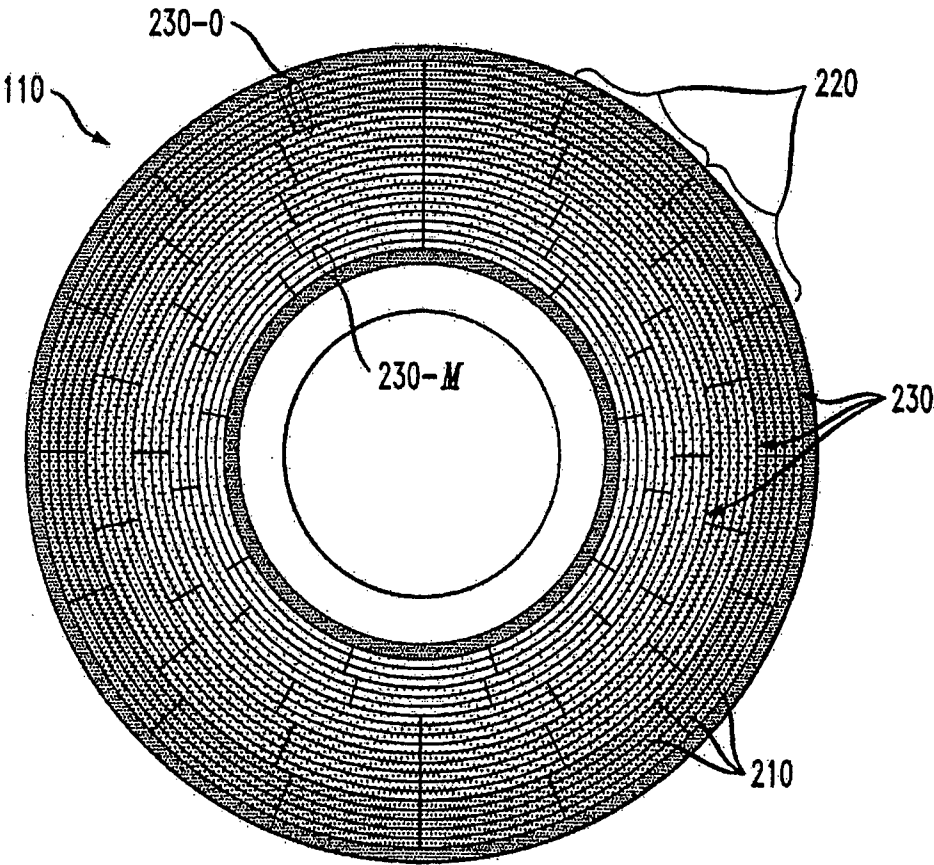


圖 2

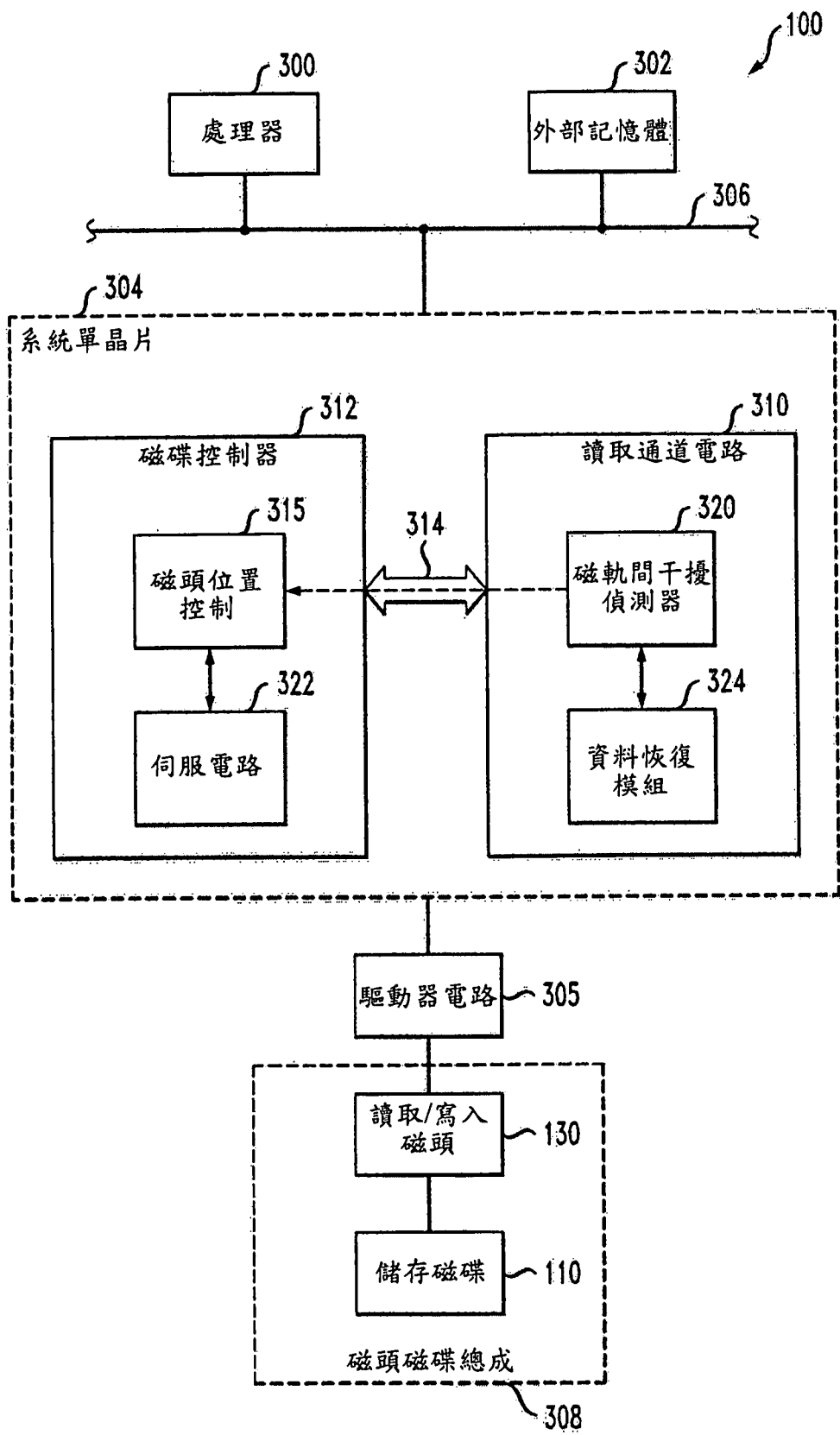


圖 3

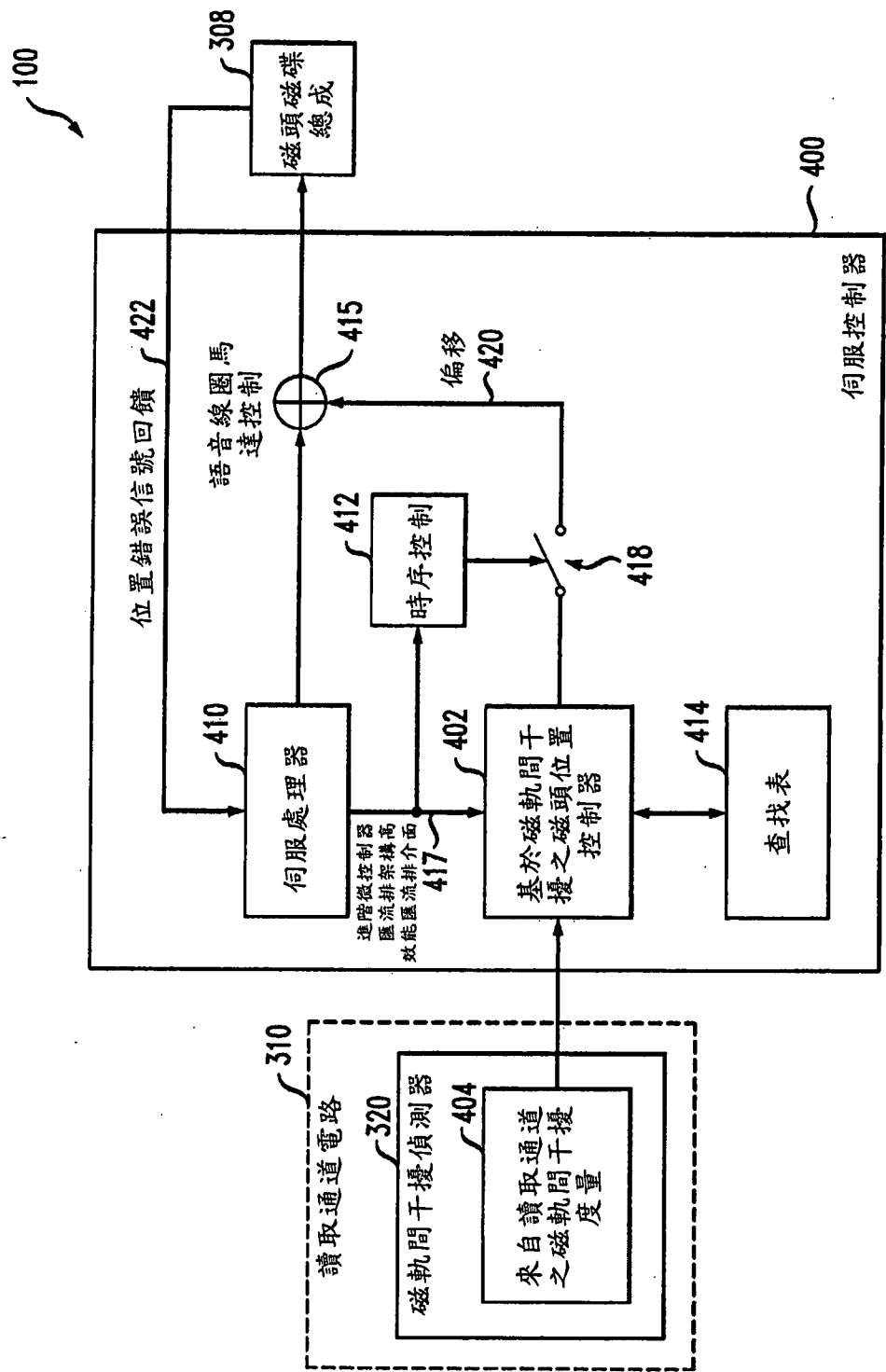


圖 4

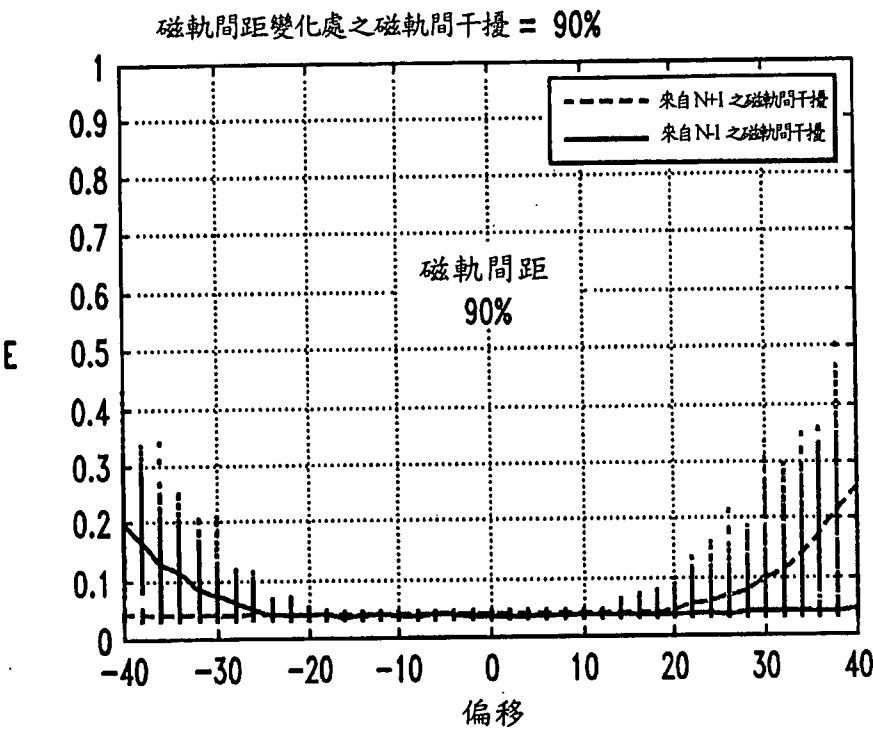


圖 5A

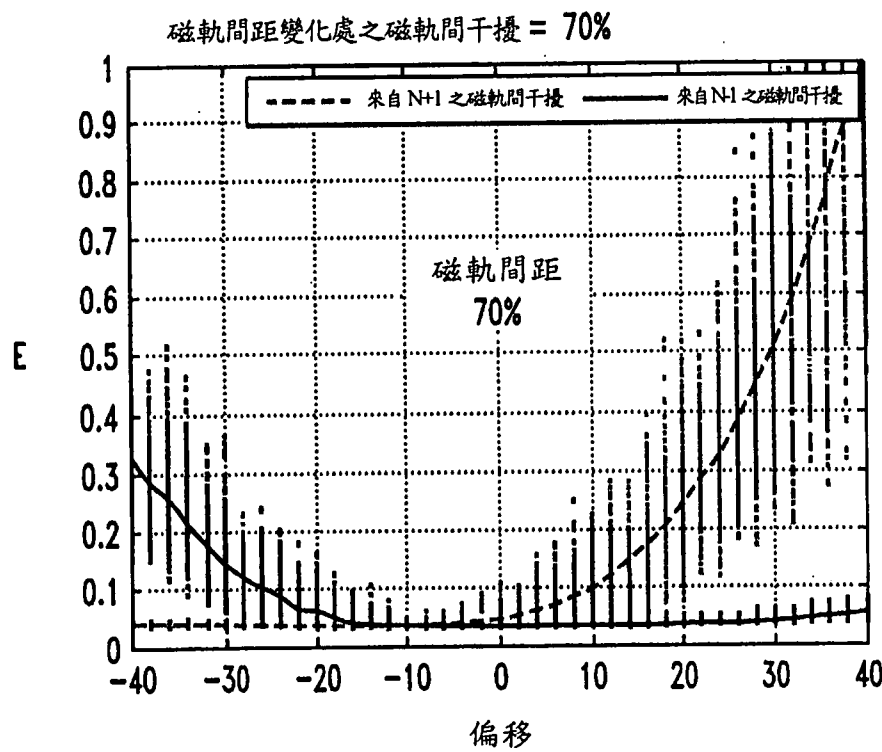


圖 5B

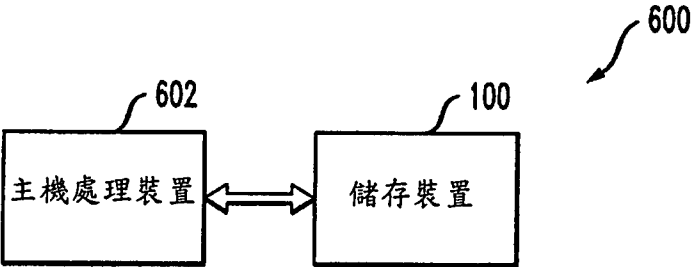


圖 6

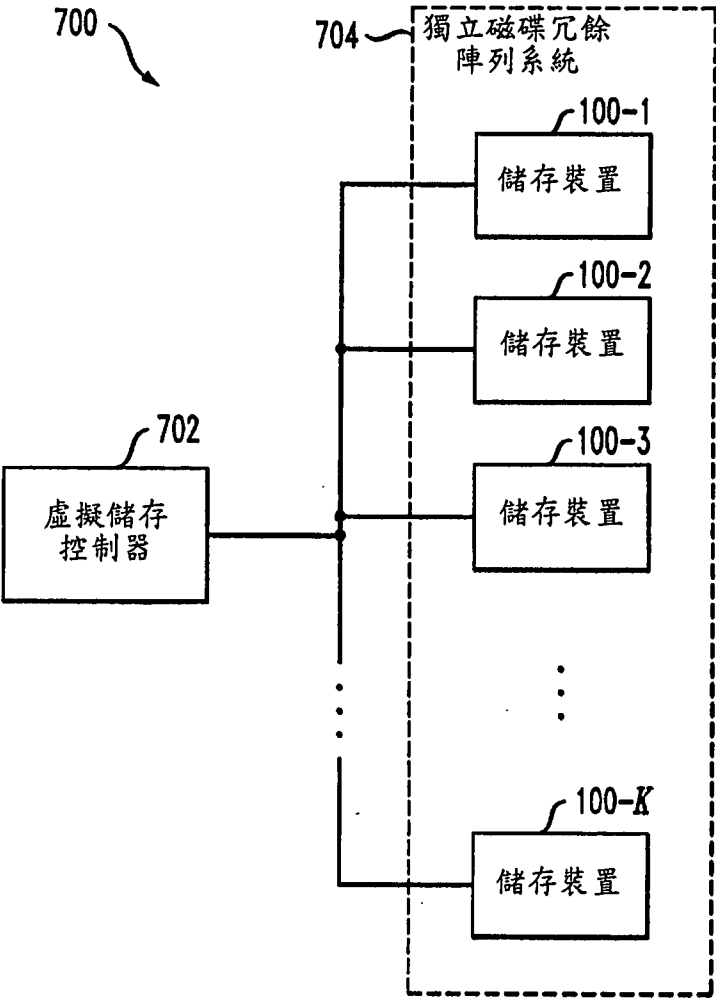


圖 7