



(12)实用新型专利

(10)授权公告号 CN 207782403 U

(45)授权公告日 2018. 08. 28

(21)申请号 201721862582.X

(22)申请日 2017.12.27

(73)专利权人 杭州之山智控技术有限公司

地址 311122 浙江省杭州市余杭区闲林街
道闲兴路9号3楼

(72)发明人 王刚志 陈凯强

(74)专利代理机构 浙江永鼎律师事务所 33233

代理人 陆永强 张建

(51)Int.Cl.

H02H 9/04(2006.01)

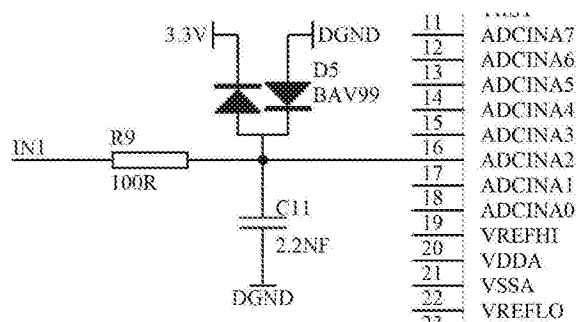
权利要求书1页 说明书2页 附图1页

(54)实用新型名称

针对DSP的IO引脚保护电路

(57)摘要

本实用新型提供了一种针对DSP的IO引脚保护电路,包括DSP芯片,所述DSP芯片的IO引脚连接于输入信号端,该IO引脚还连接由接地电容,所述的输入信号端与IO引脚之间连接有能够将电压箝位在允许电压以内的箝位电路,所述的箝位电路包括一个BAV99二极管,且所述的箝位电路包括一个第一二极管和一个第二二极管,所述的第一二极管的正端连接于所述的IO引脚,负端连接于供电端,第二二极管的正端接地,负端连接于所述的IO引脚。本实用新型具有结构简单,能够有效防止IO引脚损坏等优点。



1. 一种针对DSP的IO引脚保护电路,包括DSP芯片,所述DSP芯片的IO引脚连接于输入信号端(IN1),该IO引脚还连接由接地电容(C11),其特征在于,所述的输入信号端(IN1)与IO引脚之间连接有能够将电压钳位在允许电压以内的钳位电路,且所述的钳位电路包括一个第一二极管和一个第二二极管,所述的第一二极管的正端连接于所述的IO引脚,负端连接于供电端,所述的第二二极管的正端接地,负端连接于所述的IO引脚。

2. 根据权利要求1所述的针对DSP的IO引脚保护电路,其特征在于,所述的供电端的供电电压为3.3V。

3. 根据权利要求1或2所述的针对DSP的IO引脚保护电路,其特征在于,所述的钳位电路包括一BAV99二极管(D5),该BAV99二极管(D5)包括所述的第一二极管和第二二极管。

4. 根据权利要求1所述的针对DSP的IO引脚保护电路,其特征在于,所述的接地电容(C11)的大小为2.2nf。

5. 根据权利要求1所述的针对DSP的IO引脚保护电路,其特征在于,所述的输入信号端(IN1)和IO引脚之间还串联有电阻(R9)。

6. 根据权利要求5所述的针对DSP的IO引脚保护电路,其特征在于,所述的电阻(R9)大小为100欧姆。

针对DSP的IO引脚保护电路

技术领域

[0001] 本实用新型电路领域,尤其涉及一种针对DSP的IO引脚保护电路。

背景技术

[0002] 目前很多DSP的IO引脚电压允许范围在3.3V以内或1.8V 以内,如图1所示的为现有技术的电路图,现有技术的IO引脚口没有接保护电路,图中输入信号端输入的信号没有经过任何处理直接接入DSP,无法起到任何保护罩作用,当输入信号的电压超过电压允许范围的时候很容易导致DSP的IO引脚损坏。

[0003] 为了解决上述技术问题,人民进行了长期的探索,例如中国专利共开了一种交流采样模块的电源管理装置[申请号: CN201621068452.4],如图2所示,它通过电阻R31、电阻R32电容C94构成IO电源管理电路的DC/DC转换芯片22的使能端-EN 引脚保护电路,电阻R31和电阻R32组成分压电路,电容C94为滤波电容,由于芯片使能端-EN引脚逻辑高有效,且不得悬空或其输入电压大于 $V_{IN}+0.3V$,因此使用电阻分压以及电容滤波进行保护。

[0004] 上述方案能够对引脚起到一定的保护效果,但是电路结构比较复杂,需要使用多个元器件,且存在保护效果不够理想等问题。

实用新型内容

[0005] 本实用新型的目的是针对上述问题,提供一种结构简单且能够防止IO引脚损坏的针对DSP的IO引脚保护电路。

[0006] 为达到上述目的,本实用新型采用了下列技术方案:

[0007] 本实用新型的针对DSP的IO引脚保护电路包括DSP芯片,所述DSP芯片的IO引脚连接于输入信号端,该IO引脚还连接由接地电容,所述的输入信号端与IO引脚之间连接有能够将电压钳位在允许电压以内的钳位电路,且所述的钳位电路包括一个第一二极管和一个第二二极管,所述的第一二极管的正端连接于所述的 IO引脚,负端连接于供电端,所述的第二二极管的正端接地,负端连接于所述的IO引脚。

[0008] 通过上述技术方案,通过在IO引脚处连接钳位电路将IO引脚的电压钳位在允许电压以内从而起到保护电压的效果。

[0009] 在上述的针对DSP的IO引脚保护电路中,所述的供电端的供电电压为3.3V。

[0010] 在上述的针对DSP的IO引脚保护电路中,所述的钳位电路包括一BAV99二极管,该BAV99二极管包括所述的第一二极管和第二二极管。

[0011] 通过上述技术方案,在原来电路的基础上增加一个BAV99二极管,并且将该BAV99二极管的电源端连接于3.3V的供电端,当输入信号端的输入电压高于3.3V时能够将其电压钳位在3.3V从而保护DSP。

[0012] 在上述的针对DSP的IO引脚保护电路中,所述的接地电容的大小为2.2nf。

[0013] 在上述的针对DSP的IO引脚保护电路中,所述的输入信号端和IO引脚之间还串联有电阻。

[0014] 在上述的针对DSP的IO引脚保护电路中,所述的电阻大小为 100欧姆。

[0015] 本实用新型针对DSP的IO引脚保护电路相较于现有技术具有以下优点:在IO引脚口接入了钳位电路,能够将IO引脚口的电压钳位在3.3V从而保护DSP。

附图说明

[0016] 图1是现有技术DSP芯片IO引脚接口电路图;

[0017] 图2是本实用新型DSP芯片IO引脚接口电路图。

[0018] 附图标记:输入信号端IN1;BAV99二极管D5;接地电容C11;电阻R9。

具体实施方式

[0019] 以下是本实用新型的优选实施例并结合附图,对本实用新型的技术方案作进一步的描述,但本实用新型并不限于这些实施例。

[0020] 如图2所示,本实用新型的针对DSP的IO引脚保护电路包括 DSP芯片,该DSP芯片的IO引脚连接于输入信号端IN1,该IO 引脚还连接由接地电容C11,接地电容C11的另一端接地,且本实施例的接地电容C11大小采用2.2nf。

[0021] 进一步地,输入信号端IN1与IO引脚之间连接有能够将电压钳位在允许电压以内的钳位电路,允许电压是指DSP芯片的IO 电压允许范围,通常是3.3V或1.8V以内;本实施例的钳位电路一个BAV99二极管D5,该BAV99二极管D5又包括一个第一二极管和一个第二二极管,第一二极管的正端连接于所述的IO引脚,负端连接于供电端,第二二极管的正端接地,负端连接于所述的 IO引脚。

[0022] 本实用新型在原来电路的基础上增加一个BAV99二极管D5,并且将该BAV99二极管D5的电源端连接于3.3V的供电端,当输入信号端IN1的输入电压高于3.3V时能够将其电压钳位在3.3V 从而有效实现保护DSP的效果。

[0023] 进一步地,在输入信号端IN1和IO引脚之间还串联有阻值大小为100欧姆的电阻R9。

[0024] 本文中所描述的具体实施例仅仅是对本实用新型精神作举例说明。本实用新型所属技术领域的技术人员可以对所描述的具体实施例做各种各样的修改或补充或采用类似的方式替代,但并不会偏离本实用新型的精神或者超越所附权利要求书所定义的范围。

[0025] 尽管本文较多地使用了输入信号端IN1;BAV99二极管D5;接地电容C11;电阻R9等术语,但并不排除使用其它术语的可能性。使用这些术语仅仅是为了方便地描述和解释本实用新型的本质;把它们解释成任何一种附加的限制都是与本实用新型精神相违背的。

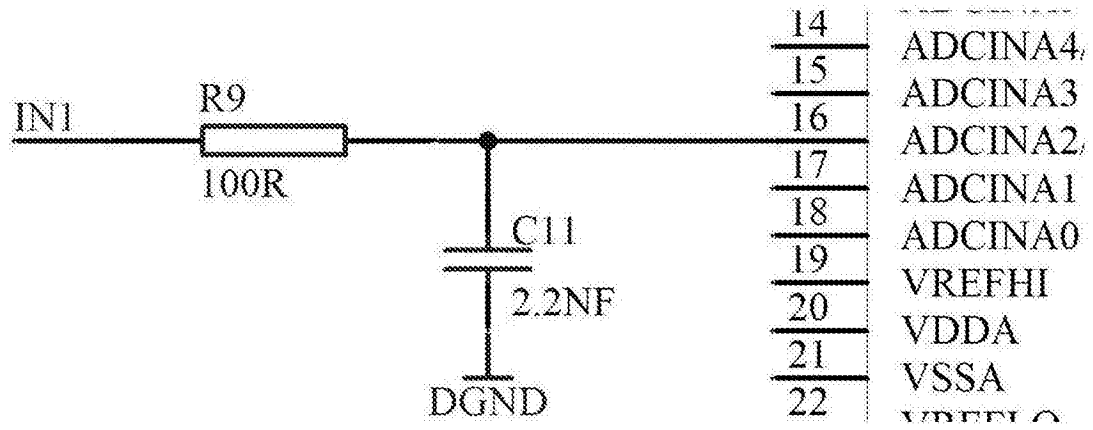


图1

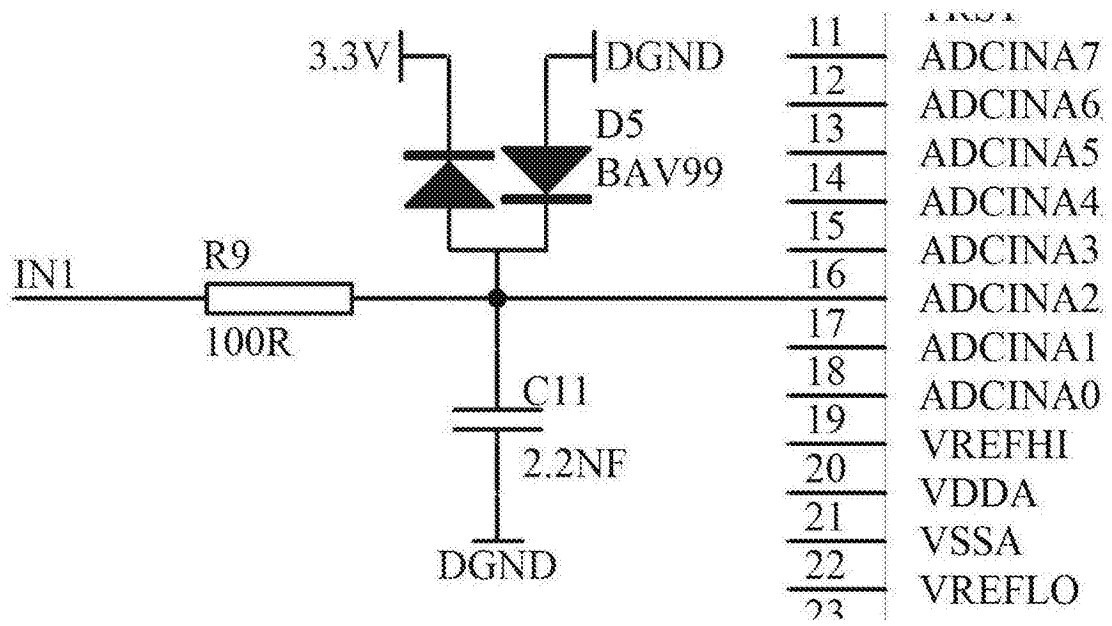


图2