



(12)发明专利

(10)授权公告号 CN 105528983 B

(45)授权公告日 2018.07.17

(21)申请号 201610049516.4

G09G 3/3266(2016.01)

(22)申请日 2016.01.25

(56)对比文件

(65)同一申请的已公布的文献号
申请公布号 CN 105528983 A

CN 105118462 A, 2015.12.02,
CN 102005196 A, 2011.04.06,
JP 2014191848 A, 2014.10.06,
KR 20020007578 A, 2002.01.29,
KR 20150136194 A, 2015.12.07,

(43)申请公布日 2016.04.27

(73)专利权人 武汉华星光电技术有限公司
地址 430070 湖北省武汉市东湖开发区高
新大道666号生物城C5栋

审查员 赵雅琴

(72)发明人 赵莽

(74)专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 黄瑜

(51)Int.Cl.

G09G 3/20(2006.01)

G09G 3/36(2006.01)

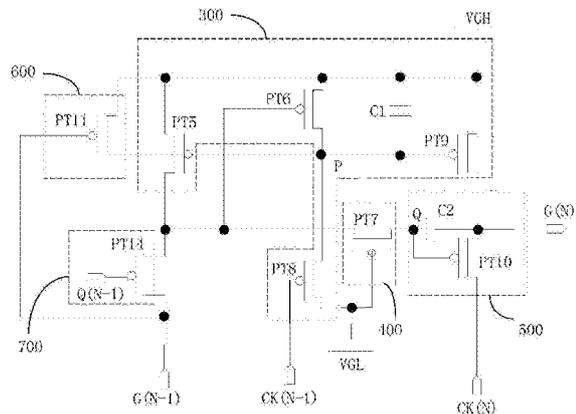
权利要求书2页 说明书6页 附图8页

(54)发明名称

扫描驱动电路及具有该电路的平面显示装置

(57)摘要

本发明公开了一种扫描驱动电路及具有该电路的平面显示装置。所述扫描驱动电路包括上拉维持模块,用于接收上级时钟信号并根据接收到的所述上级时钟信号对下拉控制信号点进行上拉并对上拉控制信号点进行充电;控制模块,连接所述上拉维持模块,用于接收上级上拉控制信号及上级扫描驱动信号并根据接收到的所述上级上拉控制信号及所述上级扫描驱动信号控制所述上拉维持模块;输出模块,连接所述上拉维持模块及所述控制模块,用于输出扫描驱动信号给扫描线;扫描线,用于将所述扫描驱动信号传输至像素单元,以此避免所述扫描驱动电路在非作用期间被重复充电的问题,进而极大的提高了所述扫描驱动电路的稳定性。



1. 一种扫描驱动电路,其特征在于,所述扫描驱动电路包括:

上拉维持模块(300),用于接收上级时钟信号并根据接收到的所述上级时钟信号对下拉控制信号点(P)进行上拉并对上拉控制信号点(Q)进行充电;

控制模块(700),连接所述上拉维持模块(300),用于接收上级上拉控制信号及上级扫描驱动信号并根据接收到的所述上级上拉控制信号及所述上级扫描驱动信号控制所述上拉维持模块(300);

输出模块(500),连接所述上拉维持模块(300)及所述控制模块(700),用于输出扫描驱动信号给扫描线;

扫描线,用于将所述扫描驱动信号传输至像素单元;

正反向扫描模块(100),用于输出正向扫描驱动信号及反向扫描驱动信号来驱动所述扫描驱动电路;

输入模块(200),连接在所述正反向扫描模块(100)与所述控制模块(700)之间,用于接收一第一下级时钟信号并根据接收到的所述第一下级时钟信号对所述上拉控制信号点(Q)进行充电;及

处理模块(800),连接所述控制模块(700)及所述上拉维持模块(300),用于接收一上级上拉控制信号并根据接收到的所述上级上拉控制信号控制所述上拉维持模块(300)。

2. 根据权利要求1所述的扫描驱动电路,其特征在于,所述控制模块(700)包括第一可控开关(PT14),所述第一可控开关(PT14)的输入端连接所述上级扫描驱动信号,所述第一可控开关(PT14)的控制端连接上级上拉控制信号点,所述第一可控开关(PT14)的输出端连接所述上拉维持模块(300)。

3. 根据权利要求2所述的扫描驱动电路,其特征在于,所述上拉维持模块(300)包括第二可控开关(PT5)、第三可控开关(PT6)、第四可控开关(PT8)、第五可控开关(PT9)及第一电容(C1),所述第二可控开关(PT5)的输出端连接所述第一可控开关(PT14)的输出端及所述第三可控开关(PT6)的控制端,所述第二可控开关(PT5)的控制端连接所述第五可控开关(PT9)的控制端及所述第三可控开关(PT6)的输出端,所述第二可控开关(PT5)、所述第三可控开关(PT6)及所述第五可控开关(PT9)的输入端均连接开启电压端(VGH),所述第五可控开关(PT9)的输出端连接一扫描线及所述输出模块(500),所述第一电容(C1)的一端连接所述第五可控开关(PT9)的输入端,所述第一电容(C1)的另一端连接所述第五可控开关(PT9)的控制端,所述第四可控开关(PT8)的控制端连接所述上级时钟信号,所述第四可控开关(PT8)的输入端连接关闭电压端(VGL),所述第四可控开关(PT8)的输出端连接所述第三可控开关(PT6)的输出端。

4. 根据权利要求3所述的扫描驱动电路,其特征在于,所述输出模块(500)包括第六可控开关(PT10)及第二电容(C2),所述第六可控开关(PT10)的控制端连接所述第二电容(C2)的第一端,所述第二电容(C2)的第二端连接所述第五可控开关(PT9)的输出端、所述扫描线及所述第六可控开关(PT10)的输出端,所述第六可控开关(PT10)的输入端连接本级时钟信号。

5. 根据权利要求4所述的扫描驱动电路,其特征在于,还包括稳压模块(400),用于稳定电压及防止所述上拉维持模块(300)漏电,所述稳压模块(400)包括第七可控开关(PT7),所述第七可控开关(PT7)的控制端连接所述第四可控开关(PT8)的输入端及所述关闭电压

(VGL),所述第七可控开关(PT7)的输入端连接所述第二可控开关(PT5)的输出端、所述第一可控开关(PT14)的输出端及所述第三可控开关(PT6)的控制端,所述第七可控开关(PT7)的输出端连接所述第六可控开关(PT10)的控制端及所述第二电容(C2)的第一端。

6.根据权利要求5所述的扫描驱动电路,其特征在于,还包括上拉辅助模块(600),用于防止所述上拉维持模块(300)在对所述输出模块(500)中的上拉控制信号点(Q)充电过程中漏电,所述上拉辅助模块(600)包括第八可控开关(PT11),所述第八可控开关(PT11)的控制端连接所述第一可控开关(PT14)的输入端,所述第八可控开关(PT11)的输入端连接所述第二可控开关(PT5)的输入端、所述第三可控开关(PT6)的输入端、所述第五可控开关(PT9)的输入端及所述开启电压端(VGH),所述第八可控开关(PT11)的输出端连接所述第二可控开关(PT5)的控制端。

7.根据权利要求6所述的扫描驱动电路,其特征在于,所述正反向扫描模块(100)包括第九可控开关(PT0)、第十可控开关(PT1)、第十一可控开关(PT2)及第十二可控开关(PT3),所述第九可控开关(PT0)的控制端连接第一扫描控制电压(U2D),所述第九可控开关(PT0)的输入端连接一下级扫描信号,所述第九可控开关(PT0)的输出端连接所述输入模块(200);所述第十可控开关(PT1)的控制端连接第二扫描控制电压(D2U),所述第十可控开关(PT1)的输入端连接所述上级扫描信号,所述第十可控开关(PT1)的输出端连接所述第九可控开关(PT0)的输出端;所述第十一可控开关(PT2)的控制端连接所述第一扫描控制电压(U2D),所述第十一可控开关(PT2)的输入端连接第三下级时钟信号,所述第十一可控开关(PT2)的输出端连接所述上拉维持模块(300);所述第十二可控开关(PT3)的控制端连接所述第二扫描控制电压(D2U),所述第十二可控开关(PT3)的输入端连接第二下级时钟信号,所述第十二可控开关(PT3)的输出端连接所述第十一可控开关(PT2)的输出端;

所述输入单元(200)包括第十三可控开关(PT4),所述第十三可控开关(PT4)的控制端连接第一下级时钟信号,所述第十三可控开关(PT4)的输入端连接所述第九可控开关(PT0)的输出端,所述第十三可控开关(PT4)的输出端连接所述控制模块(700)中第一可控开关(PT14)的输入端;

所述处理模块(800)包括第十四可控开关(PT15),所述第十四可控开关(PT15)的控制端连接下级上拉控制信号点,所述第十四可控开关(PT15)的输入端连接所述第一可控开关(PT14)的输入端,所述第十四可控开关(PT15)的输出端连接所述第一可控开关(PT14)的输出端及所述第二可控开关(PT5)的输出端。

8.根据权利要求7所述的扫描驱动电路,其特征在于,所述第一至所述第十四可控开关均为PMOS型薄膜晶体管或者NMOS型薄膜晶体管。

9.一种平面显示装置,其特征在于,所述平面显示装置包括如权利要求1-8任一所述的扫描驱动电路。

扫描驱动电路及具有该电路的平面显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种扫描驱动电路及具有该电路的平面显示装置。

背景技术

[0002] 目前的平面显示装置中采用GOA,这种非正常的扰动会通过控制时钟信号输入到下一级扫描驱动电路中,进而影响下一级扫描驱动电路的正常工作,最后影响面板的正常显示,从而影响扫描驱动电路的稳定性。

发明内容

[0003] 本发明主要解决的技术问题是提供一种扫描驱动电路及具有该电路的平面显示装置,以保证扫描驱动电路工作的稳定性。

[0004] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种扫描驱动电路,包括:

[0005] 上拉维持模块,用于接收上级时钟信号并根据接收到的所述上级时钟信号对下拉控制信号点进行上拉并对上拉控制信号点进行充电;

[0006] 控制模块,连接所述上拉维持模块,用于接收上级上拉控制信号及上级扫描驱动信号并根据接收到的所述上级上拉控制信号及所述上级扫描驱动信号控制所述上拉维持模块;

[0007] 输出模块,连接所述上拉维持模块及所述控制模块,用于输出扫描驱动信号给扫描线;及

[0008] 扫描线,用于将所述扫描驱动信号传输至像素单元。

[0009] 其中,所述扫描驱动电路还包括:

[0010] 正反向扫描模块,用于输出正向扫描驱动信号及反向扫描驱动信号来驱动所述扫描驱动电路;

[0011] 输入模块,连接在所述正反向扫描模块与所述控制模块之间,用于接收一第一下级时钟信号并根据接收到的所述第一下级时钟信号对所述上拉控制信号点进行充电;及

[0012] 处理模块,连接所述控制模块及所述上拉维持模块,用于接收一上级上拉控制信号并根据接收到的所述上级上拉控制信号控制所述上拉维持模块。

[0013] 其中,所述控制模块包括第一可控开关,所述第一可控开关的输入端连接所述上级扫描驱动信号,所述第一可控开关的控制端连接上级上拉控制信号点,所述第一可控开关的输出端连接所述上拉维持模块。

[0014] 其中,所述上拉维持模块包括第二可控开关、第三可控开关、第四可控开关、第五可控开关及第一电容,所述第二可控开关的输出端连接所述第一可控开关的输出端及所述第三可控开关的控制端,所述第二可控开关的控制端连接所述第五可控开关的控制端及所述第三可控开关的输出端,所述第二可控开关、所述第三可控开关及所述第五可控开关的

输入端均连接开启电压端,所述第五可控开关的输出端连接一扫描线及所述输出模块,所述第一电容的一端连接所述第五可控开关的输入端,所述第一电容的另一端连接所述第五可控开关的控制端,所述第四可控开关的控制端连接所述上级时钟信号,所述第四可控开关的输入端连接关闭电压端,所述第四可控开关的输出端连接所述第三可控开关的输出端。

[0015] 其中,所述输出模块包括第六可控开关及第二电容,所述第六可控开关的控制端连接所述第二电容的第一端,所述第二电容的第二端连接所述第五可控开关的输出端、所述扫描线及所述第六可控开关的输出端,所述第六可控开关的输入端连接本级时钟信号。

[0016] 其中,所述扫描驱动电路还包括稳压模块,用于稳定电压及防止所述上拉维持模块漏电,所述稳压模块包括第七可控开关,所述第七可控开关的控制端连接所述第四可控开关的输入端及所述关闭电压,所述第七可控开关的输入端连接所述第二可控开关的输出端、所述第一可控开关的输出端及所述第三可控开关的控制端,所述第七可控开关的输出端连接所述第六可控开关的控制端及所述第二电容的第一端。

[0017] 其中,所述扫描驱动电路还包括上拉辅助模块,用于防止所述上拉维持模块在对所述输出模块中的上拉控制信号点充电过程中漏电,所述上拉辅助模块包括第八可控开关,所述第八可控开关的控制端连接所述第一可控开关的输入端,所述第八可控开关的输入端连接所述第二可控开关的输入端、所述第三可控开关的输入端、所述第五可控开关的输入端及所述开启电压端,所述第八可控开关的输出端连接所述第二可控开关的控制端。

[0018] 其中,所述正反向扫描模块包括第九可控开关、第十可控开关、第十一可控开关及第十二可控开关,所述第九可控开关的控制端连接第一扫描控制电压,所述第九可控开关的输入端连接一下级扫描信号,所述第九可控开关的输出端连接所述输入模块;所述第十可控开关的控制端连接第二扫描控制电压,所述第十可控开关的输入端连接所述上级扫描信号,所述第十可控开关的输出端连接所述第九可控开关的输出端;所述第十一可控开关的控制端连接所述第一扫描控制电压,所述第十一可控开关的输入端连接第三下级时钟信号,所述第十一可控开关的输出端连接所述上拉维持模块;所述第十二可控开关的控制端连接所述第二扫描控制电压,所述第十二可控开关的输入端连接第二下级时钟信号,所述第十二可控开关的输出端连接所述第十一可控开关的输出端;

[0019] 所述输入单元包括第十三可控开关,所述第十三可控开关的控制端连接第一下级时钟信号,所述第十三可控开关的输入端连接所述第九可控开关的输出端,所述第十三可控开关的输出端连接所述控制模块中第一可控开关的输入端;

[0020] 所述处理模块包括第十四可控开关,所述第十四可控开关的控制端连接下级上拉控制信号点,所述第十四可控开关的输入端连接所述第一可控开关的输入端,所述第十四可控开关的输出端连接所述第一可控开关的输出端及所述第二可控开关的输出端。

[0021] 其中,所述第一至第十四可控开关均为PMOS型薄膜晶体管或者NMOS型薄膜晶体管。

[0022] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种平面显示装置,包括如上所述任一所述的扫描驱动电路。

[0023] 本发明的有益效果是:区别于现有技术的情况,本发明的所述扫描驱动电路通过所述上级上拉控制信号点及所述下级上拉控制信号点控制扫描信号的级传输入,以此避免

所述扫描驱动电路在非作用期间被重复充电的问题,进而极大的提高了所述扫描驱动电路的稳定性。

附图说明

- [0024] 图1是现有技术中扫描驱动电路的结构示意图;
- [0025] 图2是现有技术中扫描驱动电路的波形图;
- [0026] 图3是本发明的第一实施例的扫描驱动电路的结构示意图;
- [0027] 图4是本发明的第二实施例的扫描驱动电路的结构示意图;
- [0028] 图5是本发明的扫描驱动电路的波形图;
- [0029] 图6是本发明的第三实施例的扫描驱动电路的结构示意图;
- [0030] 图7是本发明的第四实施例的扫描驱动电路的结构示意图;
- [0031] 图8是本发明的平面显示装置的示意图。

具体实施方式

[0032] 请参阅图1及图2,图1所示电路在非作用期间的功耗较大。图1所示电路中,扫描驱动电路在生成扫描驱动信号之后,第一下级时钟信号CK(N+2)控制的晶体管PT4仍在不断的工作,在非作用期间,所述扫描驱动电路会通过所述第一下级时钟信号CK(N+2)的跳变不断将上级扫描驱动信号G(N-1)写入到本级上拉控制信号Q(N)之中,虽然上级上拉控制信号Q(N-1)一直维持低电平,但是晶体管PT4的开关也必定会造成额外的动态功耗的损失和一些非理想工作状态的产生,从图2所示的现有扫描驱动电路的时序图分析可知,现有扫描驱动电路存在一个风险点,这个风险点的存在会直接导致整个电路的失效,当级传信号受到外界条件的干扰时,传输波形会发生一定的波动,这种非正常的扰动会通过控制所述第一下级时钟信号CK(N+2)输入到下一级扫描驱动电路的本级上拉控制信号Q(N)中,进而影响下一级扫描驱动电路的正常工作,最后影响面板的正常显示。

[0033] 请参阅图3,是本发明的第一实施例的扫描驱动电路的结构示意图。如图3所示,本发明的第一实施例的扫描驱动电路包括上拉维持模块300,用于接收上级时钟信号CK(N-1)并根据接收到的所述上级时钟信号CK(N-1)对下拉控制信号点P进行上拉并对上拉控制信号点Q进行充电;控制模块700,连接所述上拉维持模块300,用于接收上级上拉控制信号Q(N-1)及上级扫描驱动信号G(N-1)并根据接收到的所述上级上拉控制信号Q(N-1)及所述上级扫描驱动信号G(N-1)控制所述上拉维持模块300;输出模块500,连接所述上拉维持模块300及所述控制模块700,用于输出扫描驱动信号给扫描线;扫描线,用于将所述扫描驱动信号传输至像素单元。

[0034] 所述控制模块700包括第一可控开关PT14,所述第一可控开关PT14的输入端连接所述上级扫描驱动信号G(N-1),所述第一可控开关PT14的控制端连接所述上级上拉控制信号点Q(N-1),所述第一可控开关PT14的输出端连接所述上拉维持模块300。

[0035] 所述上拉维持模块300包括第二可控开关PT5、第三可控开关PT6、第四可控开关PT8、第五可控开关PT9及第一电容C1,所述第二可控开关PT5的输出端连接所述第一可控开关PT14的输出端及所述第三可控开关PT6的控制端,所述第二可控开关PT5的控制端连接所述第五可控开关PT9的控制端及所述第三可控开关PT6的输出端,所述第二可控开关PT5、所

述第三可控开关PT6及所述第五可控开关PT9的输入端均连接开启电压端VGH,所述第五可控开关PT9的输出端连接一扫描线及所述输出模块500,所述第一电容C1的一端连接所述第五可控开关PT9的输入端,所述第一电容C1的另一端连接所述第五可控开关PT9的控制端,所述第四可控开关PT8的控制端连接所述上级时钟信号CK(N-1),所述第四可控开关PT8的输入端连接关闭电压端VGL,所述第四可控开关PT8的输出端连接所述第三可控开关PT6的输出端。

[0036] 所述输出模块500包括第六可控开关PT10及第二电容C2,所述第六可控开关PT10的控制端连接所述第二电容C2的第一端,所述第二电容C2的第二端连接所述第五可控开关PT9的输出端、所述扫描线及所述第六可控开关PT10的输出端,所述第六可控开关PT10的输入端连接本级时钟信号CK(N)。

[0037] 所述扫描驱动电路还包括稳压模块400,用于稳定电压及防止所述上拉维持模块300漏电,所述稳压模块400包括第七可控开关PT7,所述第七可控开关PT7的控制端连接所述第四可控开关PT8的输入端及所述关闭电压VGL,所述第七可控开关PT7的输入端连接所述第二可控开关PT5的输出端、所述第一可控开关PT14的输出端及所述第三可控开关PT6的控制端,所述第七可控开关PT7的输出端连接所述第六可控开关PT10的控制端及所述第二电容C2的第一端。

[0038] 所述扫描驱动电路还包括上拉辅助模块600,用于防止所述上拉维持模块300在对所述输出模块500中的上拉控制信号点Q充电过程中漏电,所述上拉辅助模块600包括第八可控开关PT11,所述第八可控开关PT11的控制端连接所述第一可控开关PT14的输入端,所述第八可控开关PT11的输入端连接所述第二可控开关PT5的输入端、所述第三可控开关PT6的输入端、所述第五可控开关PT9的输入端及所述开启电压端VGH,所述第八可控开关PT11的输出端连接所述第二可控开关PT5的控制端。

[0039] 在所述第一实施例中,所述第一至第八可控开关PT14、PT5、PT6、PT8-PT10、PT7及PT11均为PMOS型薄膜晶体管。

[0040] 在所述第一实施例中,所述扫描驱动电路通过上级上拉控制信号点Q(N-1)控制所述上级扫描信号G(N-1)的级传,从而在不影响所述扫描驱动电路正常工作的前提下,降低时钟信号CK的负载,减小所述扫描驱动电路的额外功耗,所述第一实施例的扫描驱动电路用于正扫或者反扫电路。

[0041] 请参阅图4,是本发明的扫描驱动电路的第二实施例结构示意图。如图4所示,所述第二实施例的扫描驱动电路与所述第一实施例的扫描驱动电路的区别之处在于:所述扫描驱动电路还包括正反向扫描模块100,用于输出正向扫描驱动信号及反向扫描驱动信号来驱动所述扫描驱动电路;输入模块200,连接在所述正反向扫描模块100与所述控制模块700之间,用于接收一第一下级时钟信号CK(N+2)并根据接收到的所述第一下级时钟信号CK(N+2)对所述上拉控制信号点Q进行充电;处理模块800,连接所述控制模块700及所述上拉维持模块300,用于接收一上级上拉控制信号Q(N+1)并根据接收到的所述上级上拉控制信号Q(N+1)控制所述上拉维持模块300。

[0042] 所述正反向扫描模块100包括第九可控开关PT0、第十可控开关PT1、第十一可控开关PT2及第十二可控开关PT3,所述第九可控开关PT0的控制端连接第一扫描控制电压U2D,所述第九可控开关PT0的输入端连接一下级扫描信号G(N+1),所述第九可控开关PT0的输出

端连接所述输入模块200;所述第十可控开关PT1的控制端连接第二扫描控制电压D2U,所述第十可控开关PT1的输入端连接所述上级扫描信号G(N-1),所述第十可控开关PT1的输出端连接所述第九可控开关PT0的输出端;所述第十一可控开关PT2的控制端连接所述第一扫描控制电压U2D,所述第十一可控开关PT2的输入端连接第三下级时钟信号CK(N+3),所述第十一可控开关PT2的输出端连接所述上拉维持模块300;所述第十二可控开关PT3的控制端连接所述第二扫描控制电压D2U,所述第十二可控开关PT3的输入端连接第二下级时钟信号CK(N+1),所述第十二可控开关PT3的输出端连接所述第十一可控开关PT2的输出端;

[0043] 所述输入单元200包括第十三可控开关PT4,所述第十三可控开关PT4的控制端连接第一下级时钟信号CK(N+2),所述第十三可控开关PT4的输入端连接所述第九可控开关PT0的输出端,所述第十三可控开关PT4的输出端连接所述控制模块700中第一可控开关PT14的输入端;

[0044] 所述处理模块800包括第十四可控开关PT15,所述第十四可控开关PT15的控制端连接所述下级上拉控制信号点Q(N+1),所述第十四可控开关PT15的输入端连接所述第一可控开关PT14的输入端,所述第十四可控开关PT15的输出端连接所述第一可控开关PT14的输出端及所述第二可控开关PT5的输出端。

[0045] 在所述第二实施例中,所述第一至第十四可控开关PT14、PT5、PT6、PT8-PT10、PT7、PT11、PT0-PT4及PT15均为PMOS型薄膜晶体管。

[0046] 在所述第二实施例中,所述扫描驱动电路1没有直接利用上级扫描信号G(N-1)对所述下拉控制信号点P进行上拉控制,而是通过所述正反向扫描模块100选择后的上级扫描信号G(N-1)和下级扫描信号G(N+1)对所述下拉控制信号点P进行上拉,以此避免反扫期间所述扫描驱动电路不能正常工作。

[0047] 请参阅图5,是本发明上述实施例的所述扫描驱动电路的波形图。根据图5获得所述扫描驱动电路的工作原理如下:当所述上级扫描信号G(N-1)出现时,所述第十可控开关PT1、所述第十三可控开关PT4及所述第一可控开关PT14均导通,此时对所述本级上拉控制信号点Q(N)进行充电至低电平,对所述本级下拉控制信号点P(N)充电至高电平,当所述上级扫描信号G(N-1)结束时,所述第十三可控开关PT4及所述第一可控开关PT14均截止,此时所述本级上拉控制信号点Q(N)维持低电平,所述本级下拉控制信号点P(N)维持高电平,当所述本级时钟信号CK(N)出现时,输出本级扫描信号G(N),当所述本级扫描信号G(N)信号输出完毕之后,随着上级时钟信号CK(N+1)的出现,所述本级下拉控制信号点P(N)被拉至低电平,所述本级上拉控制信号点Q(N)变成高电平,所述本级扫描信号G(N)稳定在高电平,当所述上级控制信号点Q(N-1)和所述下级控制信号点Q(N+1)稳定输出高电平时,所述第一可控开关PT14和所述第十四可控开关PT15均处于截止状态,此时所述上级扫描信号G(N-1)的波动不会影响所述本级上拉控制信号点Q(N)的变化,因此所述扫描驱动电路处于稳定状态。

[0048] 请参阅图6,是本发明扫描驱动电路的第三实施例的结构示意图。如图6所示,所述第三实施例的扫描驱动电路与所述第一实施例的扫描驱动电路的区别之处在于:所述第一至第八可控开关PT14、PT5、PT6、PT8-PT10、PT7及PT11均为NMOS型薄膜晶体管。

[0049] 请参阅图7,是本发明扫描驱动电路的第四实施例的结构示意图。如图7所示,所述第四实施例的扫描驱动电路与所述第二实施例的扫描驱动电路的区别之处在于:所述第一至第十四可控开关PT14、PT5、PT6、PT8-PT10、PT7、PT11、PT0-PT4及PT15均为NMOS型薄膜晶

体管。

[0050] 请参阅图8,为本发明一种平面显示装置的示意图。所述平面显示装置例如可为LCD或OLED,其包括前述的扫描驱动电路,所述扫描驱动电路设置在所述平面显示装置的周边,例如设置在平面显示装置的两端,所述扫描驱动电路为本发明任一种扫描驱动电路。

[0051] 所述扫描驱动电路通过所述上级上拉控制信号点Q(N-1)及所述下级上拉控制信号点Q(N+1)控制扫描信号的级传输,以此避免所述扫描驱动电路在非作用期间被重复充电的问题,进而极大的提高了所述扫描驱动电路的稳定性。

[0052] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

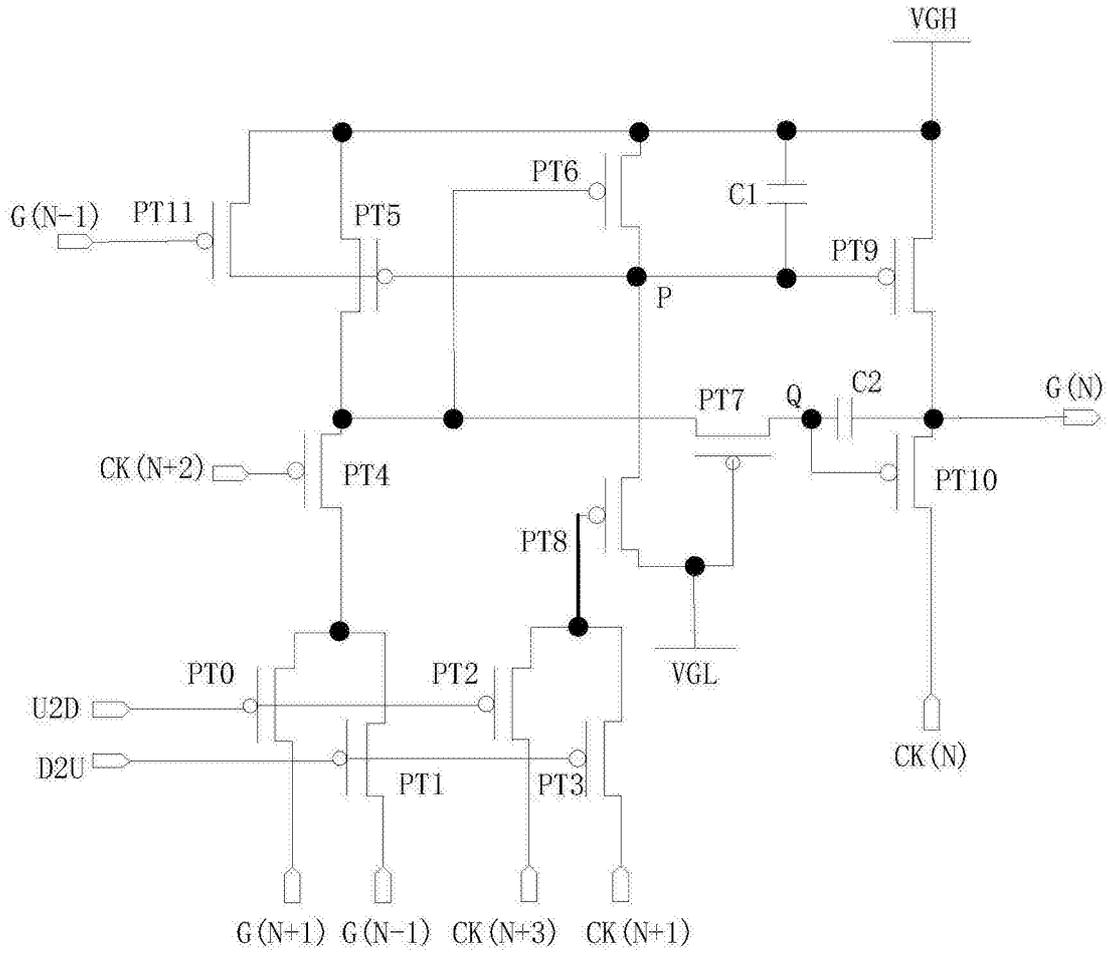


图1

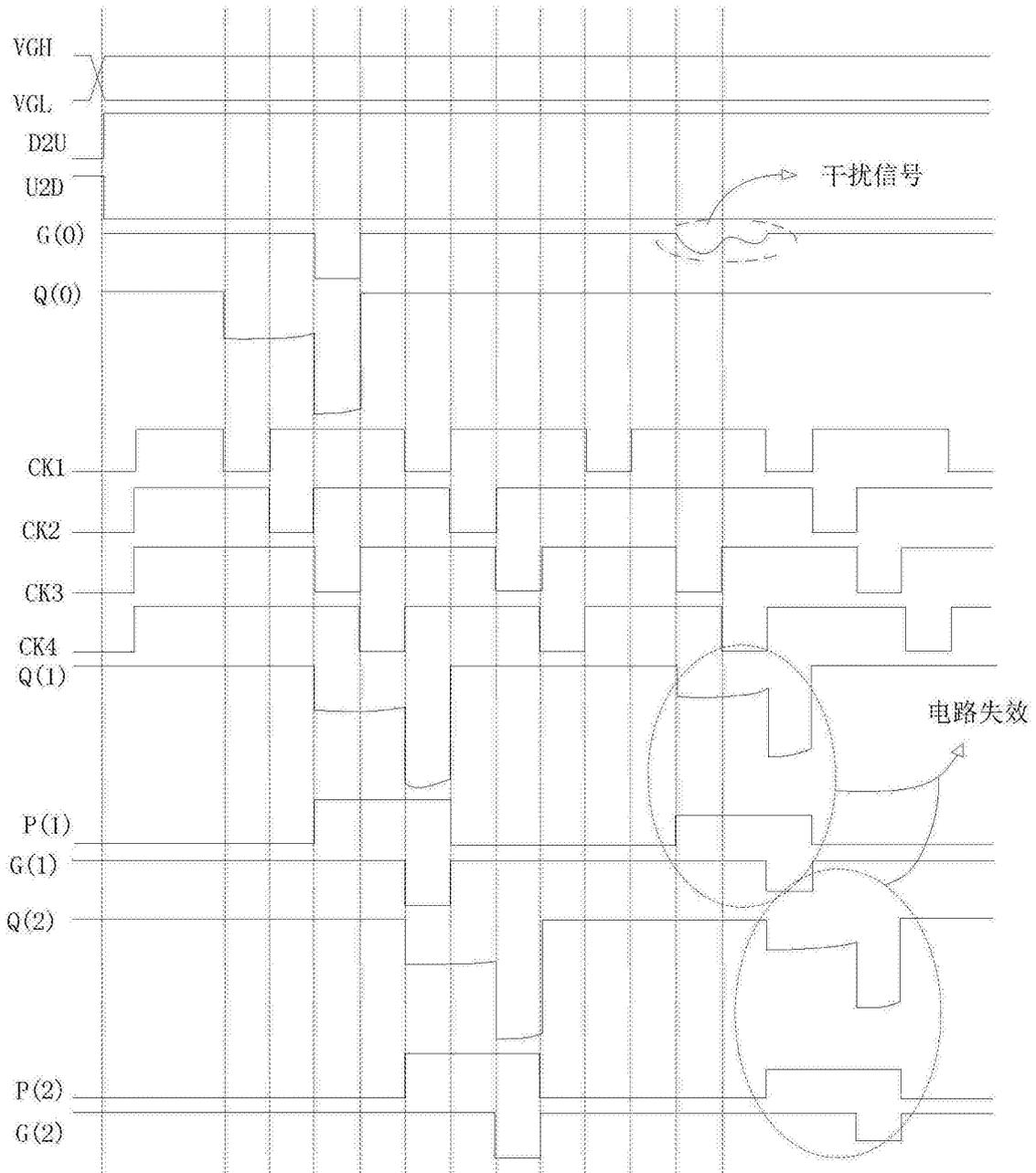


图2

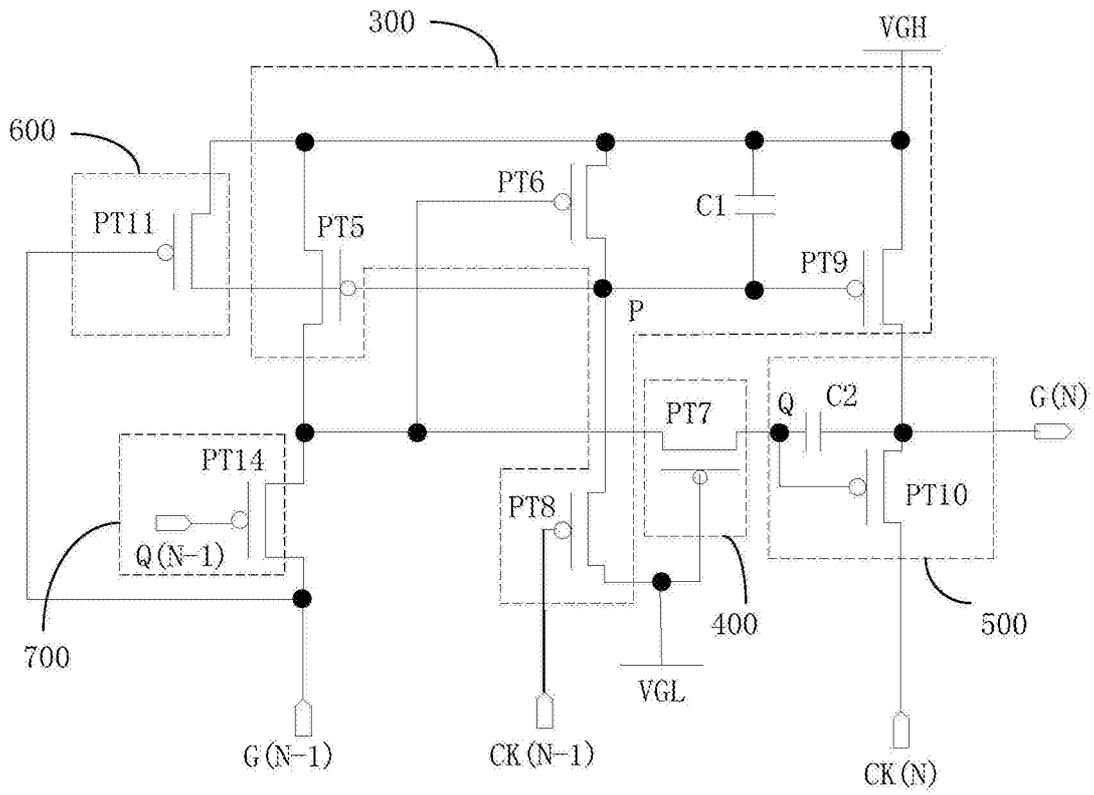


图3

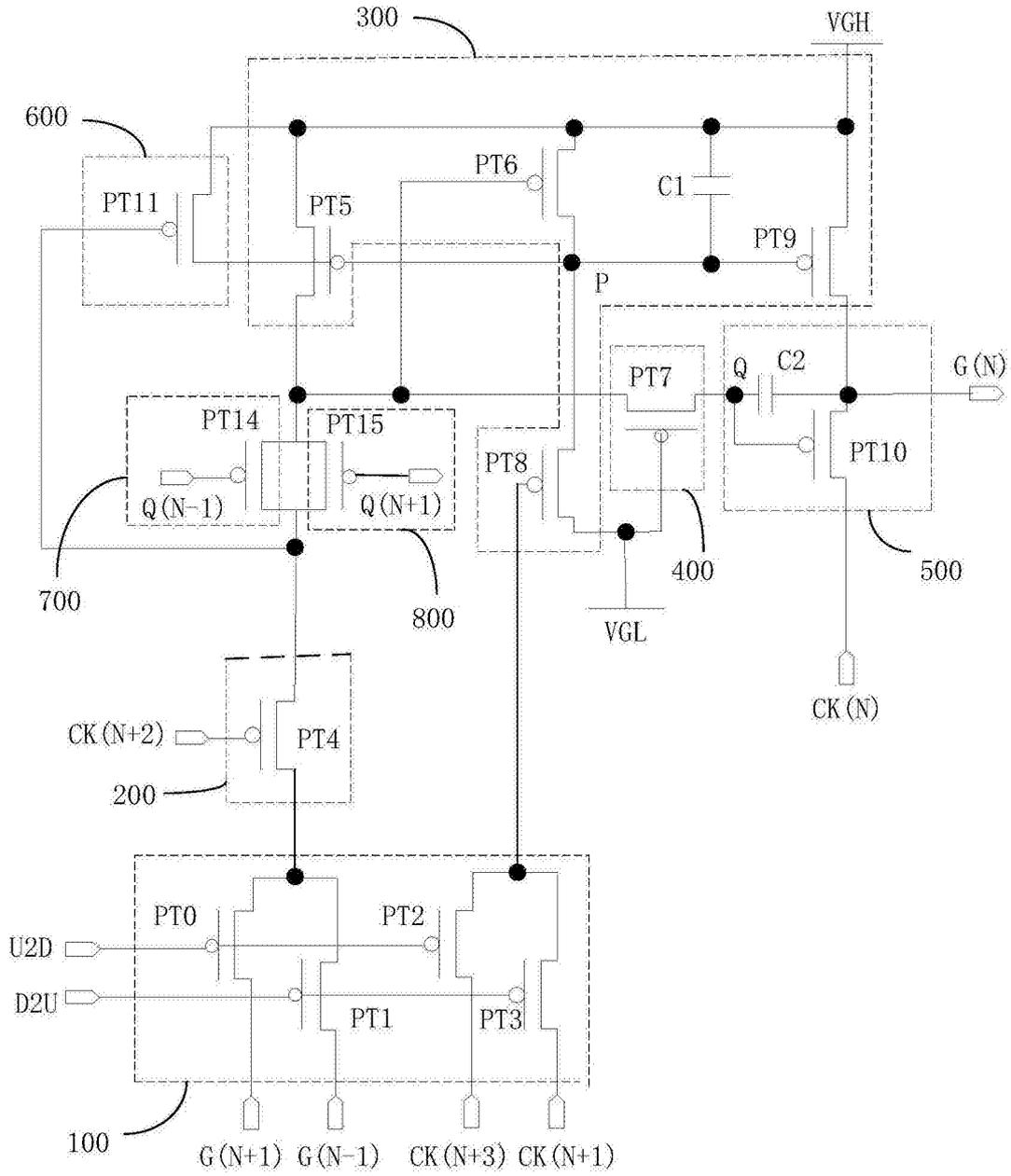


图4

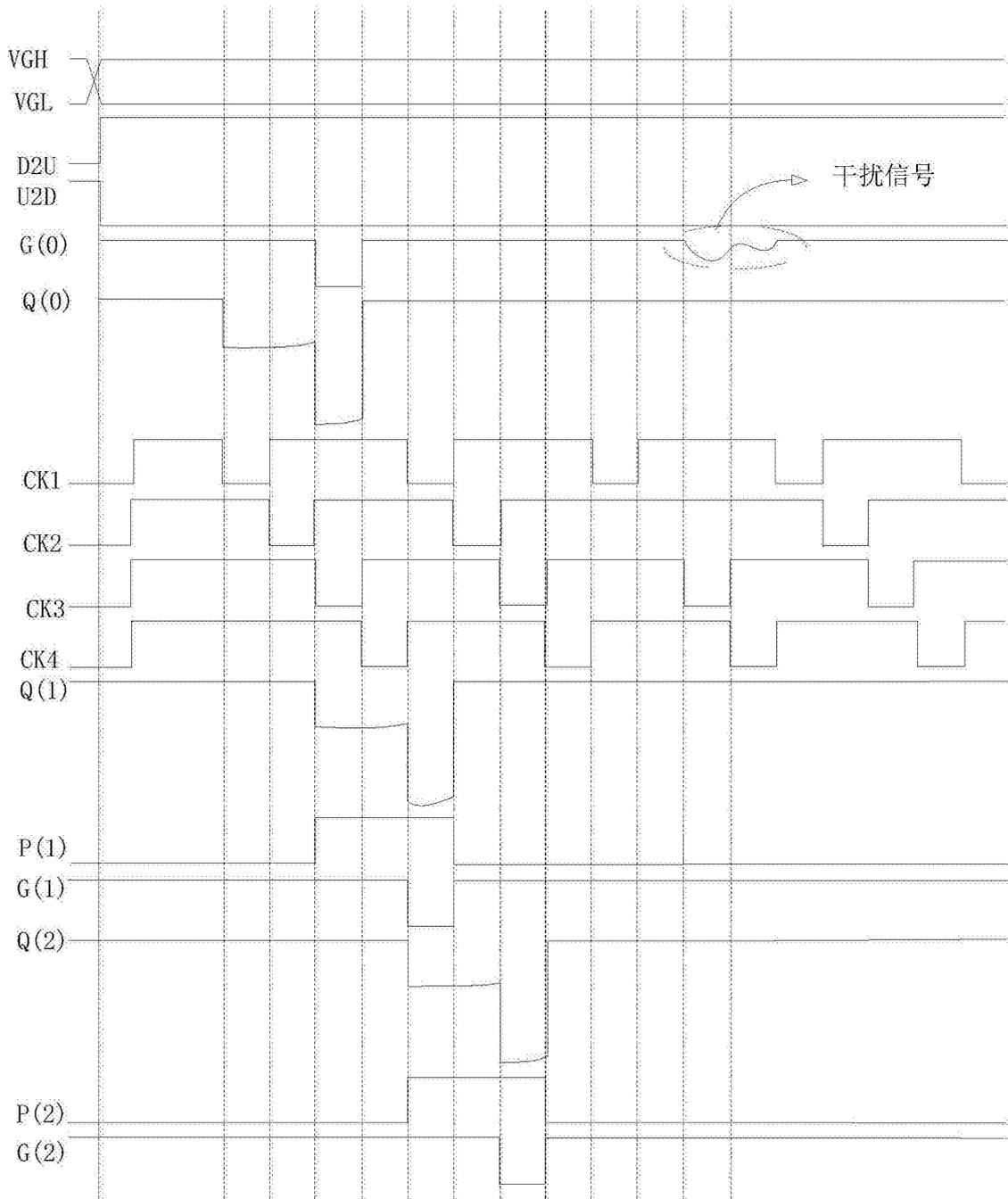


图5

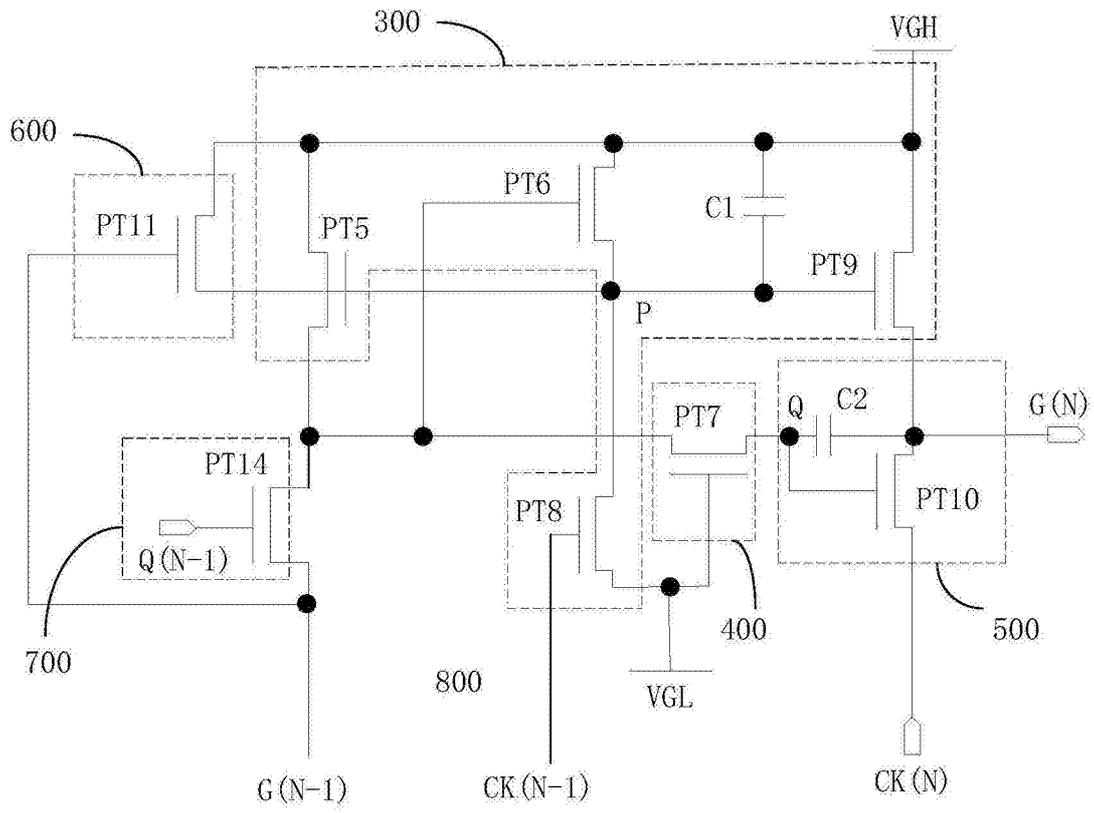


图6

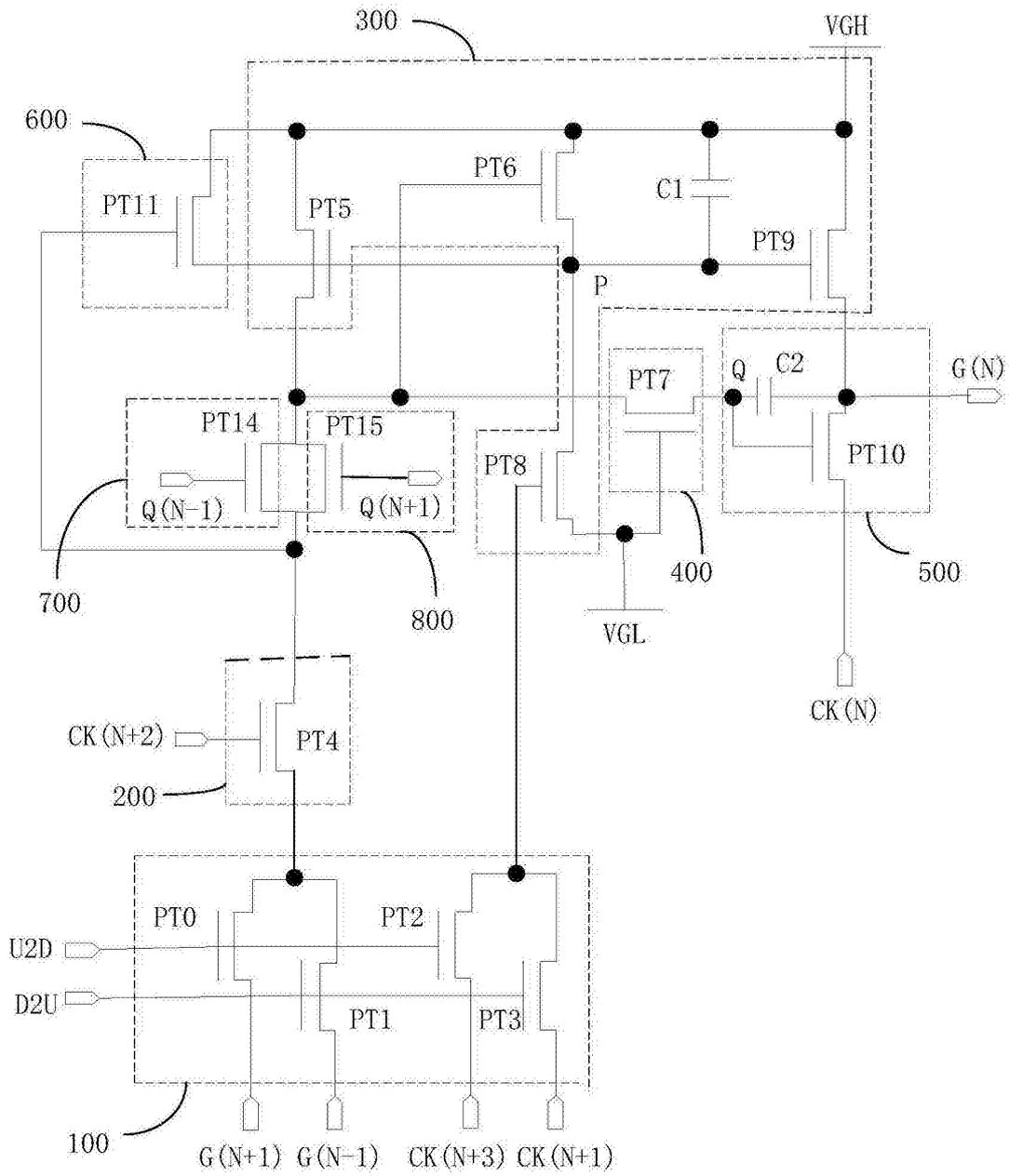


图7



图8