(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2014 年 10 月 2 日 (02.10.2014)

WIPO | PCT

(10) 国际公布号
WO 2014/154125 A1

(51) 国际专利分类号:
H01L 29/778 (2006.01)

(21) 国际申请号: PCT/CN2014/074011

(22) 国际申请日: 2014 年 3 月 25 日 (25.03.2014)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201310098145.5 2013 年 3 月 25 日 (25.03.2013) CN
201310098164.8 2013 年 3 月 25 日 (25.03.2013) CN
201310098173.7 2013 年 3 月 25 日 (25.03.2013) CN

(71) 申请人: **复旦大学 (FUDAN UNIVERSITY)** [CN/CN]; 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。

(72) 发明人: **王鹏飞 (WANG, Pengfei)**; 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。 **刘晓勇 (LIU, Xiaoyong)**; 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。 **张卫 (ZHANG, Wei)**; 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。 **孙清清 (SUN, Qingqing)**; 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。 **周鹏 (ZHOU, Peng)**; 中国上海市杨浦区邯郸路 220 号, Shanghai 200433 (CN)。

(74) 代理人: **中国商标专利事务所有限公司 (CHINA TRADEMARK & PATENT LAW OFFICE CO., LTD.)**; 中国北京市西城区月坛南街 14 号月新大厦, Beijing 100045 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: RADIO-FREQUENCY POWER DEVICE FOR REALIZING SOURCE-DRAIN GATE ASYMMETRICAL SELF-ALIGNMENT AND MANUFACTURING METHOD

(54) 发明名称 : 一种实现源漏栅非对称自对准的射频功率器件及制造方法

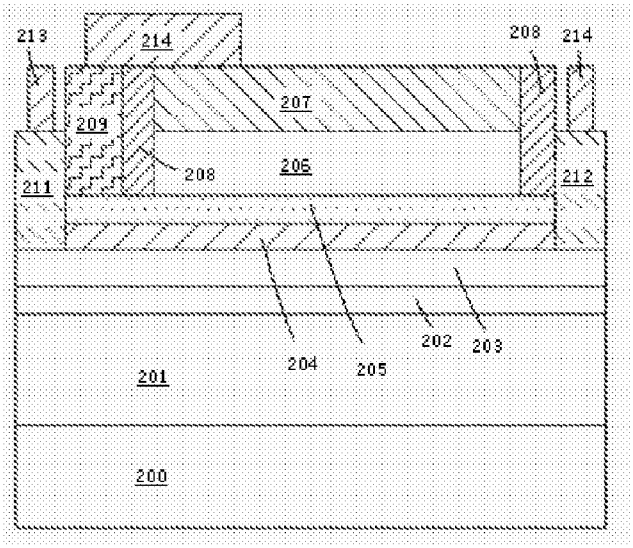


图 1 / Fig. 1

(57) Abstract: The present invention relates to the technical field of radio-frequency power devices, in particular to a radio-frequency power device for realizing source-drain gate asymmetrical self-alignment and manufacturing method thereof. The radio-frequency power device for realizing source-drain gate asymmetrical self-alignment utilizes a gate electrode side wall to realize self-alignment of the positions of a gate electrode, a drain electrode and a source electrode, thus reducing product parameter drifts. In addition, the gate electrode is protected by a passivation layer, such that the source electrode and drain electrode of the device can be formed via an alloying process, an epitaxy process or an ion implantation process after the formation of the gate electrode. With a simple technical process, the present invention reduces source-drain parasitic resistance and increases electrical properties of a radio-frequency power device.

(57) 摘要: 本发明属于射频功率器件技术领域，具体涉及一种实现源漏栅非对称自对准的射频功率器件及其制造方法。本发明的实现源漏栅非对称自对准的射频功率器件，利用栅极侧墙来实现栅极、漏极与源极位置的自对准，减小了产品参数的漂移，同时，由于栅极被钝化层保护，可以在栅极形成之后通过合金化工艺、外延工艺或者离子注入工艺来形成器件的源极与漏极，工艺过程简单，降低了源、漏寄生电阻，增强了射频功率器件的电学性能。

WO 2014/154125 A1

RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种实现源漏栅非对称自对准的射频功率器件及制造方法

技术领域

本发明属于射频功率器件领域，具体涉及一种实现源漏栅非对称自对准的射频功率器件及制造方法。

背景技术

高电子迁移率晶体管（High Electron Mobility Transistors，HEMT）被普遍认为是最有发展前途的高速电子器件之一。由于具有超高速、低功耗、低噪声的特点(尤其在低温下)，能极大地满足超高速计算机及信号处理、卫星通信等用途上的特殊需求，故而 HEMT 器件受到广泛的重视。作为新一代微波及毫米波器件,HEMT 器件无论是在频率、增益还是在效率方面都表现出无与伦比的优势。经过 10 多年的发展,HEMT 器件已经具备了优异的微波、毫米波特性,已成为 2～100 GHz 的卫星通信、射电天文等领域中的微波毫米波低噪声放大器的主要器件。同时,HEMT 器件也是用来制作微波混频器、振荡器和宽带行波放大器的核心部件。

目前氮化镓基的 HEMT 射频功率器件大多采用后栅工艺制造，其制造的工艺流程主要包括：首先制造源、漏电极。光刻欧姆接触窗口，利用电子束蒸发形成多层电极结构，剥离工艺形成源、漏接触，使用快速热退火(RTA)设备，在 900℃、30 Sec 氩气保护条件下形成良好的源、漏欧姆接触。然后光刻出需刻蚀掉的区域，并使用反应离子束刻蚀(RIE)设备，通入氯化硼，刻蚀台阶。最后再次利用光刻、电子束蒸发和剥离工艺形成肖特基势垒栅金属。但是随着器件尺寸的缩小,这种后栅工艺的方法难以实现 HEMT 器件的栅极与源极、漏极位置的精确对准，造成产品参数的漂移。

发明的公开

本发明的目的在于提出一种实现源漏栅非对称自对准的射频功率器件及其制造方法，以实现射频功率器件的栅极与源极、漏极位置的自对准，减小产品参数的漂移，增强射频功率器件的电学性能。

本发明提出了一种实现源漏栅非对称自对准的射频功率器件，包括：

在衬底上依次形成的氮化镓铝缓冲层、氮化镓沟道层、氮化镓铝隔离层；

以及，在所述氮化镓铝隔离层之上形成的栅介质层；

在所述栅介质层之上形成的栅叠层区，包括栅极以及位于栅极之上的钝化层；

在所述栅叠层区的两侧分别形成的第一栅极侧墙；

在位于所述栅叠层区两侧的所述第一栅极侧墙的外侧分别形成的漏极和源极;

靠近所述漏极一侧的所述第一栅极侧墙与所述漏极之间形成的第二栅极侧墙。

进一步地，在靠近所述漏极一侧的所述第一栅极侧墙之上形成的与所述源极相连的场板，且在器件的电流沟道长度方向上，所述场板向所述第二栅极侧墙以及所述位于栅极之上的钝化层上延伸。

进一步地，所述源极和漏极位于所述氮化镓铝隔离层之上，由合金材料形成。

进一步地，所述源极和漏极位于所述氮化镓铝隔离层内，由所述氮化镓铝隔离层内的硅离子掺杂区形成。

进一步地，所述源极和漏极位于所述氮化镓沟道层之上，由掺杂硅的氮化镓或者氮化镓铝材料形成。

本发明还提供有一种如上所述的实现源漏栅非对称自对准的射频功率器件的制造方法，具体步骤如下:

在衬底上依次淀积氮化镓铝缓冲层、氮化镓沟道层、氮化镓铝隔离层;

以光刻胶作为刻蚀阻挡层，依次刻蚀氮化镓铝隔离层、氮化镓沟道层、氮化镓铝缓冲层以形成有源区，之后去胶;

在所形成的结构的暴露表面上依次淀积第一层绝缘薄膜、第一层导电薄膜、第二层绝缘薄膜;

进行光刻、显影定义出器件的栅叠层区的位置;

以光刻胶作为刻蚀阻挡层，依次刻蚀掉暴露出的第二层绝缘薄膜和第一层导电薄膜，之后去胶，未被刻蚀掉的第一层导电薄膜和第二层绝缘薄膜形成栅叠层区，所述栅叠层区包括器件的栅极以及位于栅极之上的钝化层;

在所形成的结构的暴露表面上淀积第三层绝缘薄膜，并刻蚀所形成的第三层绝缘薄膜在栅叠层区的两侧分别形成第一栅极侧墙;

在所形成的结构的暴露表面上淀积一层多晶硅，并对所形成的多晶硅进行回刻，其中，仅源极位置处的多晶硅没有被刻蚀掉;

在所形成的结构的暴露表面上淀积第四层绝缘薄膜，并刻蚀所形成的第四层绝缘薄膜在栅叠层区靠近漏极的一侧形成第二栅极侧墙;

刻蚀掉剩余的多晶硅，并继续刻蚀掉暴露出的第一层绝缘薄膜。

如上所述的实现源漏栅非对称自对准的射频功率器件的制造方法，还包括:

通过光刻工艺形成图形，分别定义出源极和漏极的位置;

通过 lift-off 工艺和合金化工艺形成器件的源极和漏极;

在靠近漏极一侧的第一栅极侧墙之上形成与源极相连的场板，且在器件的电流沟道长度方向上，该场板向第二栅极侧墙以及位于栅极之上的钝化层上延伸。

如上所述的实现源漏栅非对称自对准的射频功率器件的制造方法，还包括:

通过光刻工艺形成图形，以一个图形暴露出源极和漏极的位置;

通过离子注入工艺向氮化镓铝隔离层中注入硅离子以形成器件的源极和漏极;

在靠近漏极一侧的第一栅极侧墙之上形成与源极相连的场板，且在器件的电流沟道长度方向上，该场板向第二栅极侧墙以及位于栅极之上的钝化层上延伸。

如上所述的实现源漏栅非对称自对准的射频功率器件的制造方法，还包括:

继续刻蚀掉暴露出的氮化镓铝隔离层以暴露出所形成的氮化镓沟道层;

通过光刻工艺形成图形，以一个图形暴露出源极和漏极的位置;

通过外延工艺生长掺杂硅的氮化镓或者氮化镓铝，在暴露出的氮化镓沟道层之上形成器件的源极和漏极;

在靠近漏极一侧的第一栅极侧墙之上形成与源极相连的场板，且在器件的电流沟道长度方向上，该场板向第二栅极侧墙以及位于栅极之上的钝化层上延伸。

如上所述的实现源漏栅非对称自对准的射频功率器件的制造方法，所述第一层绝缘薄膜为氧化硅、氮化硅、氧化铪或者三氧化二铝中的任意一种，所述第二层绝缘薄膜、第三层绝缘薄膜和第四层绝缘薄膜分别为氧化硅或者氮化硅中的任意一种。

如上所述的实现源漏栅非对称自对准的射频功率器件的制造方法，所述的第一层导电薄膜为含铬、含镍或者含钨的合金。

本发明的实现源漏栅非对称自对准的射频功率器件，利用栅极侧墙来实现栅极、漏极与源极位置的自对准，减小了产品参数的漂移，同时，由于栅极被钝化层保护，可以在栅极形成之后直接通过合金化工艺、离子注入工艺或者外延工艺来形成器件的源极与漏极，降低了源、漏寄生电阻，增强了射频功率器件的电学性能。

附图的简要说明

图 1 为本发明所公开的实现源漏栅非对称自对准的射频功率器件的第一个实施例的剖面图。

图 2 为本发明所公开的实现源漏栅非对称自对准的射频功率器件的第二个实施例的剖面图。

图 3 为本发明所公开的实现源漏栅非对称自对准的射频功率器件的第三个实施例的剖面图。

图 4 为由本发明所公开的实现源漏栅非对称自对准的射频功率器件组成的射频功率器件阵列的一个实施例，其中，图 4b 为该射频功率器件阵列的俯视图示意图，图 4a 为图 4b 所示结构沿 A-A 线的剖面图。

图 5 至图 21 为本发明的实现源漏栅非对称自对准的射频功率器件的制造方法的工艺流程图。

实现本发明的最佳方式

下面结合附图与具体实施方式对本发明作进一步详细的说明，在图中，为了方便说明，放大或缩小了层和区域的厚度，所示大小并不代表实际尺寸。尽管这些图并不能完全准确的反映出器件的实际尺寸，但是它们还是完整的反映了区域和组成结构之间的相互位置，特别是组成结构之间的上下和相邻关系。

图 1 至图 3 为本发明所提出的实现源漏栅非对称自对准的射频功率器件的三个实施例，它们是沿器件电流沟道长度方向的剖面图。如图 1 至图 3 所示，本发明的实现源漏栅非对称自对准的射频功率器件的衬底包括基底 200 和在基底 200 上形成的氮化镓缓冲层 201，在氮化镓缓冲层 201 之上依次形成有氮化镓铝缓冲层 202、氮化镓沟道层 203 和氮化镓铝隔离层 204。在氮化镓铝隔离层 204 之上形成有栅介质层 205，在栅介质层 205 之上形成有器件的栅叠层区，所述栅叠层区包括栅极 206 和在栅极 206 之上形成的钝化层 207。在栅叠层区的两侧分别形成有第一栅极侧墙 208。在位于所述栅叠层区两侧的所述第一栅极侧墙的外侧还分别形成有漏极 211 和源极 212。在靠近漏极 211 一侧的第一栅极侧墙 208 与漏极 211 之间形成有第二栅极侧墙 209。而在靠近漏极 211 一侧的第一栅极侧墙 208 之上还形成有器件的场板 214，场板 214 中的一部分与源极 212 相连，且在器件的电流沟道长度方向上，场板 214 向第二栅极侧墙 209 和钝化层 207 上延伸。在漏极 211 之上还形成有用于将漏极 211 与外部电极相连接的漏极 211 的接触体 213。

在图 1 所示的实现源漏栅非对称自对准的射频功率器件的实施例中，漏极 211 和源极 212 形成于氮化镓沟道层 203 之上，漏极 211 和源极 212 由掺杂硅的氮化镓或者氮化镓铝材料形成。

在图 2 所示的实现源漏栅非对称自对准的射频功率器件的实施例中，漏极 211 和源极 212 形成于氮化镓铝隔离层 204 内，漏极 211 和源极 212 由氮

化镓铝隔离层 204 内的硅离子掺杂区形成。

在图 3 所示的实现源漏栅非对称自对准的射频功率器件的实施例中，漏极 211 和源极 212 形成于氮化镓铝隔离层 204 之上，漏极 211 和源极 212 通常由合金材料形成。

由多个本发明的实现源漏栅非对称自对准的射频功率器件还可以组成射频功率器件阵列，图 4 为由本发明所公开的如图 1 所示的实现源漏栅非对称自对准的射频功率器件组成的射频功率器件阵列的一个实施例，其中，图 4b 为该射频功率器件阵列的俯视图示意图，图 4a 为图 4b 所示结构沿 A-A 线的剖面图。在图 4 所示的射频功率器件阵列的实施例中，相邻的两个实现源漏栅非对称自对准的射频功率器件共用了一个源极 212 或者共用了一个漏极 211。

本发明所提出的实现源漏栅非对称自对准的射频功率器件及由本实现源漏栅非对称自对准的射频功率器件组成的射频功率器件阵列的制造方法是一致的，以下所叙述的是制备本发明的射频功率器件阵列结构的工艺流程。

首先，如图 5 所示，在衬底上依次淀积形成厚度约为 40 纳米的氮化镓铝缓冲层 202、厚度约为 40 纳米的氮化镓沟道层 203、厚度约为 22 纳米的氮化镓铝隔离层 204，然后在氮化镓铝隔离层 204 之上淀积一层光刻胶并掩膜、曝光、显影定义出有源区的位置，然后以光刻胶作为刻蚀阻挡层依次刻蚀掉暴露出的氮化镓铝隔离层 204、氮化镓沟道层 203、氮化镓铝缓冲层 202 以形成有源区，然后剥除光刻胶。其中，图 5a 为所形成结构的俯视图示意图，图 5b 为图 5a 所示结构沿 B-B 线的剖面图。

本实施例中所述的衬底包括基底 200 和在基底 200 上形成的氮化镓缓冲层 201，基底 200 可以为硅、碳化硅或者为三氧化二铝。

接下来，在所形成的结构的暴露表面上依次淀积形成第一层绝缘薄膜 205、第一层导电薄膜和第二层绝缘薄膜，并在第二层绝缘薄膜之上淀积一层光刻胶并掩膜、曝光、显影定义出器件的栅叠层区的位置，然后以光刻胶作为刻蚀阻挡层依次刻蚀掉暴露的第二层绝缘薄膜和第一层导电薄膜，未被刻蚀掉的第一层导电薄膜和第二层绝缘薄膜形成栅叠层区，其包括器件的栅极 206 以及位于栅极之上的钝化层 207，剥除光刻胶后如图 6 所示，其中图 4a 为所形成结构的俯视图示意图，图 6b 为图 6a 所示结构沿 C-C 线的剖面图。

第一层绝缘薄膜 205 可以为氧化硅、氮化硅、氧化铪或者为三氧化二铝，作为器件的栅介质层，其厚度优选为 8 纳米。栅极 206 可以为含铬、或者含镍、或者含钨的合金，比如为镍金合金、铬钨合金、钯金合金、铂金合金、镍铂金合金或者为镍钯金合金。钝化层 207 可以为氧化硅或者为氮化硅。

接下来，在所形成的结构的暴露表面上淀积形成第三层绝缘薄膜，接着

对所形成的第三层绝缘薄膜进行回刻以在栅叠层区的两侧形成第一栅极侧墙208，如图 7 所示。栅极侧墙 208 可以为氧化硅或者为氮化硅。

接下来，在所形成的结构的暴露表面上淀积一层多晶硅薄膜 210，如图 8 所示。然后对所形成的多晶硅薄膜 210 进行回刻，如图 9 所示。

在氮化镓射频功率器件阵列中，通过控制栅极与栅极之间的距离，在对多晶硅薄膜 210 进行刻蚀时，仅被定义的源极位置处的多晶硅没有被刻蚀掉，而其它位置处的多晶硅薄膜被刻蚀掉。

接下来，在所形成的结构的暴露表面上淀积形成第四层绝缘薄膜，并刻蚀所形成的第四层绝缘薄膜在栅叠层区的一侧形成第二栅极侧墙 209，如图 10 所示。接着，刻蚀掉剩余的多晶硅薄膜 210，并继续刻蚀掉暴露出的第一层绝缘薄膜 205 和氮化镓铝隔离层 204，以露出氮化镓沟道层 203，如图 11 所示。

接下来，在所形成的结构的暴露表面上淀积一层光刻胶并掩膜、曝光、显影形成图形，以一个图形暴露出源极和漏极的位置，如图 12 所示。图 12 为所形成结构的俯视图示意图，虚线框 303 表示所形成图形的位置。

接下来，通过外延工艺生长掺杂硅的氮化镓或者氮化镓铝，在暴露出的氮化镓沟道层 203 之上形成器件的源极 212 和漏极 211，剥除光刻胶并去掉多晶氮化镓，如图 13 所示。

最后，在所形成的结构的暴露表面上淀积一层新的光刻胶并掩膜、曝光、形影定义出器件场板、源极和漏极的位置，接着淀积第二层导电薄膜，第二层导电薄膜可以为钛铝合金、镍铝合金、镍铂合金或者为镍金合金。然后通过业界所熟知的 lift-off 工艺去掉淀积在光刻胶之上的第二层导电薄膜，而保留没有淀积在光刻胶之上的第二层导电薄膜，在靠近漏极 211 一侧的第一栅极侧墙 208 之上形成器件的场板 214，场板 214 与源极 212 相连，同时形成漏极与外部电极相连接的漏极的接触体 213，如图 14 所示。

图 14 所示的射频功率器件阵列结构对应着图 1 所示的实现源漏栅非对称自对准的射频功率器件结构。

在图 4 至图 14 描述的射频功率器件阵列结构的制造方法中，在刻蚀掉剩余的多晶硅薄膜 210 后，可以仅刻蚀掉暴露出的第一层绝缘薄膜 205，而不对氮化镓铝隔离层 204 进行刻蚀，如图 15 所示。然后在所形成的结构的暴露表面上淀积一层光刻胶并掩膜、曝光、显影形成图形，以一个图形暴露出源极和漏极的位置，如图 16 所示。图 16 为所形成结构的俯视图示意图，虚线框 303 表示所形成图形的位置。

接下来，通过离子注入工艺向氮化镓铝隔离层 204 中注入硅离子以形成器件的源极 212 和漏极 211，剥除光刻胶后进行快速热处理，如图 17 所示。

最后，在所形成的结构的暴露表面上淀积一层新的光刻胶并掩膜、曝光、形影定义出器件场板、源极和漏极的位置，接着淀积第二层导电薄膜，第二层导电薄膜可以为钛铝合金、镍铝合金、镍铂合金或者为镍金合金。然后通过业界所熟知的 lift-off 工艺去掉淀积在光刻胶之上的第二层导电薄膜，而保留没有淀积在光刻胶之上的第二层导电薄膜，以在漏极 211 侧第一栅极侧墙之上形成器件的场板 214，场板 214 与源极 212 相连，同时形成漏极与外部电极相连接的漏极的接触体 213，如图 18 所示。

图 18 所示的射频功率器件阵列结构对应着图 2 所示的实现源漏栅非对称自对准的射频功率器件结构。

在上述的氮化镓射频功率器件阵列结构的制造方法中，在刻蚀掉剩余的多晶硅薄膜 210 后，并继续刻蚀掉暴露出的第一层绝缘薄膜 205 以露出氮化镓铝隔离层 204 后，可以不进行离子注入工艺，而在所形成的结构的暴露表面上直接淀积一层光刻胶并掩膜、曝光、显影形成图形，分别定义出源极和漏极的位置，如图 19 所示。图 19 为所形成结构的俯视图示意图，虚线框 301、302 分别表示所形成的漏极图形和源极图形的位置。

接下来，通过 lift-off 工艺和合金化工艺在氮化镓铝隔离层 204 之上形成器件的源极 212 和漏极 211，如图 20 所示。其过程为：首先淀积一层导电薄膜，比如为钛/铝/镍/金合金，然后通过 lift-off 工艺去掉淀积在光刻胶之上的导电薄膜，而保留没有淀积在光刻胶之上的导电薄膜，再通过高温热退火形成良好的源、漏接触。

最后，在所形成的结构的暴露表面上淀积一层新的光刻胶并掩膜、曝光、形影定义出器件场板、源极和漏极的位置，接着淀积第二层导电薄膜，第二层导电薄膜可以为钛铝合金、镍铝合金、镍铂合金或者为镍金合金。然后通过 lift-off 工艺去掉淀积在光刻胶之上的第二层导电薄膜，而保留没有淀积在光刻胶之上的第二层导电薄膜，以在靠近漏极 211 一侧的第一栅极侧墙之上形成器件的场板 214，场板 214 与源极 212 相连，同时形成漏极与外部电极相连接的漏极的接触体 213，如图 21 所示。

图 21 所示的射频功率器件阵列结构对应着图 3 所示的实现源漏栅非对称自对准的射频功率器件结构。

如上所述，在不偏离本发明精神和范围的情况下，还可以构成许多有很大差别的实施例。应当理解，除了如所附的权利要求所限定的，本发明不限于在说明书中所述的具体实例。

工业应用性

本发明的实现源漏栅非对称自对准的射频功率器件，利用栅极侧墙来实现栅极、漏极与源极位置的自对准，减小了产品参数的漂移，同时，由于栅极被钝化层保护，可以在栅极形成之后直接通过合金化工艺、离子注入工艺或者外延工艺来形成器件的源极与漏极，降低了源、漏寄生电阻，增强了射频功率器件的电学性能。

权 利 要 求

1. 一种实现源漏栅非对称自对准的射频功率器件，包括:

在衬底上依次形成的氮化镓铝缓冲层、氮化镓沟道层、氮化镓铝隔离层;

以及，在所述氮化镓铝隔离层之上形成的栅介质层;

其特征在于，还包括:

在所述栅介质层之上形成的栅叠层区，包括栅极以及位于栅极之上的钝化层;

在所述栅叠层区的两侧分别形成的第一栅极侧墙;

在位于所述栅叠层区两侧的所述第一栅极侧墙的外侧分别形成的漏极和源极;

在靠近所述漏极一侧的所述第一栅极侧墙与所述漏极之间形成的第二栅极侧墙。

2. 如权利要求 1 所述的实现源漏栅非对称自对准的射频功率器件，其特征在于，在靠近所述漏极一侧的所述第一栅极侧墙之上形成的与所述源极相连的场板，且在器件的电流沟道长度方向上，所述场板向所述第二栅极侧墙以及所述位于栅极之上的钝化层上延伸。

3. 如权利要求 1 所述的实现源漏栅非对称自对准的射频功率器件，其特征在于，所述源极和漏极位于所述氮化镓铝隔离层之上，由合金材料形成。

4. 如权利要求 1 所述的实现源漏栅非对称自对准的射频功率器件，其特征在于，所述源极和漏极位于所述氮化镓铝隔离层内，由所述氮化镓铝隔离层内的硅离子掺杂区形成。

5. 如权利要求 1 所述的实现源漏栅非对称自对准的射频功率器件，其特征在于，所述源极和漏极位于所述氮化镓沟道层之上，由掺杂硅的氮化镓或者氮化镓铝材料形成。

6. 一种如权利要求 1 所述的实现源漏栅非对称自对准的射频功率器件的制造方法，其特征在于，具体步骤如下:

在衬底上依次淀积氮化镓铝缓冲层、氮化镓沟道层、氮化镓铝隔离层;

以光刻胶作为刻蚀阻挡层，依次刻蚀氮化镓铝隔离层、氮化镓沟道层、氮化镓铝缓冲层以形成有源区，之后去胶；

在所形成的结构的暴露表面上依次淀积第一层绝缘薄膜、第一层导电薄膜、第二层绝缘薄膜；

进行光刻、显影定义出器件的栅叠层区的位置；

以光刻胶作为刻蚀阻挡层，依次刻蚀掉暴露出的第二层绝缘薄膜和第一层导电薄膜，之后去胶，未被刻蚀掉的第一层导电薄膜和第二层绝缘薄膜形成栅叠层区，所述栅叠层区包括器件的栅极以及位于栅极之上的钝化层；

在所形成的结构的暴露表面上淀积第三层绝缘薄膜，并刻蚀所形成的第三层绝缘薄膜在栅叠层区的两侧分别形成第一栅极侧墙；

在所形成的结构的暴露表面上淀积一层多晶硅，并对所形成的多晶硅进行回刻，其中，仅源极位置处的多晶硅没有被刻蚀掉；

在所形成的结构的暴露表面上淀积第四层绝缘薄膜，并刻蚀所形成的第四层绝缘薄膜在栅叠层区靠近漏极的一侧形成第二栅极侧墙；

刻蚀掉剩余的多晶硅，并继续刻蚀掉暴露出的第一层绝缘薄膜。

7. 如权利要求 6 所述的实现源漏栅非对称自对准的射频功率器件的制造方法，其特征在于，还包括：

通过光刻工艺形成图形，分别定义出源极和漏极的位置；

通过 lift-off 工艺和合金化工艺形成器件的源极和漏极；

在靠近漏极一侧的第一栅极侧墙之上形成与源极相连的场板，且在器件的电流沟道长度方向上，该场板向第二栅极侧墙以及位于栅极之上的钝化层上延伸。

8. 如权利要求 6 所述的实现源漏栅非对称自对准的射频功率器件的制造方法，其特征在于，还包括：

通过光刻工艺形成图形，以一个图形暴露出源极和漏极的位置；

通过离子注入工艺向氮化镓铝隔离层中注入硅离子以形成器件的源极和漏极；

在靠近漏极一侧的第一栅极侧墙之上形成与源极相连的场板，且在器件的电流沟道长度方向上，该场板向第二栅极侧墙以及位于栅极之上的钝化层上延伸。

9. 如权利要求 6 所述的实现源漏栅非对称自对准的射频功率器件的制造方

法，其特征在于，还包括:

继续刻蚀掉暴露出的氮化镓铝隔离层以暴露出所形成的氮化镓沟道层;

通过光刻工艺形成图形，以一个图形暴露出源极和漏极的位置;

通过外延工艺生长掺杂硅的氮化镓或者氮化镓铝，在暴露出的氮化镓沟道层之上形成器件的源极和漏极;

在靠近漏极一侧的第一栅极侧墙之上形成与源极相连的场板，且在器件的电流沟道长度方向上，该场板向第二栅极侧墙以及位于栅极之上的钝化层上延伸。

10. 如权利要求 6 所述的实现源漏栅非对称自对准的射频功率器件的制造方法，其特征在于，所述第一层绝缘薄膜为氧化硅、氮化硅、氧化铪或者三氧化二铝中的任意一种，所述第二层绝缘薄膜、第三层绝缘薄膜和第四层绝缘薄膜分别为氧化硅或者氮化硅中的任意一种。

11. 如权利要求 6 所述的实现源漏栅非对称自对准的射频功率器件的制造方法，其特征在于，所述的第一层导电薄膜为含铬、含镍或者含钨的合金。

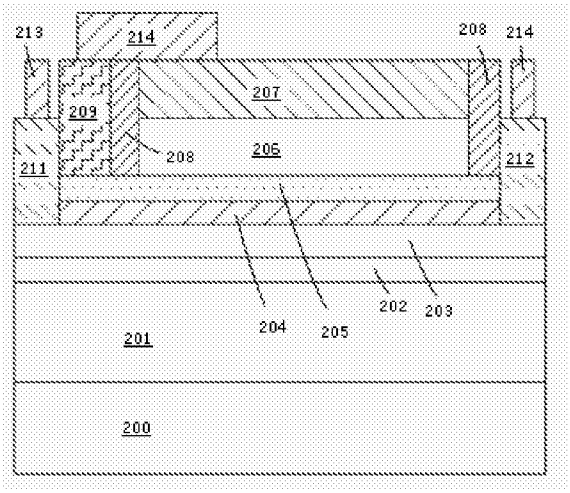

213
214
208
214
207
209
208
206
211
212
204
205
202
203
201
200

图1

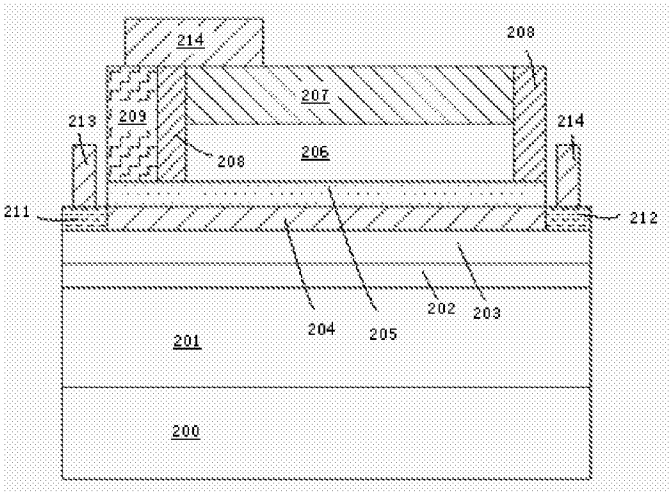

214
208
207
213
209
214
208
206
211
212
204
205
202
203
201
200

图2

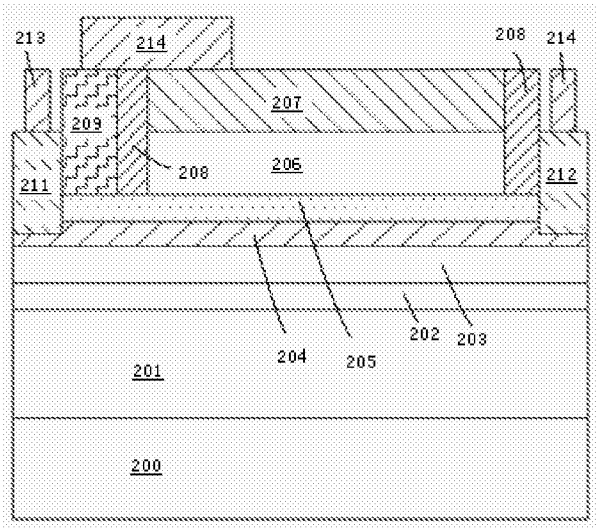

213
214
208
214
207
209
208
206
211
212
204
205
202
203
201
200

图3

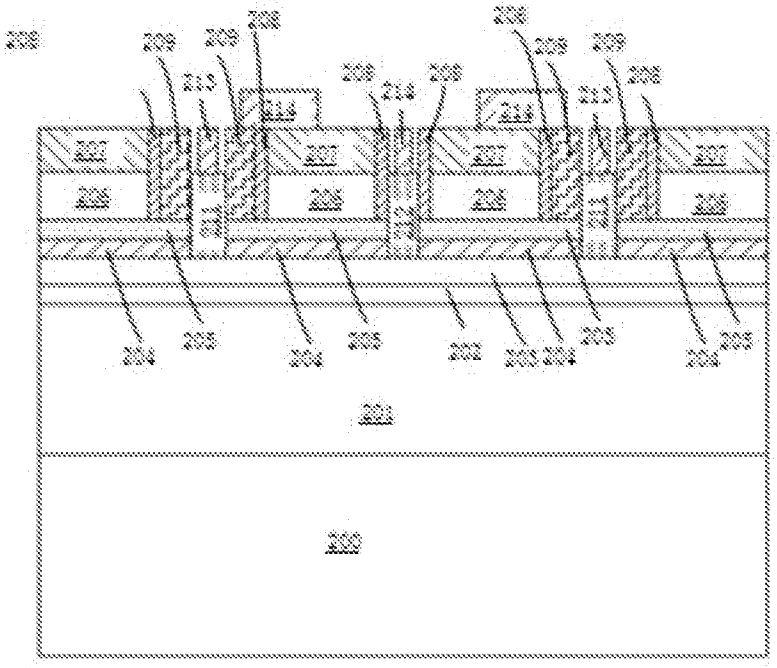


图4a

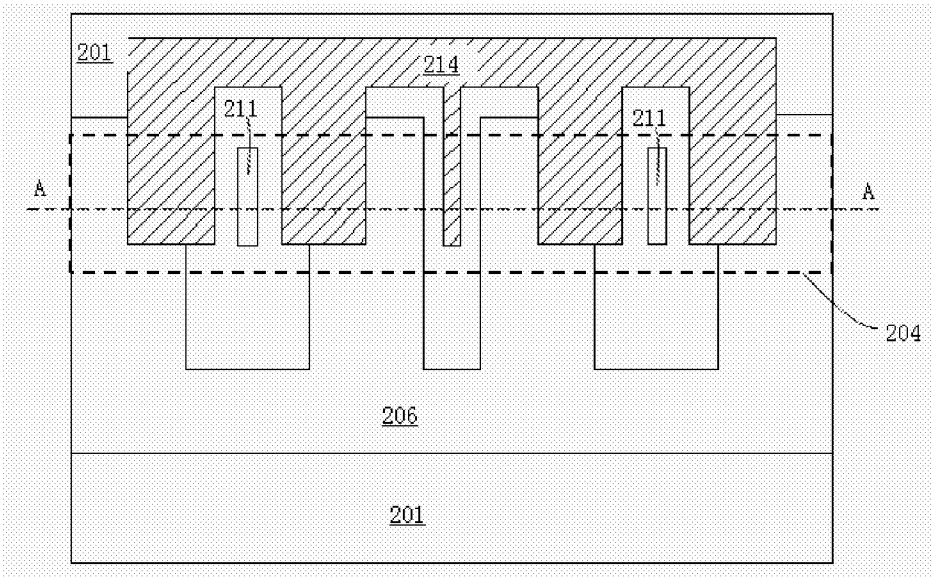


图4b

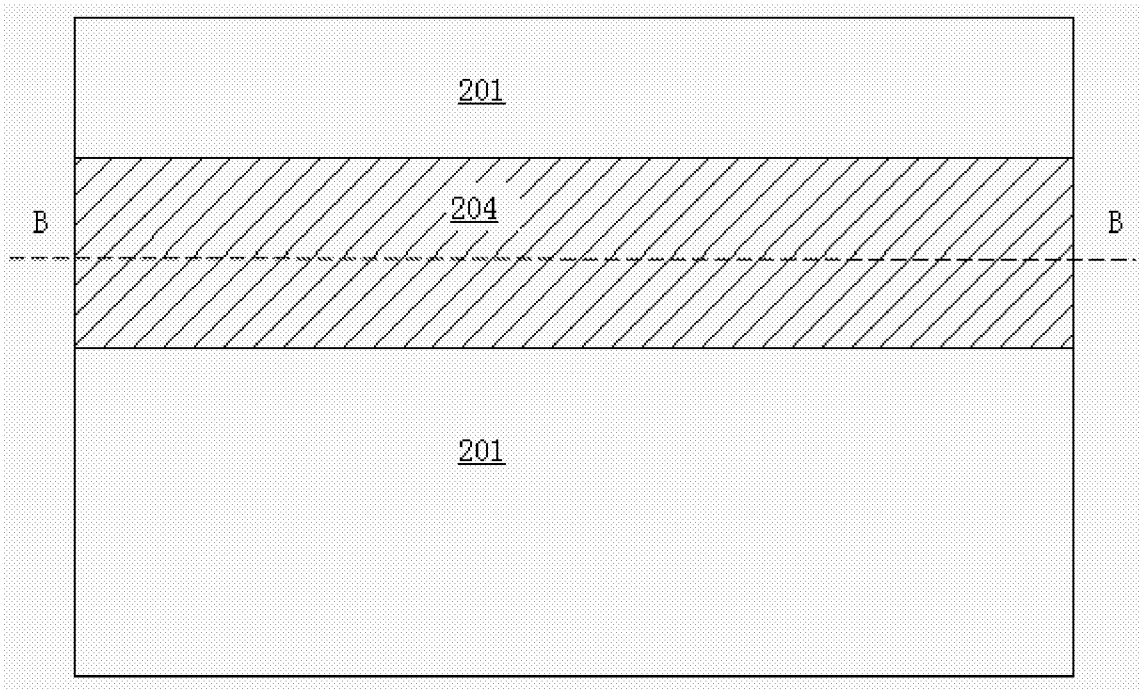


图5a

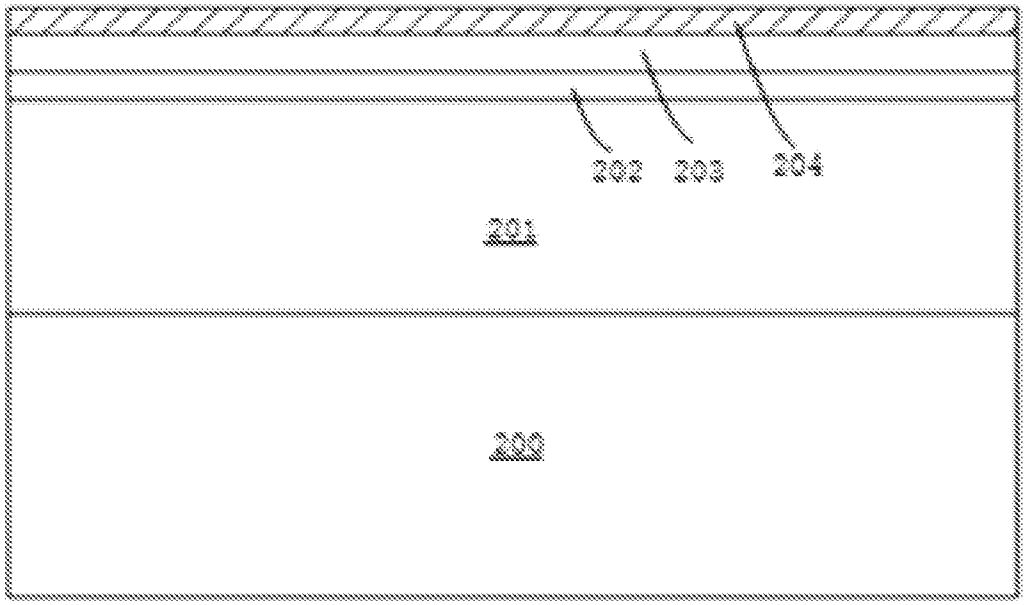


图5b

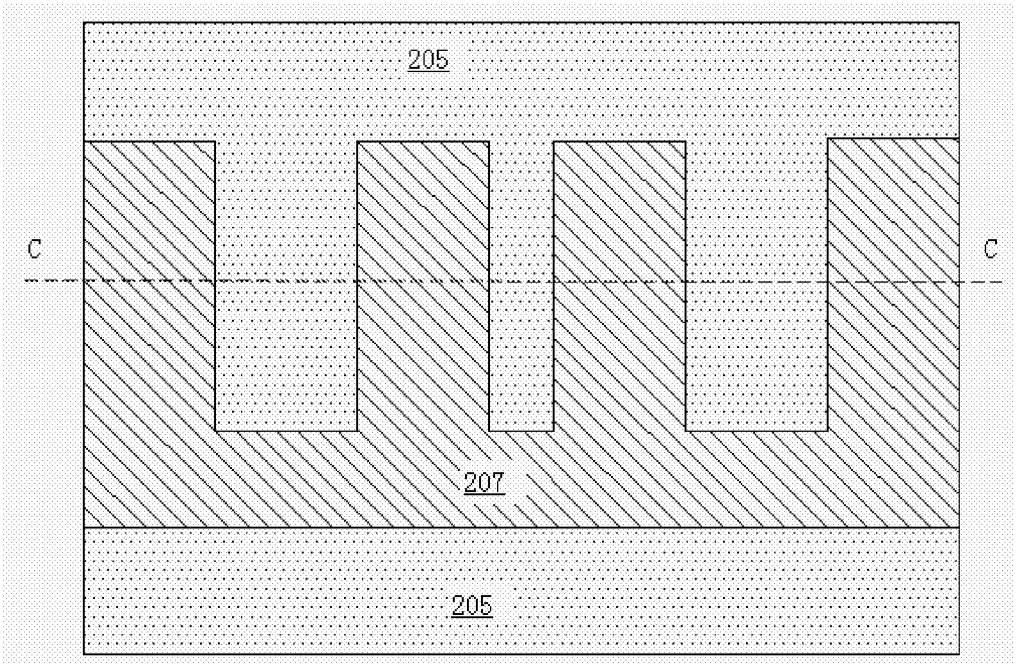

205
C
C
207
205

图6a

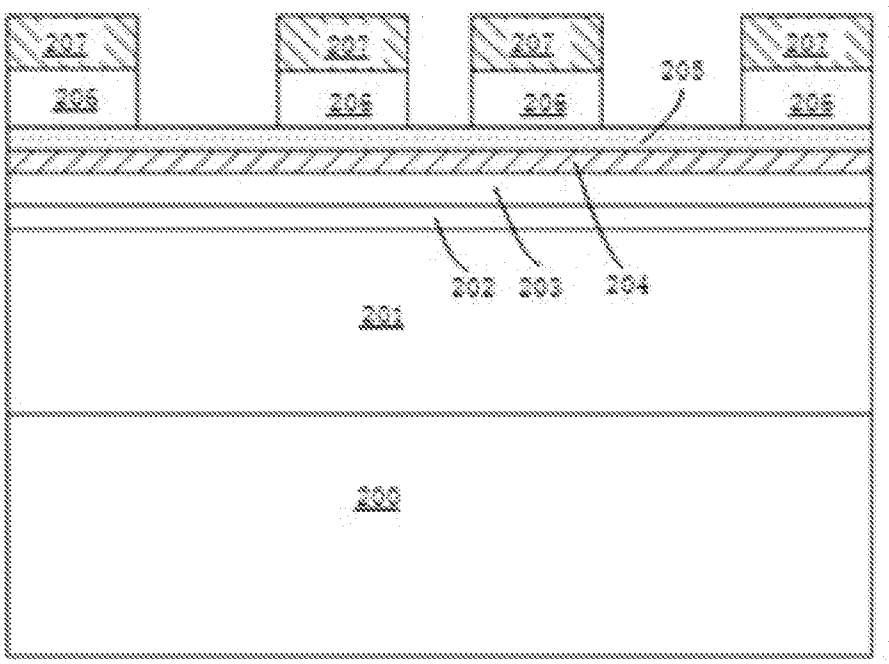

207
207
207
207
206
206
206
206
208
202
203
204
201
200

图6b

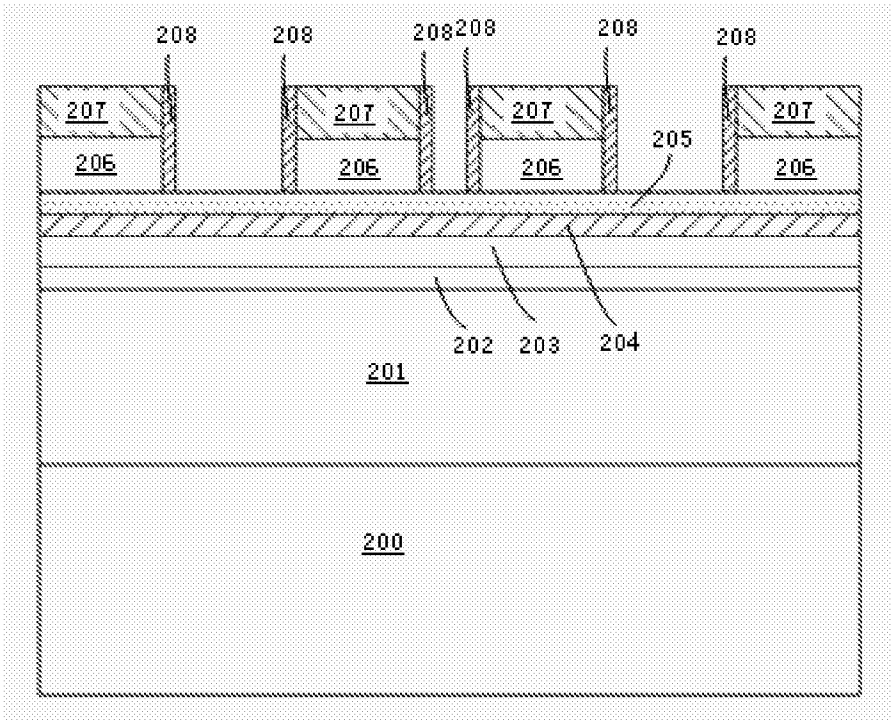

208
208
208
208
208
208
207
207
207
207
206
206
206
206
205
202
203
204
201
200

图7

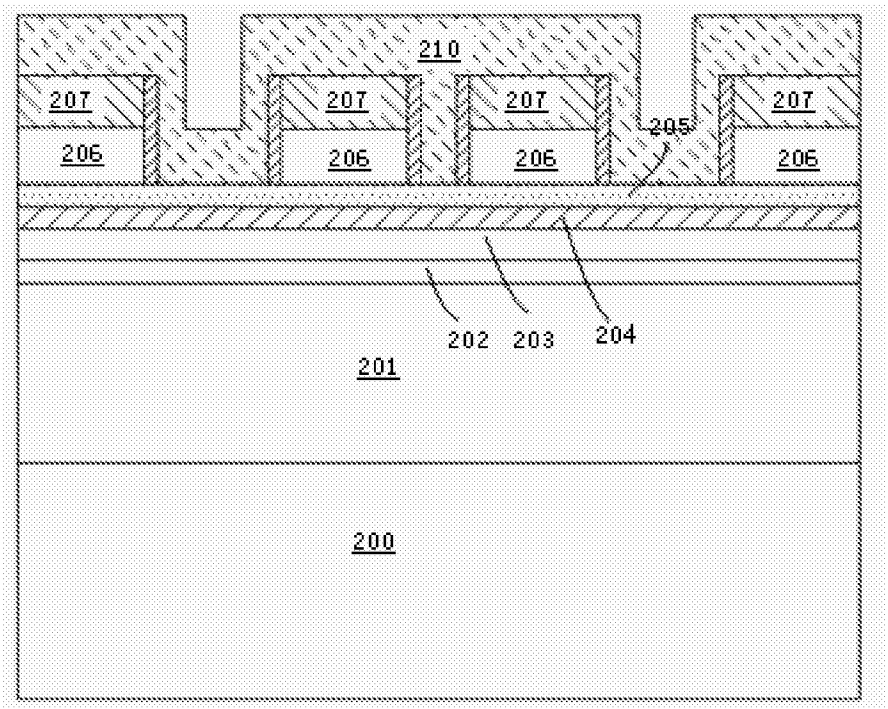

210
207
207
207
207
206
206
206
206
205
202
203
204
201
200

图8

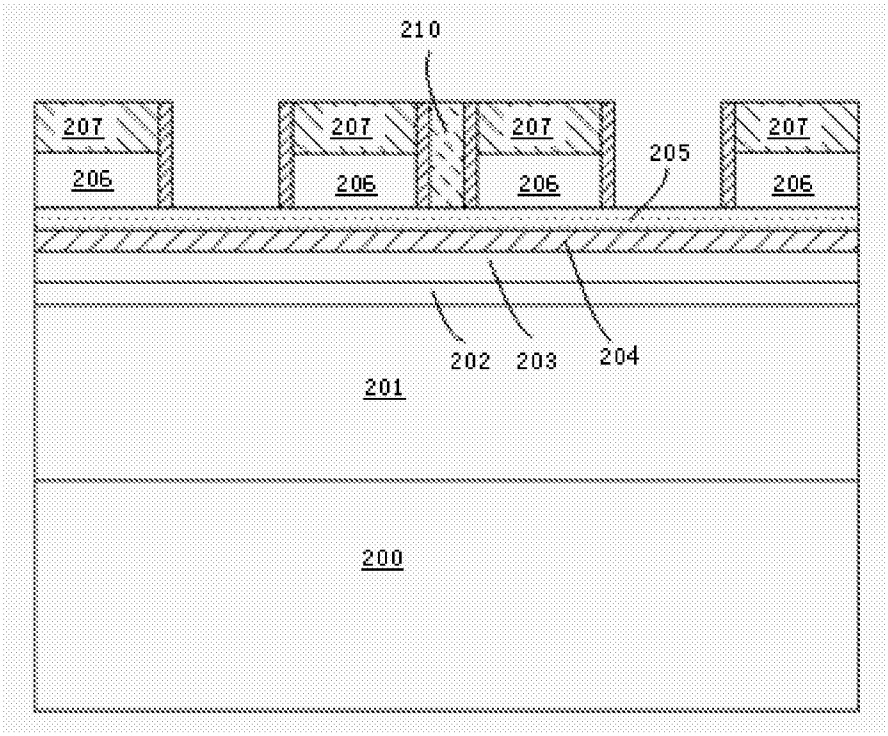

210
207
207
207
207
206
206
206
206
205
202
203
204
201
200

图9

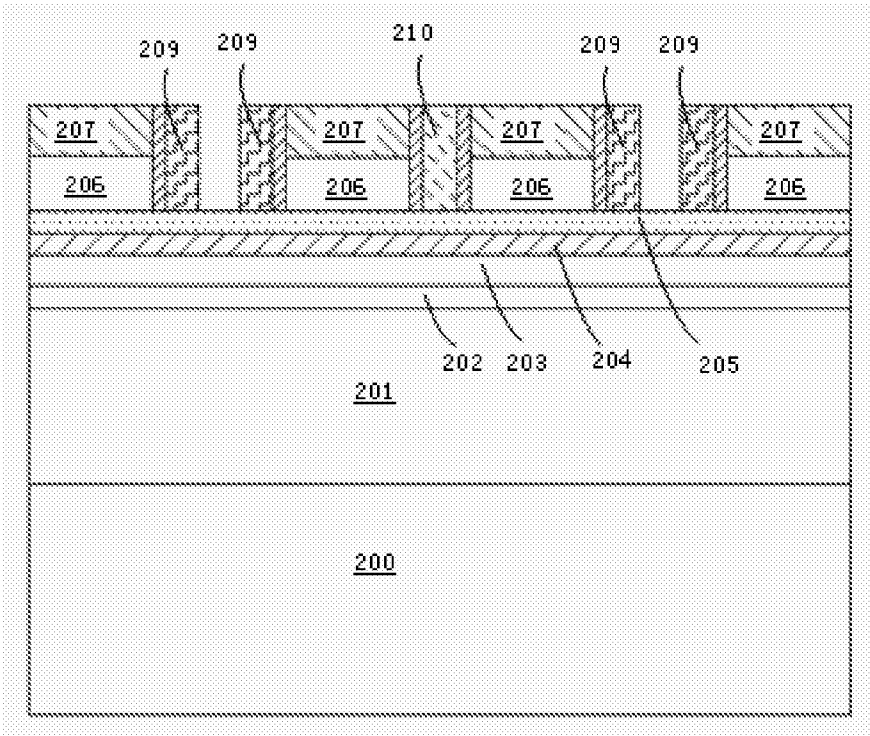

209
209
210
209
209
207
207
207
207
206
206
206
206
202
203
204
205
201
200

图10

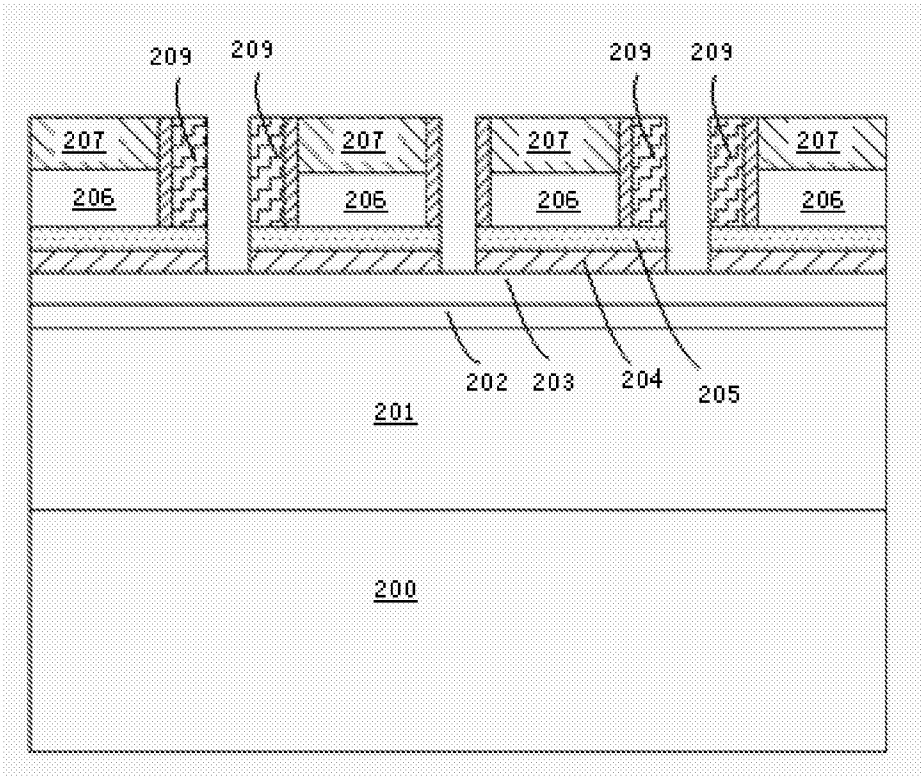

209
209
209
209
207
207
207
207
206
206
206
206
202
203
204
205
201
200

图 11

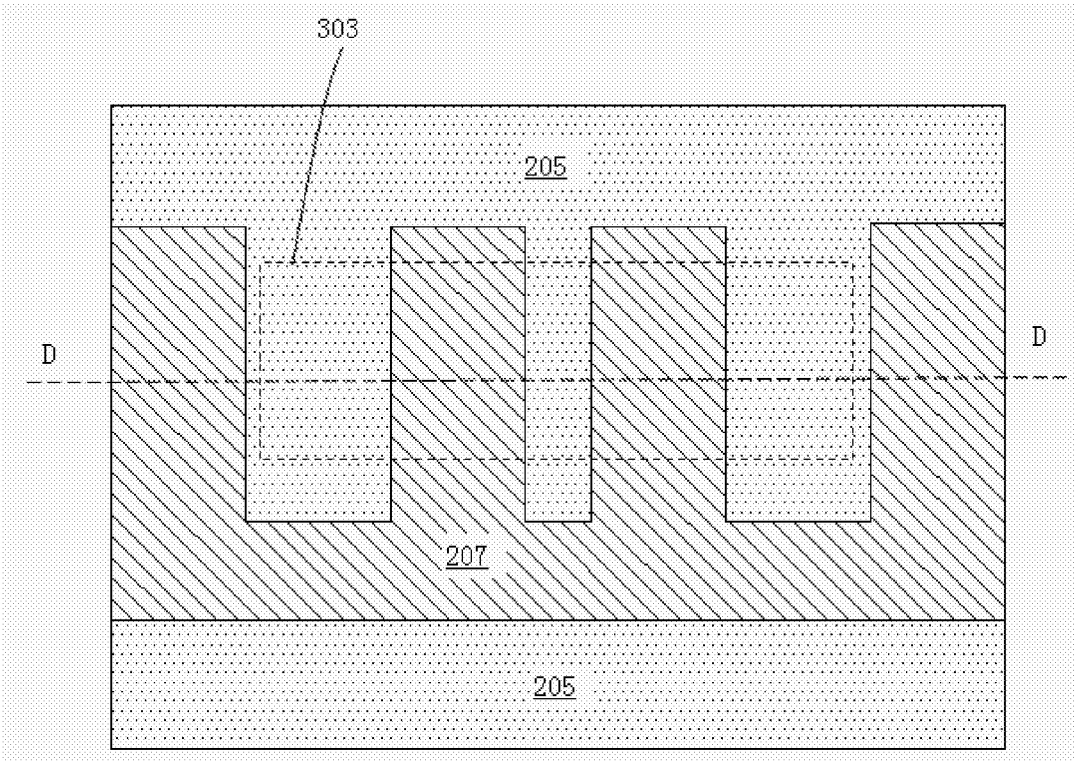

303
205
D
D
207
205

图 12

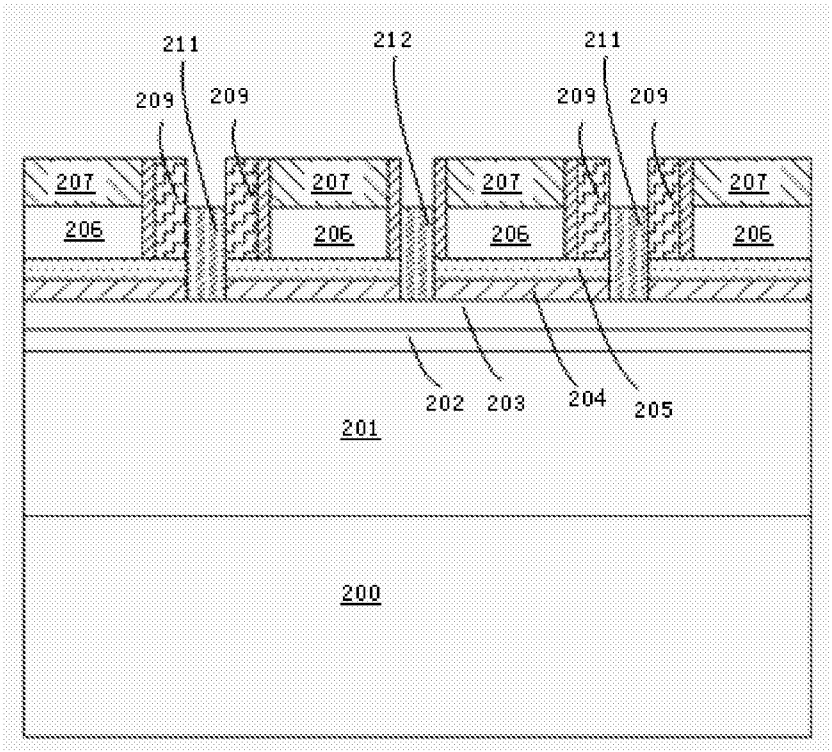

211
212
211
209
209
209
209
207
207
207
207
206
206
206
206
202
203
204
205
201
200

图 13

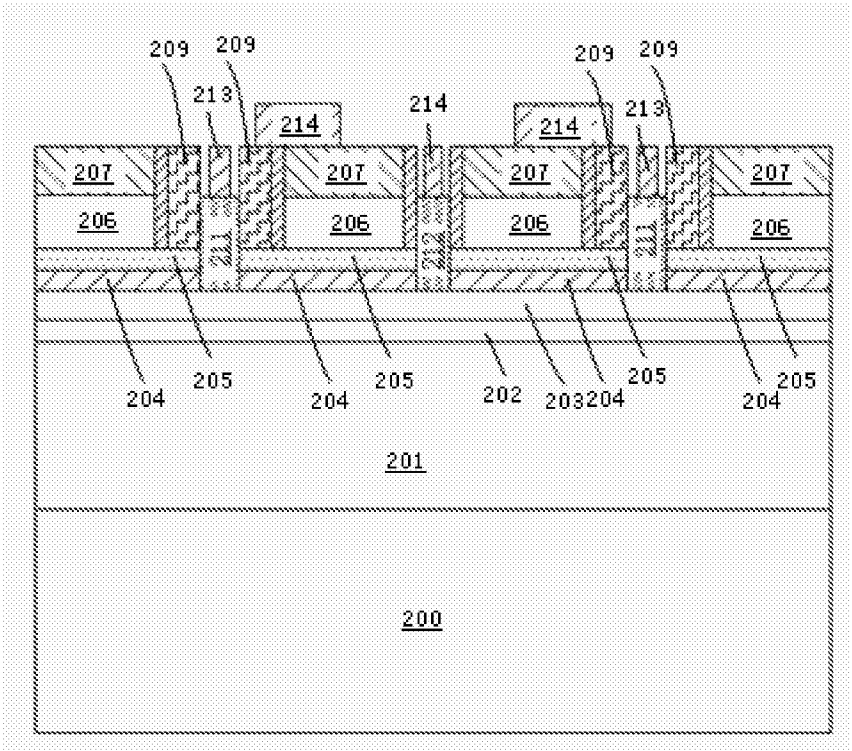

209
209
209
209
213
214
214
213
207
207
207
207
206
206
206
206
211
212
213
204
205
204
205
202
203
204
205
204
205
201
200

图 14

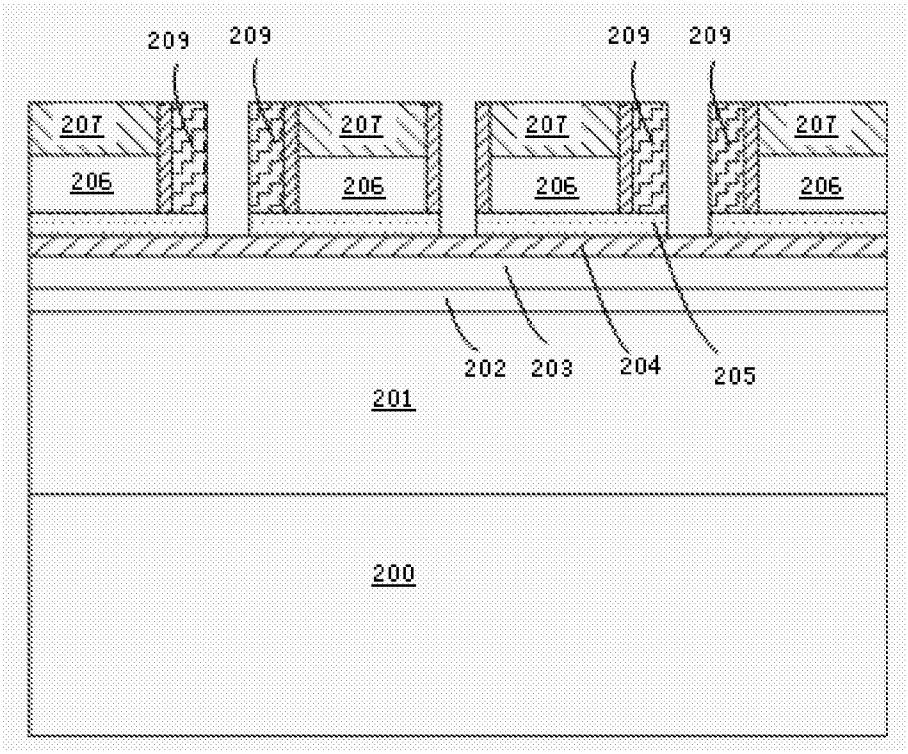

209
209
209
209
207
207
207
207
206
206
206
206
202
203
204
205
201
200

图 15

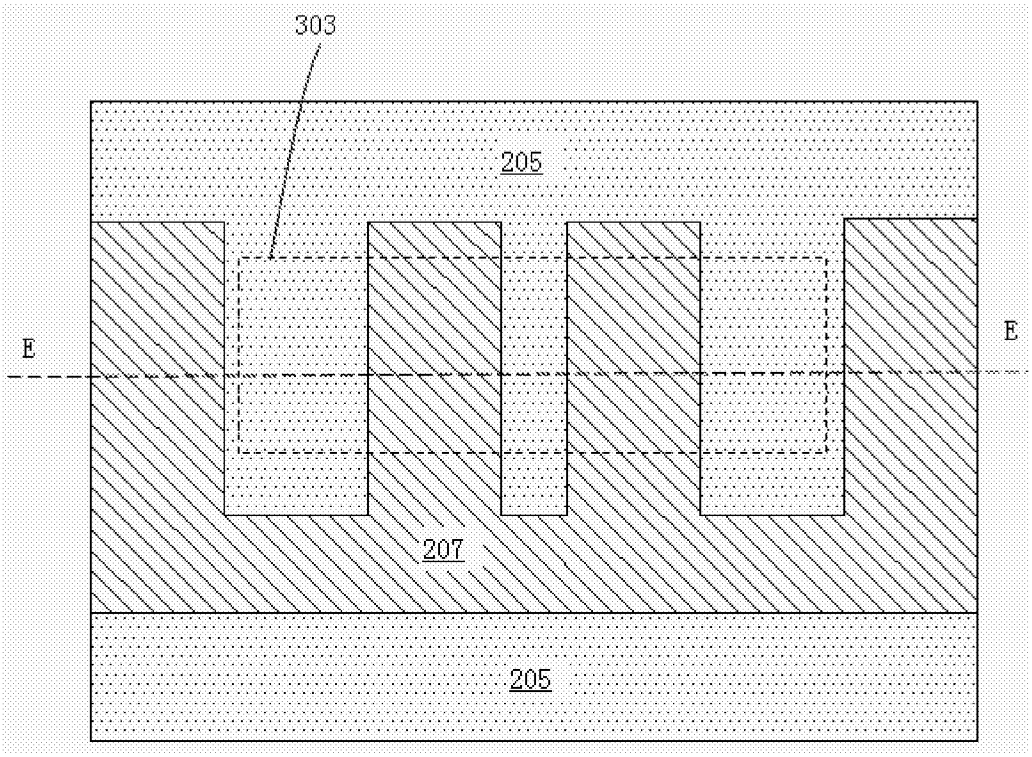

303
205
E
E
207
205

图 16

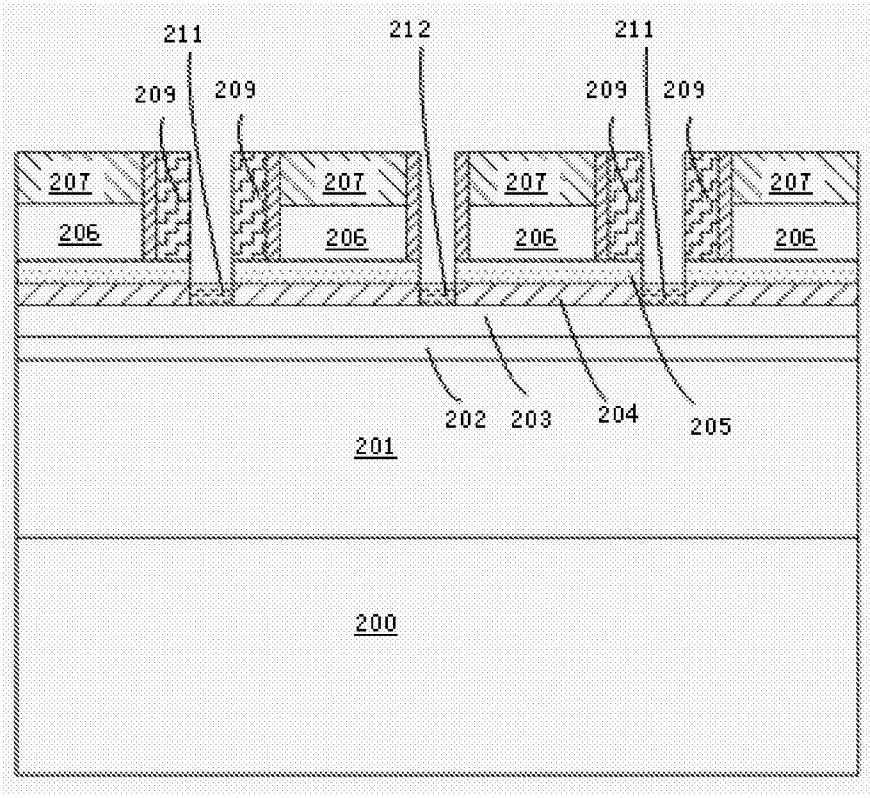

211
212
211
209
209
209
209
207
207
207
207
206
206
206
206
202
203
204
205
201
200

图 17

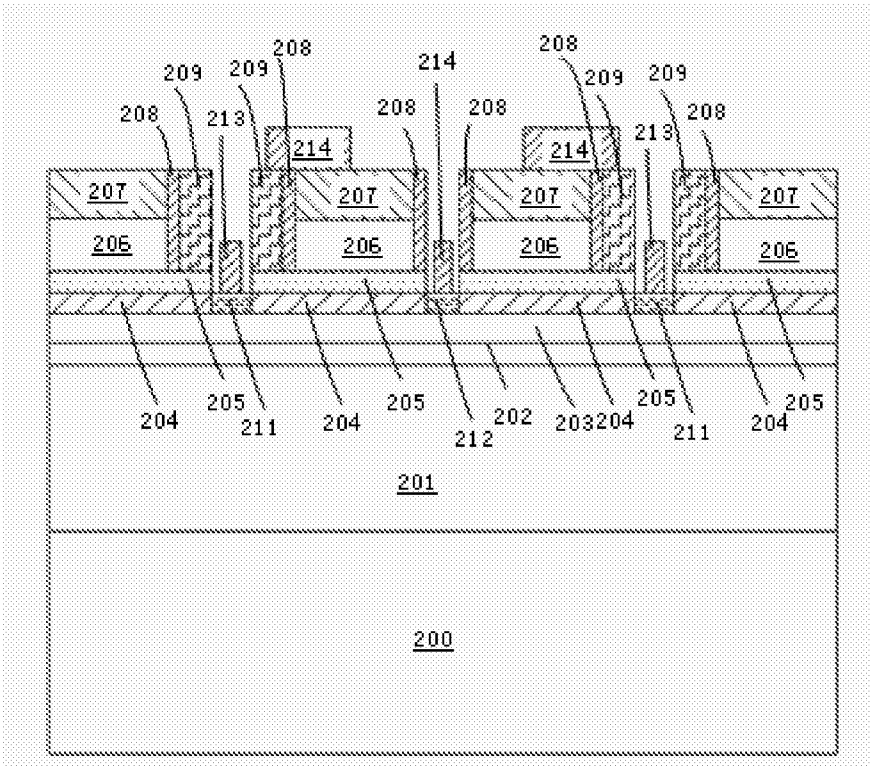

208
209
209
208
214
208
209
209
208
213
208
213
214
214
207
207
207
207
206
206
206
206
204
205
211
204
205
212
202
203
204
205
211
204
205
201
200

图 18

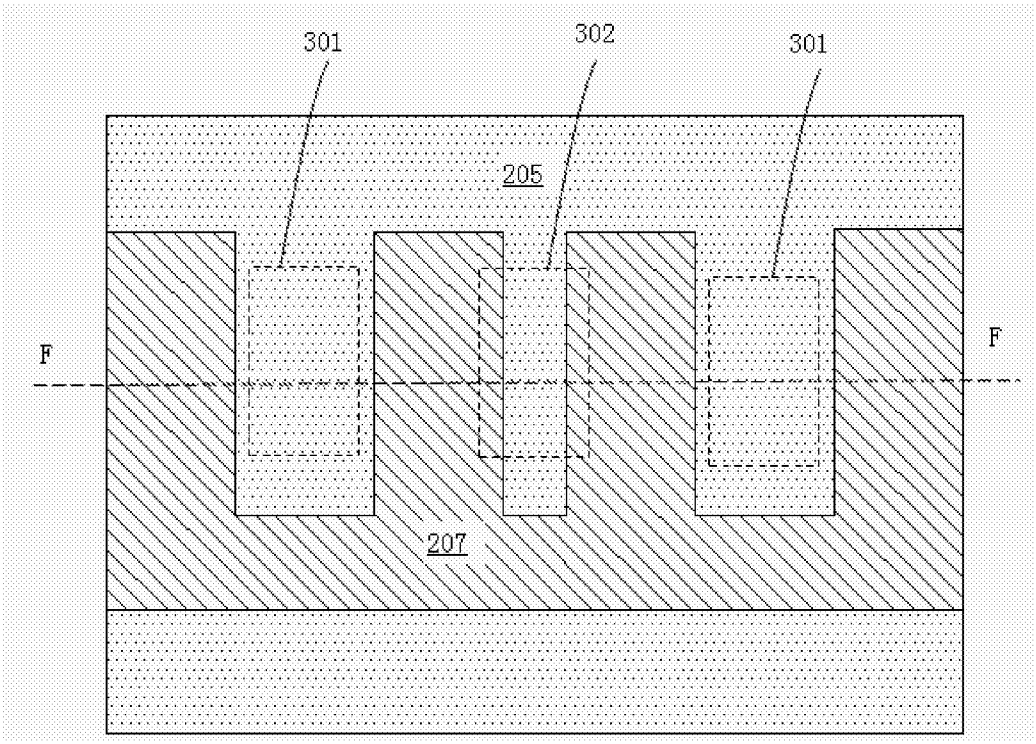

301
302
301
205
F
F
207

图 19

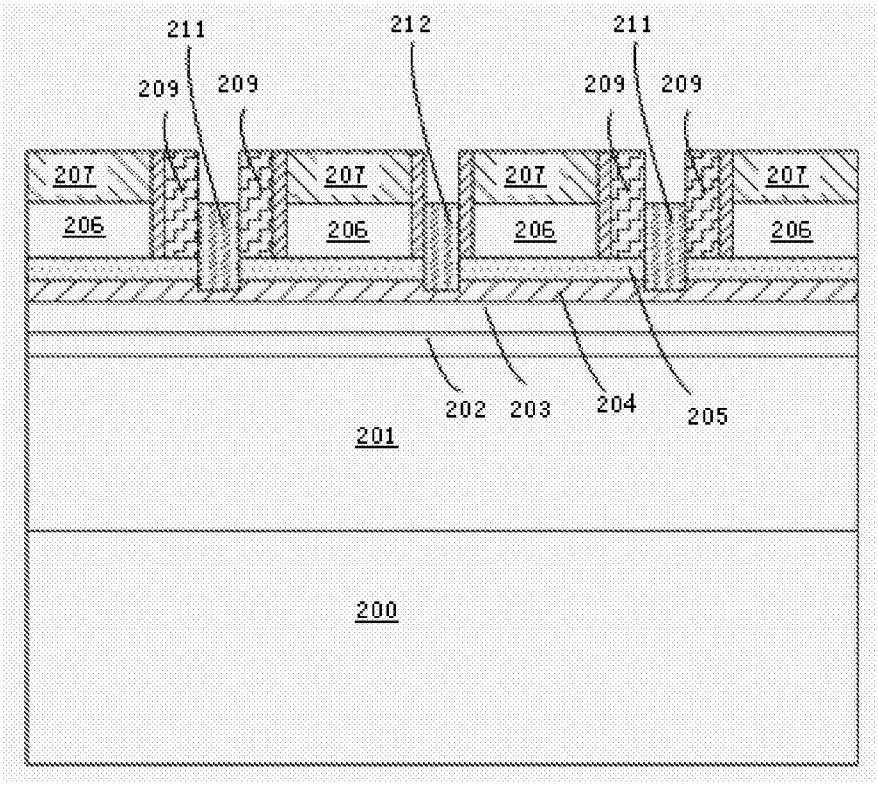

211
212
211
209
209
209
209
207
207
207
207
206
206
206
206
202
203
204
205
201
200

图 20

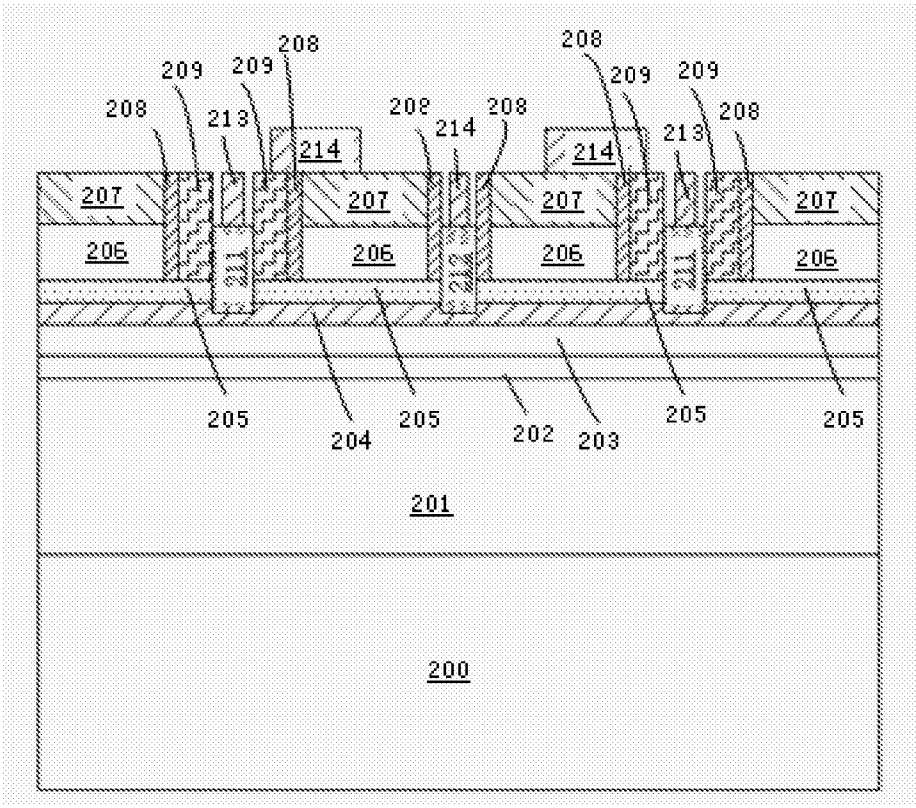

208
209
209
208
213
214
208
214
208
208
209
209
208
213
214
207
207
207
207
206
206
206
206
212
212
205
204
205
202
203
205
205
201
200

图 21

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/074011

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/778 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI; EPODOC; CNPAT; CNKI; IEEE: gallium nitride, GaN, substrate, source, drain, gate, spacer?, sidewall, side?wall

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103219378 A (FUDAN UNIVERSITY), 24 July 2013 (24.07.2013), claims 1-5, description, paragraphs [0015]-[0033], and figures 1-12	1-2, 5-6, 9-11
PX	CN 103219376 A (FUDAN UNIVERSITY), 24 July 2013 (24.07.2013), claims 1-5, description, paragraphs [0015]-[0033], and figures 1-12	1-3, 6-7, 10-11
PX	CN 103219369 A (FUDAN UNIVERSITY), 24 July 2013 (24.07.2013), claims 1-4, description, paragraphs [0013]-[0027], and figures 1-6	1-2, 5
PX	CN 103208518 A (FUDAN UNIVERSITY), 17 July 2013 (17.07.2013), claims 1-4, description, paragraphs [0013]-[0027], and figures 1-6	1-2, 4
Y	WO 2012/158464 A2 (HRL LABORATORIES LLC), 22 November 2012 (22.11.2012), description, paragraphs [0015]-[0034], and figures 1-2	1-5
Y	US 2010127275 A1 (FURUKAWA ELECTRIC CO., LTD.), 27 May 2010 (27.05.2010), description, paragraphs [0025]-[0045], and figures 1-8	1-5
A	CN 101604704 A (ZHANG, Naiqian), 16 December 2009 (16.12.2009), the whole document	1-11

☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
27 May 2014 (27.05.2014)	**01 July 2014 (01.07.2014)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **CHEN, Dongbing** Telephone No.: (86-10) **61648069**

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/074011

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103219377 A (FUDAN UNIVERSITY), 24 July 2013 (24.07.2013), claims 1-5, description, paragraphs [0015]-[0033], and figures 1-12	1-2, 4, 6, 8, 10-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/074011

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103219378 A	24.07.2013	None	
CN 103219376 A	24.07.2013	None	
CN 103219369 A	24.07.2013	None	
CN 103208518 A	17.07.2013	None	
WO 2012/158464 A2	22.11.2012	US 2012211800 A1	23.08.2012
		EP 2710636 A2	26.03.2014
		CN 103582951 A	12.02.2014
US 2010127275 A1	27.05.2010	JP 2010153837 A	08.07.2010
CN 101604704 A	16.12.2009	WO 2009149626 A1	17.12.2009
		EP 2296173 A1	16.03.2011
		US 2011089468 A1	21.04.2011
		JP 2011523218 A	04.08.2011
CN 103219377 A	24.07.2013	None	

国际检索报告

国际申请号 PCT/CN2014/074011

A. 主题的分类

H01L 29/778(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

WPI; EPODOC; CNPAT; CNKI; IEEE:氮化镓，基板，衬底，源，漏，栅，侧墙，间隔，GaN,substrate,source,drain,gate,spacer?,sidewall,side?wall

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 103219378A (复旦大学) 2013年 7月 24日 (2013-07-24) 权利要求1-5，说明书第[0015]-[0033]段、附图1-12	1-2，5-6，9-11
PX	CN 103219376A (复旦大学) 2013年 7月 24日 (2013-07-24) 权利要求1-5，说明书第[0015]-[0033]段、附图1-12	1-3，6-7，10-11
PX	CN 103219369A (复旦大学) 2013年 7月 24日 (2013-07-24) 权利要求1-4，说明书第[0013]-[0027]段、附图1-6	1-2，5
PX	CN 103208518A (复旦大学) 2013年 7月 17日 (2013-07-17) 权利要求1-4，说明书第[0013]-[0027]段、附图1-6	1-2，4
Y	WO 2012/158464A2 (HRL LABORATORIES LLC) 2012年 11月 22日 (2012-11-22) 说明书第[0015]-[0034]段、附图1-2	1-5
Y	US 2010127275A1 (FURUKAWA ELECTRIC CO., LTD.) 2010年 5月 27日 (2010-05-27) 说明书第[0025]-[0045]段、附图1-8	1-5
A	CN 101604704A (张乃千) 2009年 12月 16日 (2009-12-16) 全文	1-11

☑ 其余文件在C栏的续页中列出。 ☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2014年 5月 27日	2014年 7月 01日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451	受权官员 陈冬冰 电话号码 (86-10)61648069

国际检索报告

国际申请号
PCT/CN2014/074011

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 103219377A（复旦大学）2013年 7月 24日（2013 - 07 - 24） 权利要求1-5，说明书第[0015]-[0033]段、附图1-12	1-2，4，6，8，10-11

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2014/074011

检索报告引用的专利文件		公布日（年/月/日）	同族专利		公布日（年/月/日）
CN	103219378A	2013年 7月 24日	无		
CN	103219376A	2013年 7月 24日	无		
CN	103219369A	2013年 7月 24日	无		
CN	103208518A	2013年 7月 17日	无		
WO	2012/158464A2	2012年 11月 22日	US	2012211800A1	2012年 8月 23日
			EP	2710636A2	2014年 3月 26日
			CN	103582951A	2014年 2月 12日
US	2010127275A1	2010年 5月 27日	JP	2010153837A	2010年 7月 08日
CN	101604704A	2009年 12月 16日	WO	2009149626A1	2009年 12月 17日
			EP	2296173A1	2011年 3月 16日
			US	2011089468A1	2011年 4月 21日
			JP	2011523218A	2011年 8月 04日
CN	103219377A	2013年 7月 24日	无		