



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 202335273 A

(43)公開日：中華民國 112 (2023) 年 09 月 01 日

(21)申請案號：112100841

(22)申請日：中華民國 112 (2023) 年 01 月 09 日

(51)Int. Cl. : H01L27/146 (2006.01)

H04N5/30 (2006.01)

(30)優先權：2022/02/14 日本

2022-020875

(71)申請人：日商索尼半導體解決方案公司(日本) SONY SEMICONDUCTOR SOLUTIONS CORPORATION (JP)

日本

(72)發明人：北野良昭 KITANO, YOSHIAKI (JP)；大石秀俊 OISHI, HIDETOSHI (JP)；高橋直
広 TAKAHASHI, NAOHIRO (JP)

(74)代理人：陳長文；呂光；金若芸

申請實體審查：無 申請專利範圍項數：30 項 圖式數：62 共 143 頁

(54)名稱

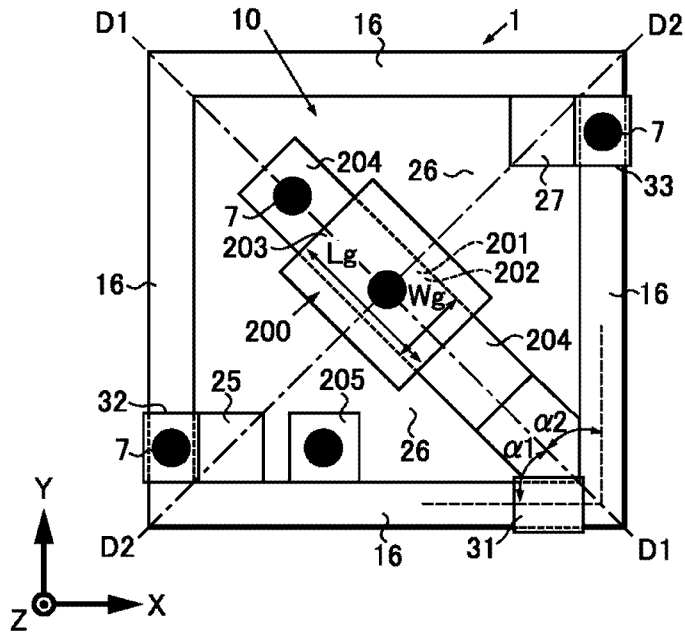
固態攝像裝置

(57)摘要

本揭示之目的在於提供一種可於像素中確保足夠配置電晶體之面積，且提高電性可靠性之固態攝像裝置。

固態攝像裝置具備：像素，其具有配設於基體之成為光入射側之第 1 面側，且將光轉換為電荷之光電轉換元件；像素分離區域，其形成於基體之厚度方向上，且自基體之第 2 面側觀察，於第 1 方向及第 2 方向上延設而包圍像素之側面周圍，將像素與其他區域分離；電晶體，其於與像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第 2 面側，將閘極長度方向相對於第 1 方向或第 2 方向設為傾斜；及 FD 區域、傳送電晶體之傳送閘極電極或基體連接部，其於與像素對應之位置中，配設於基體之第 2 面側之電晶體之閘極寬度方向上。

指定代表圖：



【圖2】

符號簡單說明：

1:固態攝像裝置

7:配線

10:像素

16:像素分離區域

25:FD 區域

26:元件分離區域

27:基體連接部

31,32,33:共有連接部

200:電晶體

201:通道形成區域

202:閘極絕緣膜

203:閘極電極

204:主電極

205:傳送閘極電極(垂直閘極電極)

D1:對角線

D2:對角線

Lg:閘極長度

Wg:閘極寬度

$\alpha 1, \alpha 2$:角度

【發明摘要】

【中文發明名稱】

固態攝像裝置

【中文】

本揭示之目的在於提供一種可於像素中確保足夠配置電晶體之面積，且提高電性可靠性之固態攝像裝置。

固態攝像裝置具備：像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之光電轉換元件；像素分離區域，其形成於基體之厚度方向上，且自基體之第2面側觀察，於第1方向及第2方向上延設而包圍像素之側面周圍，將像素與其他區域分離；電晶體，其於與像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜；及FD區域、傳送電晶體之傳送閘極電極或基體連接部，其於與像素對應之位置中，配設於基體之第2面側之電晶體之間極寬度方向上。

【指定代表圖】

圖2

【代表圖之符號簡單說明】

1:固態攝像裝置

7:配線

10:像素

16:像素分離區域

25: FD區域

26:元件分離區域

27:基體連接部

31, 32, 33:共有連接部

200:電晶體

201:通道形成區域

202:閘極絕緣膜

203:閘極電極

204:主電極

205:傳送閘極電極(垂直閘極電極)

D1:對角線

D2:對角線

Lg:閘極長度

Wg:閘極寬度

$\alpha 1, \alpha 2$:角度

【發明說明書】

【中文發明名稱】

固態攝像裝置

【技術領域】

【0001】

本揭示係關於一種固態攝像裝置。

【先前技術】

【0002】

於專利文獻1中揭示有固態攝像裝置。於該固態攝像裝置中，於周圍由像素間遮光壁包圍之區域內形成有1個像素。於與1個像素對應之位置中，半導體基板之背面側形成有光電二極體，半導體基板之表面側形成有像素電路。像素電路由放大電晶體、選擇電晶體、浮動擴散轉換增益切換電晶體及重設電晶體構築。

[先前技術文獻]

[專利文獻]

【0003】

[專利文獻1]日本專利特開2018-148116號公報

【發明內容】

[發明所欲解決之問題]

【0004】

固態攝像裝置中，於與1個像素對應之位置中，將構築像素電路之複數個電晶體、浮動擴散區域、傳送電晶體、及并接點分離之元件分離部之面積較大。因此，隨著像素之微細化，難以確保配置電晶體之面積。因

此，於固態攝像裝置中，期望增加配置電晶體之面積，而提高電晶體之性能。

[解決問題之技術手段]

【0005】

本揭示之第1實施形態之固態攝像裝置具備：第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；像素分離區域，其形成於基體之厚度方向上，且自基體之與第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍第1像素之側面周圍，將第1像素與其他區域電性且光學性分離；第1電晶體，其於與第1像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜；及第1浮動擴散區域、自第1像素對第1浮動擴散區域傳送電荷之第1傳送電晶體之第1傳送閘極電極或對基體供給電壓之第1基體連接部，其於與第1像素對應之位置中，配設於基體之第2面側之第1電晶體之閘極寬度方向上。

【0006】

本揭示之第2實施形態之固態攝像裝置具備：第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；像素分離區域，其形成於基體之厚度方向上，且自基體之與第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍第1像素之側面周圍，將第1像素與其他區域電性且光學性分離；第1電晶體，其於與第1像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜；

第2電晶體，其於與第1像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜，且電性串聯連接於第1電晶體；及第1浮動擴散區域、自第1像素對第1浮動擴散區域傳送電荷之第1傳送電晶體之第1傳送閘極電極或對基體供給電壓之第1基體連接部，其於與第1像素對應之位置中，配設於基體之第2面側之第1電晶體及第2電晶體之閘極寬度方向上。

【0007】

本揭示之第3實施形態之固態攝像裝置具備：像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之光電轉換元件，且排列有複數個；像素分離區域，其形成於基體之厚度方向上，包圍複數個像素之側面周圍，而將複數個像素電性且光學性分離；電晶體，其於與像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面側，將閘極長度方向相對於像素之排列方向設為傾斜；及浮動擴散區域、自像素對浮動擴散區域傳送電荷之傳送電晶體之傳送閘極電極或對基體供給電壓之第1基體連接部，其於與像素對應之位置中，配設於基體之第2面側之電晶體之閘極寬度方向上。

【0008】

本揭示之第4實施形態之固態攝像裝置具備：第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；第2像素，其與第1像素相鄰，且具有配設於基體之第1面側，將光轉換為電荷之第2光電轉換元件；像素分離區域，其配設於第1像素與第2像素之間，形成於基體之厚度方向上，將第1像素、第2像素之各者電性且光學性分離；第1電晶體，其於與第1像素對應之位置中，配設於基體之第2

面側，將閘極長度方向相對於第1像素及第2像素之排列方向設為傾斜；第2電晶體，其於與第2像素對應之位置中，配設於基體之第2面側，將閘極長度方向相對於第1像素及第2像素之排列方向設為傾斜；及共有連接部，其電性直接連接於第1電晶體之一對主電極之一者及第2電晶體之一對主電極之一者，並供給電源電壓。

【圖式簡單說明】

【0009】

圖1係顯示本揭示之第1實施形態之固態攝像裝置之像素及像素電路之電路圖。

圖2係說明構築圖1所示之像素電路之電晶體之基本構成之平面構成圖。

圖3係圖1所示之像素電路之具體之平面構成圖。

圖4係圖1所示之像素及像素電路之一部分之縱剖面構成圖(於圖3所示之A-A切斷線中切斷之剖視圖)。

圖5係說明圖3所示之像素電路中之配線連接狀態之具體之平面構成圖。

圖6係說明第1實施形態之固態攝像裝置之製造方法之與圖4對應之第1步驟剖視圖。

圖7係第2步驟剖視圖。

圖8係第3步驟剖視圖。

圖9係第4步驟剖視圖。

圖10係第5步驟剖視圖。

圖11係第6步驟剖視圖。

圖12係本揭示之第2實施形態之固態攝像裝置之像素電路之與圖3對應之具體之平面構成圖。

圖13係圖12所示之像素及像素電路之一部分之縱剖面構成圖(於圖12所示之B-B切斷線中切斷之剖視圖)。

圖14係顯示本揭示之第3實施形態之固態攝像裝置之像素及像素電路之與圖1對應之電路圖。

圖15係圖14所示之像素電路之與圖3對應之具體之平面構成圖。

圖16係本揭示之第4實施形態之固態攝像裝置之像素電路之一部分之與圖3對應之具體之平面構成圖。

圖17係圖16所示之像素電路之一部分之縱剖面構成圖(於圖16所示之C-C切斷線中切斷之剖視圖)。

圖18係圖16所示之像素電路之一部分之縱剖面構成圖(於圖16所示之D-D切斷線中切斷之剖視圖)。

圖19係第4實施形態之第1變化例之固態攝像裝置之像素電路之一部分之與圖16對應之具體之平面構成圖。

圖20係圖19所示之像素電路之一部分之縱剖面構成圖(於圖19所示之E-E切斷線中切斷之剖視圖)。

圖21係圖19所示之像素電路之一部分之縱剖面構成圖(於圖19所示之F-F切斷線中切斷之剖視圖)。

圖22係第4實施形態之第2變化例之固態攝像裝置之像素電路之一部分之與圖16對應之具體之平面構成圖。

圖23係圖22所示之像素電路之一部分之縱剖面構成圖(於圖22所示之G-G切斷線中切斷之剖視圖)。

圖24係圖22所示之像素電路之一部分之縱剖面構成圖(於圖22所示之H-H切斷線中切斷之剖視圖)。

圖25係本揭示之第5實施形態之固態攝像裝置之像素電路之一部分之與圖3對應之具體之平面構成圖。

圖26係圖25所示之像素電路之一部分之縱剖面構成圖(於圖25所示之I-I切斷線中切斷之剖視圖)。

圖27係說明本揭示之第6實施形態之固態攝像裝置之像素電路中之配線連接狀態之與圖5對應之具體之平面構成圖。

圖28係說明本揭示之第7實施形態之固態攝像裝置之像素電路及配線連接狀態之與圖5對應之具體之平面構成圖。

圖29係本揭示之第8實施形態之固態攝像裝置之像素電路之與圖3對應之具體之平面構成圖。

圖30係圖29所示之像素及像素電路之一部分之縱剖面構成圖(於圖29所示之J-J切斷線中切斷之剖視圖)。

圖31係說明圖29所示之像素電路之配線連接狀態之與圖5對應之具體之平面構成圖。

圖32係本揭示之第9實施形態之固態攝像裝置之像素電路之與圖3對應之具體之平面構成圖。

圖33係圖32所示之像素及像素電路之一部分之縱剖面構成圖(於圖32所示之K-K切斷線中切斷之剖視圖)。

圖34係說明第10實施形態之第1變化例之固態攝像裝置之像素及像素電路之排列佈局之與圖33對應之平面構成圖。

圖35係說明第10實施形態之第2變化例之固態攝像裝置之像素及像素

電路之排列佈局之與圖33對應之平面構成圖。

圖36係說明第10實施形態之第3變化例之固態攝像裝置之像素及像素電路之排列佈局之與圖33對應之平面構成圖。

圖37係說明第10實施形態之第4變化例之固態攝像裝置之像素及像素電路之排列佈局之與圖33對應之平面構成圖。

圖38係本揭示之第11實施形態之像素及像素電路之一部分之與圖4對應之縱剖面構成圖。

圖39係顯示本揭示之第12實施形態之固態攝像裝置之像素及像素電路之電路圖。

圖40係圖39所示之像素電路之具體之平面構成圖。

圖41係圖40所示之像素及像素電路之一部分之縱剖面構成圖(於圖40所示之L-L切斷線中切斷之剖視圖)。

圖42係說明第12實施形態之固態攝像裝置之製造方法之概略性顯示圖41之第1步驟剖視圖。

圖43係第2步驟剖視圖。

圖44係第3步驟剖視圖。

圖45係第4步驟剖視圖。

圖46係第5步驟剖視圖。

圖47係第6步驟剖視圖。

圖48係第7步驟剖視圖。

圖49係本揭示之第13實施形態之固態攝像裝置之像素及像素電路之一部分之與圖42對應之縱剖面構成圖。

圖50係說明第13實施形態之固態攝像裝置之製造方法之與圖42對應

之第1步驟剖視圖。

圖51係第2步驟剖視圖。

圖52係本揭示之第14實施形態之固態攝像裝置之像素電路之與圖40對應之具體之平面構成圖。

圖53係本揭示之第15實施形態之固態攝像裝置之像素電路之與圖40對應之具體之平面構成圖。

圖54係本揭示之第16實施形態之固態攝像裝置之像素電路之與圖40對應之具體之平面構成圖。

圖55係顯示本揭示之第17實施形態之固態攝像裝置之像素電路之與圖40對應之基本排列構成之平面構成圖。

圖56係顯示第17實施形態之固態攝像裝置之像素電路之與圖55對應之具體排列構成之平面構成圖。

圖57係顯示第17實施形態之變化例之固態攝像裝置之像素電路之與圖55對應之具體排列構成之平面構成圖。

圖58係顯示本揭示之第18實施形態之固態攝像裝置之像素、彩色濾光片及光學透鏡之具體排列構成之平面構成圖。

圖59係顯示第18實施形態之固態攝像裝置之像素、像素電路及配線連接狀態之平面構成圖。

圖60係顯示第18實施形態之固態攝像裝置中配置有特定顏色之彩色濾光片之像素、像素電路及配線連接狀態之平面構成圖。

圖61係顯示本揭示之實施形態之第1應用例，即車輛控制系統之概略構成之一例之方塊圖。

圖62係顯示車外資訊檢測部及攝像部之設置位置之一例之說明圖。

【實施方式】**【0010】**

以下，參考圖式詳細說明本揭示之實施形態。另，說明按以下順序進行。

1.第1實施形態

第1實施形態說明將本技術應用於固態攝像裝置之例。第1實施形態詳細說明固態攝像裝置之像素及像素電路之電路構成、平面構成、縱剖面構成及固態攝像裝置之製造方法。

2.第2實施形態

第2實施形態說明於第1實施形態之固態攝像裝置中，改變像素電路之電晶體之構成之第1例。

3.第3實施形態

第3實施形態說明於第1實施形態之固態攝像裝置中，改變像素電路之電晶體之構成之第2例。

4.第4實施形態

第4實施形態說明於第1實施形態～第3實施形態之任一者之固態攝像裝置中，改變像素之傳送電晶體之閘極電極之構成之例。第4實施形態進而說明若干個變化例。

5.第5實施形態

第5實施形態說明於第1實施形態～第4實施形態之任一者之固態攝像裝置中，改變像素電路之電晶體之平面佈局構成之第1例。

6.第6實施形態

第6實施形態說明於第1實施形態～第4實施形態之任一者之固態攝像

裝置中，改變像素電路之電晶體之平面佈局構成之第2例。

7.第7實施形態

第7實施形態說明於第1實施形態～第4實施形態之任一者之固態攝像裝置中，改變像素電路之電晶體之平面佈局構成之第3例。

8.第8實施形態

第8實施形態說明於第1實施形態～第7實施形態之任一者之固態攝像裝置中，改變像素電路之共有連接部之構成之例。

9.第9實施形態

第9實施形態說明於第1實施形態～第7實施形態之任一者之固態攝像裝置中，改變像素電路之配線之連接構成之例。

10.第10實施形態

第10實施形態說明於第5實施形態之固態攝像裝置中，改變像素電路之電晶體之平面佈局構成之第4例。第10實施形態進而說明若干個變化例。

11.第11實施形態

第11實施形態說明於第1實施形態～第10實施形態之任一者之固態攝像裝置中，改變像素電路之元件分離區域之構成之例。

12.第12實施形態

第12實施形態說明於第1實施形態～第11實施形態之任一者之固態攝像裝置中，改變電源電壓之供給構成之例。第12實施形態詳細說明固態攝像裝置之像素及像素電路之電路構成、平面構成、縱剖面構成及固態攝像裝置之製造方法。

13.第13實施形態

第13實施形態說明於第12實施形態之固態攝像裝置中，改變像素電路之共有連接部之構成之例。第13實施形態亦對固態攝像裝置之製造方法進行說明。

14.第14實施形態

第14實施形態說明於第12實施形態或第13實施形態之固態攝像裝置中，改變像素電路之共有連接部之排列佈局構成之第1例。

15.第15實施形態

第15實施形態說明於第12實施形態或第13實施形態之固態攝像裝置中，改變像素電路之共有連接部之排列佈局構成之第2例。

16.第16實施形態

第16實施形態說明於第12實施形態或第13實施形態之固態攝像裝置中，改變像素電路之共有連接部之排列佈局構成之第3例。

17.第17實施形態

第17實施形態說明於第12實施形態或第13實施形態之固態攝像裝置中，改變像素電路之共有連接部之排列佈局構成之第4例。第17實施形態進而亦說明變化例。

18.第18實施形態

第18實施形態說明第12實施形態或第13實施形態之固態攝像裝置之應用例。第18實施形態對像素及像素電路之平面佈局構成、彩色濾光片之平面佈局構成及光學透鏡之平面佈局構成進行說明。

19.對移動體之應用例

說明將本技術應用於移動體控制系統之一例即車輛控制系統之例。

20.其他實施形態

【0011】

<1.第1實施形態>

使用圖1～圖11，說明本揭示之第1實施形態之固態攝像裝置1。

【0012】

此處，圖中適當顯示之箭頭X方向顯示為了方便而載置於平面上之固態攝像裝置1之1個平面方向。箭頭Y方向顯示與箭頭X方向正交之另1個平面方向。又，箭頭Z方向顯示與箭頭X方向及箭頭Y方向正交之上方向。即，箭頭X方向、箭頭Y方向、箭頭Z方向正好各自與三維座標系之X軸方向、Y軸方向、Z軸方向一致。

另，該等各方向係為了幫助理解說明而顯示，並非限定本技術之方向者。

【0013】

[固態攝像裝置1之構成]

(1)固態攝像裝置1之像素10及像素電路20之電路構成

圖1顯示構築第1實施形態之固態攝像裝置1之像素10及像素電路20之電路構成之一例。

【0014】

1個像素10由光電轉換元件(光電二極體)11、與傳送電晶體12之串聯電路構成。此處，4個像素10構成為單位像素(BP)。

光電轉換元件11將自固態攝像裝置1之外部入射之光轉換為電荷(電信號)。

傳送電晶體12具備傳送閘極電極與一對主電極。一對主電極中，一者之主電極連接於光電轉換元件11。另一者之主電極通過浮動擴散區域

(以下，簡稱為「FD(Floating Diffusion：浮動擴散)區域」)25連接於像素電路20。傳送閘極電極連接於省略圖示之水平信號線。自水平信號線對傳送閘極電極輸入控制信號TG。

【0015】

像素電路20於此處配設於每個單位像素。即，對於4個像素10配設有1個像素電路20。像素電路20進行像素10中由光轉換之電荷之信號處理。

第1實施形態中，像素電路20構築為具備第1電晶體～第4電晶體之4個電晶體。

【0016】

此處，第1電晶體係具有閘極電極及一對主電極之放大電晶體21。第2電晶體係具有閘極電極及一對主電極之選擇電晶體22。第3電晶體係具有閘極電極及一對主電極之浮動擴散轉換增益切換電晶體(以下，簡稱為「FD轉換增益切換電晶體」)23。且，第4電晶體係具有閘極電極及一對主電極之重設電晶體24。

【0017】

放大電晶體21之閘極電極連接於FD區域25。放大電晶體21之一者之主電極連接於電源電壓端子VDD，另一者之主電極連接於選擇電晶體22之一者之主電極。此處，電源電壓例如為2.8[V]。又，電源電壓例如亦可為2.2[V]。

選擇電晶體22之閘極電極連接於選擇信號線SEL。選擇電晶體22之另一者之主電極連接於垂直信號線VSL及電流源負載LC。電流源負載LC連接於基準電壓端子GND。

FD轉換增益切換電晶體23之閘極電極連接於浮動擴散控制信號線

FDG。FD轉換增益切換電晶體23之一者之主電極連接於FD區域25，另一者之主電極連接於重設電晶體24之一者之主電極。

重設電晶體24之閘極電極連接於重設信號線RST。重設電晶體24之另一者之主電極連接於電源電壓端子VDD。

【0018】

固態攝像裝置1中，像素電路20進而連接於省略圖示之圖像處理電路。圖像處理電路例如具備類比數位轉換器(ADC(Analog to Digital Converter))及數位信號處理器(DSP(Digital Signal Processor))。

藉由像素10自光轉換之電荷為類比信號。於像素電路20中對該類比信號進行放大處理。ADC將自像素電路20輸出之類比信號轉換為數位信號。DSP進行數位信號之功能處理。即，於像素處理電路中，進行圖像製作之信號處理。

【0019】

(2)構築像素10及像素電路20之電晶體200之基本佈局構成

圖2表示構築像素10及像素電路20之電晶體200之基本構成之一例。

自箭頭Z方向觀察(以下，簡稱為「於俯視下」)，構築1個像素10及像素電路20之電晶體200配設於周圍由像素分離區域16包圍之區域內。箭頭Z方向之相反側作為光入射面構成。於光入射面側配設有構築像素10之光電轉換元件11。

【0020】

像素分離區域16具有固定之寬度尺寸且朝箭頭X方向延設，具有固定之分離尺寸且於箭頭Y方向上排列有複數個。再者，像素分離區域16同樣具有固定之寬度尺寸且朝箭頭Y方向延設，具有固定之分離尺寸且於箭頭

X方向上排列有複數個。即，像素分離區域16於俯視下配設為格柵形狀，於由像素分離區域16劃分之區域內配設有像素10及電晶體200。

【0021】

雖無特別限定，但於第1實施形態中，於俯視下，於由像素分離區域16劃分為正方形狀之區域內，配設有像素10及電晶體200。此處，於由像素分離區域16劃分之1個區域內配設有1個像素10。且，於由像素分離區域16劃分之1個區域內，配設有構築像素電路20之1個電晶體200。

另，像素分離區域16、電晶體200之各者之縱剖面構造稍後進行說明。

【0022】

電晶體200為第1電晶體、第2電晶體、第3電晶體或第4電晶體。即，電晶體200為放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23、重設電晶體24之任一者。

【0023】

電晶體200之周圍由元件分離區域26包圍，相對於其他區域電性且光學性分離。電晶體200具備通道形成區域201、閘極絕緣膜202、閘極電極203、及一對主電極204。主電極204由作為第1導電型之n型半導體區域形成，作為源極電極或汲極電極使用。

此處，電晶體200為n通道絕緣閘極場效電晶體(IGFET：Insulated Gate Field Effect Transistor)。IGFET中，包含有金屬體-氧化膜-半導體場效電晶體(MOSFET：Metal Oxide Semiconductor Field Effect Transistor)及金屬體-絕緣體-半導體場效電晶體(MISFET：Metal Insulator Semiconductor Field Effect Transistor)。

【0024】

電晶體200於與像素10對應之區域中，配置在相對於像素分離區域16之延設方向傾斜之方向上。

若詳細說明，則電晶體200於由像素分離區域16劃分之區域(俯視下為正方形狀之區域)中，配置為使閘極長度 L_g 方向與作為虛擬線顯示之自左上側朝向右下側之對角線D1-D1一致。閘極長度 L_g 為閘極電極203之一對主電極204之間之有效長度。又，閘極寬度 W_g 係相對於閘極長度 L_g 方向正交之方向，即與作為虛擬線顯示之自左下側朝向上側之對角線D2-D2一致之方向上之長度。

此處，朝箭頭X方向延設之像素分離區域16與對角線D1-D1所成之最小之角度 α_1 為45度。最大之角度為135度。朝箭頭Y方向延設之像素分離區域16與對角線D1-D1所成之最小之角度 α_2 當然為45度。於將角度 α_1 設定為45度時，於電晶體200中，可將閘極長度 L_g 尺寸以及閘極寬度 W_g 尺寸設為最大值。

【0025】

另，角度 α_1 可於15度以上且未達75度之角度中適當設定。換種表現，於將電晶體200配置為傾斜時，與未配置為傾斜之情形相比，可增加電晶體200之閘極長度 L_g 及閘極寬度 W_g 。

【0026】

另一方面，於由像素分離區域16劃分之區域中，與對角線D2-D2一致而配置有FD區域25及基體連接部27。

FD區域25配設於朝箭頭X方向延設之像素分離區域16與朝箭頭Y方向延設之像素分離區域16交叉之左下側之角部。FD區域25由n型半導體區

域形成。FD區域25相對於電晶體200介存元件分離區域26而配置。

【0027】

又，於相對於FD區域25朝右側分離之位置中，配設有傳送閘極電極(垂直閘極電極)205。傳送閘極電極205為傳送電晶體200之閘極電極，將基體15之厚度方向作為閘極長度 L_g 方向，而延設於基體15。

【0028】

基體連接部27配設於朝箭頭X方向延設之像素分離區域16與朝箭頭Y方向延設之像素分離區域16交叉之右上側之角部。基體連接部27由作為第2導電型之p型半導體區域形成。第1實施形態中，基體15作為p型井區域形成。即，基體15介存基體連接部27而連接於基準電壓端子GND。基體連接部27與FD區域25同樣，相對於電晶體200介存元件分離區域26而配置。

【0029】

另，圖2中，由黑色圓圈顯示之部分係與配設於電晶體200之與光電轉換元件11為相反側之上層之配線之連接區域(接點區域)。配線例如為圖4所示之配線7。作為配線，例如使用銅(Cu)配線。連接區域例如為圖4所示之連接孔6H。

【0030】

(3)共有連接部31~33之基本佈局構成

於複數個像素10之間，配設有共有連接(Shared Contact)部31、共有連接部32及共有連接部33。

【0031】

於此處，共有連接部31配設於像素10之電晶體200、與於箭頭Y方向

上相鄰之省略圖示之另一像素10之電晶體200之間。若詳細說明，則共有連接部31將一端部電性直接連接於電晶體200之一者之主電極204，將另一端部跨及像素分離區域16電性直接連接於另一電晶體200之一者之主電極。即，共有連接部31不形成電晶體200上之配線、及形成於電晶體200與配線之間之層間絕緣膜之連接孔，而跨及像素分離區域16將電晶體200之主電極204之間直接連接。

【0032】

於此處，共有連接部32配設於像素10之FD區域25、與於箭頭X方向及箭頭Y方向上相鄰之省略圖示之另一像素10之FD區域25之間。若詳細說明，則共有連接部32跨及於箭頭X方向及箭頭Y方向上相鄰之合計4個像素10之FD區域25而形成，且電性直接連接於合計4個FD區域25。

【0033】

於此處，共有連接部33配設於像素10之基體連接部27、與於箭頭X方向及箭頭Y方向上相鄰之省略圖示之另一像素10之基體連接部27之間。共有連接部33與共有連接部32同樣，跨及於箭頭X方向及箭頭Y方向上相鄰之合計4個像素10之基體連接部27而形成，且電性直接連接於合計4個基體連接部27。

【0034】

(4)像素10及像素電路20之佈局構成及縱剖面構成

圖3顯示像素10及像素電路20之具體之平面構成之一例。圖4顯示像素10及像素電路20之一部分之縱剖面構成(於圖3所示之A-A切斷線中切斷之剖面)。圖5顯示圖3所示之單位像素BP及其周圍之像素10(或單位像素BP)之排列佈局構成。

【0035】

如圖3及圖5所示，於第1實施形態中，對於4個像素10配設有1個像素電路20。若詳細說明，則4個像素10為於箭頭X方向上相鄰之2個像素10A及像素10B、及於箭頭Y方向上與像素10A及像素10B相鄰，且於箭頭X方向上相鄰之2個像素10C及像素10D。該4個像素10A、像素10B、像素10C及像素10D構成單位像素BP。

【0036】

首先，於與像素10D對應之位置中，配設有像素電路20之選擇電晶體22。選擇電晶體22於由像素分離區域16劃分之區域中，配設為使閘極長度 L_g 方向與對角線D1-D1一致。

【0037】

如圖4所示，選擇電晶體22配設於基體15之與光入射側為相反側之主表面部(圖4中，作為基體15之上表面之第2面)。

此處，例如對基體15使用半導體基板。進一步詳細說明，使用具有p型半導體區域(或p型井區域)151之單晶矽基板。於基體15之光入射側(圖4中，作為基體15之下表面之第1面側)，配設有光電轉換元件11。光電轉換元件11形成於p型半導體區域151與省略符號之n型半導體區域之pn接合部。

【0038】

此處，像素分離區域16具備第1槽161、及第1埋設構件162。第1槽161形成為於厚度方向上自基體15之上表面朝下表面貫通之較深之槽。第1埋設構件162埋入第1槽161內。此處，第1埋設構件162藉由沿第1槽161內壁設置之絕緣體162A及介存絕緣體162A埋入第1槽161內之埋設構件

162B而形成。絕緣體162A中例如使用有氧化矽膜、氮化矽膜等。埋入構件162B中例如使用有氧化矽膜、多晶矽膜。即，像素分離區域16由溝槽隔離構造構成。

又，雖省略此處之詳細之圖示以及說明，但於與光電轉換元件11對應之區域中，於基體15內部之光電轉換元件11與像素分離區域16之間配設有釘札區域。

【0039】

選擇電晶體22如上述電晶體200所說明，具備通道形成區域201、閘極絕緣膜202、閘極電極203、及一對主電極204。

通道形成區域201由基體15之p型半導體區域151形成。

閘極絕緣膜202形成於通道形成區域201之表面。閘極絕緣膜202中例如使用有氧化矽膜、氮化矽膜、氮氧化膜等之單層膜、或其等之複合膜。

閘極電極203形成於閘極絕緣膜202之與通道形成區域201為相反側之表面。閘極電極203中例如使用多晶矽膜、高熔點金屬膜、多晶矽與高熔點金屬之化合物即高熔點金屬矽化物膜等之閘極電極材料之單層膜、或其等之複合膜。

如上述圖2及圖3所示，主電極204以閘極電極203為中心，於閘極長度 L_g 方向上於基體15之主表面部配設有一對，且藉由n型半導體區域形成。

【0040】

如圖2、圖3及圖5所示，於與對角線D2-D2一致，以選擇電晶體22為中心對向之位置中，配設有FD區域25、基體連接部27之各者。於FD區域25與選擇電晶體22之間、基體連接部27與選擇電晶體22之間，分別形成

有元件分離區域26。

FD區域25配設於基體15之主表面部，且與選擇電晶體22之主電極204同樣，由n型半導體區域形成。

基體連接部27配設於基體15之主表面部，由雜質密度較基體15之p型半導體區域151高之p型半導體區域形成。

【0041】

如圖4所示，元件分離區域26具備第2槽261、及第2埋設構件262。第2槽261為自基體15之上表面朝向下表面側形成於厚度方向上之槽。第2槽261係未到達光電轉換元件11之程度之槽，第2槽261之深度淺於第1槽261之深度。第2埋設構件262埋入第2槽261內。第2埋設構件262例如與絕緣體162A同樣，由氧化矽膜等形成。

【0042】

返回至圖3及圖5，於與像素10B對應之位置，配設有像素電路20之放大電晶體21。放大電晶體21於由像素分離區域16劃分之區域中，配設為使閘極長度 L_g 方向與對角線D2-D2一致。

【0043】

放大電晶體21與選擇電晶體22同樣，配設於基體15之主表面部。放大電晶體21與選擇電晶體22同樣，具備通道形成區域201、閘極絕緣膜202、閘極電極203、及一對主電極204。

【0044】

如圖3及圖5所示，於與對角線D1-D1一致，以放大電晶體21為中心對向之位置中，配設有FD區域25、基體連接部27之各者。於FD區域25與放大電晶體21之間、基體連接部27與放大電晶體21之間，分別形成有元

件分離區域26。

【0045】

於俯視下，放大電晶體21以於箭頭X方向延設之像素分離區域16為中心，相對於選擇電晶體22形成為線對稱形狀。因此，選擇電晶體22之一者之主電極204相對於放大電晶體21之一者之主電極204，於箭頭Y方向上介存著像素分離區域16之位置接近而配置。選擇電晶體22之一者之主電極(輸入電極或汲極電極)204與放大電晶體21之一者之主電極(輸出電極或源極電極)204藉由共有連接部31而電性連接。

【0046】

如圖3及圖5所示，於與像素10A對應之位置中，配設有像素電路20之FD轉換增益切換電晶體23。FD轉換增益切換電晶體23於由像素分離區域16劃分之區域中，與選擇電晶體22同樣配設為使閘極長度Lg方向與對角線D1-D1一致。

【0047】

如圖4所示，FD轉換增益切換電晶體23配設於基體15之主表面部。FD轉換增益切換電晶體23與選擇電晶體22同樣，具備通道形成區域201、閘極絕緣膜202、閘極電極203、及一對主電極204。

【0048】

如圖3及圖5所示，於與對角線D2-D2一致，以FD轉換增益切換電晶體23為中心對向之位置中，配設有FD區域25、基體連接部27之各者。於FD區域25與FD轉換增益切換電晶體23之間、基體連接部27與FD轉換增益切換電晶體23之間，分別形成有元件分離區域26。

於俯視下，FD轉換增益切換電晶體23以於箭頭Y方向延設之像素分

離區域16為中心，相對於放大電晶體21形成為線對稱形狀。

【0049】

再者，於與像素10C對應之位置中，配設有像素電路20之重設電晶體24。重設電晶體24於由像素分離區域16劃分之區域中，與放大電晶體21同樣配設為使閘極長度 L_g 方向與對角線D2-D2一致。

【0050】

重設電晶體24與選擇電晶體22同樣，配設於基體15之主表面部。重設電晶體24與選擇電晶體22同樣，具備通道形成區域201、閘極絕緣膜202、閘極電極203、及一對主電極204。

【0051】

如圖3及圖5所示，於與對角線D1-D1一致，以重設電晶體24為中心對向之位置中，配設有FD區域25、基體連接部27之各者。於FD區域25與重設電晶體24之間、基體連接部27與重設電晶體24之間，分別形成有元件分離區域26。

【0052】

於俯視下，重設電晶體24以於箭頭X方向延設之像素分離區域16為中心，相對於FD轉換增益切換電晶體23形成為線對稱形狀。因此，重設電晶體24之一者之主電極204相對於FD轉換增益切換電晶體23之一者之主電極204，於箭頭Y方向上介存著像素分離區域16之位置接近而配置。重設電晶體24之一者之主電極(輸入電極或汲極電極)204與FD轉換增益切換電晶體23之一者之主電極(輸出電極或源極電極)204藉由共有連接部31而電性連接。

【0053】

又，於俯視下，重設電晶體24以於箭頭Y方向延設之像素分離區域16為中心，相對於選擇電晶體22形成為線對稱形狀。

【0054】

(5)共有連接部31~33之具體之縱剖面構成

如圖3~圖5所示，配設於像素10A、像素10B、像素10C、像素10D之各者之合計4個FD區域25匯集於單位像素BP之中央部分，藉由共有連接部32而電性連接。共有連接部32之一端部例如直接連接於像素10A之FD區域25之表面。共有連接部32之另一端部跨及像素分離區域16，直接連接於像素10B、像素10C、像素10D之各者之FD區域25之表面。於俯視下，此處，共有連接部32形成為矩形狀。具體而言，共有連接部32形成為正方形狀。

【0055】

共有連接部32藉由閘極電極材料，例如多晶矽膜而形成。於該多晶矽膜中，以高雜質密度包含有減少電阻值之雜質。作為雜質，例如可實用性地使用作為n型雜質之磷。

【0056】

共有連接部31將像素10A之FD轉換增益切換電晶體23之一者之主電極204、與像素10C之重設電晶體24之一者之主電極204電性連接。即，共有連接部31之一端部直接連接於FD轉換增益切換電晶體23之一者之主電極204之表面。共有連接部31之另一端部跨及像素分離區域16，直接連接於重設電晶體24之一者之主電極204之表面。

【0057】

又，共有連接部31將像素10B之放大電晶體21之一者之主電極204、

與像素10D之選擇電晶體22之一者之主電極204電性連接。即，共有連接部31之一端部直接連接於放大電晶體21之一者之主電極204之表面。共有連接部31之另一端部跨及像素分離區域16，直接連接於選擇電晶體22之一者之主電極204之表面。於俯視下，此處，共有連接部31形成為矩形狀。具體而言，共有連接部31形成為長方形狀。

共有連接部31與共有連接部32同樣，例如由閘極電極材料形成。

【0058】

配設於像素10A、像素10B、像素10C、像素10D之各者之合計4個基體連接部27分別配設於單位像素BP之4個角部分。基體連接部27藉由共有連接部33而電性連接於與單位像素BP相鄰之另一單位像素BP之基體連接部27。共有連接部33藉由與連接4個FD區域25之共有連接部32同樣之構成而形成。

【0059】

如圖4所示或如圖5簡略所示，於像素電路20之放大電晶體21等之上層介存層間絕緣膜6配設有配線7。配線7通過形成於層間絕緣膜6之連接孔6H，連接於閘極電極203、主電極204、共有連接部31、共有連接部32、共有連接部33等。作為配線7，如上所述，例如使用銅配線。

【0060】

[固態攝像裝置1之製造方法]

圖6～圖11按步驟顯示固態攝像裝置1之一例之製造方法。

【0061】

首先，準備基體15。

如圖6所示，於基體15形成p型半導體區域(p型井區域)151，於像素

10之形成區域形成光電轉換元件11。p型半導體區域151、光電轉換元件11之各者例如藉由導入雜質，並將導入之雜質活性化而形成。

【0062】

如圖7所示，形成像素分離區域16及元件分離區域26。

像素分離區域16形成於成為基體15之像素10之間之區域。像素分離區域16例如藉由形成自基體15之上表面貫通至下表面之第1槽161，並於第1槽161內埋設第1埋設構件162而形成。例如，使用反應性離子蝕刻(RIE：Reactive Ion Etching)等之各向異性蝕刻，形成第1槽161。例如，使用熱氧化法、化學氣相析出(CVD：Chemical Vapor Deposition)法等，形成第1埋入構件162之絕緣體162A。例如，使用CVD法等，形成第1埋入構件162之埋設構件162B。

【0063】

另一方面，元件分離區域26於基體15之主表面側，形成於像素分離區域16之一部分及p型半導體區域151之一部分。元件分離區域26藉由自基體15之上表面朝向下表面側形成第2槽261，並於第2槽261內埋設第2埋設構件262而形成。第2槽261形成得較第1槽161淺。例如，使用RIE等之各向異性蝕刻，形成第2槽261。例如，使用CVD法等，形成第2埋設構件262。

【0064】

如圖8所示，於周圍由像素分離區域16及元件分離區域26包圍之區域內，即傳送電晶體12之形成區域中形成傳送閘極電極205。傳送閘極電極205具備自基體15之上表面朝向下表面側形成之省略符號之槽、介存閘極絕緣膜而埋設於該槽內之省略符號之埋設構件、及連接於該埋設構件之閘

極電極。

再者，於放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23、重設電晶體24之各者之形成區域中，於基體15之表面形成閘極絕緣膜202及閘極電極203。

【0065】

如圖9所示，於周圍由像素分離區域16及元件分離區域26包圍之區域內，與放大電晶體21之閘極寬度 W_g 方向一致或沿著該方向，形成基體連接部27、FD區域25之各者。

基體連接部27藉由使用光微影技術及離子注入法，注入p型雜質而形成。FD區域25藉由使用光微影技術及離子注入法，注入n型雜質而形成。

雖於圖9中省略圖示，但與形成FD區域25之步驟相同之步驟中，形成放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23、重設電晶體24之各者之主電極204。藉由形成主電極204，而形成放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23、重設電晶體24之各者。

另，亦可藉由固相擴散法導入雜質。

【0066】

如圖10所示，形成將基體連接部27之間連接之共有連接部33、將FD區域25之間連接之共有連接部32之各者。

共有連接部33例如藉由作為閘極電極材料之多晶矽膜而形成。多晶矽膜例如藉由CVD法而形成，對多晶矽膜導入p型雜質。p型雜質藉由離子注入法或固相擴散法而導入。

共有連接部32藉由與共有連接部33之例如多晶矽膜同一步驟而形成。對該多晶矽膜導入n型雜質。

雖於圖10中省略圖示，但將主電極204之間連接之共有連接部31藉由與形成共有連接部32之步驟同一步驟而形成。

【0067】

覆蓋放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23、重設電晶體24、共有連接部31、共有連接部32、共有連接部33之各者，而形成層間絕緣膜6(參考圖11)。接著，如圖11所示，於層間絕緣膜6形成連接孔6H。

【0068】

如上述圖4及圖5所示，於層間絕緣膜6形成配線7。配線7通過連接孔6H連接於各區域。

於該等一連串步驟結束後，第1實施形態之固態攝像裝置1完成，製造方法結束。

另，共有連接部31及共有連接部32、或共有連接部33例如亦可於多晶矽膜之成膜中導入雜質。

【0069】

[作用效果]

第1實施形態之固態攝像裝置1如圖2～圖5所示，具備像素10、像素分離區域16、電晶體200、FD區域25、傳送閘極電極205或基體連接部27。

像素10具有配設於基體15之成為光入射側之第1面側，且將光轉換為電荷之光電轉換元件11。像素10係本技術之「第1像素」，即像素10A、像素10B、像素10C及像素10D之任一者。又，光電轉換元件係本技術之「第1光電轉換元件」。

像素分離區域16形成於基體15之厚度方向上，且自基體15之與第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍像素10之側面周圍，將像素10自其他區域電性且光學性分離。第1方向例如為箭頭X方向。第2方向例如為箭頭Y方向。第1方向、第2方向之各者為像素分離區域16之延設方向，或像素10之排列方向。

電晶體200於與像素10對應之位置中，配設於周圍由像素分離區域16包圍之基體15之第2面側，且配設為將閘極長度方向相對於第1方向或第2方向設為傾斜。電晶體200處理轉換後之電荷。電晶體200係本揭示之「第1電晶體」。第1實施形態中，「第1電晶體」為配設於與像素10A對應之位置之FD轉換增益切換電晶體23，亦可為放大電晶體21、選擇電晶體22、重設電晶體24之任一者。

FD區域25於與像素10對應之位置中，配設於基體15之第2面之電晶體200之閘極寬度 W_g 方向上。FD區域25係本技術之「第1FD區域」。同樣，傳送閘極電極205於與像素10對應之位置中，配設於基體15之第2面側之電晶體200之閘極寬度 W_g 方向上。傳送閘極電極205係自像素10對FD區域25傳送電荷之傳送電晶體12之閘極電極。傳送電晶體12及傳送閘極電極205係本技術之「第1傳送電晶體」及「第1傳送閘極電極」。基體連接部27對基體15供給電壓。基體連接部27係本技術之「第1基體連接部」。另，第1基體連接部係并接點區域。

藉由此種構成，於與像素10對應之區域，即周圍由像素分離區域16包圍之區域內，將閘極長度 L_g 方向設為傾斜而配設電晶體200，因而可充分確保電晶體200之配置面積。若詳細說明，則可充分確保電晶體200之閘極長度 L_g 方向及閘極寬度 W_g 方向之長度。因此，由於可構築耐雜訊性

優異之電晶體200，故可提高固態攝像裝置1之電性可靠性。

此外，不於電晶體200之閘極寬度 W_g 方向上形成一對主電極204。該區域可作為空閒空間活用。於該空閒空間中，配設FD區域25、傳送閘極電極205或基體連接部27。於第1實施形態中，配設有其等全部，但亦可配設至少1個。因此，可有效活用與像素10對應之區域。

【0070】

又，於固態攝像裝置1中，如圖2～圖3所示，FD區域25、傳送閘極電極205或基體連接部27相對於電晶體200介存元件分離區域26而配設。

因此，與未介存元件分離區域26之情形相比，可提高電晶體200與FD區域25、傳送閘極電極205或基體連接部27之分離能力。

【0071】

又，於固態攝像裝置1中，尤其如圖4所示，像素分離區域16具備自基體15之第2面朝向第1面側形成之第1槽161、及埋設於第1槽161內之第1埋設構件162。且，元件分離區域26具備自基體15之第2面朝向第1面側形成，且較第1槽161深之第2槽261、及埋設於第2槽261內之第2埋設構件262。

因此，於元件分離區域26中，由於可於基體15之厚度方向上獲得元件間之分離距離，故可進一步提高電晶體200與FD區域25、傳送閘極電極205或基體連接部27之分離能力。

【0072】

又，於固態攝像裝置1中，如圖2、圖3及圖5所示，像素10由像素分離區域16劃分，自第2面側觀察形成為矩形狀。電晶體200之一對主電極204配設為與像素10之矩形狀之例如對角線D1-D1一致。FD區域25、傳送

閘極電極205或基體連接部27與對角線D1-D1所交叉之另外之例如對角線D2-D2一致或沿對角線D2-D2而配設。

因此，與使閘極長度 L_g 方向與像素分離區域16之延設方向一致之情形相比，電晶體200之閘極長度 L_g 、閘極寬度 W_g 之各者較長。藉此，於電晶體200中，可提高耐雜訊性能，且提高電性特性。

【0073】

尤其，於固態攝像裝置1中，電晶體200之閘極長度 L_g 方向相對於第1方向或第2方向具有45度之斜率。

因此，電晶體200之閘極長度 L_g 、閘極寬度 W_g 之各者成為最長。

【0074】

又，第1實施形態之固態攝像裝置1如圖2～圖5所示，具備像素10、像素分離區域16、電晶體200、FD區域25、傳送閘極電極205或基體連接部27。

像素10相對於本技術之「第1像素」，於第1方向上相鄰，具有介存像素分離區域16而配設於基體15之第1面側，且將光轉換為電荷之光電轉換元件11。像素10係本技術之「第2像素」，例如若「第1像素」為像素10A，則「第2像素」為像素10B。光電轉換元件係本技術之「第2光電轉換元件」。

像素分離區域16形成於基體15之厚度方向上，且自基體15之與第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍像素10之側面周圍，將像素10自其他區域電性且光學性分離。

電晶體200於與像素10對應之位置中，配設於周圍由像素分離區域16包圍之基體15之第2面側，將閘極長度方向相對於第1方向或第2方向設為

傾斜，且處理轉換後之電荷。電晶體200係本揭示之「第2電晶體」。第1實施形態中，例如若「第1電晶體」為FD轉換增益切換電晶體23，則「第2電晶體」為放大電晶體21。「第2電晶體」以「第1像素」與「第2像素」之間之像素分離區域16為中心，相對於「第1電晶體」形成為線對稱形狀。

FD區域25於與像素10對應之位置中，配設於基體15之第2面側之電晶體200之閘極寬度 W_g 方向上。FD區域25係本技術之「第2FD區域」。同樣，傳送閘極電極205於與像素10對應之位置中，配設於基體15之第2面之電晶體200之閘極寬度 W_g 方向上。傳送閘極電極205係自像素10對FD區域25傳送電荷之傳送電晶體12之閘極電極。傳送電晶體12及傳送閘極電極205係本技術之「第2傳送電晶體」及「第2傳送閘極電極」。基體連接部27對基體15供給電壓。基體連接部27係本技術之「第2基體連接部」。

藉由此種構成，於與像素10對應之區域，即周圍由像素分離區域16包圍之區域內，將閘極長度 L_g 方向設為傾斜而配設電晶體200，因而可充分確保電晶體200之配置面積。若詳細說明，則可充分確保電晶體200之閘極長度 L_g 方向及閘極寬度 W_g 方向之長度。因此，由於可構築耐雜訊性優異之電晶體200，故可提高固態攝像裝置1之電性可靠性。

此外，不於電晶體200之閘極寬度 W_g 方向上形成一對主電極204。該區域可作為空閒空間活用。於該空閒空間中，配設FD區域25、傳送閘極電極205或基體連接部27。於第1實施形態中，配設有其等全部，但亦可配設至少1個。因此，可有效活用與像素10對應之區域。

此外，由於「第2電晶體」相對於「第1電晶體」形成為線對稱形狀，故可簡單地實現像素10及電晶體200之排列佈局。尤其，於相鄰之像

素10之間，可使兩者之FD區域25之間或基體連接部27之間接近而配設。因此，可實現使用共有連接部32或共有連接部33之共有連接，且可於像素10中充分確保配置電晶體200所需之面積。

【0075】

另，本技術之「第3像素」及「第3電晶體」、「第4像素」及「第4電晶體」之各者亦同樣可獲得此處之作用效果。「第3像素」及「第3電晶體」例如為像素10C及重設電晶體24。「第4像素」及「第4電晶體」例如為像素10D及選擇電晶體22。

【0076】

又，於固態攝像裝置1中，如圖2～圖5所示，電晶體200之一對主電極204之一者及相鄰之另一電晶體200之一對主電極204之一者藉由共有連接部31而共有化。具體而言，FD轉換增益切換電晶體23之主電極204、及重設電晶體24之主電極204藉由共有連接部31而共有化。同樣，放大電晶體21之主電極204及選擇電晶體22之主電極204藉由共有連接部31而共有化。共有連接部31直接連接於主電極204之表面。

藉由此種構成，可不形成跨及像素分離區域16上之配線以及連接孔，而藉由共有連接部31將電晶體200之主電極204之間電性連接。於俯視下，共有連接部31與主電極204重疊而配置，且兩者之連接無需如連接孔般之對準餘裕尺寸。因此，由於不增加將主電極204之間連接之基體15之主表面上之面積，故可於像素10中確保足夠配置電晶體200之面積。

此外，由於在像素10中，確保足夠配置電晶體200之面積，故可增加電晶體200之閘極長度 L_g 尺寸及閘極寬度 W_g 尺寸。因此，由於可構築耐雜訊性優異之電晶體200，故可提高固態攝像裝置1之電性可靠性。

【0077】

又，於固態攝像裝置1中，相鄰之FD區域25藉由共有連接部32而共有化，相鄰之基體連接部27藉由共有連接部33而共有化。共有連接部32直接連接於FD區域25之表面，共有連接部33直接連接於基體連接部27之表面。

藉由此種構成，可不形成跨及像素分離區域16上之配線以及連接孔，而藉由共有連接部32將FD區域25之間電性連接。於俯視下，共有連接部32與FD區域25重疊而配置，且兩者之連接無需如連接孔般之對準餘裕尺寸。因此，不增加將FD區域25之間連接之基體15之主表面上之面積。此外，由於並非利用配線7連接，故可減少附加至FD區域25之寄生電容。

同樣，可不形成跨及像素分離區域16上之配線以及連接孔，而藉由共有連接部33將基體連接部27之間電性連接。於俯視下，共有連接部33與基體連接部27重疊而配置，且兩者之連接無需如連接孔般之對準餘裕尺寸。因此，不增加將基體連接部27之間連接之基體15之主表面上之面積。因此，由於在像素10中，確保足夠配置電晶體200之面積，故可增加電晶體200之閘極長度 L_g 尺寸及閘極寬度 W_g 尺寸。即，由於可構築耐雜訊性優異之電晶體200，故可提高固態攝像裝置1之電性可靠性。

【0078】

再者，於固態攝像裝置1中，如圖2～圖5所示，於1個像素10配設有1個電晶體200。且，對複數個像素10配設有1個FD區域25，FD區域25由複數個像素10所共用(共有)。又，關於傳送閘極電極205、基體連接部27之各者亦同樣。

因此，由於可縮小將FD區域25、傳送閘極電極205或基體連接部27與其他區域分離之元件分離區域26之面積，故可實現像素10之進一步之微細化。

【0079】

<2.第2實施形態>

使用圖12及圖13，說明本揭示之第2實施形態之固態攝像裝置1。另，於第2實施形態以及其以後之實施形態中，對與第1實施形態之固態攝像裝置1之構成要件相同之構成要件、或實質上相同之構成要件標註相同之符號，省略重複之說明。

【0080】

[固態攝像裝置1之構成]

圖12顯示第2實施形態之固態攝像裝置1之像素10及像素電路20之具體之平面構成之一例。圖13顯示像素10及像素電路20之一部分之縱剖面構成(於圖12所示之B-B切斷線中切斷之剖面)。

【0081】

如圖12及圖13所示，於第2實施形態之固態攝像裝置1中，對第1實施形態之固態攝像裝置1中之電晶體200採用鰭(FIN)型構造。

【0082】

若詳細說明，則放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23及重設電晶體24由鰭型構造構成。鰭型構造係使閘極電極203之閘極寬度 W_g 方向之端部自基體15之第2面向第1面側延設之構造。此處，閘極電極203之閘極寬度 W_g 方向之兩端部埋入形成於基體15之槽內，且向基體15內延設。閘極電極203之閘極寬度 W_g 方向之兩端部正好沿元件分

離區域26而形成，藉由元件分離區域26規定有閘極電極203之閘極寬度 W_g 。

【0083】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

另，鰭型構造亦可採用於自放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23及重設電晶體24選擇之1者中。例如，鰭型構造可僅採用於放大電晶體21。

【0084】

[作用效果]

根據第2實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0085】

又，於固態攝像裝置1中，如圖12及圖13所示，電晶體200具有使閘極電極203之閘極寬度 W_g 方向之端部自基體15之第2面向第1面側延設之鰭型構造。若採用鰭型構造，則於電晶體200中，可於基體15之厚度方向上確保閘極寬度 W_g 尺寸。

根據此種構成，於電晶體200中，由於閘極長度 L_g 方向配置為傾斜，故閘極長度 L_g 尺寸變長，可有效地抑制或防止短通道效應之產生或雜訊之產生。尤其，於電晶體200中，可有效地抑制或防止RTN(Random Telegraph Signal：隨機電報信號)雜訊之產生。

此外，由於採用有鰭型構造，故可擴展電晶體200之閘極寬度 W_g 尺寸，改善互導(gm)。又，由於改善電晶體200之互導，故可實現像素電路

200之動作速度之高速化。

【0086】

<3.第3實施形態>

使用圖14及圖15，說明本揭示之第3實施形態之固態攝像裝置1。

【0087】

[固態攝像裝置1之構成]

(1)固態攝像裝置1之像素10及像素電路20之電路構成

圖14顯示構築第3實施形態之固態攝像裝置1之像素10及像素電路20之電路構成之一例。

【0088】

如圖14所示，於固態攝像裝置1之像素電路20中，放大電晶體21具備放大電晶體21A及放大電晶體21B，選擇電晶體22具備選擇電晶體22A及選擇電晶體22B。放大電晶體21A及放大電晶體21B電性並聯連接。同樣，選擇電晶體22A及選擇電晶體22B電性並聯連接。放大電晶體21A及選擇電晶體22A電性串聯連接。同樣，放大電晶體21B及選擇電晶體22B電性串聯連接。

【0089】

(2)像素10及像素電路20之佈局構成

圖15顯示像素10及像素電路20之具體之平面構成之一例。

如圖15所示，於第3實施形態中，於與像素10A對應之位置中，配設有放大電晶體21之放大電晶體21B及選擇電晶體22之選擇電晶體22B。放大電晶體21B及選擇電晶體22B沿對角線D1-D1配設(參考圖2)。

又，放大電晶體21B之間極長度 L_g 尺寸形成得較選擇電晶體22B之間

極長度Lg尺寸長。

【0090】

另一方面，於與像素10B對應之位置中，配設有放大電晶體21之放大電晶體21A及選擇電晶體22之選擇電晶體22A。放大電晶體21A及選擇電晶體22A與對角線D2-D2一致而配設(參考圖2)。

又，放大電晶體21A之間極長度Lg尺寸形成得較選擇電晶體22A之間極長度Lg尺寸長。

放大電晶體21A及選擇電晶體22A以配設於像素10A與像素10B之間之像素分離區域16為中心，相對於放大電晶體21B及選擇電晶體22B形成為線對稱形狀。

【0091】

又，於與像素10C對應之位置中配設有重設電晶體24。重設電晶體24與對角線D2-D2一致而配設(參考圖2)。

於與像素10D對應之位置中，配設有FD轉換增益切換電晶體23。FD轉換增益切換電晶體23與對角線D1-D1一致而配設(參考圖2)。

FD轉換增益切換電晶體23以配設於像素10C與像素10D之間之像素分離區域16為中心，相對於重設電晶體24形成為線對稱形狀。

【0092】

再者，FD轉換增益切換電晶體23以配設於像素10A與像素10C之間之像素分離區域16為中心，相對於放大電晶體21B及選擇電晶體22B形成為實質上線對稱形狀。同樣，重設電晶體24以配設於像素10B與像素10D之間之像素分離區域16為中心，相對於放大電晶體21A及選擇電晶體22A形成為實質上線對稱形狀。

【0093】

另，於第3實施形態中，FD轉換增益切換電晶體23之主電極204及重設電晶體24之主電極204藉由配線7而連接(參考圖4)。此處，藉由配線7積極形成有寄生電容。

【0094】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0095】

[作用效果]

根據第3實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0096】

又，於固態攝像裝置1中，如圖14及圖15所示，像素電路20之放大電晶體21由電性並聯連接之放大電晶體21A及放大電晶體21B構築。此外，像素電路20之選擇電晶體22由電性並聯連接之選擇電晶體22A及選擇電晶體22B構築。放大電晶體21A及選擇電晶體22A配設於與像素10B對應之位置中。放大電晶體21B及選擇電晶體22B配設於與像素10A對應之位置中。

此處，放大電晶體21A及放大電晶體21B之閘極長度 L_g 形成得較選擇電晶體22A及選擇電晶體22B之閘極長度 L_g 長。因此，可提高由放大電晶體21A及放大電晶體21B構築之放大電晶體21之耐雜訊性。

【0097】

<4.第4實施形態>

使用圖16～圖18，說明本揭示之第4實施形態之固態攝像裝置1。

【0098】

[固態攝像裝置1之構成]

圖16顯示像素10及像素電路20之具體之平面構成之一例。圖17顯示像素10及像素電路20之一部分之縱剖面構成(於圖16所示之C-C切斷線中切斷之剖面)。圖18顯示像素10及像素電路20之另一部分之縱剖面構成(於圖16所示之D-D切斷線中切斷之剖面)。

【0099】

如圖16～圖18所示，於第4實施形態之固態攝像裝置1中，配設有複數個傳送電晶體12(參考圖1)之傳送閘極電極205。

若詳細說明，則於與1個像素10對應之位置中配設有電晶體200，進而於此處配設有2個傳送閘極電極205。於俯視下，2個傳送閘極電極205夾著FD區域25，沿對角線D2-D2配置。傳送閘極電極205之平面形狀形成為矩形狀，具體而言為正方形狀。

【0100】

此處，像素10為像素10A、像素10B、像素10C或像素10D。電晶體200為放大電晶體21、選擇電晶體22、FD轉換增益切換電晶體23或重設電晶體24。

【0101】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0102】

[作用效果]

根據第4實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0103】

又，於固態攝像裝置1中，如圖16～圖18所示，於與像素10對應之位置中配設複數個傳送閘極電極205。因此，由於傳送電晶體12之傳送閘極電極205之有效閘極寬度 W_g 尺寸被擴展，故可提高電荷自像素10向像素電路20之讀出效率。

【0104】

[第1變化例]

使用圖19～圖21，說明第4實施形態之第1變化例之固態攝像裝置1。

圖19顯示像素10及像素電路20之具體之平面構成之一例。圖20顯示像素10及像素電路20之一部分之縱剖面構成(於圖19所示之E-E切斷線中切斷之剖面)。圖21顯示像素10及像素電路20之另一部分之縱剖面構成(於圖19所示之F-F切斷線中切斷之剖面)。

【0105】

如圖19～圖21所示，於第4實施形態之第1變化例之固態攝像裝置1中，傳送電晶體12(參考圖1)之傳送閘極電極205於俯視下形成為矩形狀。

若詳細說明，則於與1個像素10對應之位置中配設有電晶體200，進而於此處配設有1個傳送閘極電極205。於俯視下，傳送閘極電極205形成為沿對角線D2-D2配置長邊，沿對角線D1-D1配置短邊之長方形狀。於傳送閘極電極205之中央部分，對向配置有FD區域25。

【0106】

上述構成要件以外之構成要件係與第4實施形態之固態攝像裝置1之

構成要件相同或實質上相同之構成要件。

【0107】

[作用效果]

根據第4實施形態之第1變化例之固態攝像裝置1，可獲得與藉由第4實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0108】

又，於固態攝像裝置1中，如圖19～圖21所示，於與像素10對應之位置中，配設俯視下具有矩形狀之傳送閘極電極205。因此，由於傳送電晶體12之傳送閘極電極205之有效閘極寬度 W_g 尺寸被擴展，故可提高電荷自像素10向像素電路20之讀出效率。

【0109】

[第2變化例]

使用圖22～圖24，說明第4實施形態之第2變化例之固態攝像裝置1。

圖22顯示像素10及像素電路20之具體之平面構成之一例。圖23顯示像素10及像素電路20之一部分之縱剖面構成(於圖22所示之G-G切斷線中切斷之剖面)。圖24顯示像素10及像素電路20之另一部分之縱剖面構成(於圖22所示之H-H切斷線中切斷之剖面)。

【0110】

如圖22～圖24所示，於第4實施形態之第2變化例之固態攝像裝置1中，配設有複數個傳送電晶體12(參考圖1)之傳送閘極電極205。

若詳細說明，則於與1個像素10對應之位置中配設有電晶體200，進而於此處配設有2個傳送閘極電極205。於俯視下，2個傳送閘極電極205夾著FD區域25，沿對角線D2-D2配置。傳送閘極電極205之平面形狀於此

處形成為三角形狀。又，2個傳送閘極電極205之一者以對角線D1-D1為中心，相對於傳送閘極電極205之另一者形成為線對稱形狀。

【0111】

上述構成要件以外之構成要件係與第4實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

另，傳送閘極電極205之平面形狀除上述以外，還可為圓形狀、橢圓形狀、五邊形以上之多邊形狀。

【0112】

[作用效果]

根據第4實施形態之第2變化例之固態攝像裝置1，可獲得與藉由第4實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0113】

又，於固態攝像裝置1中，如圖22～圖24所示，於與像素10對應之位置中配設複數個傳送閘極電極205。因此，由於傳送電晶體12之傳送閘極電極205之有效閘極寬度 W_g 尺寸被擴展，故可提高電荷自像素10向像素電路20之讀出效率。

【0114】

<5.第5實施形態>

使用圖25及圖26，說明本揭示之第5實施形態之固態攝像裝置1。

【0115】

[固態攝像裝置1之構成]

圖25顯示像素10及像素電路20之具體之平面構成之一例。圖26顯示像素10及像素電路20之一部分之縱剖面構成(於圖25所示之I-I切斷線中切

斷之剖面)。

【0116】

如圖25及圖26所示，於第5實施形態之固態攝像裝置1中，第1實施形態之固態攝像裝置1中說明之圖2所示之像素10重複配設於箭頭X方向及箭頭Y方向上。

若詳細說明，則像素10於排列方向上，未形成為線對稱形狀。即，於排列有複數個之像素10中，配設有使閘極長度 L_g 方向與對角線D1-D1一致之電晶體200。換種表現，排列有複數個之像素10之各者之電晶體200將閘極長度 L_g 方向全部設為同一方向。

【0117】

又，電晶體200之主電極204之間、FD區域25之間、基體連接部27之間之各者藉由配線7而電性連接。未形成第1實施形態之固態攝像裝置1之共有連接部31、共有連接部32、共有連接部33之各者。

【0118】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

另，亦可排列複數個使電晶體200之閘極長度 L_g 方向與對角線D2-D2一致之像素10。

【0119】

[作用效果]

根據第5實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0120】

又，於固態攝像裝置1中，如圖25及圖26所示，對排列有複數個之像素10之各者，配設使閘極長度 L_g 方向於相同之方向上一致之電晶體200。且，電晶體200之主電極204之間、FD區域25之間、基體連接部27之間藉由配線7而電性連接。

藉由此種構成，可省略將主電極204之間連接之共有連接部31、將FD區域25之間連接之共有連接部32、將基體連接部27之間連接之共有連接部33之各者之構成要件。因此，可簡化共有連接部31、共有連接部32及共有連接部33之製造製程。

【0121】

<6.第6實施形態>

使用圖27，說明本揭示之第6實施形態之固態攝像裝置1。

【0122】

[固態攝像裝置1之構成]

圖27顯示像素10及像素電路20之具體之平面構成之一例。

如圖27所示，於第6實施形態之固態攝像裝置1中，像素電路20具備電性並聯連接之2個放大電晶體21、選擇電晶體22、及重設電晶體24。

【0123】

於與像素10A對應之位置中，配設有2個中之一者之放大電晶體21。於與相對於像素10A於箭頭X方向上相鄰之像素10B對應之位置中，配設有2個中之另一者之放大電晶體21。以像素10A與像素10B之間之像素分離區域16為中心，另一者之放大電晶體21相對於一者之放大電晶體21形成為線對稱形狀。

【0124】

另一方面，於與相對於像素10A於箭頭Y方向上相鄰之像素10C對應之位置中，配設有重設電晶體24。以像素10A與像素10C之間之像素分離區域16為中心，重設電晶體24相對於一者之放大電晶體21形成為線對稱形狀。

於與相對於像素10B於箭頭Y方向之相反方向上相鄰之像素10D對應之位置中，配設有選擇電晶體22。以像素10B與像素10D之間之像素分離區域16為中心，選擇電晶體22相對於另一者之放大電晶體21形成為線對稱形狀。

【0125】

FD區域25與放大電晶體21之閘極電極203之間、放大電晶體21之主電極204與選擇電晶體22之主電極204之間等藉由配線7而電性連接。

【0126】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0127】

[作用效果]

根據第6實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0128】

又，於固態攝像裝置1中，如圖27所示，於與像素10A及像素10B對應之位置中，配設電性並聯連接之放大電晶體21。於與像素10A相鄰配置之像素10C對應之位置中，配設重設電晶體24。於與像素10B相鄰配置之像素10D對應之位置中，配設選擇電晶體22。

因此，由於在適於結線部位之位置配設像素10及電晶體200，故容易進行使用配線7之結線。此外，由於配線7之配線長度較短，故可削減附加至配線7之寄生電容。

【0129】

<7.第7實施形態>

使用圖28，說明本揭示之第7實施形態之固態攝像裝置1。

【0130】

[固態攝像裝置1之構成]

圖28顯示像素10及像素電路20之具體之平面構成之一例。

如圖28所示，於第7實施形態之固態攝像裝置1中，與第6實施形態之固態攝像裝置1同樣，像素電路20具備電性並聯連接之2個放大電晶體21、選擇電晶體22、及重設電晶體24。

【0131】

於與像素10A對應之位置中，配設有2個中之一者之放大電晶體21。於與相對於像素10A於箭頭X方向上相鄰之像素10B對應之位置中，配設有2個中之另一者之放大電晶體21。以像素10A與像素10B之間之像素分離區域16為中心，另一者之放大電晶體21相對於一者之放大電晶體21形成為線對稱形狀。

【0132】

另一方面，於與相對於像素10A於箭頭Y方向上相鄰之像素10C對應之位置中，配設有重設電晶體24。以像素10A與像素10C之間之像素分離區域16為中心，重設電晶體24相對於一者之放大電晶體21形成為線對稱形狀。

於與相對於像素10B於箭頭Y方向上相鄰之像素10D對應之位置中，配設有選擇電晶體22。以像素10B與像素10D之間之像素分離區域16為中心，選擇電晶體22相對於另一者之放大電晶體21形成為線對稱形狀。

【0133】

FD區域25與放大電晶體21之閘極電極203之間、放大電晶體21之主電極204與選擇電晶體22之主電極204之間等藉由配線7而電性連接。

【0134】

上述構成要件以外之構成要件係與第6實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0135】

[作用效果]

根據第7實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0136】

<8.第8實施形態>

使用圖29～圖31，說明本揭示之第8實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖29顯示像素10及像素電路20之具體之平面構成之一例。圖30顯示像素10及像素電路20之一部分之縱剖面構成(於圖29所示之J-J切斷線中切斷之剖面)。圖31顯示圖29所示之單位像素BP及其周圍之像素10(或單位像素BP)之排列佈局構成。

【0137】

如圖29～圖31所示，於第8實施形態之固態攝像裝置1中，與第1實施

形態之固態攝像裝置1同樣，單位像素BP具備像素10A、像素10B、像素10C及像素10D。

於與像素10A對應之位置中，配設有FD轉換增益切換電晶體23。於與像素10B對應之位置中，配設有放大電晶體21。於與像素10C對應之位置中，配設有重設電晶體24。於與像素10D對應之位置中，配設有選擇電晶體22。

【0138】

且，放大電晶體21之主電極204與選擇電晶體22之主電極之間藉由共有連接部31而電性連接。FD轉換增益切換電晶體23之主電極204與重設電晶體204之主電極204之間藉由共有連接部31而電性連接。

【0139】

如圖30所示，共有連接部31具備共有槽311、及連接導體312。

共有槽311於主電極204之間，作為自像素分離區域16之上表面(第2面)朝向下表面(第1面)側下挖之鎖定孔形成。共有槽311之深度例如形成為與主電極204之接合深度相同程度。此處，共有槽311之深度形成得較元件分離區域26之第2槽261之深度淺。

連接導體312埋設於共有槽311內。連接導體312直接連接於主電極204之側面。

連接導體312藉由閘極電極材料，例如多晶矽膜而形成。於該多晶矽膜中，以高雜質密度包含有減少電阻值之雜質。作為雜質，例如可實用性地使用作為n型雜質之磷。

【0140】

共有連接部32與共有連接部31同樣具備共有槽321、及連接導體

322。

共有連接部33與共有連接部31同樣具備共有槽331、及連接導體332。此處，於連接導體332例如藉由多晶矽膜而形成之情形時，於多晶矽膜中，以高雜質密度包含有減少電阻值之p型雜質。

【0141】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0142】

[作用效果]

根據第8實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0143】

又，固態攝像裝置1如圖29～圖31所示，具備共有連接部31。共有連接部31構成為包含共有槽311、及埋設於共有槽311內之連接導體312。

藉由此種構成，可不形成跨及像素分離區域16上之配線以及連接孔，而將電晶體200之主電極204之間電性連接。因此，由於使主電極204之間連接之基體15之主表面上之面積有效消失，故可於像素10中確保足夠配置電晶體200之面積。

此外，共有連接部31直接連接於電晶體200之主電極204之側面。即，連接共有連接部31與主電極204之面積於箭頭Z方向上確保，於基體15之主表面上，實質上非必要。

再者，固態攝像裝置1具備與共有連接部31同樣，將FD區域25之間連接之共有連接部32、及將基體連接部27之間連接之共有連接部33。因

此，可獲得與藉由共有連接部31而獲得之作用效果同樣之作用效果。

【0144】

<9.第9實施形態>

使用圖32及圖33，說明本揭示之第9實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖32顯示像素10及像素電路20之具體之平面構成之一例。圖33顯示像素10及像素電路20之一部分之縱剖面構成(於圖30所示之K-K切斷線中切斷之剖面)。

【0145】

如圖32及圖33所示，第9實施形態之固態攝像裝置1不具備第8實施形態之固態攝像裝置1中具備之共有連接部31、共有連接部32及共有連接部33。於電晶體200之主電極204、FD區域25、基體連接部27等中，直接連接有配線7。

【0146】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0147】

[作用效果]

根據第9實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0148】

又，於固態攝像裝置1中，如圖32及圖33所示，於電晶體200之主電極204、FD區域25、基體連接部27等中連接配線7。

尤其，匯集於複數個像素10之中央部之各個FD區域25不配設第8實施形態之固態攝像裝置1之共有連接部32，而個別地連接配線7，且未共有化。

因此，由於可減少FD區域25與例如傳送閘極電極205之間產生之寄生電容，故可提高電荷自像素10向像素電路20之讀出效率。

【0149】

<10.第10實施形態>

使用圖34～圖37，說明本揭示之第10實施形態之固態攝像裝置1。第10實施形態說明固態攝像裝置1之單位像素BP之構築例。

【0150】

[固態攝像裝置1之構成]

圖34顯示像素10及像素電路20之具體之平面構成之一例。

如圖34所示，第10實施形態之固態攝像裝置1藉由第5實施形態之固態攝像裝置1中排列於箭頭Y方向上之像素10A、像素10B及像素10C之合計3個像素10而構築有單位像素BP。

於與像素10A對應之位置中，配設有重設電晶體24。於與像素10B對應之位置中，配設有放大電晶體21。於與像素10C對應之位置中，配設有選擇電晶體22。重設電晶體24、放大電晶體21、選擇電晶體22之各者配置為使閘極長度Lg方向與對角線D1-D1一致(參考圖2)。

【0151】

即，構築單位像素BP之像素10A、像素10B、像素10C之各者重複配設於箭頭X方向上。且，單位像素BP重複配設於箭頭X方向及箭頭Y方向上。

【0152】

上述構成要件以外之構成要件係與第5實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0153】

[作用效果]

根據第10實施形態之固態攝像裝置1，可獲得與藉由第5實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0154】

[第1變化例]

圖35顯示第10實施形態之第1變化例之固態攝像裝置1之像素10及像素電路20之具體之平面構成之一例。

如圖35所示，第1變化例之固態攝像裝置1藉由排列於箭頭Y方向上之像素10A、像素10B、像素10C及像素10D之合計4個像素10而構築有單位像素BP。

於與像素10A對應之位置中，配設有重設電晶體24。於與像素10B對應之位置中，配設有FD轉換增益切換電晶體23。於與像素10C對應之位置中，配設有放大電晶體21。於與像素10D對應之位置中，配設有選擇電晶體22。重設電晶體24、FD轉換增益切換電晶體23、放大電晶體21、選擇電晶體22之各者配置為使閘極長度 L_g 方向與對角線D1-D1一致(參考圖2)。

【0155】

即，構築單位像素BP之像素10A、像素10B、像素10C、像素10D之各者重複配設於箭頭X方向上。且，單位像素BP重複配設於箭頭X方向及

箭頭Y方向上。

【0156】

上述構成要件以外之構成要件係與第5實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0157】

[作用效果]

根據第10實施形態之第1變化例之固態攝像裝置1，可獲得與藉由第5實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0158】

[第2變化例]

圖36顯示第10實施形態之第2變化例之固態攝像裝置1之像素10及像素電路20之具體之平面構成之一例。

如圖36所示，第2變化例之固態攝像裝置1藉由排列於箭頭X方向及箭頭Y方向上之像素10A～像素10H之合計8個像素10而構築有單位像素BP。

【0159】

像素10A及像素10B相鄰配設於箭頭X方向上。於與像素10A、像素10B之各者對應之位置中，配設有重設電晶體24。

像素10C及像素10D相鄰配設於箭頭X方向上，進而與像素10A及像素10B相鄰而配設於箭頭Y方向上。於與像素10C、像素10D之各者對應之位置中，配設有FD轉換增益切換電晶體23。

像素10E及像素10F相鄰配設於箭頭X方向上，進而與像素10C及像素10D相鄰而配設於箭頭Y方向上。於與像素10E、像素10F之各者對應之位

置中，配設有放大電晶體21。

像素10G及像素10H相鄰配設於箭頭X方向上，進而與像素10E及像素10F相鄰而配設於箭頭Y方向上。於與像素10G、像素10H之各者對應之位置中，配設有選擇電晶體22。

重設電晶體24、FD轉換增益切換電晶體23、放大電晶體21、選擇電晶體22之各者配置為使閘極長度 L_g 方向與對角線D1-D1一致(參考圖2)。

【0160】

即，構築單位像素BP之像素10A～像素10H之各者重複配設於箭頭X方向上。且，單位像素BP重複配設於箭頭X方向及箭頭Y方向上。

【0161】

上述構成要件以外之構成要件係與第5實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0162】

[作用效果]

根據第10實施形態之第2變化例之固態攝像裝置1，可獲得與藉由第5實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0163】

[第3變化例]

圖37顯示第10實施形態之第3變化例之固態攝像裝置1之像素10及像素電路20之具體之平面構成之一例。

如圖37所示，第3變化例之固態攝像裝置1與第1變化例之固態攝像裝置1同樣，藉由排列於箭頭Y方向上之像素10A、像素10B、像素10C及像素10D之合計4個像素10而構築有單位像素BP。

【0164】

於與像素10A對應之位置中，配設有重設電晶體24。

於與像素10B對應之位置中，配設有FD轉換增益切換電晶體23。FD轉換增益切換電晶體23相對於重設電晶體24，形成為線對稱形狀。

於與像素10C對應之位置中，配設有放大電晶體21。放大電晶體21相對於FD轉換增益切換電晶體23，形成為線對稱形狀。

於與像素10D對應之位置中，配設有選擇電晶體22。選擇電晶體22相對於放大電晶體21，形成為線對稱形狀。

【0165】

即，構築單位像素BP之像素10A、像素10B、像素10C、像素10D之各者形成為線對稱形狀。且，單位像素BP於箭頭X方向及箭頭Y方向上形成為線對稱形狀。

【0166】

上述構成要件以外之構成要件係與第5實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0167】

[作用效果]

根據第10實施形態之第3變化例之固態攝像裝置1，可獲得與藉由第5實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0168】

<11.第11實施形態>

使用圖38，說明本揭示之第11實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖38顯示像素10及像素電路20之一部分之縱剖面構成(與上述圖4對應之縱剖面構成)。

【0169】

如圖38所示，第11實施形態之固態攝像裝置1代替第1實施形態之固態攝像裝置1之元件分離區域26，具備元件分離區域26P。元件分離區域26P藉由形成為與基體15相同之p型，且具有較基體15之p型半導體區域151之雜質密度更高之雜質密度之半導體區域而形成。

元件分離區域26P例如使用離子注入法、或固相擴散法等而形成。

【0170】

第11實施形態中，於像素分離區域16之第2面側之一部分中亦形成元件分離區域26P，像素分離區域16包含元件分離區域26P而構成。

【0171】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0172】

[作用效果]

根據第11實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0173】

又，固態攝像裝置1如圖38所示，具備元件分離區域26P。於元件分離區域26P中，無需形成元件分離區域26之第2槽261及第2埋設構件262。因此，可簡易地構築固態攝像裝置1。

【0174】

<12.第12實施形態>

使用圖39～圖48，說明本揭示之第12實施形態之固態攝像裝置1。

【0175】

[固態攝像裝置1之構成]

(1)固態攝像裝置1之像素10及像素電路20之電路構成

圖39顯示構築第12實施形態之固態攝像裝置1之像素10及像素電路20之電路構成之一例。

【0176】

如圖39所示，固態攝像裝置1之像素10及像素電路20之基本構成與第1實施形態之固態攝像裝置1之像素10及像素電路20之構成相同。

第12實施形態中，將連接於構築單位像素BP1之像素電路20之放大電晶體21、重設電晶體24之各者之電源電壓端子VDD共有化。又，將連接於構築與單位像素BP1相鄰而配設之單位像素BP2之像素電路20之放大電晶體21、重設電晶體24之各者之電源電壓端子VDD共有化。且，於單位像素BP1、單位像素BP2之各者中，電源電壓端子VDD被共有化。

【0177】

(2)像素10及像素電路20之佈局構成及縱剖面構成

圖40顯示像素10及像素電路20之具體之平面構成之一例。圖41顯示像素10及像素電路20之一部分之縱剖面構成(於圖40所示之L-L切斷線中切斷之剖面)。

【0178】

如圖40及圖41所示，於固態攝像裝置1中，與第1實施形態之固態攝像裝置1同樣，對於4個像素10配設有1個像素電路20。若詳細說明，則4

個像素10為於箭頭X方向上相鄰之2個像素10A及像素10B、及相對於像素10A及像素10B於箭頭Y方向上相鄰，且於箭頭X方向上相鄰之2個像素10C及像素10D。該4個像素10A、像素10B、像素10C及像素10D構成單位像素BP1。

【0179】

於與像素10D對應之位置中，配設有像素電路20之重設電晶體24。重設電晶體24於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D1-D1一致(參考圖2)。

於與像素10B對應之位置中，配設有像素電路20之放大電晶體21。放大電晶體21於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D2-D2一致。

於與像素10A對應之位置中，配設有像素電路20之選擇電晶體22。選擇電晶體22於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D1-D1一致(參考圖2)。

於與像素10C對應之位置中，配設有像素電路20之FD轉換增益切換電晶體23。FD轉換增益切換電晶體23於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D2-D2一致。

【0180】

於單位像素BP1中，以像素10A與像素10B之間之像素分離區域16為中心，放大電晶體21相對於選擇電晶體22形成為線對稱形狀。以像素10C與像素10D之間之像素分離區域16為中心，重設電晶體24相對於FD轉換增益切換電晶體23形成為線對稱形狀。再者，以像素10A及像素10B、與像素10C及像素10D之間之像素分離區域16為中心，重設電晶體24及FD轉

換增益切換電晶體23相對於放大電晶體21及選擇電晶體22形成為線對稱形狀。

【0181】

另一方面，單位像素BP2相對於單位像素BP1，於箭頭X方向上相鄰而配設。以單位像素BP1與單位像素BP2之間之像素分離區域16為中心，單位像素BP2相對於單位像素BP1形成為線對稱形狀。

【0182】

藉由此種構成，靠近配設單位像素BP1之像素10B、與單位像素BP2之像素10B之各者。此外，靠近配設單位像素BP1之像素10D、與單位像素BP2之像素10D。即，單位像素BP1之放大電晶體21及重設電晶體24之主電極204、與單位像素BP2之放大電晶體21及重設電晶體24之主電極204之各者匯集於一處。

且，匯集於一處之4個主電極204藉由共有連接部34而彼此電性連接，且共有化。

【0183】

共有連接部34與上述第1實施形態之固態攝像裝置1之共有連接部31、共有連接部32之各者同樣，電性直接連接於主電極204之表面。

若詳細說明，則共有連接部34之一端部例如連接於單位像素BP1之放大電晶體21之主電極204。共有連接部34之另一端部跨及像素分離區域16，連接於單位像素BP1之重設電晶體24、與單位像素BP2之放大電晶體21及重設電晶體24之各者之主電極204。共有連接部34通過配線7，連接於電源電壓端子VDD(參考圖39)。

【0184】

另，由於已說明完畢，故省略此處之說明，但分別藉由共有連接部31將主電極204之間連接，藉由共有連接部32將FD區域25之間連接，藉由共有連接部33將基體連接部27之間連接。

【0185】

上述構成要件以外之構成要件係與第1實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0186】

[固態攝像裝置1之製造方法]

圖42～圖48按步驟顯示固態攝像裝置1之一例之製造方法。

【0187】

首先，準備基體15。

如圖42所示，於像素分離區域16之形成區域中，於基體15形成第1槽161。例如，於形成第1槽161時，使用RIE等之各向異性蝕刻。

此處，於第1槽161之第2面側之內壁形成掩膜165。掩膜165作為耐雜質導入掩膜使用。作為掩膜165，例如使用氮化矽膜。

【0188】

如圖43所示，使用掩膜165，將例如p型雜質自第1槽161之內壁導入基體15內，而形成釘札區域166。

其後，去除掩膜165。

如圖44所示，於第1槽161內埋入第1埋設構件162，而形成像素分離區域16。

【0189】

如圖45所示，形成元件分離區域26。元件分離區域26形成於電晶體

200、FD區域25、基體連接部27之各者之間，但於此處亦形成於像素分離區域16之第2面側之一部分中。

元件分離區域26藉由自基體15之上表面朝向下表面側形成第2槽261，並於第2槽261內埋設第2埋設構件262而形成。第2槽261形成得較第1槽161淺。例如，形成第2槽261時，使用RIE等之各向異性蝕刻。例如，形成第2埋設構件262時，使用CVD法等。

【0190】

於周圍由像素分離區域16及元件分離區域26包圍之區域內，即基體15之第2面中，依序形成省略圖示之閘極絕緣膜202、閘極電極203(參考圖8)。接著，如圖46所示，形成電晶體200之主電極204。於形成主電極204後，電晶體200完成。

【0191】

如圖47所示，形成跨及像素分離區域16將電晶體200之主電極204之間連接之共有連接部34。共有連接部34藉由與形成省略此處之圖示之共有連接部31及共有連接部32之步驟相同之步驟而形成。

【0192】

依序形成層間絕緣膜6、連接孔6H之各者，且如圖48所示，形成配線7。圖48所示之配線7將共有連接部34連接於電源電壓端子VDD。

【0193】

於該等一連串步驟結束後，第12實施形態之固態攝像裝置1完成，製造方法結束。

【0194】

[作用效果]

根據第12實施形態之固態攝像裝置1，可獲得與藉由第1實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0195】

又，固態攝像裝置1如圖40及圖41所示，具備像素10、電晶體200、像素分離區域16及共有連接部34。

像素10具有配設於基體15之成為光入射側之第1面側，且將光轉換為電荷之光電轉換元件11。此處，像素10係本技術之「第1像素」、「第2像素」之各者。「第1像素」例如為單位像素BP1之像素10B或像素10D。「第2像素」例如為單位像素BP2之像素10A或像素10C。

像素分離區域16配設於像素10之間，且形成於基體15之厚度方向上，將像素10之各者電性且光學性分離。

電晶體200於與像素10對應之位置中，配設於基體15之第2面側，將閘極長度 L_g 方向相對於像素10之排列方向設為傾斜，且處理轉換後之電荷。此處，電晶體200係本技術之「第1電晶體」、「第2電晶體」之各者。例如，於與單位像素BP1之像素10B對應之位置配設「第1電晶體」之情形時，「第1電晶體」為放大電晶體21。於與單位像素BP2之像素10A對應之位置配設「第2電晶體」之情形時，「第2電晶體」為放大電晶體21。又，於與單位像素BP1之像素10D對應之位置配設「第1電晶體」之情形時，「第1電晶體」為重設電晶體24。於與單位像素BP2之像素10D對應之位置配設「第2電晶體」之情形時，「第2電晶體」為重設電晶體24。

共有連接部34將電晶體200之主電極204之間電性直接連接，並供給電源電壓。

藉由此種構成，可不形成跨及像素分離區域16上之配線以及連接

孔，而於一處對複數個電晶體200之主電極204供給電源電壓。因此，由於可削減主電極204與電源電壓端子VDD之連接部位，故可於像素10中確保足夠配置電晶體200之面積。此處，4處連接部位成為1處連接部位。

此外，例如，由於在像素10中，確保足夠配置電晶體200之面積，故可構築耐雜訊性優異之電晶體200，且可提高固態攝像裝置1之電性可靠性。

【0196】

又，於固態攝像裝置1中，如圖40及圖41所示，於與像素分離區域16重複之位置中，共有連接部34通過配線7連接於電源電壓端子VDD。因此，由於可增加配線7與傳送閘極電極205或FD區域25之分離距離，故可減弱自配線7向傳送閘極電極205或FD區域25之電場強度。

【0197】

又，於第12實施形態之固態攝像裝置1中，與第1實施形態之固態攝像裝置1同樣，共有連接部34連接於電晶體200之主電極204之表面。

【0198】

<13.第13實施形態>

使用圖49～圖51，說明本揭示之第13實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖49顯示像素10及像素電路20之一部分之縱剖面構成(與上述圖48對應之縱剖面構成)。

【0199】

如圖49所示，第13實施形態之固態攝像裝置1將第12實施形態之固態攝像裝置1之共有連接部34之構造，設為與第8實施形態之固態攝像裝置1

之共有連接部31及共有連接部32同樣之構造。

若詳細說明，則共有連接部34具備共有槽341、及連接導體342。共有槽341為與第8實施形態之固態攝像裝置之共有連接部31之共有槽311同樣之構成，連接導體342為與連接導體312同樣之構成。

另，雖省略圖示，但共有連接部31、共有連接部32、共有連接部33之各者形成為與共有連接部34相同之構造。

【0200】

上述構成要件以外之構成要件係與第8實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0201】

[固態攝像裝置1之製造方法]

圖50及圖51按每步驟顯示固態攝像裝置1之一例之製造方法。

【0202】

於上述第12實施形態之固態攝像裝置1之製造方法之圖45所示之步驟之後，於像素分離區域16之第2面側之一部分中形成共有槽341(參考圖50)。共有槽341藉由與省略圖示之共有連接部31之共有槽311相同之步驟而形成。

如圖50所示，於共有槽341內形成連接導體342。連接導體341藉由與省略圖示之共有連接部31之連接導體312相同之步驟而形成。

【0203】

如圖51所示，對連接導體342導入n型雜質，形成共有連接部34。共有連接部34藉由與共有連接部31之相同之步驟而形成。

【0204】

依序形成層間絕緣膜6、連接孔6H之各者，且如上述圖49所示，形成配線7。圖49所示之配線7將共有連接部34連接於電源電壓端子VDD。

【0205】

於該等一連串步驟結束後，第13實施形態之固態攝像裝置1完成，製造方法結束。

【0206】

[作用效果]

根據第13實施形態之固態攝像裝置1，可獲得與藉由第12實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

再者，根據第13實施形態之固態攝像裝置1，可獲得將第12實施形態之固態攝像裝置1與第8實施形態之固態攝像裝置1組合而成之作用效果。

【0207】

<14.第14實施形態>

使用圖52，說明本揭示之第11實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖52顯示像素10及像素電路20之具體之平面構成之一例。

【0208】

如圖52所示，於固態攝像裝置1中，與第12實施形態之固態攝像裝置1同樣，對於4個像素10配設有1個像素電路20。若詳細說明，則4個像素10為於箭頭X方向上相鄰之2個像素10A及像素10B、及相對於像素10A及像素10B，於箭頭Y方向上相鄰，且於箭頭X方向上相鄰之2個像素10C及像素10D。該4個像素10A、像素10B、像素10C及像素10D構成單位像素BP1。

【0209】

於與像素10C對應之位置中，配設有像素電路20之重設電晶體24。重設電晶體24於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D2-D2一致(參考圖2)。

於與像素10D對應之位置中，配設有像素電路20之放大電晶體21。放大電晶體21於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D1-D1一致。

於與像素10A對應之位置中，配設有像素電路20之FD轉換增益切換電晶體23。FD轉換增益切換電晶體23於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D1-D1一致。

於與像素10B對應之位置中，配設有像素電路20之選擇電晶體22。選擇電晶體22於由像素分離區域16劃分之區域中，配設為使閘極長度Lg方向與對角線D2-D2一致(參考圖2)。

【0210】

於單位像素BP1中，以像素10A與像素10B之間之像素分離區域16為中心，選擇電晶體22相對於FD轉換增益切換電晶體23形成為線對稱形狀。以像素10C與像素10D之間之像素分離區域16為中心，放大電晶體21相對於重設電晶體24形成為線對稱形狀。再者，以像素10A及像素10B、與像素10C及像素10BD之間之像素分離區域16為中心，重設電晶體24及放大電晶體21相對於FD轉換增益切換電晶體23及選擇電晶體22形成為線對稱形狀。

【0211】

另一方面，單位像素BP2相對於單位像素BP1，於箭頭Y方向上相鄰

而配設。以單位像素BP1與單位像素BP2之間之像素分離區域16為中心，單位像素BP2相對於單位像素BP1形成為線對稱形狀。

【0212】

上述構成要件以外之構成要件係與第12實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0213】

[作用效果]

根據第14實施形態之固態攝像裝置1，可獲得與藉由第12實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0214】

<15.第15實施形態>

使用圖53，說明本揭示之第15實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖53顯示像素10及像素電路20之具體之平面構成之一例。

【0215】

如圖53所示，於固態攝像裝置1中，於第12實施形態之固態攝像裝置1中，跨及2個像素10配設有共有連接部34。若詳細說明，則共有連接部34將配設於與單位像素BP2之像素10B對應之位置之放大電晶體21之主電極204、及配設於與同一單位像素BP2之像素10D對應之位置之重設電晶體24之主電極204電性連接。即，共有連接部34於俯視下，形成為於箭頭Y方向上細長之矩形狀。

【0216】

設為於配設於與單位像素BP1之像素10B對應之位置之放大電晶體21

之主電極204、及配設於與同一單位像素BP1之像素10D對應之位置之重設電晶體24之主電極204之各者，連接配線7之構成。

【0217】

上述構成要件以外之構成要件係與第12實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0218】

[作用效果]

根據第15實施形態之固態攝像裝置1，可獲得與藉由第12實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0219】

<16.第16實施形態>

使用圖54，說明本揭示之第16實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖54顯示像素10及像素電路20之具體之平面構成之一例。

【0220】

如圖54所示，於固態攝像裝置1中，於第12實施形態之固態攝像裝置1中，跨及2個像素10配設有共有連接部34。若詳細說明，則共有連接部34將配設於與單位像素BP1之像素10D對應之位置之重設電晶體24之主電極204、及配設於與單位像素BP2之像素10D對應之位置之重設電晶體24之主電極204電性連接。即，共有連接部34於俯視下，形成為於箭頭X方向上細長之矩形狀。

【0221】

設為於配設於與單位像素BP1之像素10B對應之位置之放大電晶體21

之主電極204、及配設於與單位像素BP2之像素10B對應之位置之放大電晶體21之主電極204之各者，連接配線7之構成。

【0222】

上述構成要件以外之構成要件係與第12實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0223】

[作用效果]

根據第16實施形態之固態攝像裝置1，可獲得與藉由第12實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0224】

又，於固態攝像裝置1中，如圖54所示，相鄰之2個重設電晶體24之主電極204之間藉由共有連接部34而連接。此外，相鄰之2個放大電晶體21之主電極204之間藉由配線7而連接。藉此，可自電壓不同之2種電源電壓端子VDD供給電源電壓。

【0225】

<17.第17實施形態>

使用圖55～圖57，說明本揭示之第17實施形態之固態攝像裝置1。

[固態攝像裝置1之構成]

圖55顯示像素10及像素電路20之具體之平面構成之一例。

【0226】

如圖55所示，於固態攝像裝置1中，對於16個像素10配設有2個像素電路20。

若詳細說明，則16個像素10為像素10A～像素10P。4個像素10A～

像素10D於箭頭X方向上相鄰。4個像素10E～像素10H於箭頭X方向上相鄰，且，相對於像素10A～像素10D，於箭頭Y方向上相鄰。4個像素10I～像素10L於箭頭X方向上相鄰，且，於相對於像素10E～像素10H，於箭頭Y方向上相鄰。4個像素10M～像素10P於箭頭X方向上相鄰，且，相對於像素10I～像素10L，於箭頭Y方向上相鄰。該16個像素10A～像素10P構成單位像素BP3。圖55所示之單位像素BP3為可於若干個變化例中展開之基本排列。

【0227】

於與像素10A及像素10D對應之位置中，配設有像素電路20之選擇電晶體22。選擇電晶體22等與第12實施形態之固態攝像裝置1之選擇電晶體22等同樣，配設為使閘極長度 L_g 方向與對角線D1-D1或對角線D2-D2一致(參考圖2)。

於與像素10B及像素10C對應之位置中，配設有像素電路20之放大電晶體21。

於與像素10E～像素10H、像素10I及像素10L對應之位置中，配設有像素電路20之放大電晶體21或選擇電晶體22。

於與像素10J及像素10K對應之位置中，配設有像素電路20之放大電晶體21。

於與像素10M及像素10P對應之位置中，配設有像素電路20之FD轉換增益切換電晶體23。

於與像素10N及像素10O對應之位置中，配設有像素電路20之重設電晶體24。

【0228】

如此構成之單位像素BP3於箭頭X方向及箭頭Y方向上，呈線對稱形狀依序排列。

【0229】

圖56顯示像素10及像素電路20之具體之平面構成之一例。

於單位像素BP3中，於與像素10E～像素10H、像素10I及像素10L對應之位置中，配設有像素電路20之放大電晶體21。

根據如此構成之固態攝像裝置1，分別配設於與像素10B、像素10C、像素10F及像素10G對應之位置之放大電晶體21之主電極204匯集於一處。藉此，複數個主電極204可通過共有連接部34及配線7連接於電源電壓端子VDD。

又，分別配設於與像素10J及像素10K對應之位置之放大電晶體21之主電極204、及分別配設於與像素10N及像素10O對應之位置之重設電晶體24之主電極204匯集於一處。藉此，複數個主電極204可通過共有連接部34及配線7連接於電源電壓端子VDD。

【0230】

上述構成要件以外之構成要件係與第12實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0231】

[作用效果]

根據第17實施形態之固態攝像裝置1，可獲得與藉由第12實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0232】

[變化例]

圖57顯示出第17實施形態之變化例之固態攝像裝置1之像素10及像素電路20之具體之平面構成之一例。

如圖57所示，於變化例之固態攝像裝置1之單位像素BP3中，於與像素10E、像素10H、像素10I及像素10L對應之位置中，配設有像素電路20之選擇電晶體22。又，於與像素10F及像素10G對應之位置中，配設有像素電路20之放大電晶體21。

根據如此構成之固態攝像裝置1，分別配設於與像素10B、像素10C、像素10F及像素10G對應之位置之放大電晶體21之主電極204匯集於一處。藉此，複數個主電極204可通過共有連接部34及配線7連接於電源電壓端子VDD。

又，分別配設於與像素10J及像素10K對應之位置之放大電晶體21之主電極204、及分別配設於與像素10N及像素10O對應之位置之重設電晶體24之主電極204匯集於一處。藉此，複數個主電極204可通過共有連接部34及配線7連接於電源電壓端子VDD。

【0233】

上述構成要件以外之構成要件係與第17實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0234】

[作用效果]

根據第17實施形態之變化例之固態攝像裝置1，可獲得與藉由第17實施形態之固態攝像裝置1獲得之作用效果同樣之作用效果。

【0235】

<18.第18實施形態>

使用圖58～圖60，說明本揭示之第18實施形態之固態攝像裝置1。

【0236】

[固態攝像裝置1之構成]

(1)固態攝像裝置1之像素10及像素電路20之佈局構成

圖58顯示像素10、像素電路20、彩色濾光片4及光學透鏡5之具體之平面佈局構成之一例。

於第18實施形態之固態攝像裝置1中，共有FD區域25之於箭頭X方向上相鄰之2個像素10構成單位像素BP。單位像素BP排列於箭頭X方向上，且於箭頭Y方向上相鄰，排列於箭頭X方向上錯開1個像素10之量之位置。

【0237】

(2)像素10、像素電路20及彩色濾光片4之佈局構成

於像素10中配置有彩色濾光片4。彩色濾光片4雖省略縱剖面之說明，但配置於基體15之第1面側。

於第18實施形態中，彩色濾光片4具備紅色濾光片41、綠色濾光片42、綠色濾光片43、及藍色濾光片44。

【0238】

彩色濾光片4中，於箭頭X方向上，交替排列有紅色濾光片41、綠色濾光片43之各者。且，與紅色濾光片41相鄰，於箭頭Y方向及其相反側排列有綠色濾光片42。再者，與綠色濾光片43相鄰，於箭頭Y方向及其相反側排列有藍色濾光片44。即，綠色濾光片42、藍色濾光片44之各者於箭頭X方向上交替排列。

【0239】

(3)紅色濾光片41及藍色濾光片44之平面佈局構成

圖59表示像素10及像素電路20之平面佈局構成之一例。

如圖58及圖59所示，於第18實施形態中，合計8個像素10構築為1個單位像素BPR，於該單位像素BPR中配置有紅色濾光片41。

【0240】

此處，於第18實施形態中，於與像素10A對應之位置中配設有放大電晶體21。於與像素10B對應之位置中，配設有選擇電晶體22。於與像素10C對應之位置中，配設有FD轉換增益切換電晶體23。於與像素10D對應之位置中，配設有重設電晶體24。

【0241】

若詳細說明，則單位像素BPR具備於箭頭X方向上相鄰而排列之像素10D及像素10C、於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10B、像素10A、像素10D及像素10C、及於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10B及像素10A。

【0242】

同樣，合計8個像素10構築為1個單位像素BPB，於該單位像素BPB中配置有藍色濾光片44。

單位像素BPB具備於箭頭X方向上相鄰而排列之像素10D及像素10C、於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10B、像素10A、像素10D及像素10C、及於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10B及像素10A。

【0243】

(4)綠色濾光片42及綠色濾光片43之平面佈局構成

圖60表示配置有綠色濾光片43之像素10之平面佈局構成之一例。

如圖58～圖60所示，於第18實施形態中，合計10個像素10構築為1個單位像素BPGb，於該單位像素BPGb中配置有綠色濾光片43。

【0244】

單位像素BPGb具備於箭頭X方向上相鄰而排列之像素10、像素10C、像素10B及像素10A、於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10D及像素10A、及於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10A、像素10B、像素10D及像素10C。

【0245】

同樣，合計10個像素10構築為1個單位像素BPGr，於該單位像素BPGr中配置有綠色濾光片42。

【0246】

單位像素BPGr具備於箭頭X方向上相鄰而排列之像素10、像素10C、像素10B及像素10A、於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10D及像素10A、及於箭頭Y方向上相鄰，且於箭頭X方向上相鄰而排列之像素10A、像素10B、像素10D及像素10C。

【0247】**(5)光學透鏡5之佈局構成**

如圖58所示，光學透鏡5於基體15之第1面介存彩色濾光片4而配設。光學透鏡5於箭頭X方向上形成為2個像素10之量之長度，於箭頭Y方向上形成為1個像素10之量之長度。即，光學透鏡5形成為俯視下縱橫比不同之橢圓形狀。

1個光學透鏡5配置為與每個單位像素BP對應。

【0248】

(6)共有連接部34之佈局構成

如圖59所示，於單位像素BPR中，於箭頭X方向上相鄰之2個像素10A及像素10D中，放大電晶體21、重設電晶體24之各者之主電極204之間藉由共有連接部34而共有化。

同樣，於單位像素BPB中，於箭頭X方向上相鄰之2個像素10A及像素10D中，放大電晶體21、重設電晶體24之各者之主電極204之間藉由共有連接部34而共有化。

共有連接部34通過配線7連接於電源電壓端子VDD。

【0249】

另一方面，於單位像素BPGb中，於箭頭X方向上相鄰之2個像素10D及像素10A與於箭頭Y方向上相鄰之1個像素10D中，放大電晶體21、重設電晶體24之各者之主電極204之間藉由共有連接部34而共有化。即，跨及合計3個像素10而配設有共有連接部34。

同樣，於單位像素BPGr中，於箭頭X方向上相鄰之2個像素10D及像素10A與於箭頭Y方向上相鄰之1個像素10D中，放大電晶體21、重設電晶體24之各者之主電極204之間藉由共有連接部34而共有化。

共有連接部34通過配線7連接於電源電壓端子VDD。

【0250】

上述構成要件以外之構成要件係與第12實施形態之固態攝像裝置1之構成要件相同或實質上相同之構成要件。

【0251】

[作用效果]

根據第18實施形態之固態攝像裝置1，可獲得與藉由第12實施形態之

固態攝像裝置1獲得之作用效果同樣之作用效果。

【0252】

<19.對移動體之應用例>

本揭示之技術(本技術)可應用於各種製品。例如，本揭示之技術可作為搭載於汽車、電動汽車、混合動力汽車、機車、自行車、個人移動載具、飛機、無人機、船舶、機器人等任一種類之移動體之裝置實現。

【0253】

圖61係顯示可應用本揭示之技術之移動體控制系統之一例即車輛控制系統之概略構成例之方塊圖。

【0254】

車輛控制系統12000具備經由通信網路12001連接之複數個電子控制單元。於圖61所示之例中，車輛控制系統12000具備驅動系統控制單元12010、車體系統控制單元12020、車外資訊檢測單元12030、車內資訊檢測單元12040、及統合控制單元12050。又，作為統合控制單元12050之功能構成，圖示有微電腦12051、聲音圖像輸出部12052、及車載網路I/F(Interface：介面)12053。

【0255】

驅動系統控制單元12010依據各種程式控制與車輛之驅動系統關聯之裝置之動作。例如，驅動系統控制單元12010作為內燃機或驅動用馬達等用於產生車輛之驅動力之驅動力產生裝置、用於將驅動力傳遞至車輪之驅動力傳遞機構、調節車輛之舵角之轉向機構、及產生車輛之制動力之制動裝置等控制裝置發揮功能。

【0256】

車體系統控制單元12020依據各種程式控制車體所裝備之各種裝置之動作。例如，車體系統控制單元12020作為無鑰匙啟動系統、智慧型鑰匙系統、電動車窗裝置、或頭燈、尾燈、煞車燈、方向燈或霧燈等各種燈之控制裝置發揮功能。該情形時，可對車體系統控制單元12020，輸入自代替鑰匙之可攜式機器發出之電波或各種開關之信號。車體系統控制單元12020受理該等電波或信號之輸入，而控制車輛之門鎖裝置、電動車窗裝置、燈等。

【0257】

車外資訊檢測單元12030檢測搭載有車輛控制系統12000之車輛外部之資訊。例如，於車外資訊檢測單元12030連接攝像部12031。車外資訊檢測單元12030使攝像部12031拍攝車外之圖像，且接收拍攝到之圖像。車外資訊檢測單元12030可基於接收到之圖像，進行人、車、障礙物、標識或路面上之文字等之物體檢測處理或距離檢測處理。

【0258】

攝像部12031為接收光，並輸出與該光之受光量相應之電信號之光感測器。攝像部12031可將電信號作為圖像輸出，亦可作為測距之資訊輸出。又，攝像部12031接收之光可為可見光，亦可為紅外線等非可見光。

【0259】

車內資訊檢測單元12040檢測車內之資訊。於車內資訊檢測單元12040，例如連接檢測駕駛者之狀態之駕駛者狀態檢測部12041。駕駛者狀態檢測部12041例如包含拍攝駕駛者之相機，車內資訊檢測單元12040可基於自駕駛者狀態檢測部12041輸入之檢測資訊，算出駕駛者之疲勞度或注意力集中度，亦可判別駕駛者是否在打瞌睡。

【0260】

微電腦12051可基於由車外資訊檢測單元12030或車內資訊檢測單元12040取得之車內外之資訊，運算驅動力產生裝置、轉向機構或制動裝置之控制目標值，對驅動系統控制單元12010輸出控制指令。例如，微電腦12051可進行以實現包含車輛之碰撞迴避或衝擊緩和、基於車間距離之追隨行駛、車速維持行駛、車輛之碰撞警告、或車輛之車道偏離警告等之ADAS(Advanced Driver Assistance System：先進駕駛輔助系統)之功能為目的之協調控制。

【0261】

又，微電腦12051可基於由車外資訊檢測單元12030或車內資訊檢測單元12040取得之車輛之周圍之資訊，控制驅動力產生裝置、轉向機構或制動裝置等，藉此，可進行以不依據駕駛者之操作而自主行駛之自動駕駛等為目的之協調控制。

【0262】

又，微電腦12051可基於由車外資訊檢測單元12030取得之車外之資訊，對車體系統控制單元12030輸出控制指令。例如，微電腦12051可根據由車外資訊檢測單元12030檢測出之前方車或對向車之位置而控制頭燈，進行將遠光切換為近光等以謀求防眩為目的之協調控制。

【0263】

聲音圖像輸出部12052向可對車輛之搭乘者或車外視覺性或聽覺性通知資訊之輸出裝置，發送聲音及圖像中之至少一者之輸出信號。於圖61之例中，作為輸出裝置，例示有擴音器12061、顯示部12062及儀表板12063。顯示部12062例如可包含車載顯示器及抬頭顯示器之至少一者。

【0264】

圖62係顯示攝像部12031之設置位置之例之圖。

【0265】

於圖62中，作為攝像部12031，具有攝像部12101、12102、12103、12104、12105。

【0266】

攝像部12101、12102、12103、12104、12105例如設置於車輛12100之前保險桿、側視鏡、後保險桿、尾門及車廂內之擋風玻璃之上部等位置。前保險桿所裝備之攝像部12101及車廂內之擋風玻璃之上部所裝備之攝像部12105主要取得車輛12100之前方之圖像。側視鏡所裝備之攝像部12102、12103主要取得車輛12100之側方之圖像。後保險桿或尾門所裝備之攝像部12104主要取得車輛12100之後方之圖像。車廂內之擋風玻璃之上部所裝備之攝像部12105主要用於檢測前方車輛、或行人、障礙物、號誌機、交通標識或車道線等。

【0267】

另，於圖31顯示攝像部12101至12104之攝影範圍之一例。攝像範圍12111表示設置於前保險桿之攝像部12101之攝像範圍，攝像範圍12112、12113分別表示設置於側視鏡之攝像部12102、12103之攝像範圍，攝像範圍12114表示設置於後保險桿或尾門之攝像部12104之攝像範圍。例如，藉由重疊由攝像部12101至12104拍攝之圖像資料，可獲得自上方觀察車輛12100之俯瞰圖像。

【0268】

攝像部12101至12104之至少1者可具有取得距離資訊之功能。例

如，攝像部12101至12104之至少1者可為包含複數個攝像元件之立體相機，亦可為具有相位差檢測用之像素之攝像元件。

【0269】

例如，微電腦12051基於可自攝像部12101至12104獲得之距離資訊，求出攝像範圍12111至12114內與各立體物相隔之距離、與該距離之時間性變化(相對於車輛12100之相對速度)，藉此，可擷取尤其車輛12100之行進路上最近之立體物，且於與車輛12100大致相同之方向以特定速度(例如，0 km/h以上)行駛之立體物，作為前方車。再者，微電腦12051可設定與前方車之近前應預先確保之車間距離，進行自動煞車控制(亦包含追隨停止控制)或自動加速控制(亦包含追隨啟動控制)等。如此，可進行以不依據駕駛者之操作而自主行駛之自動駕駛等為目的之協調控制。

【0270】

例如，微電腦12051基於可自攝像部12101至12104獲得之距離資訊，可將與立體物相關之立體物資料分類為2輪車、普通車輛、大型車輛、行人、電線桿等其他立體物而擷取，並用於障礙物之自動迴避。例如，微電腦12051將車輛12100之周邊之障礙物識別為車輛12100之駕駛者可視認之障礙物與難以視認之障礙物。且，微電腦12051判斷顯示與各障礙物之碰撞之危險度之碰撞風險，於碰撞風險為設定值以上而有碰撞可能性之狀況時，經由擴音器12061或顯示部12062對駕駛者輸出警報、或經由驅動系統控制單元12010進行強制減速或迴避操舵，藉此可進行用於迴避碰撞之駕駛支援。

【0271】

攝像部12101至12104之至少1者可為檢測紅外線之紅外線相機。例

如，微電腦12051可藉由判定於攝像部12101至12104之攝像圖像中是否存在行人而辨識行人。該行人之辨識例如藉由以下順序而進行：擷取作為紅外線相機之攝像部12101至12104之攝像圖像中之特徵點；對表示物體之輪廓之一連串之特徵點進行圖案匹配處理並判別是否為行人。若微電腦12051判定為於攝像部12101至12104之攝像圖像中存在行人，並辨識出行人，則聲音圖像輸出部12052以對該辨識出之行人重疊顯示用於強調之方形輪廓線之方式，控制顯示部12062。又，聲音圖像輸出部12052亦可以將表示行人之圖標等顯示於期望之位置之方式控制顯示部12062。

【0272】

以上，已對可應用本揭示之技術之車輛控制系統之一例進行說明。本揭示之技術可應用於以上所說明之構成中之攝像部12031。藉由於攝像部12031適用本揭示之技術，可實現更簡單之構成之攝像部12031。

【0273】

<20.其他實施形態>

本技術並非限定於上述實施形態者，於不脫離其主旨之範圍內，可進行各種變更。

例如，可將上述第1實施形態至第18實施形態之固態攝像裝置中之2個以上之實施形態之固態攝像裝置組合。

又，於本技術中，例如於第18實施形態之固態攝像裝置中，可適當變更構築單位像素之像素之組數或單位像素之排列佈局。

【0274】

又，本技術不限於成像用途，亦可廣泛應用於感測用途等所使用之受光裝置、光電轉換裝置、光檢測裝置等中。再者，固態攝像裝置不限於

可見光之入射光，亦可為紅外光、紫外光、電磁波等之入射光。又，本技術亦可為於光電轉換元件之光入射側之上方任意設置帶通濾光片等，而接受期望之入射光之構成。

【0275】

本揭示之第1實施形態之固態攝像裝置具備第1像素、像素分離區域、第1電晶體、第1浮動擴散區域、第1傳送閘極電極或第1基體連接部。

第1像素具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件。像素分離區域形成於基體之厚度方向上，且自基體之與第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍第1像素之側面周圍，將第1像素與其他區域電性且光學性分離。第1電晶體於與第1像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面，將閘極長度方向相對於第1方向或第2方向設為傾斜，且處理轉換後之電荷。第1浮動擴散區域、第1傳送閘極電極或第1基體連接部於與第1像素對應之位置中，配設於基體之第2面之第1電晶體之閘極寬度方向上。第1傳送閘極電極係自第1像素對第1浮動擴散區域傳送電荷之第1傳送電晶體之閘極電極。第1基體連接部對基體供給電壓。

【0276】

本揭示之第2實施形態之固態攝像裝置具備第1像素、像素分離區域、第1電晶體、第2電晶體、第1浮動擴散區域、第1傳送閘極電極或第1基體連接部。

第1像素具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件。像素分離區域形成於基體之厚度方向上，且自

基體之與第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍第1像素之側面周圍，將第1像素與其他區域電性且光學性分離。第1電晶體於與第1像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面，將閘極長度方向相對於第1方向或第2方向設為傾斜，且處理轉換後之電荷。第2電晶體於與第1像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面，將閘極長度方向相對於第1方向或第2方向設為傾斜，且電性串聯連接於第1電晶體。第1浮動擴散區域、第1傳送閘極電極或第1基體連接部於與第1像素對應之位置中，配設於基體之第2面之第1電晶體及第2電晶體之閘極寬度方向上。第1傳送閘極電極係自第1像素對第1浮動擴散區域傳送電荷之第1傳送電晶體之閘極電極。第1基體連接部對基體供給電壓。

【0277】

本揭示之第3實施形態之固態攝像裝置具備像素、像素分離區域、電晶體、浮動擴散區域、傳送閘極電極或第1基體連接部。

像素具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之光電轉換元件，且排列有複數個。像素分離區域形成於基體之厚度方向上，包圍複數個像素之側面周圍，而將複數個像素電性且光學性分離。電晶體於與像素對應之位置中，配設於周圍由像素分離區域包圍之基體之第2面，將閘極長度方向相對於像素之排列方向設為傾斜，且處理轉換後之電荷。浮動擴散區域、傳送閘極電極或第1基體連接部於與像素對應之位置中，配設於基體之第2面之電晶體之閘極寬度方向上。傳送閘極電極係自像素對浮動擴散區域傳送電荷之傳送電晶體之閘極電極。第1基體連接部對基體供給電壓。

【0278】

本揭示之第4實施形態之固態攝像裝置具備第1像素、第2像素、像素分離區域、第1電晶體、第2電晶體、及共有連接部。

第1像素具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件。第2像素與第1像素相鄰，具有配設於基體之第1面側，且將光轉換為電荷之第2光電轉換元件。像素分離區域配設於第1像素與第2像素之間，形成於基體之厚度方向上，將第1像素、第2像素之各者電性且光學性分離。第1電晶體於與第1像素對應之位置中，配設於基體之第2面，將閘極長度方向相對於第1像素及第2像素之排列方向設為傾斜，且處理轉換後之電荷。第2電晶體於與第2像素對應之位置中，配設於基體之第2面，將閘極長度方向相對於第1像素及第2像素之排列方向設為傾斜，且處理轉換後之電荷。共有連接部電性直接連接於第1電晶體之一對主電極之一者及第2電晶體之一對主電極之一者，並供給電源電壓。

【0279】

於本揭示之第1實施形態～第4實施形態之固態攝像裝置中，可增加配置電晶體之面積，而提高電晶體之性能。

【0280】

<本技術之構成>

本技術具備以下構成。根據以下構成之本技術，於固態攝像裝置中，可增加配置電晶體之面積，而提高電晶體之性能。

【0281】

(1)

一種固態攝像裝置，其具備：

第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；

像素分離區域，其形成於上述基體之厚度方向上，且自上述基體之與上述第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍上述第1像素之側面周圍，將上述第1像素與其他區域電性且光學性分離；

第1電晶體，其於與上述第1像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜；及

第1浮動擴散區域、自上述第1像素對上述第1浮動擴散區域傳送電荷之第1傳送電晶體之第1傳送閘極電極或對上述基體供給電壓之第1基體連接部，其於與上述第1像素對應之位置中，配設於上述基體之上述第2面側之上述第1電晶體之閘極寬度方向上。

(2)

如上述(1)記載之固態攝像裝置，其中

上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部相對於上述第1電晶體介存元件分離區域而配設。

(3)

如上述(2)記載之固態攝像裝置，其中

上述像素分離區域具備自上述基體之上述第2面朝向上述第1面側形成之第1槽、及埋設於上述第1槽內之第1埋設構件。

(4)

如上述(3)記載之固態攝像裝置，其中

上述元件分離區域具備自上述基體之上述第2面朝向上述第1面側形成，且深度較上述第1槽淺之第2槽、及埋設於上述第2槽內之第2埋設構件。

(5)

如上述(1)至上述(4)中任1項記載之固態攝像裝置，其中

上述第1像素由上述像素分離區域劃分，自第2面側觀察形成為矩形狀；

上述第1電晶體之一對主電極配設為與上述第1像素之矩形狀之對角線一致；

上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部與對角線所交叉之另一對角線一致或沿另一對角線而配設。

(6)

如上述(1)至上述(5)中任1項記載之固態攝像裝置，其中

上述第1電晶體之閘極長度方向相對於第1方向或第2方向具有45度之斜率。

(7)

如上述(1)至上述(5)中任1項記載之固態攝像裝置，其進而具備：

第2像素，其與上述第1像素於第1方向上相鄰，具有介存上述像素分離區域配設於上述基體之上述第1面側，且將光轉換為電荷之第2光電轉換元件；

第2電晶體，其於與上述第2像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，且以上述第1像素與上述第2像素之間之上述像素分離區域為中心，相對於上述第1電晶體形成為線對

稱形狀；及

第2浮動擴散區域、自上述第2像素對上述第2浮動擴散區域傳送電荷之第2傳送電晶體之第2傳送閘極電極或對上述基體供給電壓之第2基體連接部，其於與上述第2像素對應之位置中，以上述第1像素與上述第2像素之間之上述像素分離區域為中心，相對於上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部，形成為線對稱形狀。

(8)

如上述(7)記載之固態攝像裝置，其中

上述第1電晶體之一對主電極之一者及上述第2電晶體之一對主電極之一者、上述第1浮動擴散區域及上述第2浮動擴散區域、上述第1基體連接部及上述第2基體連接部之至少1者跨及上述像素分離區域而配設，且藉由電性直接連接之共有連接部而共有化。

(9)

如上述(8)記載之固態攝像裝置，其中

上述共有連接部之一端部直接連接於上述第1電晶體之一者之上述主電極之側面、上述第1浮動擴散區域之側面或上述第1基體連接部之側面，上述共有連接部之另一端部直接連接於上述第2電晶體之一者之上述主電極之側面、上述第2浮動擴散區域之側面或上述第2基體連接部之側面。

(10)

如上述(8)或上述(9)記載之固態攝像裝置，其中

上述共有連接部埋設於自上述像素分離區域之上述第2面朝向上述第1面形成之共有槽內。

(11)

如上述(8)記載之固態攝像裝置，其中

上述共有連接部之一端部直接連接於上述第1電晶體之一者之上述主電極之表面、上述第1浮動擴散區域之表面或上述第1基體連接部之表面；

上述共有連接部之另一端部直接連接於上述第2電晶體之一者之上述主電極之表面、上述第2浮動擴散區域之表面或上述第2基體連接部之表面。

(12)

如上述(8)至上述(11)中任1項記載之固態攝像裝置，其中

上述共有連接部為閘極電極材料。

(13)

如上述(7)記載之固態攝像裝置，其進而具備：

第3像素，其相對於上述第1像素於第2方向上相鄰，具有介存上述像素分離區域配設於上述基體之上述第1面側，且將光轉換為電荷之第3光電轉換元件；

第3電晶體，其於與上述第3像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，且以上述第1像素與上述第3像素之間之上述像素分離區域為中心，相對於上述第1電晶體形成為線對稱形狀；及

第3浮動擴散區域、自上述第3像素對上述第3浮動擴散區域傳送電荷之第3傳送電晶體之第3傳送閘極電極或對上述基體供給電壓之第3基體連接部，其於與上述第3像素對應之位置中，以上述第1像素與上述第3像素之間之上述像素分離區域為中心，相對於上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部，形成為線對稱形狀。

(14)

如上述(7)或上述(13)記載之固態攝像裝置，其進而具備：

第4像素，其相對於上述第3像素於第1方向上相鄰，具有介存上述像素分離區域配設於上述基體之上上述第1面側，且將光轉換為電荷之第4光電轉換元件；

第4電晶體，其於與上述第4像素對應之位置中，配設於周圍由上述像素分離區域包圍之上上述基體之上上述第2面側，且以上述第3像素與上述第4像素之間之上上述像素分離區域為中心，相對於上述第3電晶體形成為線對稱形狀；及

第4浮動擴散區域、自上述第4像素對上述第4浮動擴散區域傳送電荷之第4傳送電晶體之第4傳送閘極電極或對上述基體供給電壓之第4基體連接部，其於與上述第4像素對應之位置中，以上述第3像素與上述第4像素之間之上上述像素分離區域為中心，相對於上述第3浮動擴散區域、上述第3傳送閘極電極或上述第3基體連接部，形成為線對稱形狀。

(15)

如上述(14)記載之固態攝像裝置，其中

上述第1電晶體、上述第2電晶體、上述第3電晶體及上述第4電晶體為構築像素電路之放大電晶體、選擇電晶體、浮動擴散轉換增益切換電晶體及重設電晶體之任一者。

(16)

如上述(7)記載之固態攝像裝置，其中

上述第1電晶體及上述第2電晶體為構築像素電路之電性並聯連接之放大電晶體。

(17)

如上述(1)記載之固態攝像裝置，其進而具備：

第2像素，其相對於上述第1像素於第1方向上相鄰，具有介存上述像素分離區域配設於上述基體之上上述第1面側，且將光轉換為電荷之第2光電轉換元件；

第2電晶體，其於與上述第2像素對應之位置中，配設於周圍由上述像素分離區域包圍之上上述基體之上上述第2面側，相對於上述第1電晶體形成為相同形狀；及

第2浮動擴散區域、自上述第2像素對第2浮動擴散區域傳送電荷之第2傳送電晶體之第2傳送閘極電極或對上述基體供給電壓之第2基體連接部，其於與上述第2像素對應之位置中，相對於上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部，形成為相同形狀。

(18)

如上述(15)記載之固態攝像裝置，其中

上述第1電晶體、上述第2電晶體、上述第3電晶體及上述第4電晶體之至少1者具有使閘極電極之閘極寬度方向之端部自上述基體之上上述第2面朝上述第1面側延設之鰭型構造。

(19)

如上述(1)至上述(18)中任1項記載之固態攝像裝置，其中

自上述第2面側觀察，上述第1傳送閘極電極之平面形狀為圓形狀、橢圓形狀、三角形狀、矩形狀、五邊形以上之多邊形狀；

且，上述第1傳送閘極電極配設有複數個。

(20)

如上述(2)記載之固態攝像裝置，其中

上述元件分離區域係形成為與上述基體相同之導電型，且具有較上述基體之雜質密度更高之雜質密度之半導體區域。

(21)

一種固態攝像裝置，其具備：

第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；

像素分離區域，其形成於上述基體之厚度方向上，且自上述基體之與上述第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍上述第1像素之側面周圍，將上述第1像素與其他區域電性且光學性分離；

第1電晶體，其於與上述第1像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜；

第2電晶體，其於與上述第1像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜，且電性串聯連接於上述第1電晶體；及

第1浮動擴散區域、自上述第1像素對第1浮動擴散區域傳送電荷之第1傳送電晶體之第1傳送閘極電極或對上述基體供給電壓之第1基體連接部，其於與上述第1像素對應之位置中，配設於上述基體之上述第2面側之上述第1電晶體及上述第2電晶體之閘極寬度方向上。

(22)

一種固態攝像裝置，其具備：

像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之光電轉換元件，且排列有複數個；

像素分離區域，其形成於上述基體之厚度方向上，包圍複數個上述像素之側面周圍，而將複數個上述像素電性且光學性分離；

電晶體，其於與上述像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，將閘極長度方向相對於上述像素之排列方向設為傾斜；及

浮動擴散區域、自上述像素對上述浮動擴散區域傳送電荷之傳送電晶體之傳送閘極電極或對上述基體供給電壓之第1基體連接部，其於與上述像素對應之位置中，配設於上述基體之上述第2面側之上述電晶體之閘極寬度方向上。

(23)

一種固態攝像裝置，其具備：

第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；

第2像素，其與上述第1像素相鄰，且具有配設於上述基體之上述第1面側，將光轉換為電荷之第2光電轉換元件；

像素分離區域，其配設於上述第1像素與上述第2像素之間，形成於上述基體之厚度方向上，將上述第1像素、上述第2像素之各者電性且光學性分離；

第1電晶體，其於與上述第1像素對應之位置中，配設於上述基體之上述第2面側，將閘極長度方向相對於上述第1像素及上述第2像素之排列方向設為傾斜；

第2電晶體，其於與上述第2像素對應之位置中，配設於上述基體之上述第2面側，將閘極長度方向相對於上述第1像素及上述第2像素之排列方向設為傾斜；及

共有連接部，其電性直接連接於上述第1電晶體之一對主電極之一者及上述第2電晶體之一對主電極之一者，並供給電源電壓。

(24)

如上述(23)記載之固態攝像裝置，其中

上述共有連接部之一端部連接於上述第1電晶體之一者之上述主電極之側面，上述共有連接部之另一端部連接於上述第2電晶體之一者之上述主電極之側面。

(25)

如上述(23)或上述(24)記載之固態攝像裝置，其中

上述共有連接部埋設於自上述像素分離區域之上述第2面朝向上述第1面形成之共有槽內。

(26)

如上述(23)記載之固態攝像裝置，其中

上述共有連接部之一端部連接於上述第1電晶體之一者之上述主電極之表面，上述共有連接部之另一端部連接於上述第2電晶體之一者之上述主電極之表面。

(27)

如上述(23)至上述(26)中任1項記載之固態攝像裝置，其中

上述第2電晶體以上述第1像素與上述第2像素之間之上述像素分離區域為中心，相對於上述第1電晶體形成為線對稱形狀；

上述第1電晶體之一者之上述主電極及上述第2電晶體之一者之上述主電極，較上述第1電晶體之另一者之上述主電極及上述第2電晶體之另一者之上述主電極更接近，且藉由上述共有連接部而連接。

(28)

如上述(23)至上述(27)中任1項記載之固態攝像裝置，其中

上述第1電晶體及上述第2電晶體為構築像素電路之放大電晶體及重設電晶體。

(29)

如上述(23)至上述(28)中任1項記載之固態攝像裝置，其進而具備：

第3像素，其與上述第1像素或上述第2像素相鄰，且具有配設於上述基體之上述第1面側，將光轉換為電荷之第3光電轉換元件；

上述像素分離區域，其配設於上述第1像素或上述第2像素與上述第3像素之間；及

第3電晶體，其於與上述第3像素對應之位置中，配設於上述基體之上述第2面側，將閘極長度方向相對於上述第1像素及上述第2像素之排列方向設為傾斜；且

上述共有連接部電性直接連接於上述第1電晶體之一者之上述主電極、上述第2電晶體之一者之上述主電極及上述第3電晶體之一對主電極之一者，並供給電源電壓。

(30)

如上述(7)至上述(11)、上述(23)至上述(29)中任1項記載之固態攝像裝置，其中

相對於上述第1像素及上述第2像素，於與上述第1像素及上述第2像

素之排列方向交叉之方向上相鄰之另一上述第1像素及另一上述第2像素於排列方向上錯開1個像素量而排列。

【符號說明】

【0282】

1:固態攝像裝置

4:彩色濾光片

5:光學透鏡

6:層間絕緣膜

6H:連接孔

7:配線

10, 10A~10P:像素

11:光電轉換元件

12:傳送電晶體

15:基體

16:像素分離區域

20:像素電路

21:放大電晶體

21A, 21B:放大電晶體

22:選擇電晶體

22A, 22B:選擇電晶體

23: FD轉換增益切換電晶體

24:重設電晶體

25:FD區域

- 26, 26P:元件分離區域
- 27:基體連接部
- 31, 32, 33, 34:共有連接部
- 41:紅色濾光片
- 42:綠色濾光片
- 43:藍綠色濾光片
- 44:藍色濾光片
- 151: p型半導體區域
- 161:第1槽
- 162:第1埋設構件
- 162A:絕緣體
- 162B:埋設構件
- 165:掩膜
- 166:釘札區域
- 200:電晶體
- 201:通道形成區域
- 202:閘極絕緣膜
- 203:閘極電極
- 204:主電極
- 205:傳送閘極電極(垂直閘極電極)
- 261:第2槽
- 262:第2埋設構件
- 311, 321, 331, 341:共有槽

312, 322, 332, 342: 連接導體

12000: 車輛控制系統

12001: 通信網路

12010: 驅動系統控制單元

12020: 車體系統控制單元

12030: 車外資訊檢測單元

12031: 攝像部

12040: 車內資訊檢測單元

12041: 駕駛者狀態檢測部

12050: 統合控制單元

12051: 微電腦

12052: 聲音圖像輸出部

12053: 車載網路I/F

12061: 擴音器

12062: 顯示部

12063: 儀表板

12100: 車輛

12101 ~ 12105: 攝像部

12111 ~ 12114: 攝像範圍

BP, BP1, BP2, BP3, BPR, BPB, BPG_r, BPG_b: 單位像素

D1: 對角線

D2: 對角線

FDG: 浮動擴散控制信號線

GND:基準電壓端子

LC:電流源負載

Lg:閘極長度

SEL:選擇信號線

TG:控制信號

VDD:電源電壓端子

VSL:垂直信號線

Wg:閘極寬度

$\alpha 1, \alpha 2$:角度

【發明申請專利範圍】

【請求項1】

一種固態攝像裝置，其具備：

第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；

像素分離區域，其形成於上述基體之厚度方向上，且自上述基體之與上述第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍上述第1像素之側面周圍，將上述第1像素與其他區域電性且光學性分離；

第1電晶體，其於與上述第1像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜；及

第1浮動擴散區域、自上述第1像素對上述第1浮動擴散區域傳送電荷之第1傳送電晶體之第1傳送閘極電極或對上述基體供給電壓之第1基體連接部，其於與上述第1像素對應之位置中，配設於上述基體之上述第2面側之上述第1電晶體之閘極寬度方向上。

【請求項2】

如請求項1之固態攝像裝置，其中

上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部相對於上述第1電晶體介存元件分離區域而配設。

【請求項3】

如請求項2之固態攝像裝置，其中

上述像素分離區域具備自上述基體之上述第2面朝向上述第1面側形

成之第1槽、及埋設於上述第1槽內之第1埋設構件。

【請求項4】

如請求項3之固態攝像裝置，其中

上述元件分離區域具備自上述基體之上上述第2面朝向上上述第1面側形成，且深度較上述第1槽淺之第2槽、及埋設於上述第2槽內之第2埋設構件。

【請求項5】

如請求項1之固態攝像裝置，其中

上述第1像素由上述像素分離區域劃分，自第2面側觀察形成為矩形狀；

上述第1電晶體之一對主電極配設為與上述第1像素之矩形狀之對角線一致；

上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部與跟對角線交叉之另一對角線一致或沿另一對角線而配設。

【請求項6】

如請求項1之固態攝像裝置，其中

上述第1電晶體之閘極長度方向相對於第1方向或第2方向具有45度之斜率。

【請求項7】

如請求項1之固態攝像裝置，其進而具備：

第2像素，其相對於上述第1像素於第1方向上相鄰，且具有介存上述像素分離區域配設於上述基體之上上述第1面側，將光轉換為電荷之第2光電轉換元件；

第2電晶體，其於與上述第2像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，且以上述第1像素與上述第2像素之間之上述像素分離區域為中心，相對於上述第1電晶體形成為線對稱形狀；及

第2浮動擴散區域、自上述第2像素對上述第2浮動擴散區域傳送電荷之第2傳送電晶體之第2傳送閘極電極或對上述基體供給電壓之第2基體連接部，其於與上述第2像素對應之位置中，以上述第1像素與上述第2像素之間之上述像素分離區域為中心，相對於上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部，形成為線對稱形狀。

【請求項8】

如請求項7之固態攝像裝置，其中

上述第1電晶體之一對主電極之一者及上述第2電晶體之一對主電極之一者、上述第1浮動擴散區域及上述第2浮動擴散區域、上述第1基體連接部及上述第2基體連接部之至少1者跨及上述像素分離區域而配設，且藉由電性直接連接之共有連接部而共有化。

【請求項9】

如請求項8之固態攝像裝置，其中

上述共有連接部之一端部直接連接於上述第1電晶體之一者之上述主電極之側面、上述第1浮動擴散區域之側面或上述第1基體連接部之側面，上述共有連接部之另一端部直接連接於上述第2電晶體之一者之上述主電極之側面、上述第2浮動擴散區域之側面或上述第2基體連接部之側面。

【請求項10】

如請求項9之固態攝像裝置，其中

上述共有連接部埋設於自上述像素分離區域之上述第2面朝向上述第1面形成之共有槽內。

【請求項11】

如請求項8之固態攝像裝置，其中

上述共有連接部之一端部直接連接於上述第1電晶體之一者之上述主電極之表面、上述第1浮動擴散區域之表面或上述第1基體連接部之表面；

上述共有連接部之另一端部直接連接於上述第2電晶體之一者之上述主電極之表面、上述第2浮動擴散區域之表面或上述第2基體連接部之表面。

【請求項12】

如請求項8之固態攝像裝置，其中

上述共有連接部為閘極電極材料。

【請求項13】

如請求項7之固態攝像裝置，其進而具備：

第3像素，其相對於上述第1像素於第2方向上相鄰，具有介存上述像素分離區域配設於上述基體之上述第1面側，且將光轉換為電荷之第3光電轉換元件；

第3電晶體，其於與上述第3像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，且以上述第1像素與上述第3像素之間之上述像素分離區域為中心，相對於上述第1電晶體形成為線對稱形狀；及

第3浮動擴散區域、自上述第3像素對上述第3浮動擴散區域傳送電荷之第3傳送電晶體之第3傳送閘極電極或對上述基體供給電壓之第3基體連

接部，其於與上述第3像素對應之位置中，以上述第1像素與上述第3像素之間之上述像素分離區域為中心，相對於上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部，形成為線對稱形狀。

【請求項14】

如請求項13之固態攝像裝置，其進而具備：

第4像素，其相對於上述第3像素於第1方向上相鄰，具有介存上述像素分離區域配設於上述基體之上述第1面側，且將光轉換為電荷之第4光電轉換元件；

第4電晶體，其於與上述第4像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，且以上述第3像素與上述第4像素之間之上述像素分離區域為中心，相對於上述第3電晶體形成為線對稱形狀；及

第4浮動擴散區域、自上述第4像素對上述第4浮動擴散區域傳送電荷之第4傳送電晶體之第4傳送閘極電極或對上述基體供給電壓之第4基體連接部，其於與上述第4像素對應之位置中，以上述第3像素與上述第4像素之間之上述像素分離區域為中心，相對於上述第3浮動擴散區域、上述第3傳送閘極電極或上述第3基體連接部，形成為線對稱形狀。

【請求項15】

如請求項14之固態攝像裝置，其中

上述第1電晶體、上述第2電晶體、上述第3電晶體及上述第4電晶體為構築像素電路之放大電晶體、選擇電晶體、浮動擴散轉換增益切換電晶體及重設電晶體之任一者。

【請求項16】

如請求項7之固態攝像裝置，其中

上述第1電晶體及上述第2電晶體為構築像素電路之電性並聯連接之放大電晶體。

【請求項17】

如請求項1之固態攝像裝置，其進而具備：

第2像素，其相對於上述第1像素於第1方向上相鄰，具有介存上述像素分離區域配設於上述基體之上上述第1面側，且將光轉換為電荷之第2光電轉換元件；

第2電晶體，其於與上述第2像素對應之位置中，配設於周圍由上述像素分離區域包圍之上上述基體之上上述第2面側，相對於上述第1電晶體形成為相同形狀；及

第2浮動擴散區域、自上述第2像素對第2浮動擴散區域傳送電荷之第2傳送電晶體之第2傳送閘極電極或對上述基體供給電壓之第2基體連接部，其於與上述第2像素對應之位置中，相對於上述第1浮動擴散區域、上述第1傳送閘極電極或上述第1基體連接部，形成為相同形狀。

【請求項18】

如請求項15之固態攝像裝置，其中

上述第1電晶體、上述第2電晶體、上述第3電晶體及上述第4電晶體之至少1者具有使閘極電極之閘極寬度方向之端部自上述基體之上上述第2面朝上述第1面側延設之鰭型構造。

【請求項19】

如請求項1之固態攝像裝置，其中

自上述第2面側觀察，上述第1傳送閘極電極之平面形狀為圓形狀、

橢圓形狀、三角形狀、矩形狀、五邊形以上之多邊形狀；

且，上述第1傳送閘極電極配設有複數個。

【請求項20】

如請求項2之固態攝像裝置，其中

上述元件分離區域係形成為與上述基體相同之導電型，且具有較上述基體之雜質密度更高之雜質密度之半導體區域。

【請求項21】

一種固態攝像裝置，其具備：

第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；

像素分離區域，其形成於上述基體之厚度方向上，且自上述基體之與上述第1面為相反側之第2面側觀察，於第1方向及與第1方向交叉之第2方向上延設而包圍上述第1像素之側面周圍，將上述第1像素與其他區域電性且光學性分離；

第1電晶體，其於與上述第1像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜；

第2電晶體，其於與上述第1像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，將閘極長度方向相對於第1方向或第2方向設為傾斜，且電性串聯連接於上述第1電晶體；及

第1浮動擴散區域、自上述第1像素對第1浮動擴散區域傳送電荷之第1傳送電晶體之第1傳送閘極電極或對上述基體供給電壓之第1基體連接部，其於與上述第1像素對應之位置中，配設於上述基體之上述第2面側之

上述第1電晶體及上述第2電晶體之間極寬度方向上。

【請求項22】

一種固態攝像裝置，其具備：

像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之光電轉換元件，且排列有複數個；

像素分離區域，其形成於上述基體之厚度方向上，包圍複數個上述像素之側面周圍，而將複數個上述像素電性且光學性分離；

電晶體，其於與上述像素對應之位置中，配設於周圍由上述像素分離區域包圍之上述基體之上述第2面側，且將閘極長度方向相對於上述像素之排列方向設為傾斜；及

浮動擴散區域、自上述像素對上述浮動擴散區域傳送電荷之傳送電晶體之傳送閘極電極或對上述基體供給電壓之第1基體連接部，其於與上述像素對應之位置中，配設於上述基體之上述第2面側之上述電晶體之間極寬度方向上。

【請求項23】

一種固態攝像裝置，其具備：

第1像素，其具有配設於基體之成為光入射側之第1面側，且將光轉換為電荷之第1光電轉換元件；

第2像素，其與上述第1像素相鄰，且具有配設於上述基體之上述第1面側，將光轉換為電荷之第2光電轉換元件；

像素分離區域，其配設於上述第1像素與上述第2像素之間，形成於上述基體之厚度方向上，將上述第1像素、上述第2像素之各者電性且光學性分離；

第1電晶體，其於與上述第1像素對應之位置中，配設於上述基體之上述第2面側，將閘極長度方向相對於上述第1像素及上述第2像素之排列方向設為傾斜；

第2電晶體，其於與上述第2像素對應之位置中，配設於上述基體之上述第2面側，將閘極長度方向相對於上述第1像素及上述第2像素之排列方向設為傾斜；及

共有連接部，其電性直接連接於上述第1電晶體之一對主電極之一者及上述第2電晶體之一對主電極之一者，並供給電源電壓。

【請求項24】

如請求項23之固態攝像裝置，其中

上述共有連接部之一端部連接於上述第1電晶體之一者之上述主電極之側面，上述共有連接部之另一端部連接於上述第2電晶體之一者之上述主電極之側面。

【請求項25】

如請求項24之固態攝像裝置，其中

上述共有連接部埋設於自上述像素分離區域之上述第2面朝向上述第1面形成之共有槽內。

【請求項26】

如請求項23之固態攝像裝置，其中

上述共有連接部之一端部連接於上述第1電晶體之一者之上述主電極之表面，上述共有連接部之另一端部連接於上述第2電晶體之一者之上述主電極之表面。

【請求項27】

如請求項23之固態攝像裝置，其中

上述第2電晶體以上述第1像素與上述第2像素之間之上述像素分離區域為中心，相對於上述第1電晶體形成為線對稱形狀；

上述第1電晶體之一者之上述主電極及上述第2電晶體之一者之上述主電極，較上述第1電晶體之另一者之上述主電極及上述第2電晶體之另一者之上述主電極更接近，且藉由上述共有連接部而連接。

【請求項28】

如請求項23之固態攝像裝置，其中

上述第1電晶體及上述第2電晶體為構築像素電路之放大電晶體及重設電晶體。

【請求項29】

如請求項23之固態攝像裝置，其進而具備：

第3像素，其與上述第1像素或上述第2像素相鄰，且具有配設於上述基體之上述第1面側，將光轉換為電荷之第3光電轉換元件；

上述像素分離區域，其配設於上述第1像素或上述第2像素與上述第3像素之間；及

第3電晶體，其於與上述第3像素對應之位置中，配設於上述基體之上述第2面側，將閘極長度方向相對於上述第1像素及上述第2像素之排列方向設為傾斜；且

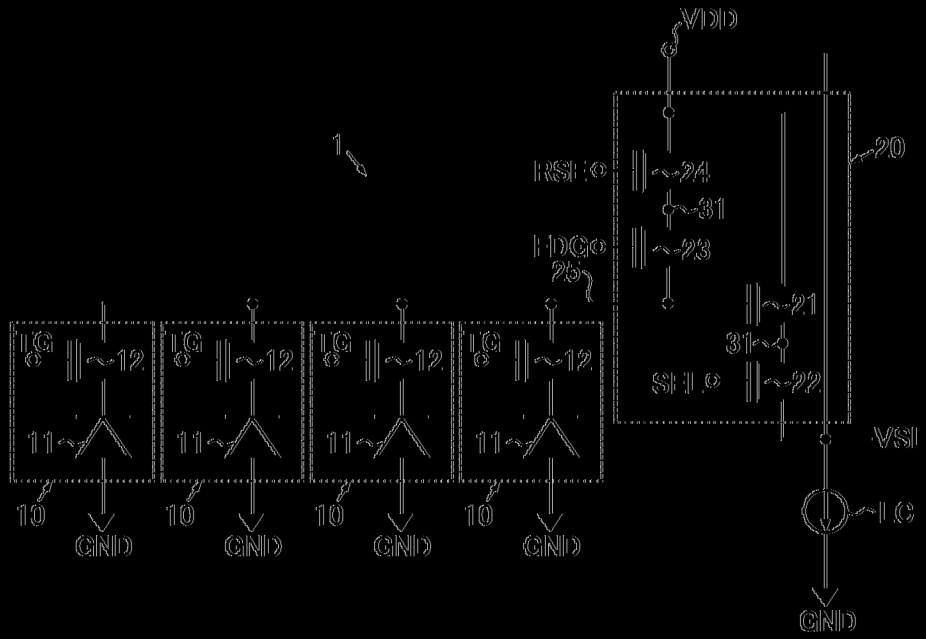
上述共有連接部電性直接連接於上述第1電晶體之一者之上述主電極、上述第2電晶體之一者之上述主電極及上述第3電晶體之一對主電極之一者，並供給電源電壓。

【請求項30】

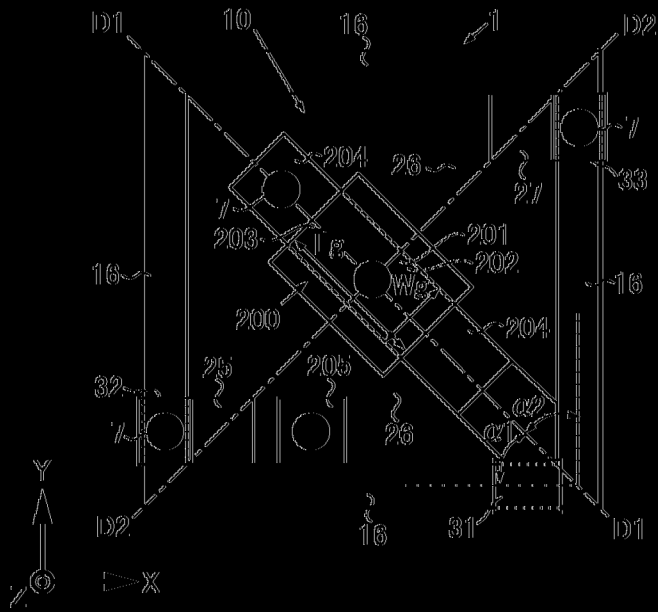
如請求項7之固態攝像裝置，其中

相對於上述第1像素及上述第2像素，於與上述第1像素及上述第2像素之排列方向交叉之方向上相鄰之另一上述第1像素及另一上述第2像素於排列方向上錯開1個像素量而排列。

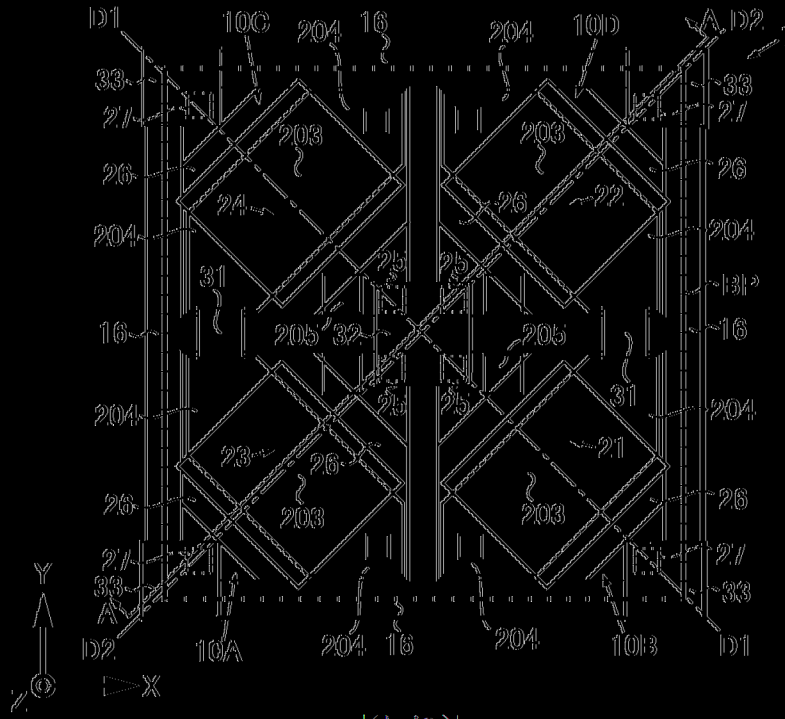
(發明圖式)



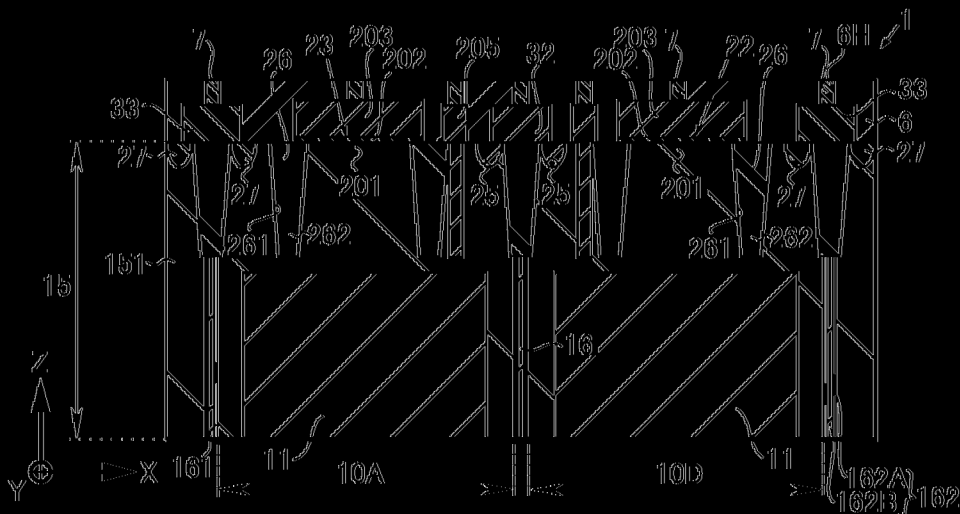
(圖1)



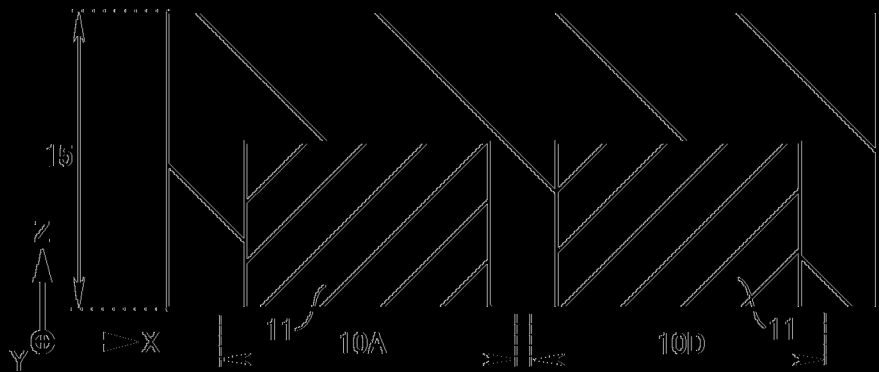
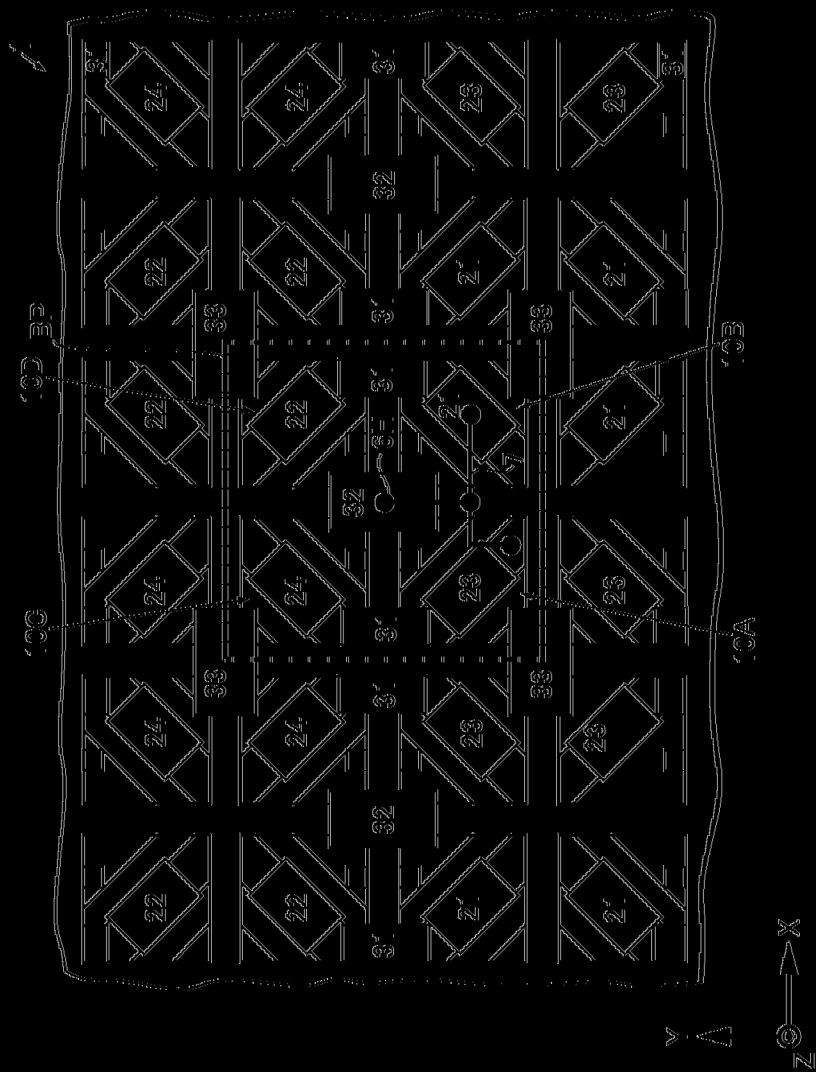
(圖2)

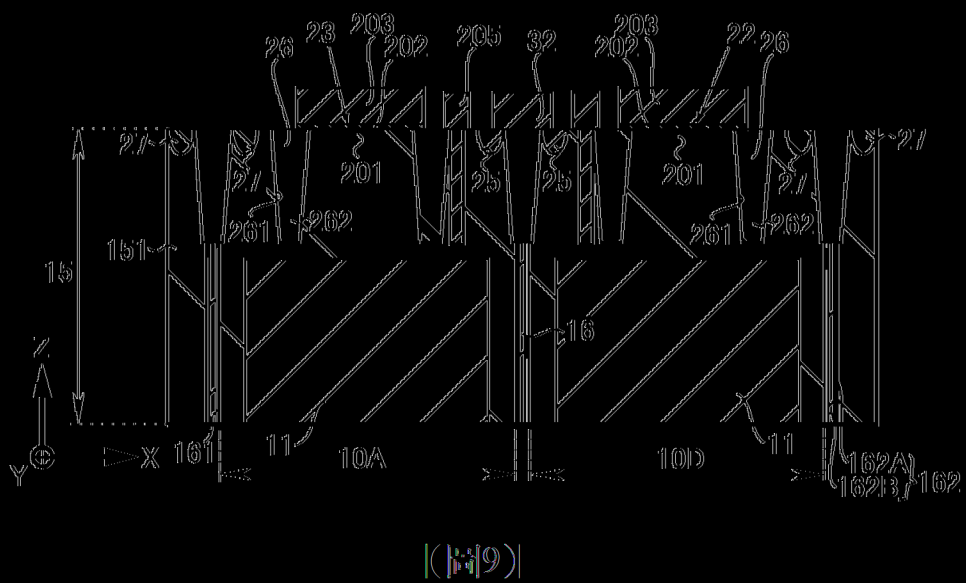
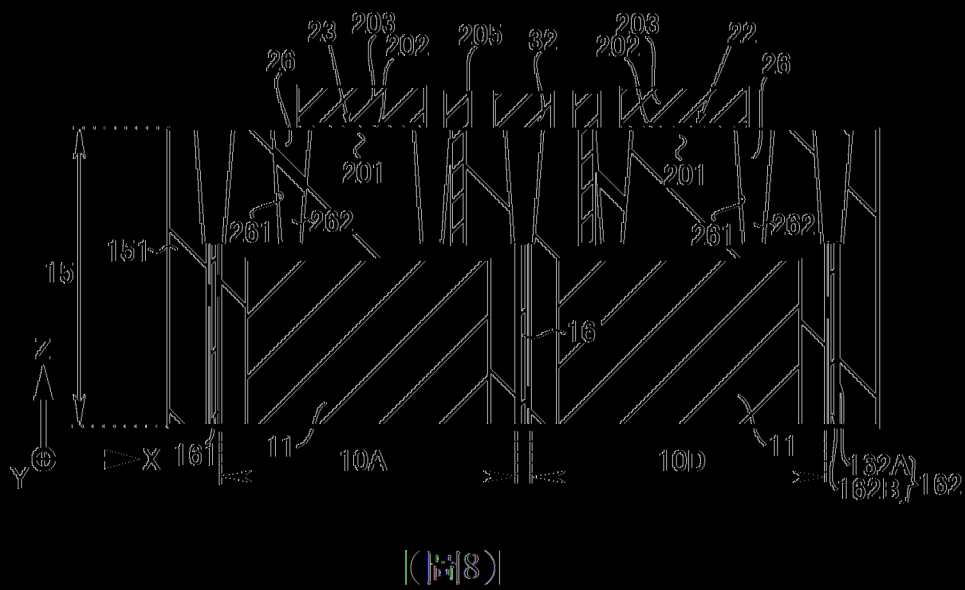
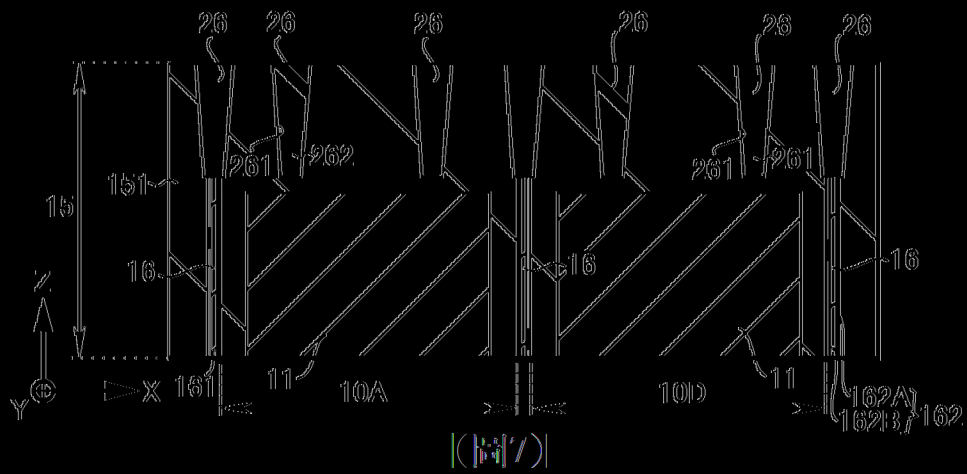


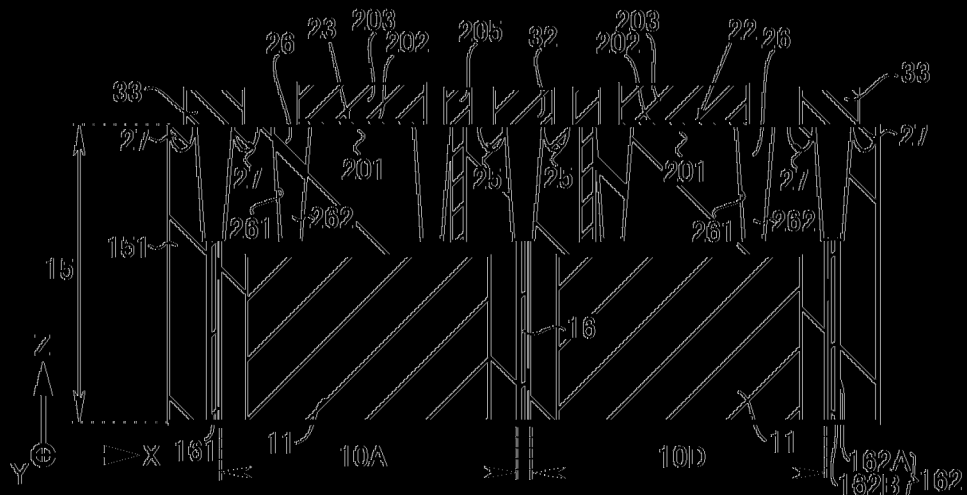
(圖3)



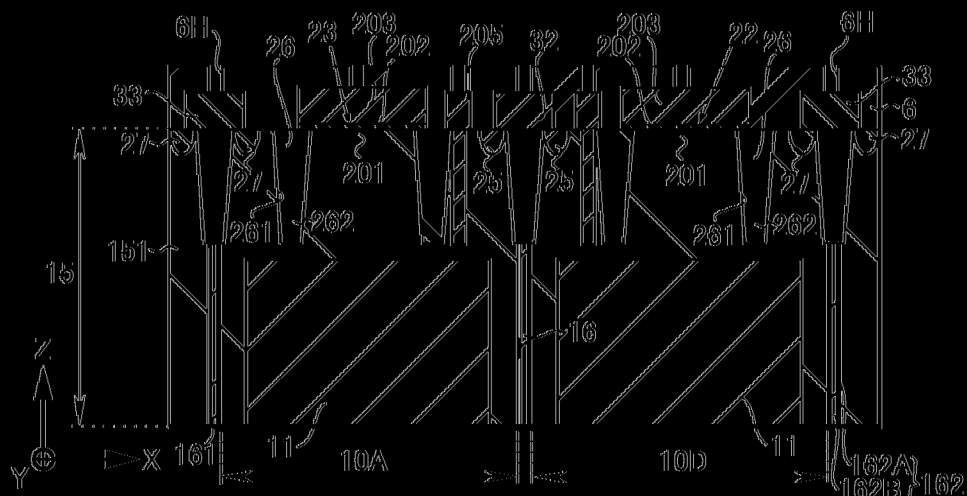
(圖4)



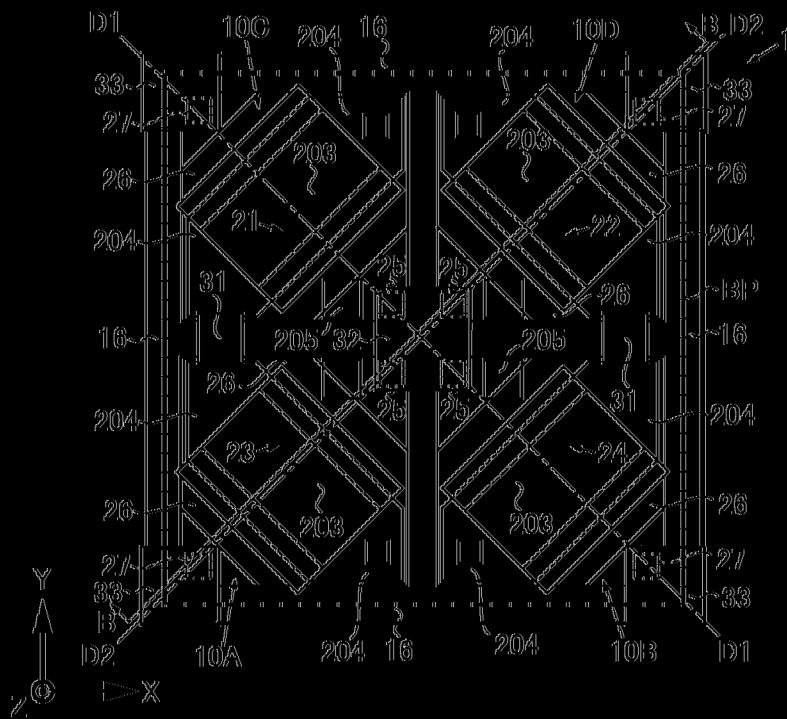




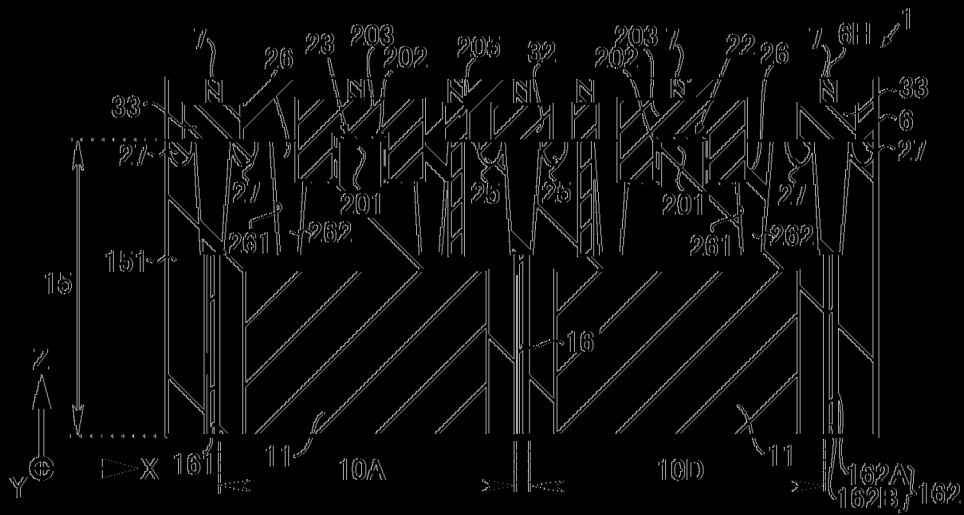
(圖10)



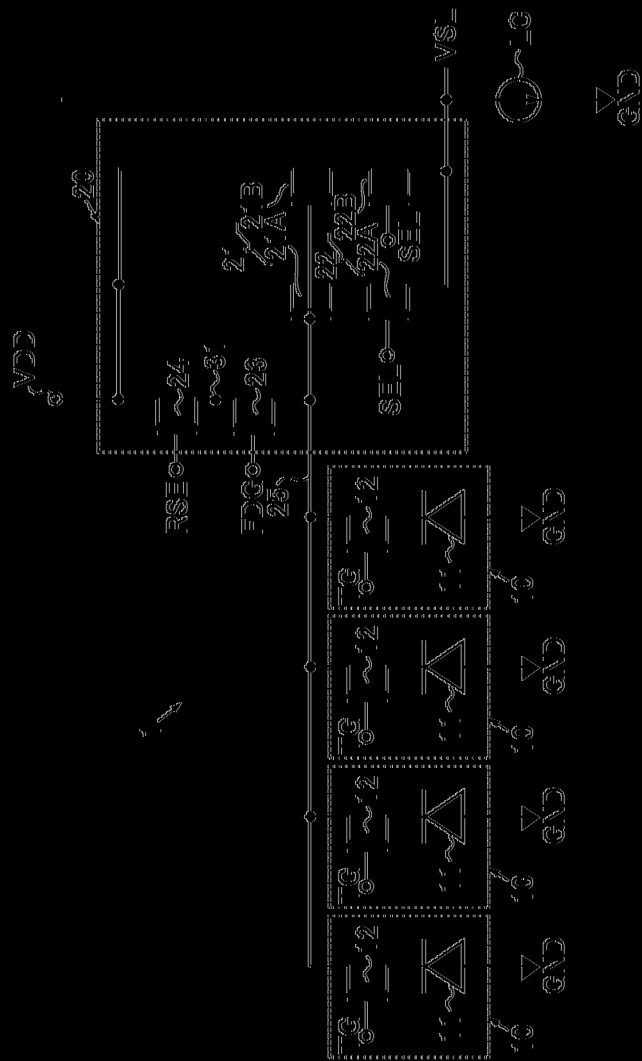
(圖11)



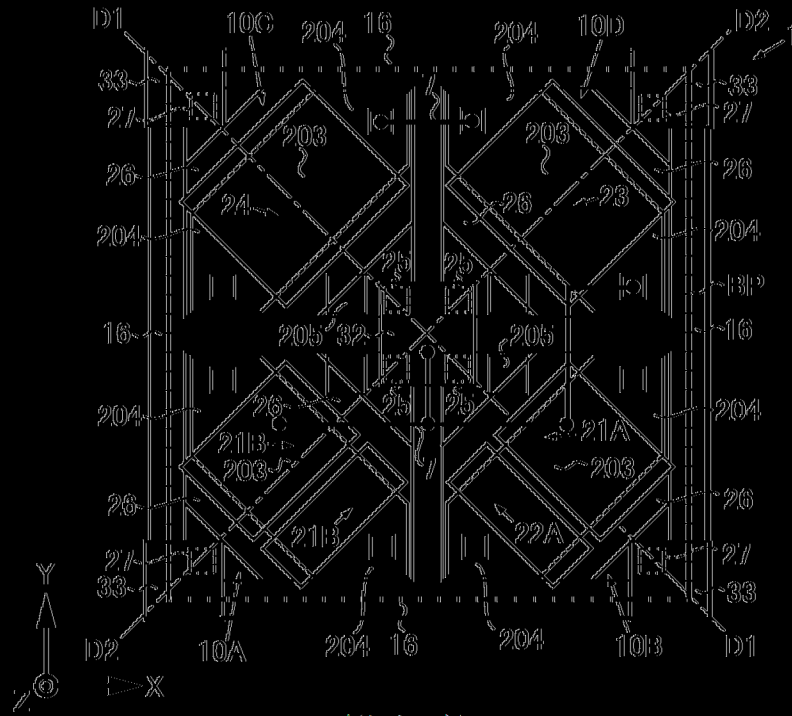
(圖12)



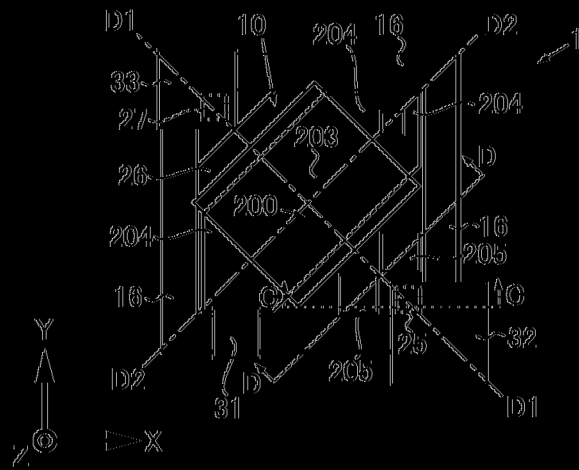
(圖13)



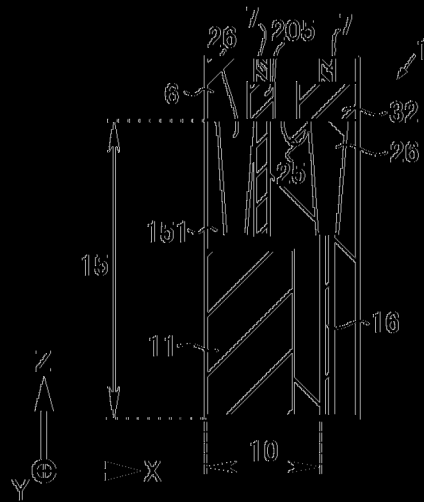
(圖14)



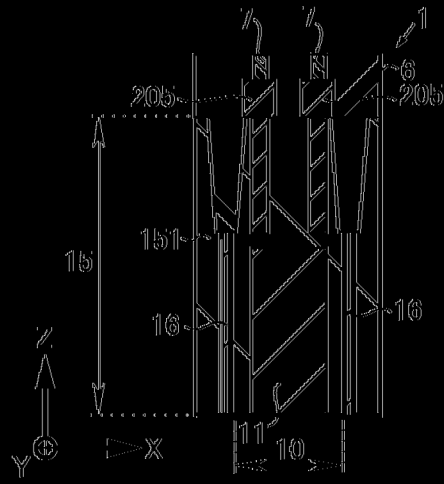
(圖15)



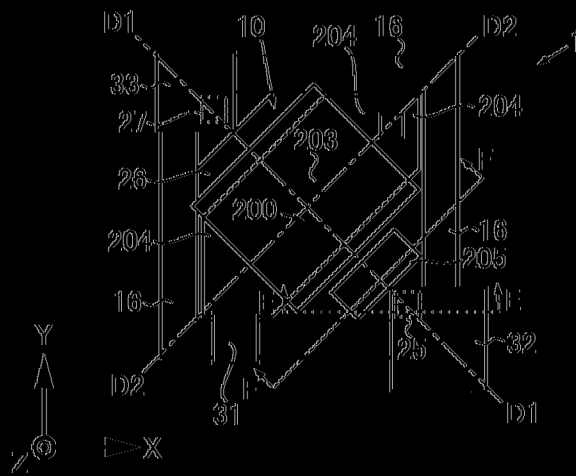
(圖16)



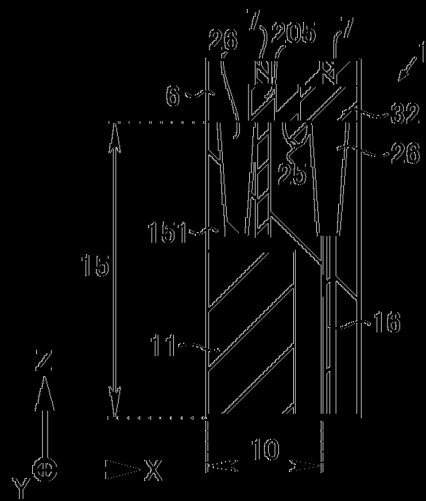
(圖17)



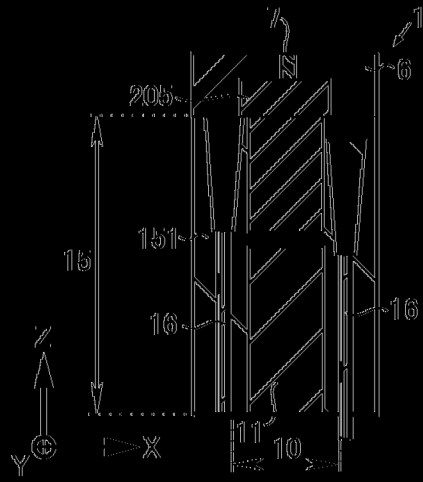
(圖18)



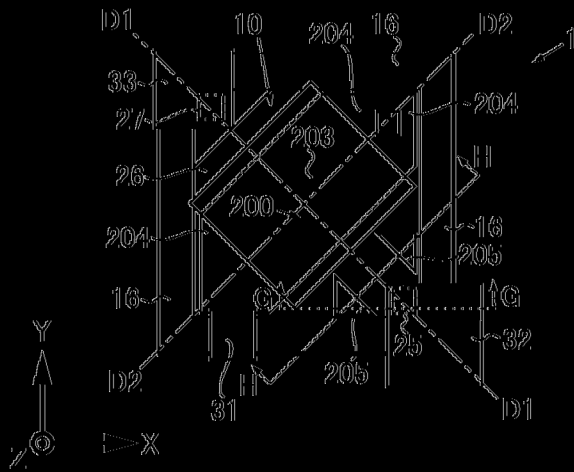
(圖19)



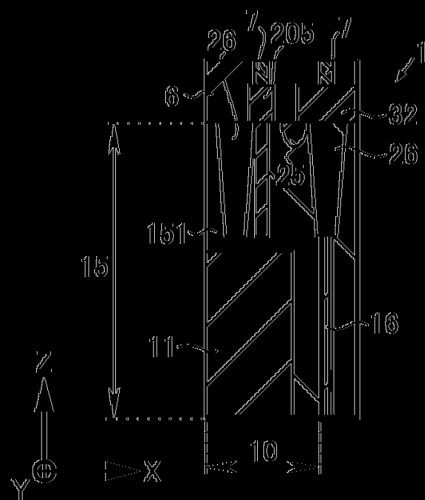
(圖20)



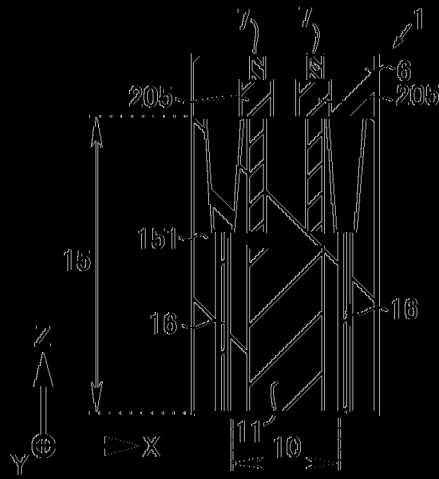
【圖21】



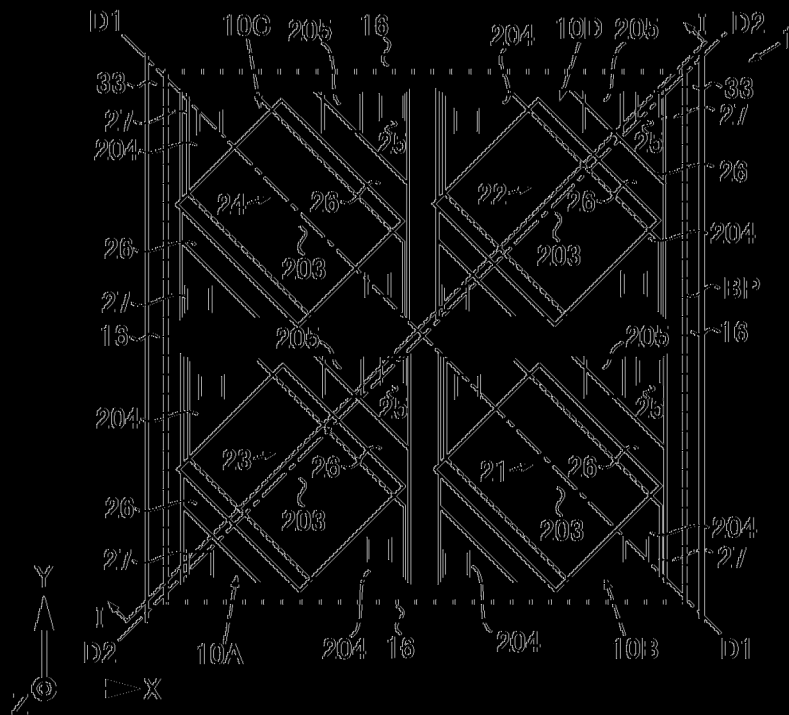
【圖22】



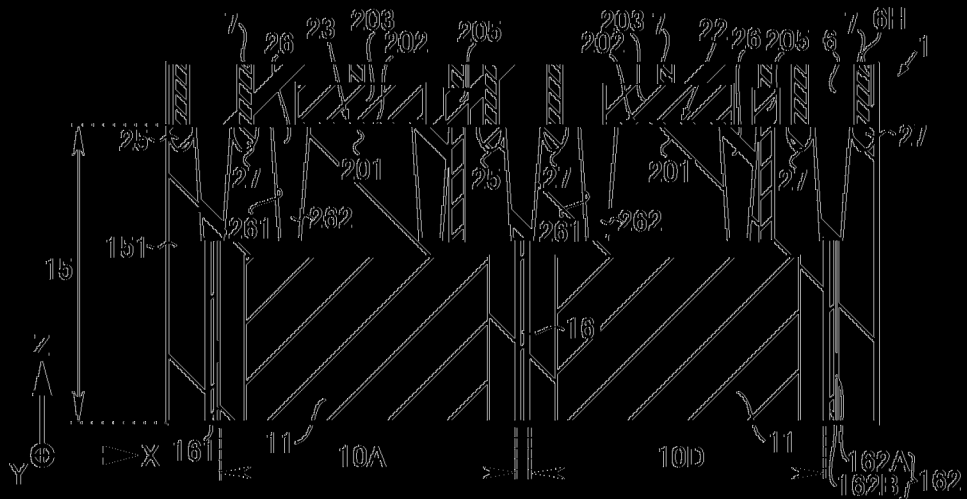
【圖23】



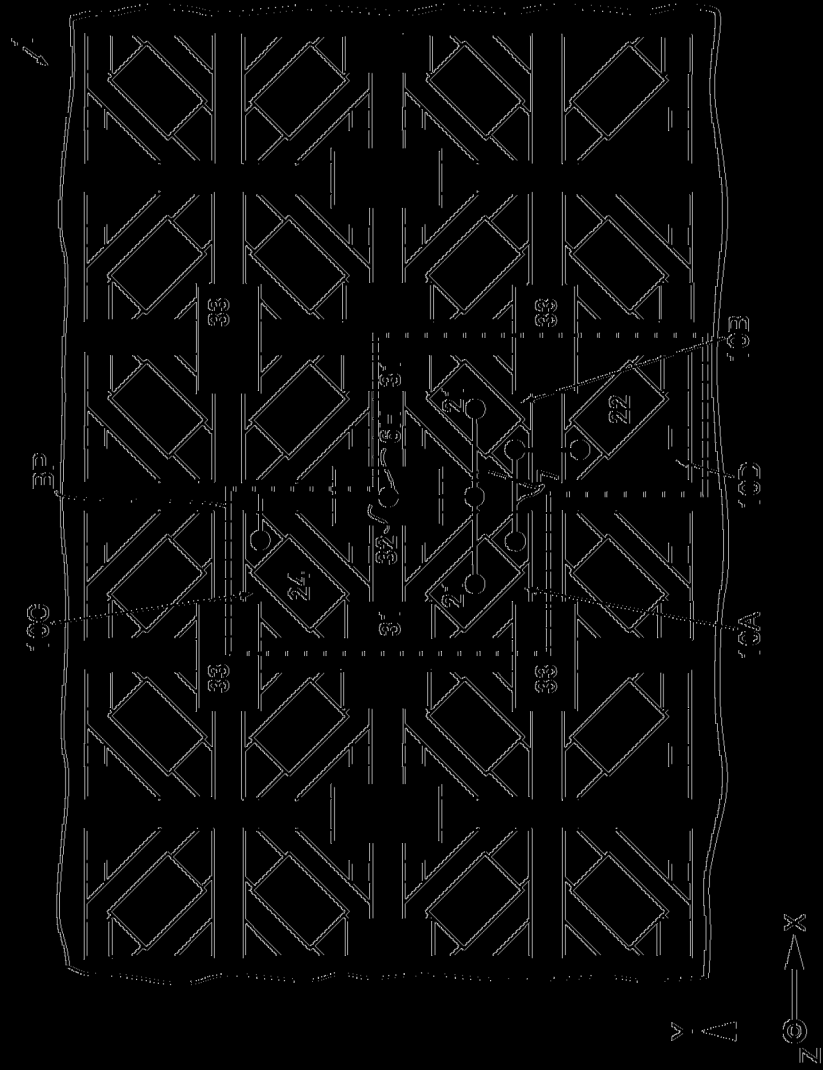
(圖24)



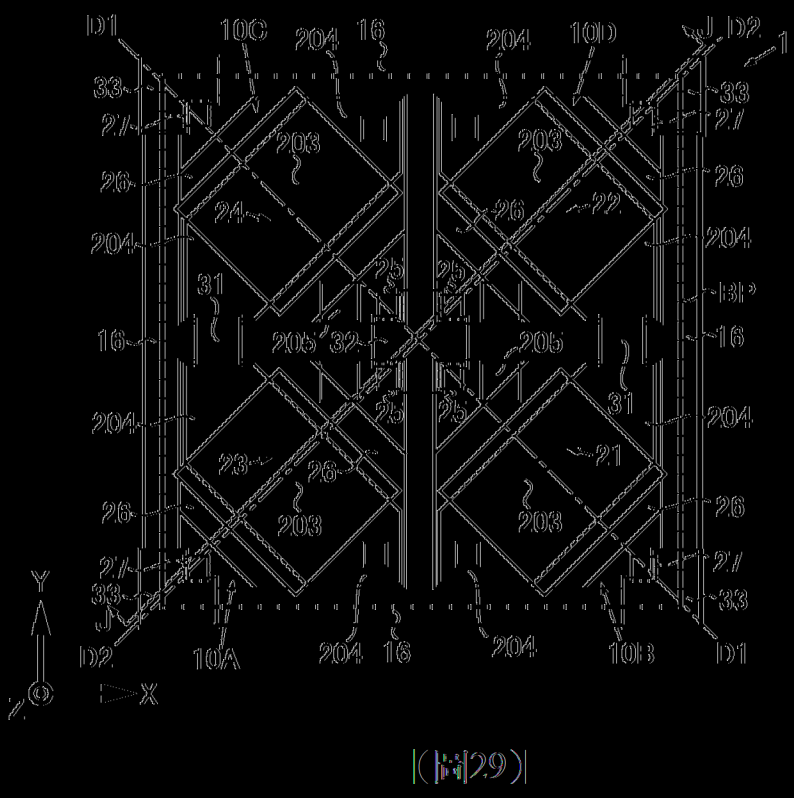
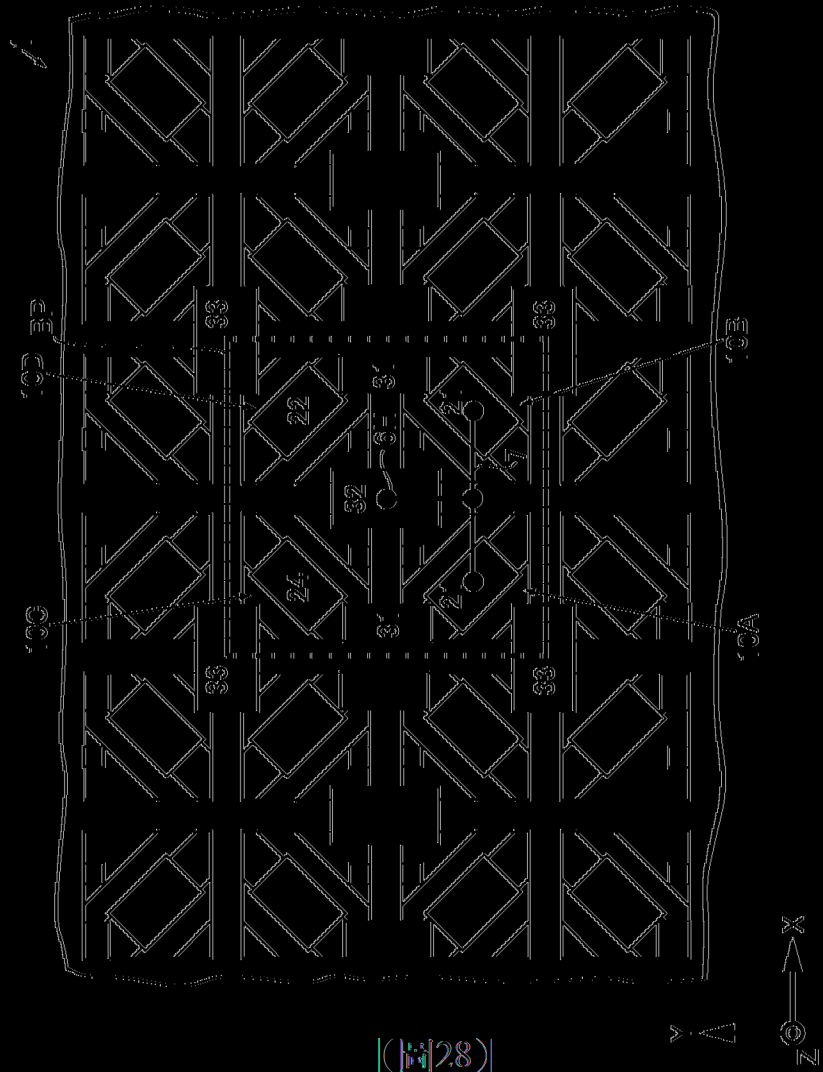
(圖25)

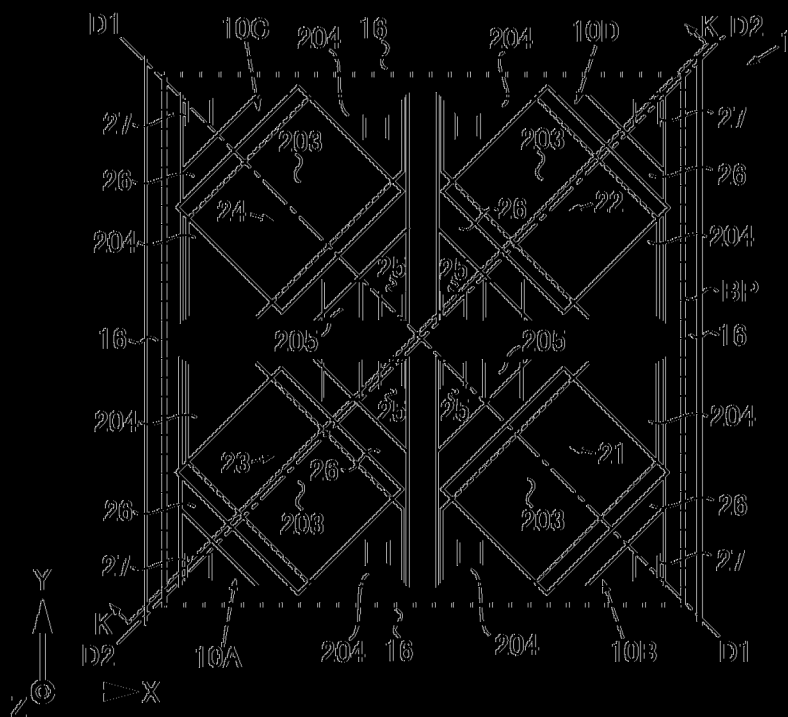


(圖26)

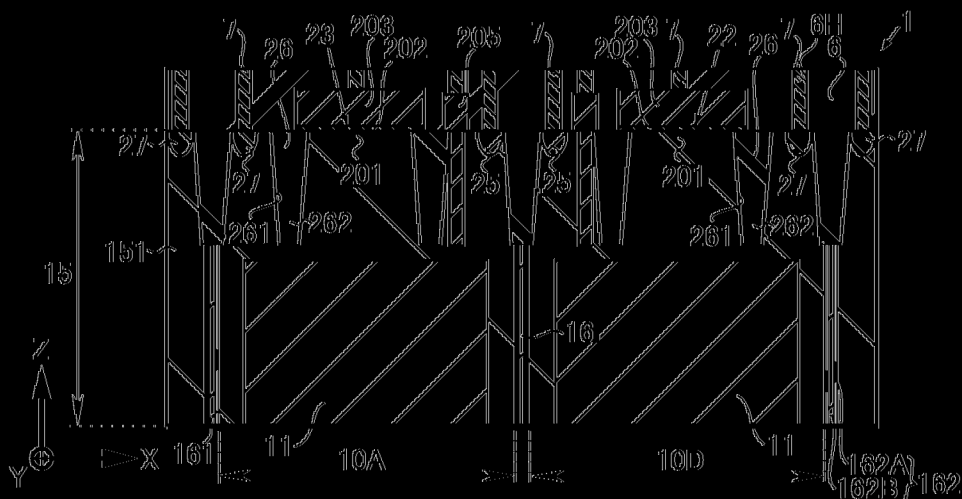


(圖27)

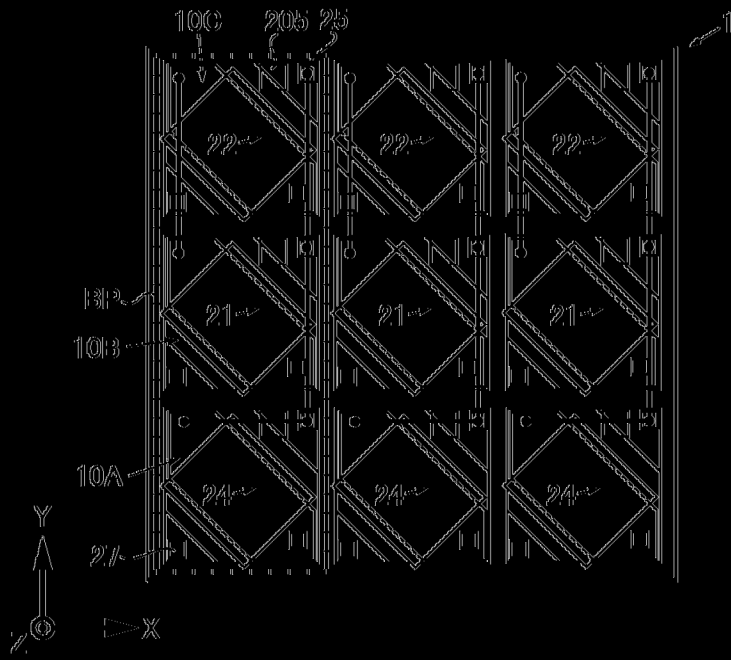




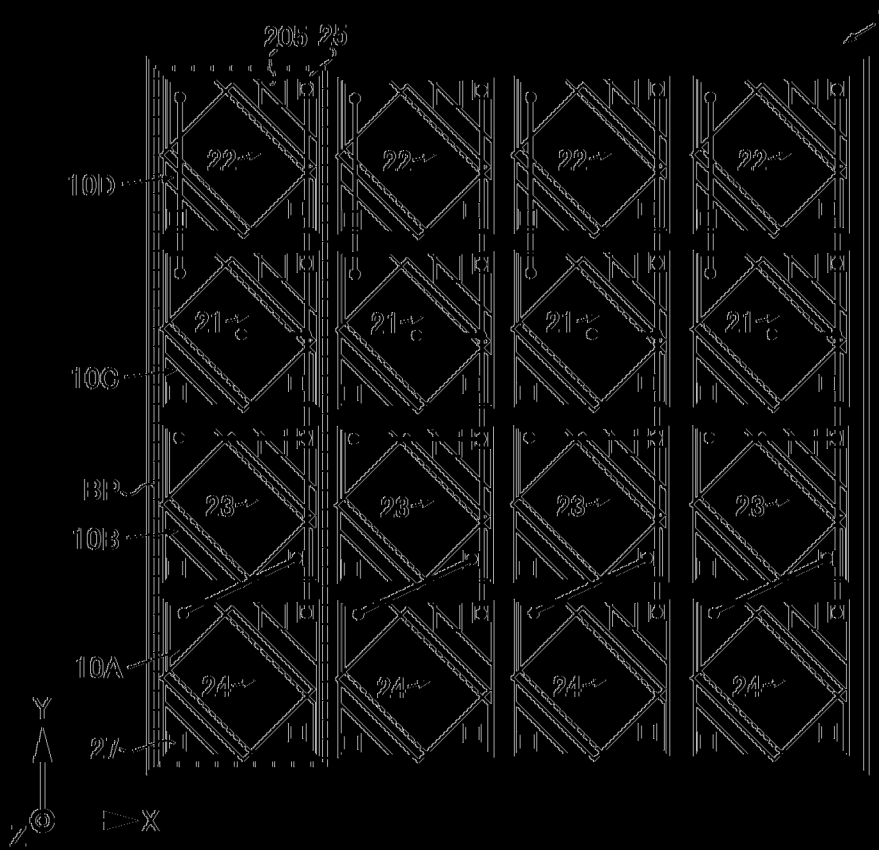
(圖32)



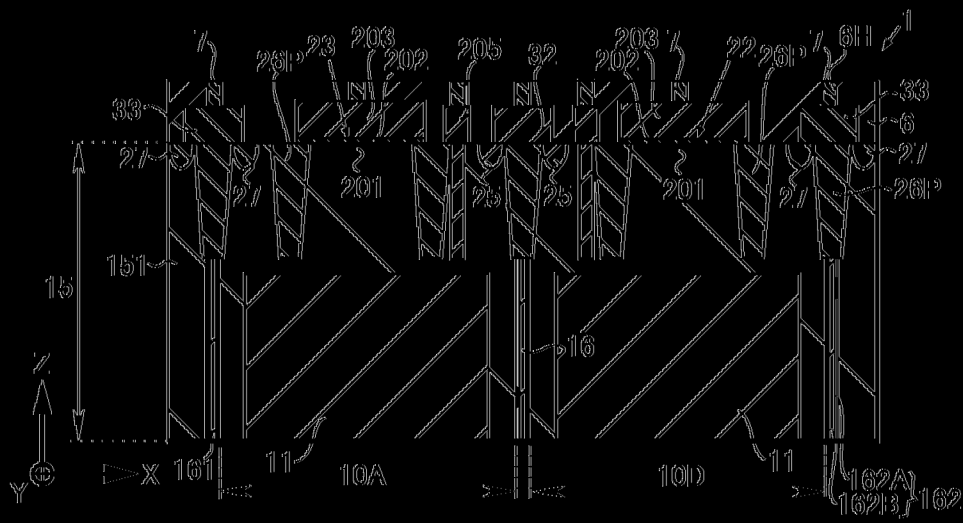
(圖33)



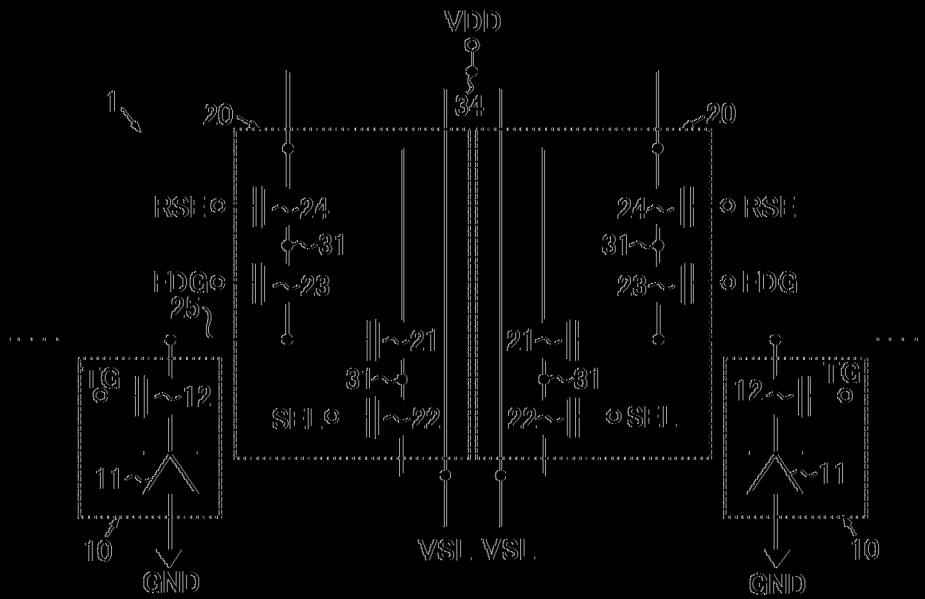
〔圖34〕



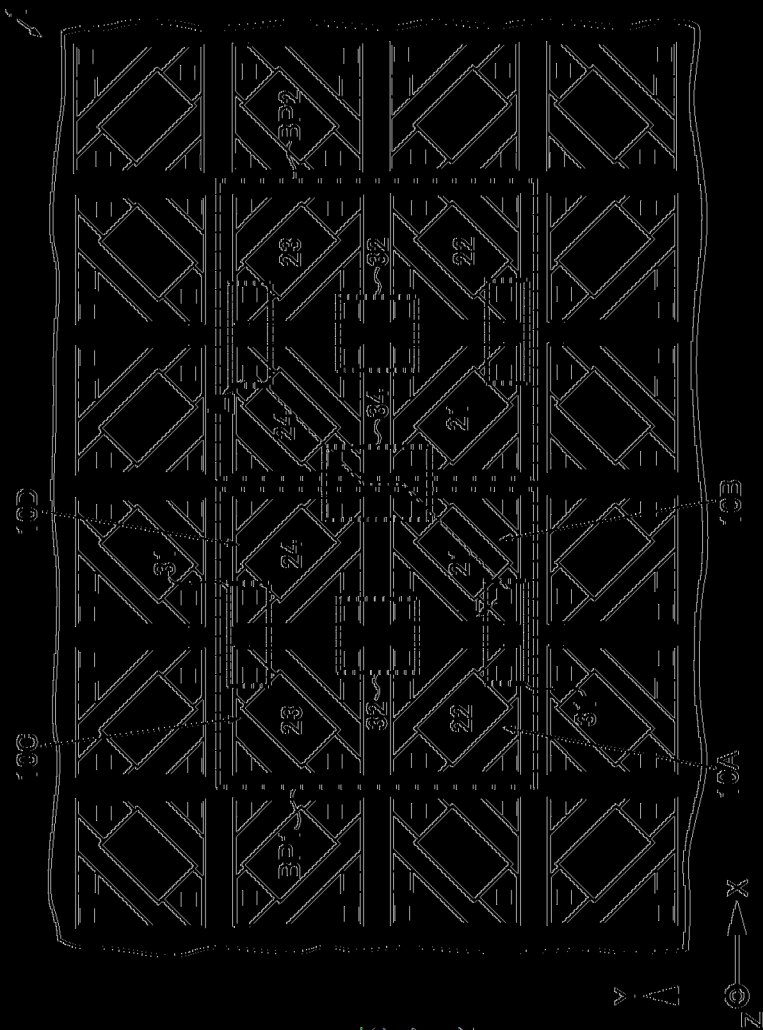
〔圖35〕



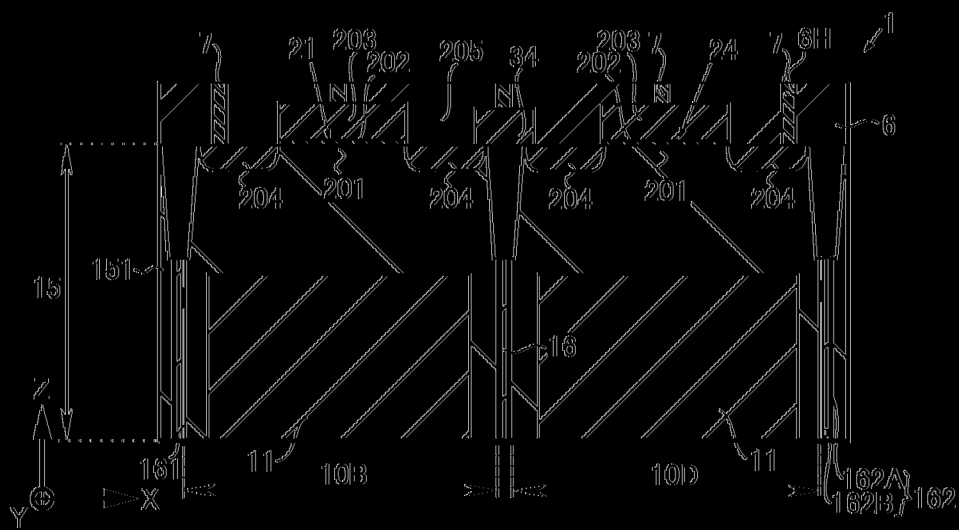
(圖38)



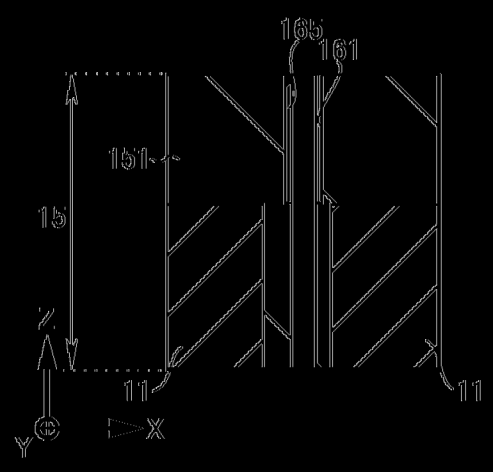
(圖39)



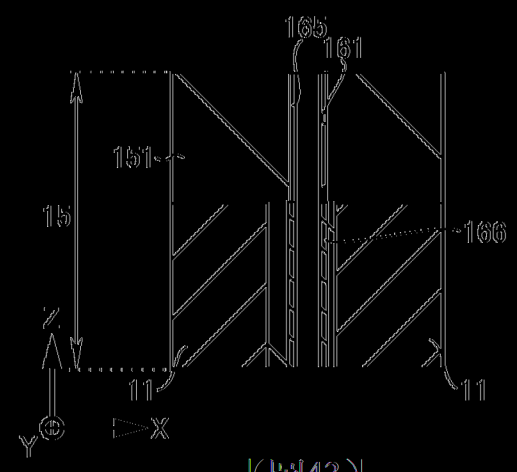
(Fig. 10)



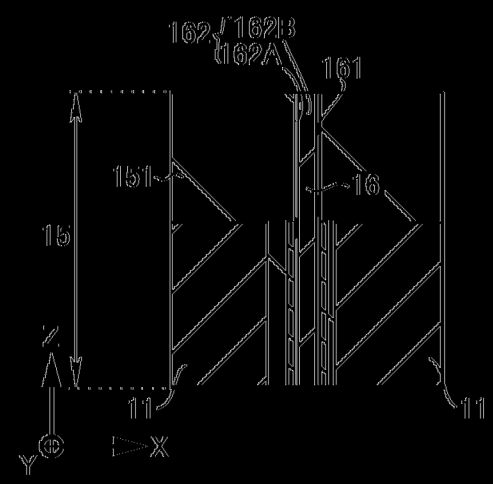
(Fig. 11)



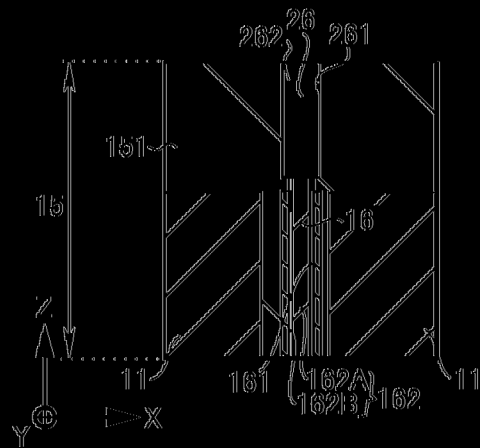
(圖42)



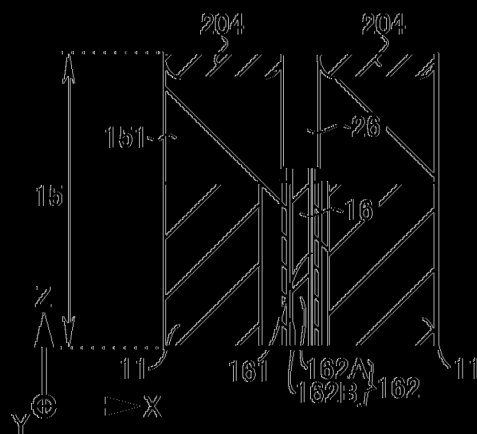
(圖43)



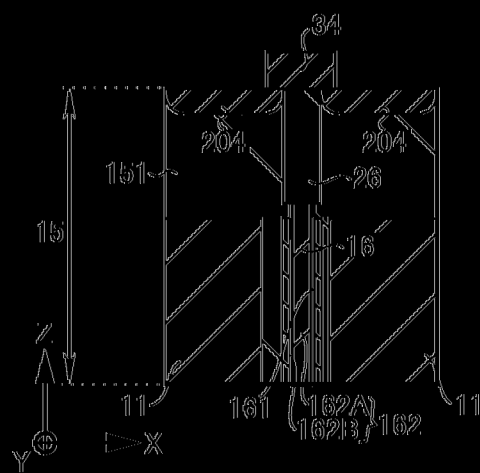
(圖44)



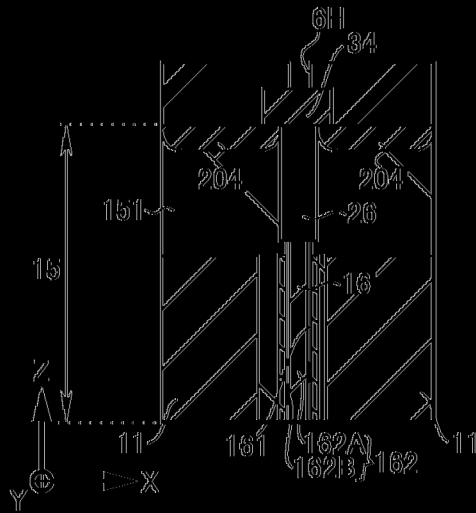
(圖45)



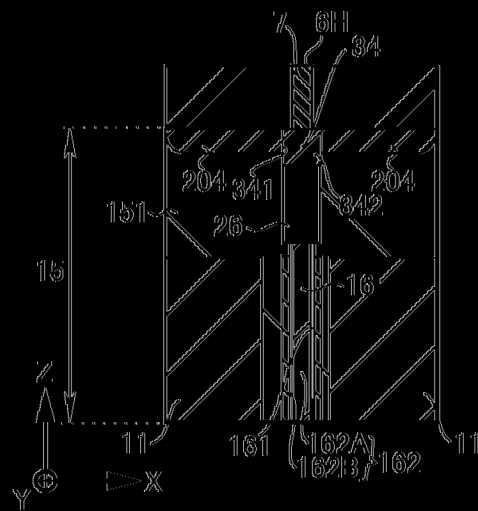
(圖46)



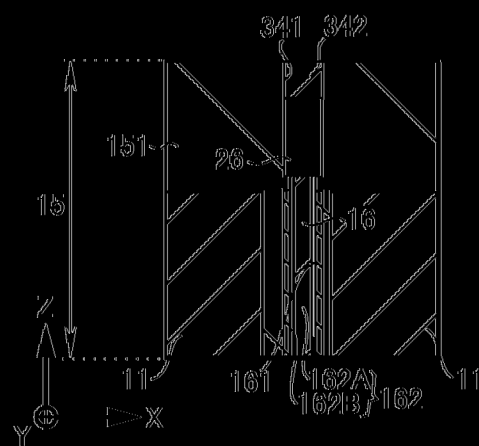
(圖47)



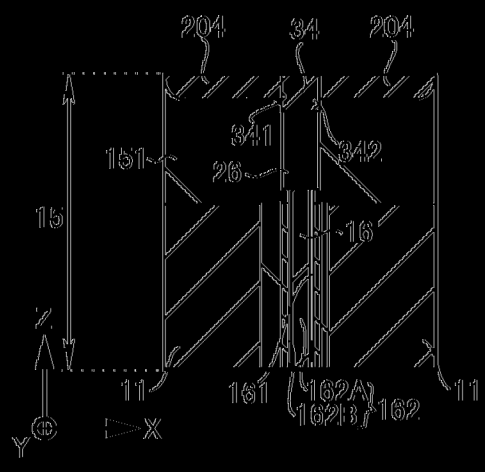
(圖48)



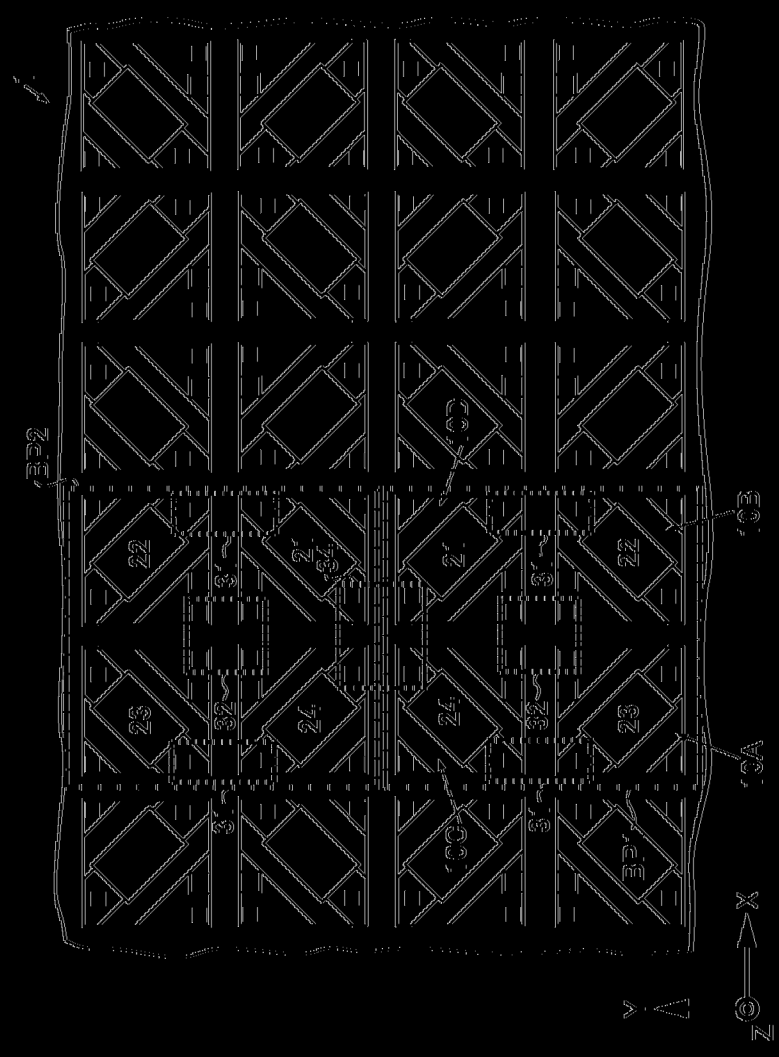
(圖49)



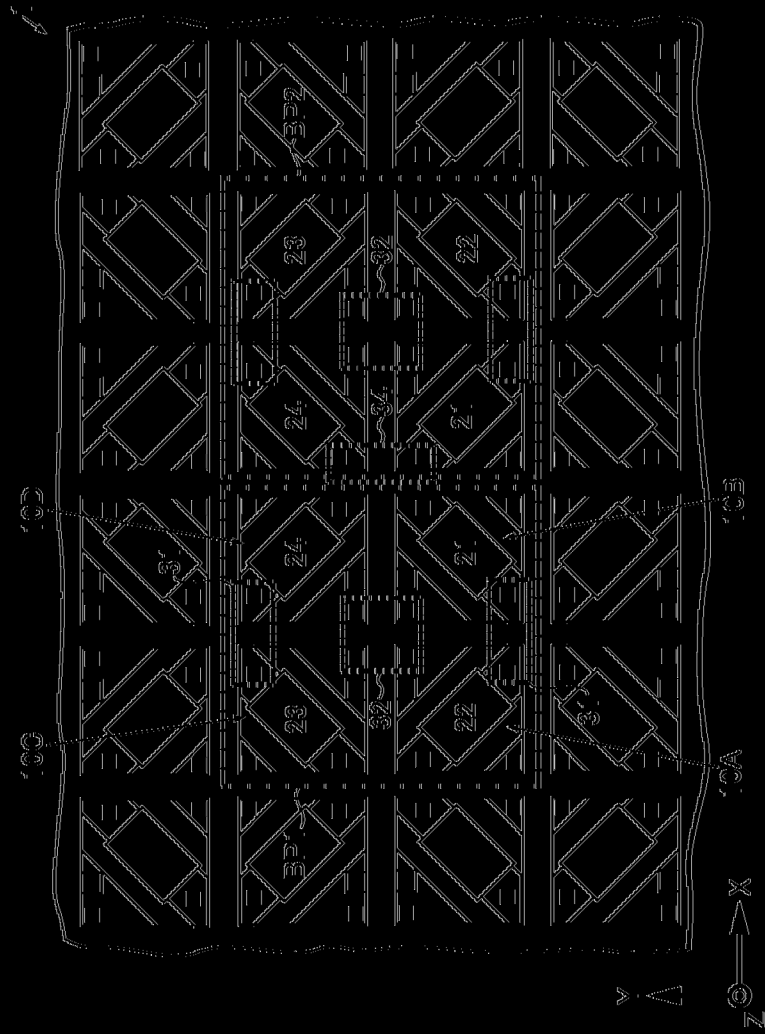
(圖50)



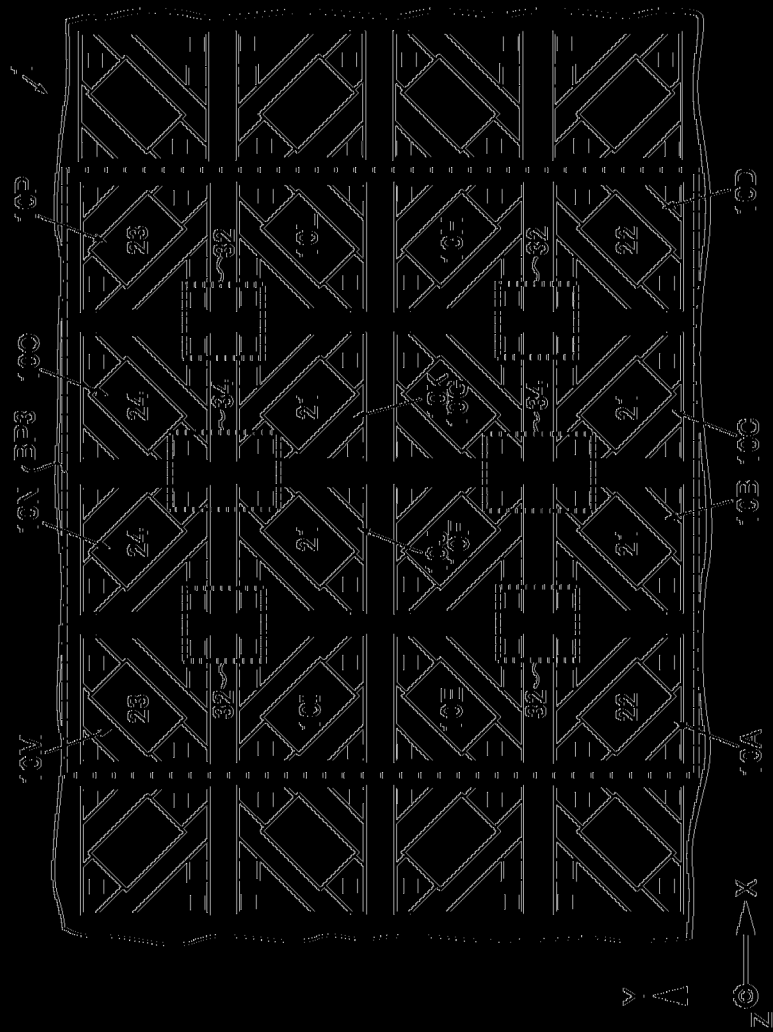
(圖51)



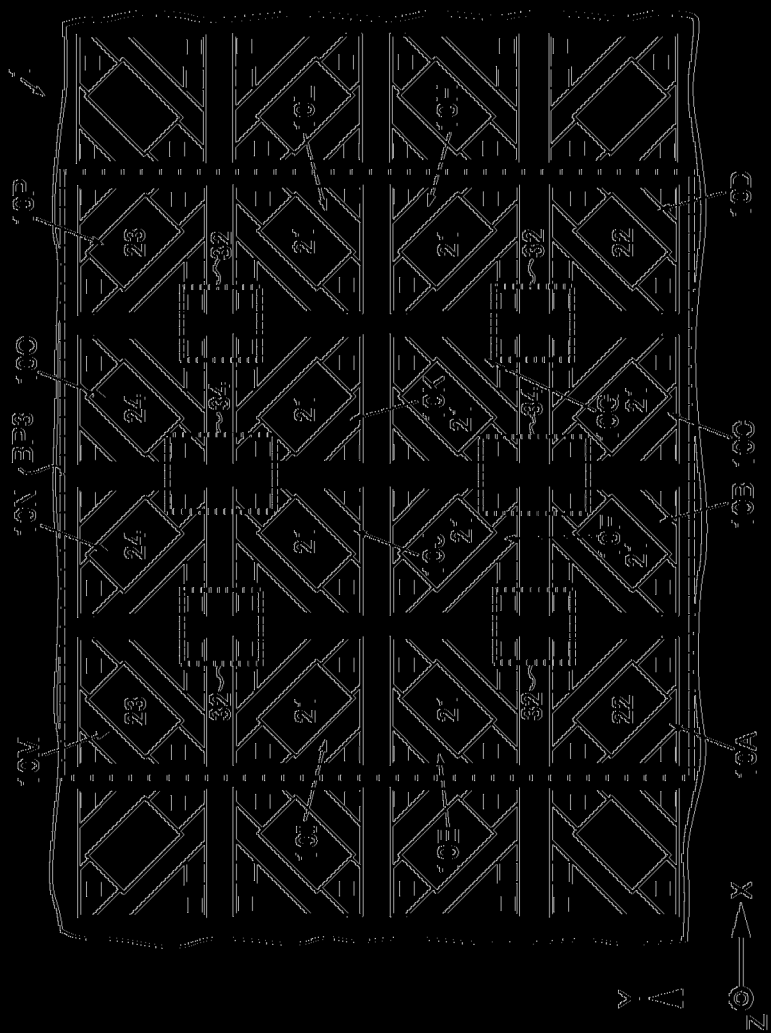
(圖52)



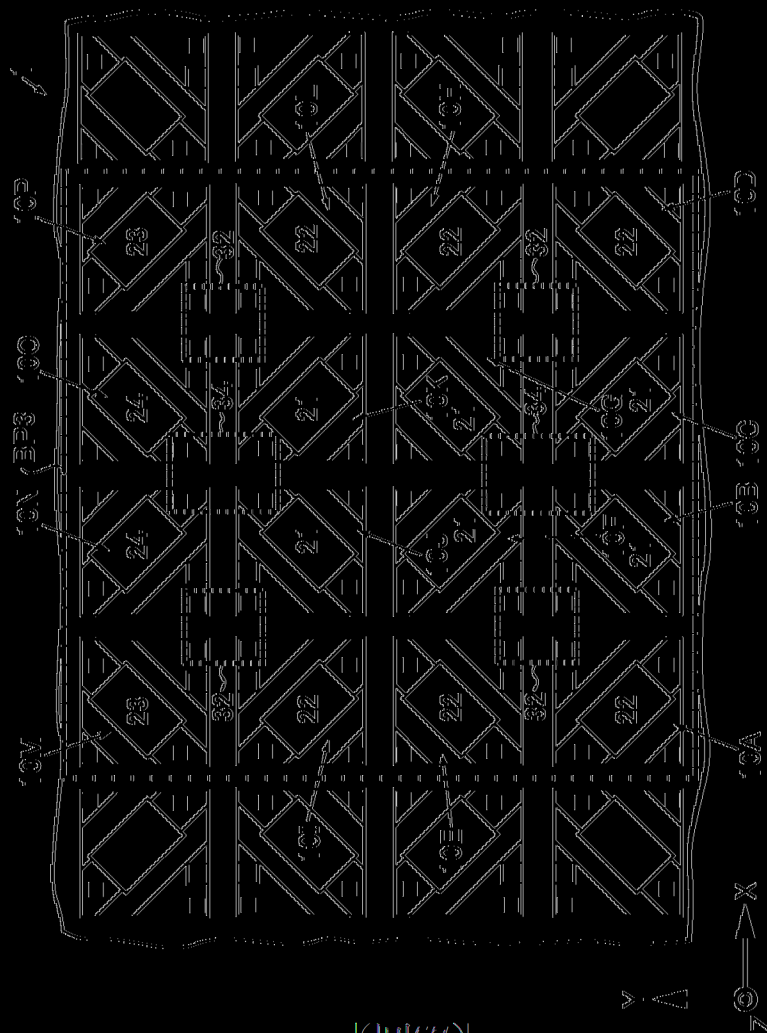
【圖53】



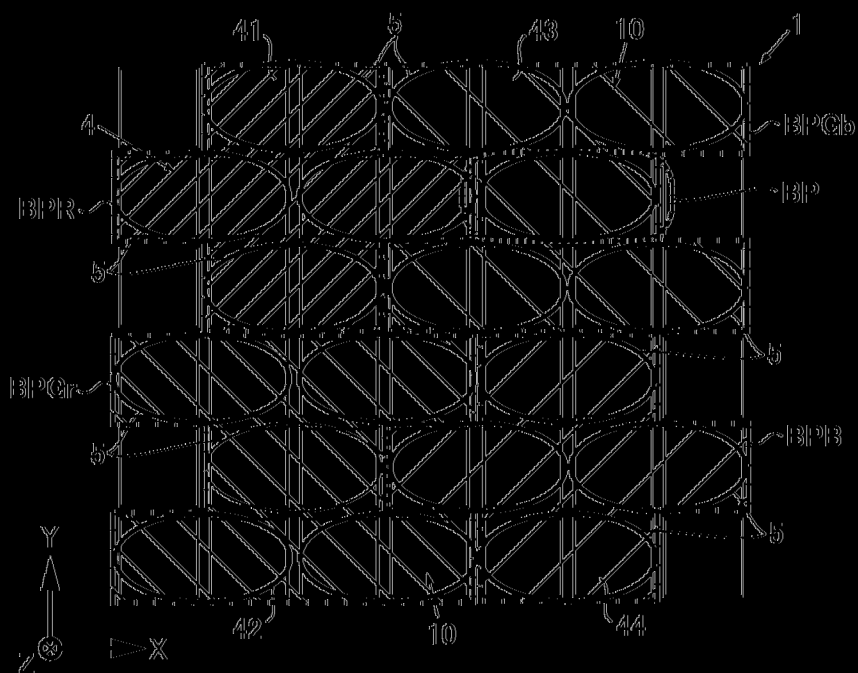
(55)



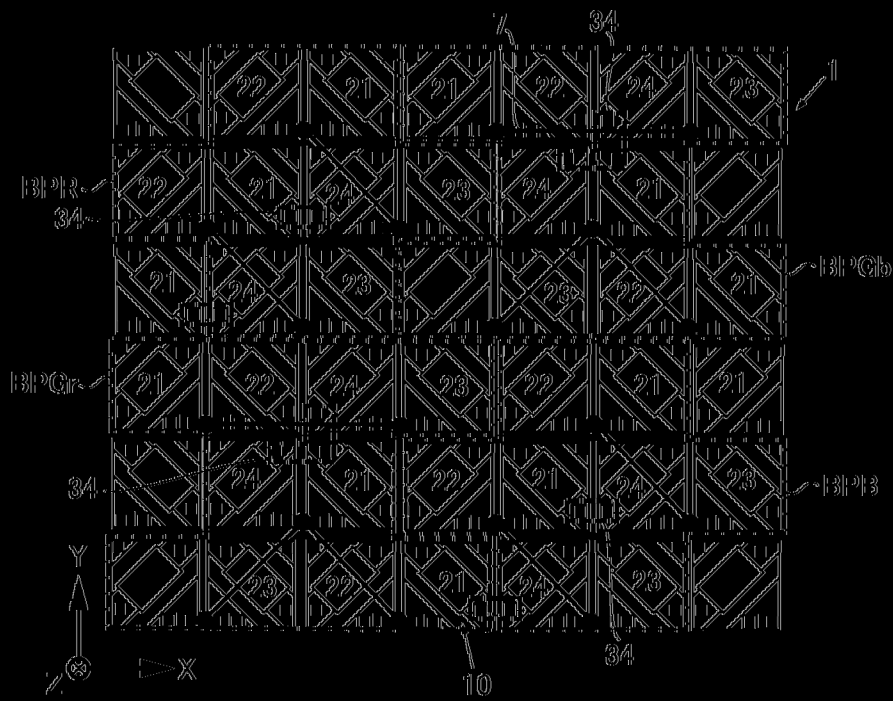
(圖56)



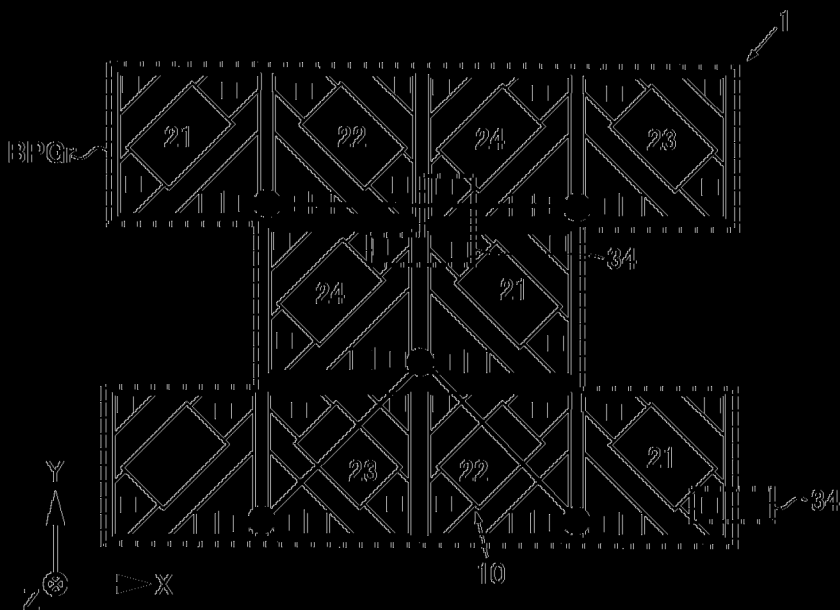
(圖57)



(圖58)



〔図59〕



〔図60〕

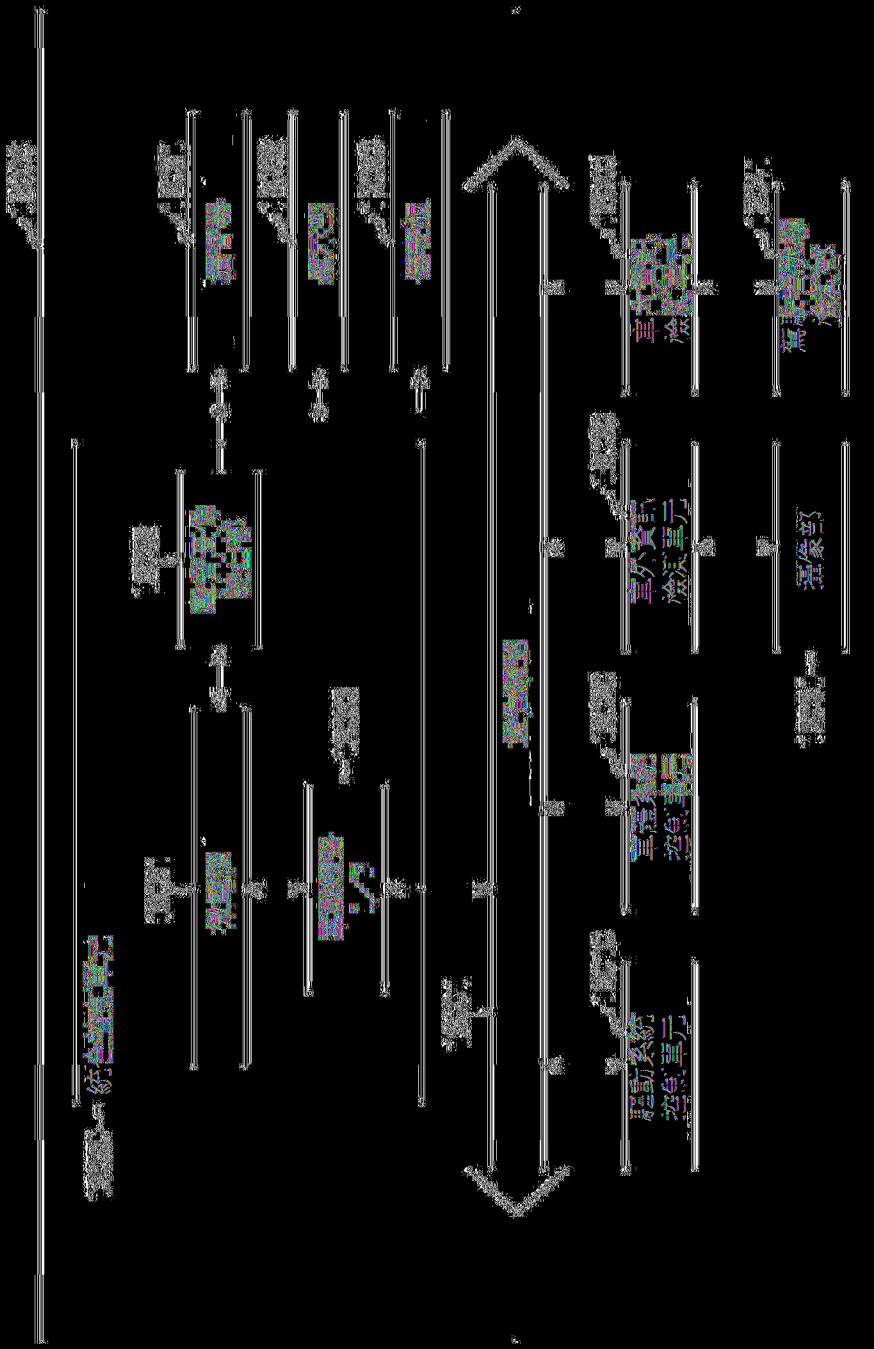
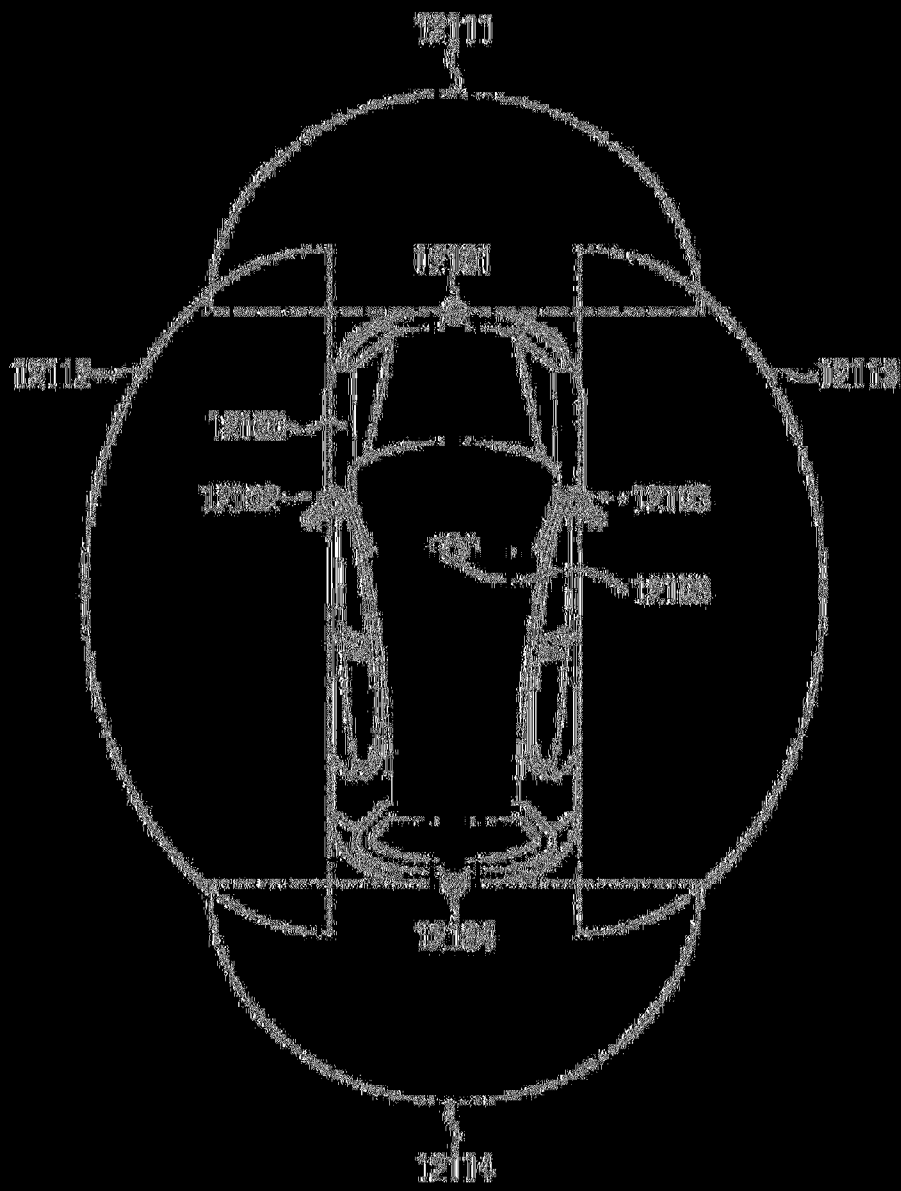


圖 1



(圖62)