



República Federativa do Brasil
Ministério da Indústria, Comércio Exterior
e Serviços
Instituto Nacional da Propriedade Industrial

(11) PI 0806086-0 B1

(22) Data do Depósito: 19/02/2008

(45) Data de Concessão: 09/10/2018



(54) Título: SISTEMA DE SELEÇÃO DE VOLTAGEM PARA UM REGULADOR DE VOLTAGEM E MÉTODO DE SELEÇÃO DE VOLTAGEM PARA UM REGULADOR DE VOLTAGEM

(51) Int.Cl.: H02M 3/00; G05F 1/56

(30) Prioridade Unionista: 28/02/2007 US 11/680,524

(73) Titular(es): HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P.

(72) Inventor(es): CHARLES N. SHAVER; HOWARD LEVERENZ

(85) Data do Início da Fase Nacional: 30/06/2009

"SISTEMA DE SELEÇÃO DE VOLTAGEM PARA UM REGULADOR DE VOLTAGEM E MÉTODO DE SELEÇÃO DE VOLTAGEM PARA UM REGULADOR DE VOLTAGEM".

Campo da Invenção

5 Sistemas eletrônicos consomem energia elétrica, e o uso de energia elétrica por sua vez acarreta custos. Por esta e outras razões, se desejam sistemas que consumam menos energia elétrica.

Descrição Resumida dos Desenhos

10 Para uma descrição detalhada das configurações exemplares da invenção, será feita referência aos desenhos anexos, nos quais:

A figura 1 mostra um sistema de acordo com várias configurações;

15 A forma 2 mostra um seletor de controle de porta utilizável no sistema da figura 1, de acordo com várias configurações;

A figura 3 ilustra a relação entre eficiência e corrente para o sistema da figura 1, de acordo com várias
20 configurações; e

A figura 4 mostra um método de acordo com várias configurações.

Notação e Nomenclatura

Certos termos são usados ao longo da descrição e
25 reivindicações fazendo referência a componentes de sistemas particulares. Como deve ser apreciado por aqueles habilitados na técnica, as companhias de computador se referem a um mesmo componente através de diferentes nomes. Este documento não pretende distinguir
30 componentes de nomes diferentes, mas não funções diferentes. Na descrição e reivindicações, os termos "incluindo" e "compreendendo" são usados de modo amplo, e devem entendidos como incluindo, mas não se limitando a; e "acoplamento" se refere a uma conexão sem-fio ou
35 óptica, quer direta ou indireta. Assim, se um primeiro dispositivo acopla um segundo dispositivo, a conexão pode ser feita através de uma conexão elétrica direta, através

de uma conexão elétrica indireta, através de outros dispositivos ou conexões, através de uma conexão elétrica óptica, ou ainda através de uma conexão elétrica sem-fio.

Descrição Detalhada da Invenção

5 A figura 1 ilustra um sistema 10 de acordo com várias configurações. Em pelo menos algumas configurações, o sistema 10 inclui um computador. Na figura 1, o sistema 10 compreende um regulador de voltagem 12 acoplado a um processador 30. O regulador de voltagem 12 recebe uma
10 voltagem de entrada (V_{cc}) e produz uma voltagem regulada (V_{core}) para o processador 30. A voltagem regulada (V_{core}) provê a voltagem de operação principal para o processador, de acordo com pelo menos algumas configurações. A voltagem V_{core} se refere a uma aplicação
15 específica. Em algumas configurações, V_{core} é menor ou igual a 1,5V (825, 850, 900 miliVolts, etc.). O sistema 10 também compreende uma "Ponte Norte" 33 acoplada ao processador 30 e uma "Ponte Sul" 34 acoplada à "Ponte Norte" 33. Uma super Entrada/Saída (I/O) 37 e
20 uma memória apenas de leitura (ROM) 35 são também providas e acopladas à "Ponte Sul" 34. O sistema ROM 35 compreende um firmware de sistema executável pelo processador 30. Em algumas configurações, o firmware compreende um sistema básico de Entrada/ Saída I/O
25 (BIOS). Em algumas configurações, a super I/O 37 gera um sinal de controle de porta selecionado de BIOS 39, provido para o seletor de controle de porta 20. O regulador de voltagem 12 compreende um seletor de controle de porta 20 acoplado a um controlador 25. O
30 controlador 25 acopla um ou mais transistores de potência. No exemplo da figura 5, é mostrado um par de transistores de potência Q1 e Q2, ainda que o número de transistor de potência possa ser diferente em outras configurações. Em pelo menos algumas configurações, cada
35 transistor de potência Q1, Q2 compreende um transistor de efeito campo (FET). O transistor Q1 tem seu dreno (D) acoplado a V_{cc} (por exemplo, 12V). A fonte (S) do

transistor Q1 acopla o dreno do transistor Q2 e a fonte do transistor Q2 acopla Terra. O nó comum 26 entre Q1 e Q2, respectivamente, provêem uma voltagem de saída. O nó 26 acopla o terminal de um indicador L1, e seu outro terminal provê a voltagem V_{core} , que é provida para o processador 30. Uma linha de retorno 31 a partir da linha de voltagem V_{core} é enviada de volta para o controlador 25, como sinal de retorno para permitir ao controlador 25 controlar o ciclo de operação dos transistores Q1 e Q2 e, por conseguinte, regular a voltagem de saída do regulador de voltagem 12.

O seletor de controle de porta 20 provê um sinal de controle de porta 22 (uma voltagem) ao controlador 25, que usa o sinal de controle de porta 22 para ligar os transistores de potência Q1 e Q2 de modo alternado. Em pelo menos algumas configurações, os transistores de potência Q1, Q2 não ficam ligados (i.e. conduzindo) simultaneamente. O controlador 25 ajusta dinamicamente o ciclo de operação, no qual os transistores Q1 e Q2 ficam seletivamente ligados/ desligados. A voltagem provida às portas (G) dos transistores Q1 e Q2 para ligar os transistores é substancialmente igual, ou derivada do sinal de controle de porta 22.

De acordo com várias configurações, o seletor de controle de porta 20 seleciona uma voltagem dentre uma pluralidade de voltagens de entrada ser provida como sinal de controle de porta 22 para o controlador 25. No exemplo da figura 1, são mostradas duas voltagens de entrada 18 e 19, a partir das quais o seletor de controle de porta 20 pode selecionar o sinal de controle de porta 22. Aqui, a voltagem 18 compreende 5V e a voltagem 19 compreende 12V. Em outras configurações, são possíveis voltagens diferentes ou voltagens adicionais. Alguns sistemas, tal como computadores, já têm voltagens de 5V e 12V que são geradas para outros propósitos. Em tais configurações, o uso de voltagens, já presentes para seleção do sinal de controle de porta, reduz o número de componentes

necessários para o sistema, em comparação com o que seria requerido para gerar novas voltagens.

Em pelo menos algumas configurações, o seletor de controle de porta 20 seleciona uma voltagem dentre as
5 voltagens 18 e 19 para sinal de controle de porta 22 com base na corrente extraída por carga (por exemplo, processador 30). O controlador 25 gera um sinal de saída de corrente média 32 que indica a corrente extraída pelo processador 30. Em algumas configurações, o sinal de
10 saída de corrente média 32 compreende um nível de voltagem que é proporcional à corrente extraída média do processador em um certo período de tempo (tal como, 1 milissegundo). O sinal de saída de corrente média 32 a partir do controlador 25 é enviado ao seletor de controle
15 de porta 20 do regulador de voltagem 12. O seletor de controle de porta 20 seleciona uma das voltagens de entrada 18 e 19 para sinal de controle de porta 22, com base no nível de voltagem do sinal de saída de corrente média a partir do controlador 25. A seleção do sinal de
20 controle de porta 22 como seletor de controle de porta 20 pode ocorrer durante uma inicialização do sistema ou durante operação. Ademais, o seletor de controle de porta 20 pode mudar o sinal de controle de porta 22 uma ou mais vezes durante operação. Assim, quando muda a corrente
25 extraída pelo processador 30, o seletor de controle de porta 20 responde selecionando diferentes sinais de controle de porta.

Em algumas configurações, o BIOS 36 lê um ou mais registros de modelo específico (MSRs) a partir do
30 processador 30 durante inicialização do sistema. A informação destes registros dá ao BIOS 36 a capacidade de operação de corrente alta em relação a outros tipos de processadores. Em tais configurações, o BIOS determina o sinal de controle de porta selecionado BIOS 39 pela
35 super entrada/saída I/O 37 com base no tipo de processador 30 instalado no sistema 10. Em algumas configurações, se o processador for para corrente alta, o

BIOS faz o sinal de controle de porta selecionado de BIOS 39 ser alto, e ao invés, se o processador for de corrente baixa, o BIOS faz o sinal de controle de porta selecionado de BIOS 39 ser baixo.

5 Em algumas configurações, o BIOS 36 faz o sinal de controle de porta selecionado BIOS 39 ser determinado para fazer o seletor de controle de porta 20 selecionar uma voltagem de entrada específica como sinal de controle de porta 22. Em outras configurações, o BIOS 36 não
10 determina o sinal de controle de porta selecionado de BIOS 39 e, ao invés, o seletor de controle de porta 20 recebe o sinal de corrente média 32 a partir do controlador 25, através do que o seletor de controle de porta 20 seleciona a voltagem de entrada 18, 19 como
15 sinal de controle de porta 22. Ainda, em algumas configurações, o BIOS 36 ativa o sinal de controle de porta selecionado BIOS 39 durante inicialização de sistema para produzir inicialmente uma voltagem de entrada específica selecionada como sinal de controle de
20 porta e, após inicialização, o seletor de controle de porta 20 usa o sinal de corrente média (e não o sinal de controle de porta selecionado BIOS 39) para selecionar o sinal de controle de porta apropriado 22.

A figura 2 ilustra uma configuração de seletor de
25 controle de porta 20. Como mostrado, o seletor de controle de porta 20 compreende amplificadores operacionais (amps op) 40, 42, capacitores C1, C2, C3, voltagem de referência V_{ref} transistores Q3 a Q6, e resistores R1 a R10, R13 e R14. O amplificador
30 operacional 40 é configurado como amplificador não-inversor, cujo ganho é dado por valores relativos de resistores R3 e R2 (i.e. $1+R3/R2$). O amplificador operacional 42 é configurado como sinal de saída amplificado a partir do amp op 30 para voltagem de
35 referência 45 produzida pela voltagem de referência V_{ref} . O circuito comparador compreendendo amp op 41 também implementa histerese para impedir que o sinal de saída 47

do amplificador operacional 42 oscile ou mude de estado, se o sinal de saída do amp op 40 for igual ou próximo da voltagem produzida pela V_{ref} 45.

Se o sinal de saída do amp op 40 mais a voltagem de histerese aplicada através do resistor R6 for maior que a voltagem de referência V_{ref} 45, a saída do amp op 42 será forçada para um estado lógico alto, e se, ao invés, a saída do amp op 42 for forçada para um estado lógico baixo. O sinal de saída do amp op 42 é dado na figura 2 como sinal de controle de porta selecionado 50. O sinal de controle de porta selecionado BIOS 39 da super Entrada/ Saída I/O 37 também acopla a linha de sinal de controle de porta selecionado 50. De acordo com pelo menos algumas configurações, o estado lógico (alto ou baixo) do sinal de controle de porta selecionado 50 determina se o sinal de controle de porta 22 (figura 1) provido pelo seletor de controle de porta 20 para o controlador 25 é selecionado como uma das voltagens de entrada 18, 19. No exemplo da figura 2, se o sinal de porta 22 for alto, e o sinal de controle de porta selecionado 50 é baixo, a voltagem de entrada 18 será selecionada como sinal de controle de porta 22.

Referindo-se ainda à figura 2, o transistor Q5 compreende um canal-P FET, e o transistor Q6 um canal-N FET. Como canal-P FET, o transistor Q5 liga quando a voltagem porta-para-fonte (V_{gs}) de Q5 for menor que um valor limite negativo (i.e. mais negativo que o valor limite negativo). Por exemplo, se o limite for -1V, a voltagem porta-para-fonte de Q5 deve ser menor que -1V (por exemplo, -4V). O valor limite específico varia a cada transistor, ou quando a voltagem porta-para-fonte (V_{gs}) for maior que um valor positivo limite. Ou seja, para ligar o transistor Q6, a porta Q6 deve ser maior que a voltagem da fonte além de um certo limite.

Quando o sinal de controle de porta selecionado 50 for alto, ambos transistores Q3 e Q4 estarão ligados. Os resistores R8 e R9 são conectados em série em 12V (ou em

uma outra voltagem adequada) ao dreno de Q3. Os resistores R8 e R9 incluem um divisor de voltagem. Em algumas configurações, o resistor R9 tem uma resistência duas vezes maior que do resistor R8 e, daí, a voltagem no nó de conexão 52 entre os resistores R8 e R9 é $2/3$ de 12V (voltagem conectada ao resistor R8), ou seja 8 Volts. A fonte de Q5 é conectada à voltagem de entrada 19, (12 Volts). Conseqüentemente, a voltagem porta-para-fonte será -4V (8V-12V), que é menor que a voltagem limite do transistor de canal-P Q5, suficiente para ligar Q5. Com Q5 ligado, a voltagem de entrada 19 (12V) é provida através do resistor R10 como sinal de controle de porta 22.

A fonte do transistor Q4 é conectada à Terra. Se o transistor Q4 estiver ligado com um estado alto do sinal de controle de porta selecionado 50, a porta do transistor de canal-N Q6 será baixa, assim Q6 está desligado e a voltagem de entrada 5V 18 é bloqueada de ser provida como sinal de controle de porta 22. Assim, se o sinal de controle de porta selecionado 50 for alto, o sinal de controle de porta 22 será a voltagem de entrada 19 (12V) na configuração ilustrada da figura 2.

Quando o sinal de controle de porta selecionado 50 for baixo, ambos transistores Q3 e Q4 estarão desligados. Com Q4 desligado, a porta de Q6 tem um nível de voltagem de 12V (ou uma outra voltagem adequada) através do resistor R14. A fonte de Q6 é conectada à voltagem de entrada 18 (5V). Portanto, a voltagem porta-para-fonte de Q6 será 7V (12V-5V), com Q4 desligado (quando o sinal de controle de porta selecionado 50 for baixo), que é maior que a voltagem limite aplicável para Q6 e, portanto, suficiente para ligar Q6. Com Q6 ligado, a voltagem de entrada 18 (5V) é provida através de Q6 como sinal de controle de porta 22.

Com Q3 desligado (quando o sinal de controle de porta selecionado 50 for baixo), a voltagem de porta de Q5 será 12V. A voltagem de fonte para Q5 também será 12V.

Portanto, a voltagem porta-para-fonte para Q5 será zero V (12V-12V), no entanto, maior que o limite negativo de Q, portanto Q5 é desligado, impedindo 12V de ser provido como sinal de controle de porta 22. Assim, quando o sinal de controle de porta selecionado 50 for baixo, o sinal de controle de porta 22 será 5V na configuração da figura 2. A tabela 1 traz um conjunto de valores para vários dos componentes da figura 2, assim como números de peça de outros componentes. Outros valores de componentes serão possíveis, assim como em outras configurações.

Componente	Valor/ N° de Peça
C1	10 nF
C2	100 pF
C3	1 μF
R1	8,2 kΩ
R2	7,5 kΩ
R3	80,6 kΩ
R4	2,49 kΩ
R5	5,1 kΩ
R6	40,2 kΩ
R7	0 Ω
R8	10 kΩ
R9	20 kΩ
R10	4,7 kΩ
R13	2,2 kΩ
R14	10 kΩ
Q3	2N7002 NL
Q4	2N7002 NL
Q5	APM9932
Q6	APM9932
V _{ref}	TL431

O seletor de controle de porta 20 atua pelo menos em parte para melhorar a eficiência do controlador 25. Nesta, "eficiência" do controlador é dada por $P_{saída}/P_{entrada}$, onde $P_{saída}$ é a voltagem V_{core} do processador multiplicada pela corrente do processador, e $P_{entrada}$ a potência de controle de porta (voltagem no sinal de controle de porta 22 multiplicado pela corrente de controle de porta) mais a potência que passa pelo dreno de Q1 (V_{cc} multiplicado pela corrente que flui para o dreno de Q1).

A eficiência do controlador 25 varia com a corrente provida para carga (por exemplo, processador 30). A eficiência do controlador 25 também se baseia no nível de voltagem do sinal de controle de porta 22. Em níveis relativamente baixos de corrente, a eficiência do controlador 25 será maior, se o sinal de controle de porta 22 for, por exemplo, 5V em vez de 12 V. Em níveis relativamente altos de corrente, a eficiência do controlador 25 será maior, se o sinal de controle de porta 22 for 12V em vez de 5V. De acordo com várias configurações, o seletor de controle de porta 20 do regulador de voltagem 12 seleciona o sinal de controle de porta 22 em uma voltagem dentre múltiplas voltagens de entrada (por exemplo, voltagens de entrada 18 e 19) com base na corrente extraída pelo processador 30. Se a corrente extraída pelo processador for relativamente baixa, o seletor de controle de porta 20 seleciona o sinal de controle de porta 22 em 5V. Se a corrente extraída pelo processador for relativamente alta, o seletor de controle de porta 20 seleciona para sinal de controle de porta 22. Assim, a eficiência do regulador de voltagem 12 será alta em uma ampla faixa dinâmica de correntes de carga.

Em algumas configurações, o BIOS 36 determina o sinal de controle de porta selecionado BIOS 39 para forçar o seletor de controle de porta 20 a selecionar uma das voltagens de entrada 18 ou 19. Em outras configurações, ou em combinação com a operação acima mencionada do BIOS 36, o seletor de controle de porta 20 da figura 2 recebe o sinal de corrente média 32 do controlador 25. O sinal de corrente média 32 indica a corrente extraída pelo processador 30. O sinal de corrente média 32 é provido como entrada para amp op 40. Com base no sinal de corrente média 32 amplificado pelo amp op 40, o comparador compreendendo amp op 42 seleciona uma dentre as duas voltagens de entrada possíveis 18 ou 19. Se a corrente média do processador produzida a partir do

amp op 40, como uma voltagem mais a voltagem de histerese por R6, for menor que a voltagem de referência V_{ref} , o sinal de controle de porta selecionado 50 é forçado baixo, e o sinal de controle de porta 22 selecionado em 5 5V (voltagem de entrada 18). Se a corrente média do processador a partir do amp op 40, como voltagem mais voltagem de histerese através de R6, for maior que a voltagem de referência V_{ref} , o sinal de controle de porta selecionado 50 é forçado alto, e o sinal de 10 controle de porta selecionado 50 é alto, daí fazendo o sinal de controle de porta ser 12V (voltagem de entrada 19).

A figura 3 traz um gráfico ilustrando a relação entre eficiência do regulador de voltagem 12 e corrente 15 extraída pelo processador 30. O gráfico sendo dividido em três seções 70, 72, 74. Na seção 70, a corrente do processador é relativamente baixa, e o seletor de controle de porta 20 seleciona 5V como sinal de controle de porta 22. Na seção 74, a corrente do processador é 20 relativamente alta, e o seletor de controle de porta 20 seleciona 12V para o sinal de controle de porta 22. A seção 72 define a porção de histerese do comparador (amp op 42). Se a corrente extraída pelo processador aumenta a partir de um ponto na seção 70, o comparador 25 deve mudar o sinal de controle de porta 22 de 5V para 12V, com que a corrente do processador chega ao ponto 82. Na configuração das figuras 2 e 3, o ponto 82 é cerca de 12A. Se a corrente extraída pelo processador 30 diminui a partir de um ponto na seção 74, o comparador deve mudar o sinal de controle de porta 22 de 12V para 5V, com que a 30 corrente do processador chega ao ponto 80. Na configuração das figuras 2 e 3, o ponto 80 é cerca de 9A. Portanto, na seção de histerese 72, qualquer uma das voltagens de entrada 18 e 19 pode ser usada como sinal de 35 controle de porta 22, dependendo da direção (para cima ou para baixo) em que a corrente extraída pelo processador está mudando. Segmentos de gráfico 85 representam a

eficiência do regulador de voltagem, a voltagem de entrada de 5V sendo selecionada como sinal de controle de porta 22. O segmento de gráfico 87 representa a eficiência do regulador de voltagem, sendo que a voltagem de entrada 19 de 12V é selecionada como sinal de controle de porta 22.

A figura 4 ilustra um método 100 para selecionar o sinal de controle de porta 22. Em 102, o método compreende determinar a corrente extraída pelo processador 30. Em 104, o método compreende selecionar a voltagem de controle de porta para o regulador de voltagem 12, com base na corrente extraída determinada. Em algumas configurações, determinar a corrente extraída pelo processador 30 compreende receber um sinal (sinal de corrente média 32) a partir do controlador 25, indicando a corrente extraída pelo processador.

Em algumas configurações, o seletor de controle de porta 22 muda o sinal de controle de porta selecionado durante operação do processador. Nestas configurações, o seletor de controle de porta 20 detecta mudanças na corrente extraída pelo processador 30 e seleciona novas voltagens de porta, com base na corrente extraída pelo processador que foi alterada. Se o processador 30 passa de um modo de corrente alta para um modo de corrente baixa (estado de repouso ("sleep") ou sistema operacional ocioso), o seletor de controle de porta 20 detecta a corrente extraída alterada, e ajusta o sinal de controle de porta 22 para aumentar a eficiência.

A discussão acima tem um propósito apenas ilustrativo dos princípios e das várias configurações da invenção. Sendo que, uma quantidade de variações e modificações serão aparentes àqueles habilitados na técnica, uma vez que esta especificação tenha sido inteiramente apreciada. Pretende-se ainda que as reivindicações que se seguem sejam interpretadas de modo a englobar todas tais variações e modificações.

REIVINDICAÇÕES

1. Sistema (10) de seleção de voltagem para um regulador de voltagem, **caracterizado** pelo fato de que compreende: uma carga (30);
- 5 um regulador de voltagem (12) configurado para selecionar um sinal de controle de porta (50) a partir de uma pluralidade de voltagens de entrada (18, 19), e para usar o sinal de controle de porta selecionado para ligar um transistor de potência (Q1, Q2) para produzir
- 10 uma voltagem regulada para a referida carga; e um Sistema de Entrada/Saída Básico (BIOS) (36) que faz com que um sinal BIOS seja gerado para o referido regulador de voltagem,
- em que o regulador de voltagem (12) seleciona o sinal de
- 15 controle de porta (22) com base em uma corrente extraída da referida carga (30) ou com base no sinal BIOS, em que o regulador de voltagem (12) seleciona o sinal de controle de porta (22) com base no referido sinal BIOS durante a inicialização do sistema, e, após a
- 20 inicialização, o regulador de voltagem (12) seleciona o sinal de controle de porta (22) com base na corrente extraída da referida carga (30).
2. Sistema, de acordo com a reivindicação 1, **caracterizado** pelo fato de um controlador (25) gerar um
- 25 sinal de saída (32) que indica uma corrente média extraída da referida carga (30).
3. Sistema, de acordo com a reivindicação 1, **caracterizado** pelo fato de a pluralidade de voltagens de entrada (18, 19) compreender 5V e 12V.
- 30 4. Sistema, de acordo com a reivindicação 1, **caracterizado** pelo fato de a referida pluralidade de voltagens de entrada (18, 19) compreender 5V e 12V, e de a referida voltagem regulada ser menor ou igual a 1,5V.
5. Sistema, de acordo com a reivindicação 1,
- 35 **caracterizado** pelo fato de o regulador de voltagem (12) mudar a referida voltagem de controle de porta durante a operação do referido sistema.

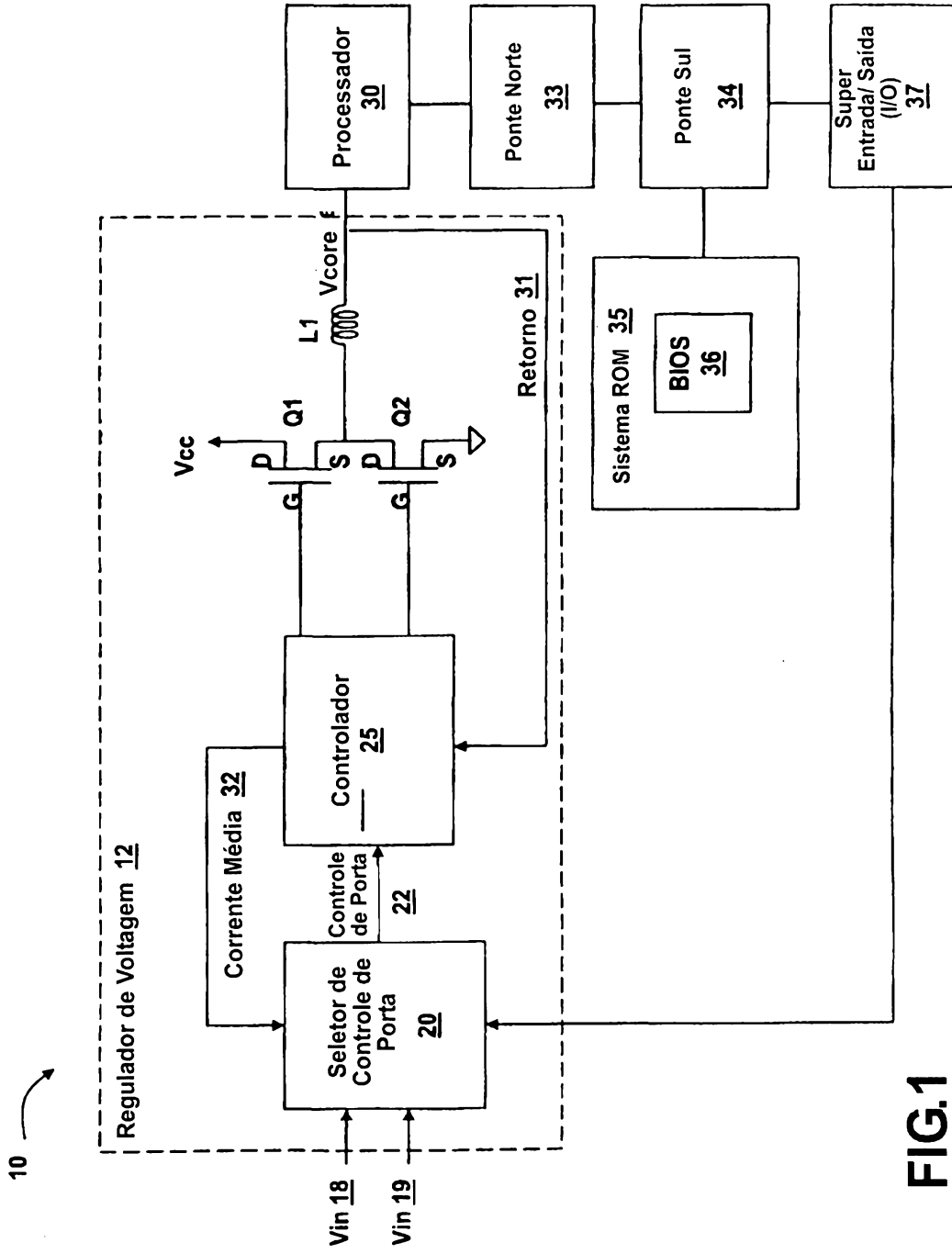


FIG.1

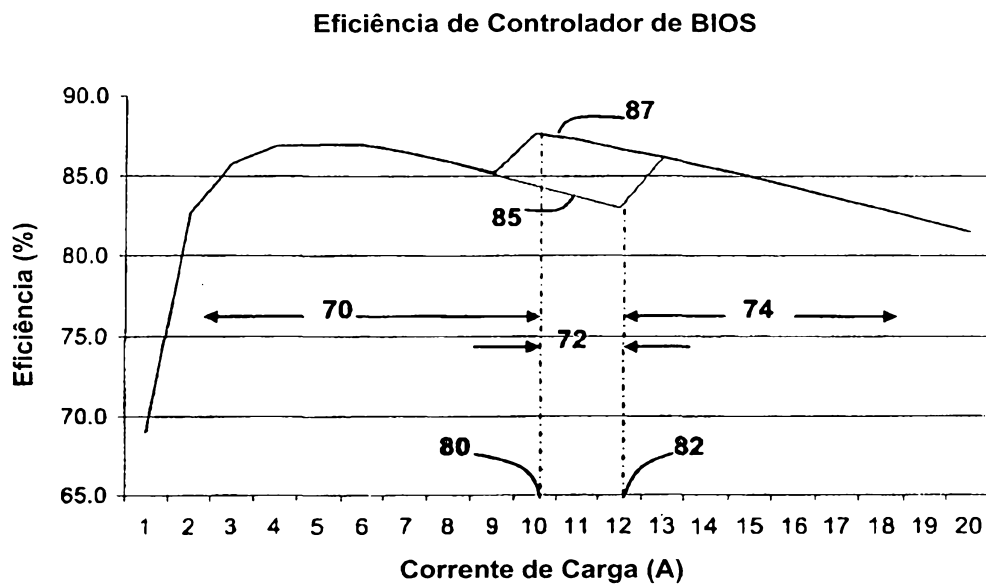


FIG.3

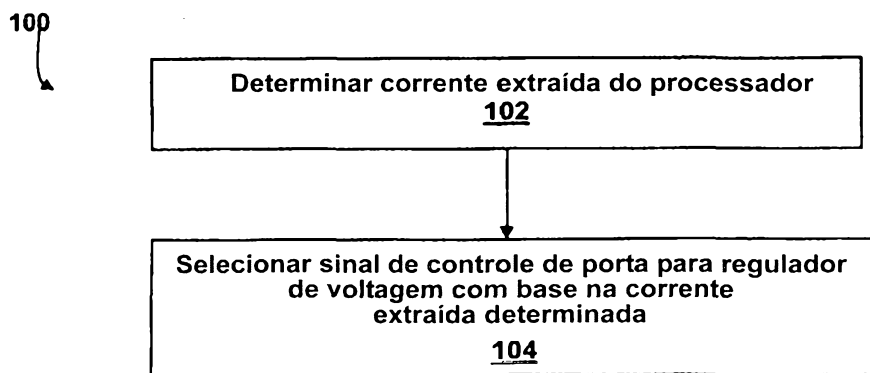


FIG.4