

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年8月10日(2006.8.10)

【公表番号】特表2005-523573(P2005-523573A)

【公表日】平成17年8月4日(2005.8.4)

【年通号数】公開・登録公報2005-030

【出願番号】特願2003-539090(P2003-539090)

【国際特許分類】

H 01 L	29/78	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	21/20	(2006.01)
H 01 L	21/265	(2006.01)
H 01 L	21/268	(2006.01)
H 01 L	21/28	(2006.01)
H 01 L	29/417	(2006.01)

【F I】

H 01 L	29/78	3 0 1 P
H 01 L	21/20	
H 01 L	21/265	6 0 2 C
H 01 L	21/268	F
H 01 L	21/28	3 0 1 S
H 01 L	21/265	Q
H 01 L	29/50	M

【手続補正書】

【提出日】平成18年6月13日(2006.6.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体装置を製造する方法であって、少なくとも、

基板上にゲート電極および前記ゲート電極と前記基板の間にゲート酸化膜を形成する処理と、

前記基板にドーパントをインプランツして、前記基板中の前記ゲート電極の近傍にソース／ドレイン領域を形成する処理と、

レーザー・サーマル・アニーリングによって前記ソース／ドレイン領域を活性化する処理と、

前記ソース／ドレイン領域上に配置されるニッケルシリサイド層を形成する処理とを実行する方法。

【請求項2】

前記ニッケルシリサイド層を形成する処理は、前記ソース／ドレイン領域上にニッケルをデポジションする処理を含む、請求項1記載の半導体装置を製造する方法。

【請求項3】

前記ニッケルシリサイド層を形成する処理は、前記ソース／ドレイン領域上にニッケルをおよそ8から20ナノメーターの厚さにデポジションする処理を含む、請求項1記載の半導体装置を製造する方法。

【請求項4】

前記ニッケルシリサイド層を形成する処理は、前記ソース／ドレイン領域内のドーパントの非活性化が起こる温度以下の温度でアニールを行う処理を含む、請求項1記載の半導体装置を製造する方法。

【請求項5】

前記ニッケルシリサイド層を形成する処理の温度は摂氏約350度から500度である、請求項4記載の半導体装置を製造する方法。

【請求項6】

前記基板中に前記ゲート電極に近接してソース／ドレイン拡張部を形成する処理と、前記ゲート電極に近接してサイドウォールスペーサを形成する処理とをさらに実行する、請求項1記載の半導体装置を製造する方法。

【請求項7】

前記ソース／ドレイン拡張部はおよそ5から30ナノメーターの深さを持つ、請求項6記載の半導体装置を製造する方法。

【請求項8】

前記ソース／ドレイン領域はおよそ40から100ナノメーターの深さを持つ、請求項1乃至7記載の半導体装置を製造する方法。

【請求項9】

前記ソース／ドレイン領域を形成する処理は前記基板のある領域を非晶質化する、請求項1乃至8記載の半導体装置を製造する方法。

【請求項10】

前記レーザー・サーマル・アニーリングで前記ソース／ドレイン領域を活性化する処理は前記非晶質化された領域を溶かすが、結晶質のシリコンは溶かさない、請求項9記載の半導体装置を製造する方法。

【請求項11】

前記半導体装置はMOSFETデバイスである、請求項1乃至10いずれか1項に記載の半導体装置を製造する方法。

【請求項12】

MOSFET半導体装置を製造する方法であって、少なくとも、

基板上にゲート電極および前記ゲート電極と前記基板の間にゲート酸化膜を形成する処理と、

前記基板中に前記ゲート電極に近接して、深さおよそ5から30ナノメーターのソース／ドレイン拡張部を形成する処理と、

前記ゲート電極に近接して第1および第2サイドウォールスペーサを形成する処理と、

前記基板にドーパントをインプランツして、前記基板中に、前記サイドウォールスペーサに近接して、深さおよそ40から100ナノメーターのソース／ドレイン領域を形成する処理と、

レーザー・サーマル・アニーリングによって前記ソース／ドレイン領域を活性化する処理と、

前記ソース／ドレイン領域上にニッケル層をデポジションする処理と、

摂氏約350度から500度の温度においてアニールを行って、前記ソース／ドレイン領域上に配置されるニッケルシリサイド層を形成する処理とを実行する方法。