

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 18 年 8 月 10 日 (2006.8.10)

【公表番号】特表 2005-523573 (P2005-523573A)

【公表日】平成 17 年 8 月 4 日 (2005.8.4)

【年通号数】公開・登録公報 2005-030

【出願番号】特願 2003-539090 (P2003-539090)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 21/20 (2006.01)

H 0 1 L 21/265 (2006.01)

H 0 1 L 21/268 (2006.01)

H 0 1 L 21/28 (2006.01)

H 0 1 L 29/417 (2006.01)

【F I】

H 0 1 L 29/78 3 0 1 P

H 0 1 L 21/20

H 0 1 L 21/265 6 0 2 C

H 0 1 L 21/268 F

H 0 1 L 21/28 3 0 1 S

H 0 1 L 21/265 Q

H 0 1 L 29/50 M

【手続補正書】

【提出日】平成 18 年 6 月 13 日 (2006.6.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体装置を製造する方法であって、少なくとも、

基板上にゲート電極および前記ゲート電極と前記基板の間にゲート酸化膜を形成する処理と、

前記基板にドーパントをインプラントして、前記基板中の前記ゲート電極の近傍にソース/ドレイン領域を形成する処理と、

レーザー・サーマル・アニーリングによって前記ソース/ドレイン領域を活性化する処理と、

前記ソース/ドレイン領域上に配置されるニッケルシリサイド層を形成する処理とを実行する方法。

【請求項 2】

前記ニッケルシリサイド層を形成する処理は、前記ソース/ドレイン領域上にニッケルをデポジションする処理を含む、請求項 1 記載の半導体装置を製造する方法。

【請求項 3】

前記ニッケルシリサイド層を形成する処理は、前記ソース/ドレイン領域上にニッケルをおよそ 8 から 20 ナノメートルの厚さにデポジションする処理を含む、請求項 1 記載の半導体装置を製造する方法。

【請求項 4】

前記ニッケルシリサイド層を形成する処理は、前記ソース/ドレイン領域内のドーパントの非活性化が起こる温度以下の温度でアニールを行う処理を含む、請求項 1 記載の半導体装置を製造する方法。

【請求項 5】

前記ニッケルシリサイド層を形成する処理の温度は摂氏約 350 度から 500 度である、請求項 4 記載の半導体装置を製造する方法。

【請求項 6】

前記基板中に前記ゲート電極に近接してソース/ドレイン拡張部を形成する処理と、前記ゲート電極に近接してサイドウォールスペーサを形成する処理とをさらに実行する、請求項 1 記載の半導体装置を製造する方法。

【請求項 7】

前記ソース/ドレイン拡張部はおよそ 5 から 30 ナノメートルの深さを持つ、請求項 6 記載の半導体装置を製造する方法。

【請求項 8】

前記ソース/ドレイン領域はおよそ 40 から 100 ナノメートルの深さを持つ、請求項 1 乃至 7 記載の半導体装置を製造する方法。

【請求項 9】

前記ソース/ドレイン領域を形成する処理は前記基板のある領域を非晶質化する、請求項 1 乃至 8 記載の半導体装置を製造する方法。

【請求項 10】

前記レーザー・サーマル・アニーリングで前記ソース/ドレイン領域を活性化する処理は前記非晶質化された領域を溶かすが、結晶質のシリコンは溶かさない、請求項 9 記載の半導体装置を製造する方法。

【請求項 11】

前記半導体装置は MOSFET デバイスである、請求項 1 乃至 10 いずれか 1 項に記載の半導体装置を製造する方法。

【請求項 12】

MOSFET 半導体装置を製造する方法であって、少なくとも、

基板上にゲート電極および前記ゲート電極と前記基板の間にゲート酸化膜を形成する処理と、

前記基板中に前記ゲート電極に近接して、深さおよそ 5 から 30 ナノメートルのソース/ドレイン拡張部を形成する処理と、

前記ゲート電極に近接して第 1 および第 2 サイドウォールスペーサを形成する処理と、

前記基板にドーパントをインプラントして、前記基板中に、前記サイドウォールスペーサに近接して、深さおよそ 40 から 100 ナノメートルのソース/ドレイン領域を形成する処理と、

レーザー・サーマル・アニーリングによって前記ソース/ドレイン領域を活性化する処理と、

前記ソース/ドレイン領域上にニッケル層をデポジションする処理と、

摂氏約 350 度から 500 度の温度においてアニールを行って、前記ソース/ドレイン領域上に配置されるニッケルシリサイド層を形成する処理とを実行する方法。