

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年9月29日(29.09.2022)



(10) 国際公開番号

WO 2022/201461 A1

(51) 国際特許分類:
H01L 29/786 (2006.01) *H01L 21/336* (2006.01)
G09F 9/30 (2006.01) *H05B 33/02* (2006.01)

(21) 国際出願番号: PCT/JP2021/012669

(22) 国際出願日: 2021年3月25日(25.03.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: シャープディスプレイテクノロジー株式会社(**SHARP DISPLAY TECHNOLOGY CORPORATION**) [JP/JP]; 〒5190198 三重県亀山市白木町幸川4 6 4 番 Mie (JP).

(72) 発明者: 斉藤 貴翁(**SAITOH Takao**). 神崎 庸輔(**KANZAKI Yohsuke**). 山中 雅貴(**YAMANAKA**

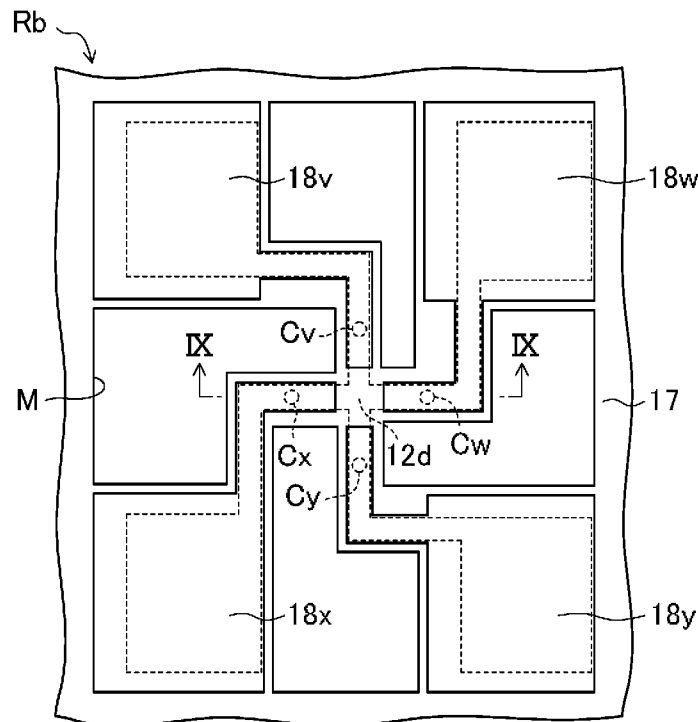
Masaki). 三輪 昌彦(**MIWA Masahiko**). 孫 屹(**SUN Yi**). 藤原 正樹(**FUJIWARA Masaki**).

(74) 代理人: 弁理士法人前田特許事務所(**MAEDA & PARTNERS**); 〒5300004 大阪府大阪市北区堂島浜1 丁目2 番1 号 新ダイビル2 3階 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) **Title:** DISPLAY DEVICE AND PRODUCTION METHOD FOR SAME

(54) 発明の名称: 表示装置及びその製造方法



(57) **Abstract:** A second inspection unit (Rb) comprises a second inspection first terminal (18v), a second inspection second terminal (18w), a second inspection third terminal (18x), and a second inspection fourth terminal (18y) that are electrically connected to a second inspection semiconductor layer (12d) via contact holes (Ch, Ci, Cj, Ck) that are formed in a layered film that comprises a gate insulation film and an inter-layer insulation film (17). An opening (M) that opens upward is provided in the layered film that comprises the gate insulation film and the inter-layer insulation film (17) of



NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

the second inspection unit (Rb) between at least one of the second inspection first terminal (18v), the second inspection second terminal (18w), the second inspection third terminal (18y), and the second inspection fourth terminal (18y).

(57) 要約: 第2検査部 (R b) は、ゲート絶縁膜及び層間絶縁膜 (17) の積層膜に形成された各コンタクトホール (C h, C i, C j, C k) を介して第2検査半導体層 (12 d) に電氣的に接続された第2検査第1端子 (18 v)、第2検査第2端子 (18 w)、第2検査第3端子 (18 x) 及び第2検査第4端子 (18 y) を備え、第2検査部 (R b) におけるゲート絶縁膜及び層間絶縁膜 (17) の積層膜には、第2検査第1端子 (18 v)、第2検査第2端子 (18 w)、第2検査第3端子 (18 y) 及び第2検査第4端子 (18 y) の少なくとも1つの間で上方に開口した開口部 (M) が設けられている。

明 細 書

発明の名称：表示装置及びその製造方法

技術分野

[0001] 本発明は、表示装置及びその製造方法に関するものである。

背景技術

[0002] 近年、液晶表示装置に代わる表示装置として、有機エレクトロルミネッセンス (electroluminescence、以下、「E L」とも称する) 素子を用いた自発光型の有機E L表示装置が注目されている。この有機E L表示装置は、例えば、表示領域を構成する各サブ画素に有機E L素子を駆動するための薄膜トランジスタ (thin film transistor、以下「T F T」とも称する) が設けられたT F T層を備えている。

[0003] 例えば、特許文献1には、T F Tの特性を評価するための評価用素子 (test element group、以下、「T E G」とも称する) として、不純物領域の一部がメタルシリサイド化されていないS i領域を有する半導体素子が設けられた半導体装置が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2007-13125号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、電流制御で階調表示を行う有機E L表示装置では、電圧制御で階調表示を行う液晶表示装置と異なって、電流－電圧特性 ($I_d - V_g$ カーブ) の波形の傾斜が緩やかな、すなわち、S値 (サブスレショルド係数) の大きなT F Tが要望されている。しかしながら、T F TのS値が大きくなると、S値のばらつきも大きくなるので、表示領域の周囲の額縁領域にT E Gを設け、例えば、T E Gの電気抵抗値を測定して、工程検査を行うことにより、表示領域に設けたT F Tの特性を管理しようとしても、T E Gの電気抵

抗値の再現性が悪いため、T F Tの特性を工程検査で管理することが困難である。

[0006] 本発明は、かかる点に鑑みてなされたものであり、その目的とするところは、薄膜トランジスタの特性を工程検査で確実に管理することにある。

課題を解決するための手段

[0007] 上記目的を達成するために、本発明に係る表示装置は、ベース基板と、上記ベース基板上に設けられ、半導体層、ゲート絶縁膜、第1配線層、層間絶縁膜及び第2配線層が順に積層された薄膜トランジスタ層と、上記薄膜トランジスタ層上に設けられ、表示領域を構成する複数のサブ画素に対応して複数の発光素子が配列された発光素子層とを備え、上記表示領域の周囲には、額縁領域が設けられ、上記額縁領域には、検査部が設けられた表示装置であって、上記検査部は、互いに隣り合うように設けられた第1検査部及び第2検査部を備え、上記第1検査部は、上記半導体層と同一材料により同一層に形成された第1検査半導体層と、該第1検査半導体層を覆うように設けられた上記ゲート絶縁膜及び上記層間絶縁膜と、該層間絶縁膜上に設けられ、上記ゲート絶縁膜及び上記層間絶縁膜の積層膜に形成された各コンタクトホールを介して上記第1検査半導体層に電氣的に接続された第1検査第1端子、第1検査第2端子、第1検査第3端子及び第1検査第4端子とを備え、上記第2検査部は、上記半導体層と同一材料により同一層に形成された第2検査半導体層と、該第2検査半導体層を覆うように設けられた上記ゲート絶縁膜及び上記層間絶縁膜と、該層間絶縁膜上に設けられ、上記ゲート絶縁膜及び上記層間絶縁膜の積層膜に形成された各コンタクトホールを介して上記第2検査半導体層に電氣的に接続された第2検査第1端子、第2検査第2端子、第2検査第3端子及び第2検査第4端子とを備え、上記第2検査部における上記ゲート絶縁膜及び上記層間絶縁膜の積層膜には、上記第2検査第1端子、上記第2検査第2端子、上記第2検査第3端子及び上記第2検査第4端子の少なくとも1つの間で上方に開口した開口部が設けられていることを特徴とする。

発明の効果

[0008] 本発明によれば、薄膜トランジスタの特性を工程検査で確実に管理することができる。

図面の簡単な説明

[0009] [図1]図1は、本発明の第1の実施形態に係る有機EL表示装置の概略構成を示す平面図である。

[図2]図2は、本発明の第1の実施形態に係る有機EL表示装置の表示領域の平面図である。

[図3]図3は、本発明の第1の実施形態に係る有機EL表示装置の表示領域の断面図である。

[図4]図4は、本発明の第1の実施形態に係る有機EL表示装置を構成するTFT層の等価回路図である。

[図5]図5は、本発明の第1の実施形態に係る有機EL表示装置を構成する有機EL層を示す断面図である。

[図6]図6は、本発明の第1の実施形態に係る有機EL表示装置を構成する第1検査部の平面図である。

[図7]図7は、図6中のVII-VII線に沿った第1検査部の断面図である。

[図8]図8は、本発明の第1の実施形態に係る有機EL表示装置を構成する第2検査部の平面図である。

[図9]図9は、図8中のIX-IX線に沿った第2検査部の断面図である。

[図10]図10は、本発明の第1の実施形態に係る有機EL表示装置の実施例における電流-電圧特性の波形を示すグラフである。

[図11]図11は、本発明の第1の実施形態に係る有機EL表示装置の比較例における電流-電圧特性の波形を示すグラフである。

[図12]図12は、本発明の第2の実施形態に係る有機EL表示装置の概略構成を示す平面図である。

発明を実施するための形態

[0010] 以下、本発明の実施形態を図面に基づいて詳細に説明する。なお、本発明

は、以下の各実施形態に限定されるものではない。

[0011] 《第1の実施形態》

図1～図11は、本発明に係る表示装置及びその製造方法の第1の実施形態を示している。なお、以下の各実施形態では、発光素子を備えた表示装置として、有機EL素子を備えた有機EL表示装置を例示する。ここで、図1は、本実施形態の有機EL表示装置50aの概略構成を示す平面図である。また、図2及び図3は、有機EL表示装置50aの表示領域Dの平面図及び断面図である。また、図4は、有機EL表示装置50aを構成するTFT層20の等価回路図である。また、図5は、有機EL表示装置50aを構成する有機EL層23を示す断面図である。また、図6は、有機EL表示装置50aを構成する第1検査部Raの平面図である。また、図7は、図6中のVII-VII線に沿った第1検査部Raの断面図である。また、図8は、有機EL表示装置50aを構成する第2検査部Rbの平面図である。また、図9は、図8中のIX-IX線に沿った第2検査部Rbの断面図である。また、図10及び図11は、有機EL表示装置50aの実施例及び比較例における電流-電圧特性の波形を示すグラフである。

[0012] 有機EL表示装置50aは、図1に示すように、例えば、矩形状に設けられた画像表示を行う表示領域Dと、表示領域Dの周囲に枠状に設けられた額縁領域Fとを備えている。なお、本実施形態では、矩形状の表示領域Dを例示したが、この矩形状には、例えば、辺が円弧状になった形状、角部が円弧状になった形状、辺の一部に切り欠きがある形状等の略矩形状も含まれる。

[0013] 表示領域Dには、図2に示すように、複数のサブ画素Pがマトリクス状に配列されている。また、表示領域Dでは、図2に示すように、例えば、赤色の表示を行うための赤色発光領域L_rを有するサブ画素P、緑色の表示を行うための緑色発光領域L_gを有するサブ画素P、及び青色の表示を行うための青色発光領域L_bを有するサブ画素Pが互いに隣り合うように設けられている。なお、表示領域Dでは、例えば、赤色発光領域L_r、緑色発光領域L_g及び青色発光領域L_bを有する隣り合う3つのサブ画素Pにより、1つの

画素が構成されている。

[0014] 額縁領域Fの図1中の下端部には、複数の端子が配列された端子部Tが設けられている。また、額縁領域Fにおいて、表示領域D及び端子部Tの間には、図1中の横方向を折り曲げの軸として180°に（U字状に）折り曲げ可能な折り曲げ部Bが一方向（図中横方向）に延びるように設けられている。また、額縁領域Fには、図1に示すように、表示領域Dの4つの角部に対応する部分にそれぞれ検査部Rが設けられている。ここで、検査部Rは、図1に示すように、例えば、0.5mm程度の間隔で互いに隣り合うようにTEGとして設けられた第1検査部Ra及び第2検査部Rbを備えている。なお、第1検査部Ra及び第2検査部Rbの具体的な構成については、後述する。

[0015] 有機EL表示装置50aは、図3に示すように、ベース基板として設けられた樹脂基板層10と、樹脂基板層10上に設けられたTF T層20と、TF T層20上に発光素子層として設けられた有機EL素子層30と、有機EL素子層30上に設けられた封止膜35とを備えている。

[0016] 樹脂基板層10は、例えば、ポリイミド樹脂等により構成されている。

[0017] TF T層20は、図3に示すように、樹脂基板層10上に設けられたベースコート膜11と、ベースコート膜11上に設けられた複数の第1TF T9a、複数の第2TF T9b及び複数のキャパシタ9cと、各第1TF T9a、各第2TF T9b及び各キャパシタ9c上に設けられた平坦化膜19とを備えている。ここで、TF T層20では、図3に示すように、ベースコート膜11と、半導体層12a及び12bと、ゲート絶縁膜13と、ゲート線14（図2参照）、並びにゲート電極14a及び14b、並びに下部導電層14c等の第1配線層と、第1層間絶縁膜15と、上部導電層16と、第2層間絶縁膜17と、ソース線18f（図2参照）、ソース電極18a及び18c、ドレイン電極18b及び18d、並びに電源線18g等の第2配線層と、平坦化膜19とが樹脂基板層10上に順に積層されている。また、TF T層20では、図2及び図4に示すように、図中の横方向に互いに平行に延びる

ように複数のゲート線 14 が設けられている。また、TFT 層 20 では、図 2 及び図 4 に示すように、図中の縦方向に互いに平行に延びるように複数のソース線 18 f が設けられている。また、TFT 層 20 では、図 2 及び図 4 に示すように、図中の縦方向に互いに平行に延びるように複数の電源線 18 g が設けられている。なお、各電源線 18 g は、図 2 に示すように、各ソース線 18 f と隣り合うように設けられている。また、TFT 層 20 では、図 4 に示すように、各サブ画素 P において、第 1 TFT 9 a、第 2 TFT 9 b 及びキャパシタ 9 c が設けられている。

[0018] ベースコート膜 11、ゲート絶縁膜 13、第 1 層間絶縁膜 15 及び第 2 層間絶縁膜 17 は、例えば、窒化シリコン、酸化シリコン、酸窒化シリコン等の無機絶縁膜の単層膜又は積層膜により構成されている。

[0019] 第 1 TFT 9 a 及び第 2 TFT 9 b は、後述する半導体層 12 a 及び 12 b に、例えば、ホウ素等の不純物がドーピングされた p 型の TFT である。

[0020] 第 1 TFT 9 a は、図 4 に示すように、各サブ画素 P において、対応するゲート線 14 及びソース線 18 f に電氣的に接続されている。また、第 1 TFT 9 a は、図 3 に示すように、ベースコート膜 11 上に順に設けられた半導体層 12 a、ゲート絶縁膜 13、ゲート電極 14 a、第 1 層間絶縁膜 15、第 2 層間絶縁膜 17、並びにソース電極 18 a 及びドレイン電極 18 b を備えている。ここで、半導体層 12 a は、図 3 に示すように、ベースコート膜 11 上に島状に設けられ、例えば、チャネル領域、ソース領域及びドレイン領域を有している。また、ゲート絶縁膜 13 は、図 3 に示すように、半導体層 12 a を覆うように設けられている。また、ゲート電極 14 a は、図 3 に示すように、ゲート絶縁膜 13 上に半導体層 12 a のチャネル領域と重なるように設けられている。また、第 1 層間絶縁膜 15 及び第 2 層間絶縁膜 17 は、図 3 に示すように、ゲート電極 14 a を覆うように順に設けられている。また、ソース電極 18 a 及びドレイン電極 18 b は、図 3 に示すように、第 2 層間絶縁膜 17 上に互いに離間するように設けられている。また、ソース電極 18 a 及びドレイン電極 18 b は、図 3 に示すように、ゲート絶縁

膜 1 3、第 1 層間絶縁膜 1 5 及び第 2 層間絶縁膜 1 7 の積層膜に形成された各コンタクトホールを介して、半導体層 1 2 a のソース領域及びドレイン領域にそれぞれ電氣的に接続されている。

[0021] 第 2 T F T 9 b は、図 4 に示すように、各サブ画素 P において、対応する第 1 T F T 9 a 及び電源線 1 8 g に電氣的に接続されている。また、第 2 T F T 9 b は、図 3 に示すように、ベースコート膜 1 1 上に順に設けられた半導体層 1 2 b、ゲート絶縁膜 1 3、ゲート電極 1 4 b、第 1 層間絶縁膜 1 5、第 2 層間絶縁膜 1 7、並びにソース電極 1 8 c 及びドレイン電極 1 8 d を備えている。ここで、半導体層 1 2 b は、図 3 に示すように、ベースコート膜 1 1 上に島状に設けられ、例えば、チャネル領域、ソース領域及びドレイン領域を有している。また、ゲート絶縁膜 1 3 は、図 3 に示すように、半導体層 1 2 b を覆うように設けられている。また、ゲート電極 1 4 b は、図 3 に示すように、ゲート絶縁膜 1 3 上に半導体層 1 2 b のチャネル領域と重なるように設けられている。また、第 1 層間絶縁膜 1 5 及び第 2 層間絶縁膜 1 7 は、図 3 に示すように、ゲート電極 1 4 b を覆うように順に設けられている。また、ソース電極 1 8 c 及びドレイン電極 1 8 d は、図 3 に示すように、第 2 層間絶縁膜 1 7 上に互いに離間するように設けられている。また、ソース電極 1 8 c 及びドレイン電極 1 8 d は、図 3 に示すように、ゲート絶縁膜 1 3、第 1 層間絶縁膜 1 5 及び第 2 層間絶縁膜 1 7 の積層膜に形成された各コンタクトホールを介して、半導体層 1 2 b のソース領域及びドレイン領域にそれぞれ電氣的に接続されている。

[0022] なお、本実施形態では、トップゲート型の第 1 T F T 9 a 及び第 2 T F T 9 b を例示したが、第 1 T F T 9 a 及び第 2 T F T 9 b は、ボトムゲート型の T F T であってもよい。

[0023] キャパシタ 9 c は、図 4 に示すように、各サブ画素 P において、対応する第 1 T F T 9 a 及び電源線 1 8 g に電氣的に接続されている。ここで、キャパシタ 9 c は、図 3 に示すように、下部導電層 1 4 c と、下部導電層 1 4 c を覆うように設けられた第 1 層間絶縁膜 1 5 と、第 1 層間絶縁膜 1 5 上に下

部導電層 14 c と重なるように設けられた上部導電層 16 とを備えている。
なお、上部導電層 16 は、図 3 に示すように、第 2 層間絶縁膜 17 に形成されたコンタクトホールを介して電源線 18 g に電氣的に接続されている。

[0024] 平坦化膜 19 は、表示領域 D において、平坦な表面を有し、例えば、ポリイミド樹脂等の有機樹脂材料により構成されている。

[0025] 有機 EL 素子層 30 は、図 3 に示すように、複数のサブ画素 P に対応してマトリクス状に配列された複数の発光素子として複数の有機 EL 素子 25 を備えている。

[0026] 有機 EL 素子 25 は、図 3 に示すように、平坦化膜 19 上に各サブ画素 P に設けられた第 1 電極 21 と、第 1 電極 21 上に各サブ画素 P に設けられた有機 EL 層 23、有機 EL 層 23 上に複数のサブ画素 P に共通して設けられた第 2 電極 24 とを備えている。

[0027] 第 1 電極 21 は、図 3 に示すように、平坦化膜 19 に形成されたコンタクトホールを介して、各サブ画素 P の第 2 TFT 9 b のドレイン電極 18 d に電氣的に接続されている。また、第 1 電極 21 は、有機 EL 層 23 にホール（正孔）を注入する機能を有している。また、第 1 電極 21 は、有機 EL 層 23 への正孔注入効率を向上させるために、仕事関数の大きな材料で形成するのがより好ましい。ここで、第 1 電極 21 を構成する材料としては、例えば、銀（Ag）、アルミニウム（Al）、バナジウム（V）、コバルト（Co）、ニッケル（Ni）、タングステン（W）、金（Au）、チタン（Ti）、ルテニウム（Ru）、マンガン（Mn）、インジウム（In）、イットルビウム（Yb）、フッ化リチウム（LiF）、白金（Pt）、パラジウム（Pd）、モリブデン（Mo）、イリジウム（Ir）、スズ（Sn）等の金属材料が挙げられる。また、第 1 電極 21 を構成する材料は、例えば、アスタチン（At）／酸化アスタチン（AtO₂）等の合金であっても構わない。さらに、第 1 電極 21 を構成する材料は、例えば、酸化スズ（SnO）、酸化亜鉛（ZnO）、インジウムスズ酸化物（ITO）、インジウム亜鉛酸化物（IZO）のような導電性酸化物等であってもよい。また、第 1 電極 21

は、上記材料からなる層を複数積層して形成されていてもよい。なお、仕事関数の大きな化合物材料としては、例えば、インジウムスズ酸化物（ITO）やインジウム亜鉛酸化物（IZO）等が挙げられる。さらに、第1電極21の周端部は、複数のサブ画素Pに共通して格子状に設けられたエッジカバー22で覆われている。ここで、エッジカバー22を構成する材料としては、例えば、ポリイミド樹脂、アクリル樹脂、ポリシロキサン樹脂、ノボラック樹脂等のポジ型の感光性樹脂が挙げられる。

[0028] 有機EL層23は、図5に示すように、第1電極21上に順に設けられた正孔注入層1、正孔輸送層2、発光層3、電子輸送層4及び電子注入層5を備えている。

[0029] 正孔注入層1は、陽極バッファ層とも呼ばれ、第1電極21と有機EL層23とのエネルギーレベルを近づけ、第1電極21から有機EL層23への正孔注入効率を改善する機能を有している。ここで、正孔注入層1を構成する材料としては、例えば、トリアゾール誘導体、オキサジアゾール誘導体、イミダゾール誘導体、ポリアリーールアルカン誘導体、ピラゾリン誘導体、フェニレンジアミン誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノン誘導体、ヒドラゾン誘導体、スチルベン誘導体等が挙げられる。

[0030] 正孔輸送層2は、第1電極21から有機EL層23への正孔の輸送効率を向上させる機能を有している。ここで、正孔輸送層2を構成する材料としては、例えば、ポルフィリン誘導体、芳香族第三級アミン化合物、スチリルアミン誘導体、ポリビニルカルバゾール、ポリ-p-フェニレンビニレン、ポリシラン、トリアゾール誘導体、オキサジアゾール誘導体、イミダゾール誘導体、ポリアリーールアルカン誘導体、ピラゾリン誘導体、ピラズロン誘導体、フェニレンジアミン誘導体、アリーールアミン誘導体、アミン置換カルコン誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノン誘導体、ヒドラゾン誘導体、スチルベン誘導体、水素化アモルファスシリコン、水素化アモルファス炭化シリコン、硫化亜鉛、セレン化亜鉛等が挙げら

れる。

[0031] 発光層 3 は、第 1 電極 2 1 及び第 2 電極 2 4 による電圧印加の際に、第 1 電極 2 1 及び第 2 電極 2 4 から正孔及び電子がそれぞれ注入されると共に、正孔及び電子が再結合する領域である。ここで、発光層 3 は、発光効率が高い材料により形成されている。そして、発光層 3 を構成する材料としては、例えば、金属オキシノイド化合物〔8-ヒドロキシキノリン金属錯体〕、ナフタレン誘導体、アントラセン誘導体、ジフェニルエチレン誘導体、ビニルアセトン誘導体、トリフェニルアミン誘導体、ブタジエン誘導体、クマリン誘導体、ベンズオキサゾール誘導体、オキサジアゾール誘導体、オキサゾール誘導体、ベンズイミダゾール誘導体、チアジアゾール誘導体、ベンズチアゾール誘導体、スチリル誘導体、スチリルアミン誘導体、ビススチリルベンゼン誘導体、トリススチリルベンゼン誘導体、ペリレン誘導体、ペリノン誘導体、アミノピレン誘導体、ピリジン誘導体、ローダミン誘導体、アクイジン誘導体、フェノキサゾン、キナクリドン誘導体、ルブレン、ポリ-p-フェニレンビニレン、ポリシラン等が挙げられる。

[0032] 電子輸送層 4 は、電子を発光層 3 まで効率良く移動させる機能を有している。ここで、電子輸送層 4 を構成する材料としては、例えば、有機化合物として、オキサジアゾール誘導体、トリアゾール誘導体、ベンゾキノン誘導体、ナフトキノン誘導体、アントラキノン誘導体、テトラシアノアントラキノジメタン誘導体、ジフェノキノン誘導体、フルオレノン誘導体、シロール誘導体、金属オキシノイド化合物等が挙げられる。

[0033] 電子注入層 5 は、第 2 電極 2 4 と有機 EL 層 2 3 とのエネルギーレベルを近づけ、第 2 電極 2 4 から有機 EL 層 2 3 へ電子が注入される効率を向上させる機能を有し、この機能により、有機 EL 素子 2 5 の駆動電圧を下げることができる。なお、電子注入層 5 は、陰極バッファ層とも呼ばれる。ここで、電子注入層 5 を構成する材料としては、例えば、フッ化リチウム (LiF)、フッ化マグネシウム (MgF_2)、フッ化カルシウム (CaF_2)、フッ化ストロンチウム (SrF_2)、フッ化バリウム (BaF_2) のような無機ア

ルカリ化合物、酸化アルミニウム (Al_2O_3)、酸化ストロンチウム (SrO) 等が挙げられる。

[0034] 第2電極24は、図3に示すように、各サブ画素Pの有機EL層23、及びエッジカバー22を覆うように設けられている。また、第2電極24は、有機EL層23に電子を注入する機能を有している。また、第2電極24は、有機EL層23への電子注入効率を向上させるために、仕事関数の小さな材料で構成するのがより好ましい。ここで、第2電極24を構成する材料としては、例えば、銀 (Ag)、アルミニウム (Al)、バナジウム (V)、コバルト (Co)、ニッケル (Ni)、タングステン (W)、金 (Au)、カルシウム (Ca)、チタン (Ti)、イットリウム (Y)、ナトリウム (Na)、ルテニウム (Ru)、マンガン (Mn)、インジウム (In)、マグネシウム (Mg)、リチウム (Li)、イッテルビウム (Yb)、フッ化リチウム (LiF) 等が挙げられる。また、第2電極24は、例えば、マグネシウム (Mg) / 銅 (Cu)、マグネシウム (Mg) / 銀 (Ag)、ナトリウム (Na) / カリウム (K)、アスタチン (At) / 酸化アスタチン (AtO_2)、リチウム (Li) / アルミニウム (Al)、リチウム (Li) / カルシウム (Ca) / アルミニウム (Al)、フッ化リチウム (LiF) / カルシウム (Ca) / アルミニウム (Al) 等の合金により形成されていてもよい。また、第2電極24は、例えば、酸化スズ (SnO)、酸化亜鉛 (ZnO)、インジウムスズ酸化物 (ITO)、インジウム亜鉛酸化物 (IZO) 等の導電性酸化物により形成されていてもよい。また、第2電極24は、上記材料からなる層を複数積層して形成されていてもよい。なお、仕事関数が小さい材料としては、例えば、マグネシウム (Mg)、リチウム (Li)、フッ化リチウム (LiF)、マグネシウム (Mg) / 銅 (Cu)、マグネシウム (Mg) / 銀 (Ag)、ナトリウム (Na) / カリウム (K)、リチウム (Li) / アルミニウム (Al)、リチウム (Li) / カルシウム (Ca) / アルミニウム (Al)、フッ化リチウム (LiF) / カルシウム (Ca) / アルミニウム (Al) 等が挙げられる。

[0035] 封止膜35は、図3に示すように、各有機EL素子25を覆うように有機EL素子層30上に設けられている。ここで、封止膜35は、図3に示すように、第2電極24を覆うように設けられた第1無機封止膜31と、第1無機封止膜31上に設けられた有機封止膜32と、有機封止膜32を覆うように設けられた第2無機封止膜33とを備え、有機EL層23を水分や酸素等から保護する機能を有している。ここで、第1無機封止膜31及び第2無機封止膜33は、例えば、酸化シリコン(SiO_2)や酸化アルミニウム(Al_2O_3)、窒化シリコン(SiN_x (x は正数))、炭窒化ケイ素(SiCN)等の無機材料により構成されている。また、有機封止膜32は、例えば、アクリル樹脂、ポリ尿素樹脂、ポリレン樹脂、ポリイミド樹脂、ポリアミド樹脂等の有機材料により構成されている。

[0036] 第1検査部Raは、図6及び図7に示すように、ベースコート膜上に設けられた第1検査半導体層12cと、第1検査半導体層12c上に順に積層されたゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17と、第2層間絶縁膜17上に設けられた第1検査第1端子18h、第1検査第2端子18i、第1検査第3端子18j及び第1検査第4端子18kとを備えている。ここで、第1検査半導体層12cは、半導体層12a及び12bと同一材料により同一層に形成されている。また、第1検査半導体層12cは、図6に示すように、平面視で4方向に分岐するように爪状に形成されている。また、第1検査第1端子18h、第1検査第2端子18i、第1検査第3端子18j及び第1検査第4端子18kは、図6及び図7に示すように、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜に形成されたコンタクトホールCh、Ci、Cj及びCkを介して、第1検査半導体層12cの分岐した先にそれぞれ電氣的に接続されている。そして、第1検査部Raは、第1検査第1端子18h、第1検査第2端子18i、第1検査第3端子18j及び第1検査第4端子18kを用いて、4端子抵抗測定法により、例えば、ホウ素等の不純物がドーピングされたポリシリコンから

なる第1検査半導体層12cの電気抵抗を正確に測定可能になっている。ここで、第1検査部Raでは、図7に示すように、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜から発生する水素Hが第1検査半導体層12cのSi膜中に侵入し、Si膜中に存在するダングリングボンドが水素置換され、Si膜中の欠陥が減少するので、第1検査半導体層12cの電気抵抗が相対的に低くなる。

[0037] 第2検査部Rbは、図8及び図9に示すように、ベースコート膜上に設けられた第2検査半導体層12dと、第2検査半導体層12d上に順に積層されたゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17と、第2層間絶縁膜17上に設けられた第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x及び第2検査第4端子18yとを備えている。ここで、第2検査半導体層12dは、半導体層12a及び12bと同一材料により同一層に形成されている。また、第2検査半導体層12dは、図8に示すように、平面視で4方向に分岐するように卍状に形成されている。また、第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x及び第2検査第4端子18yは、図8及び図9に示すように、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜に形成されたコンタクトホールCv、Cw、Cx及びCyを介して、第2検査半導体層12dの分岐した先にそれぞれ電氣的に接続されている。また、第2検査部Rbにおけるゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜には、図8及び図9に示すように、第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x及び第2検査第4端子18yの各間の領域全体にゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜を貫通するように開口部Mが設けられている。そして、第2検査部Rbは、第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x及び第2検査第4端子18yを用いて、4端子抵抗測定法により、例えば、ホウ素等の不純物がドーピングされたポリシリコンからなる第2検査半導体層12dの電気抵抗を正確に測定可能になって

いる。ここで、第2検査部R bでは、図9に示すように、ゲート絶縁膜1 3、第1層間絶縁膜1 5及び第2層間絶縁膜1 7の積層膜から発生する水素Hが開口部Mから排出されるため、第2検査半導体層1 2 dのS i膜中に存在するダングリングボンドが水素置換され難く、S i膜中の欠陥の減少が抑制されるので、第2検査半導体層1 2 dの電気抵抗が相対的に高くなる。

[0038] なお、本実施形態では、断面視的に、ゲート絶縁膜1 3、第1層間絶縁膜1 5及び第2層間絶縁膜1 7の積層膜を貫通する開口部Mを例示したが、開口部Mは、ゲート絶縁膜1 3、第1層間絶縁膜1 5及び第2層間絶縁膜1 7の積層膜を貫通せずに上方に開口するように設けられていてもよい。また、本実施形態では、平面視的に、第2検査第1端子1 8 v、第2検査第2端子1 8 w、第2検査第3端子1 8 x及び第2検査第4端子1 8 yの各間の領域全体に設けられた開口部Mを例示したが、開口部Mは、第2検査第1端子1 8 v、第2検査第2端子1 8 w、第2検査第3端子1 8 x及び第2検査第4端子1 8 yの少なくとも1つの間でその間の領域の一部に点状に設けられていてもよい。

[0039] 上述した有機EL表示装置5 0 aは、各サブ画素Pにおいて、ゲート線1 4を介して第1 T F T 9 aにゲート信号を入力することにより、第1 T F T 9 aをオン状態にし、ソース線1 8 fを介して第2 T F T 9 bのゲート電極1 4 b及びキャパシタ9 cにソース信号に対応する電圧を書き込み、第2 T F T 9 bのゲート電圧に基づいて規定された電源線1 8 gからの電流が有機EL層2 3に供給されることにより、有機EL層2 3の発光層3が発光して、画像表示を行うように構成されている。なお、有機EL表示装置5 0 aでは、第1 T F T 9 aがオフ状態になっても、第2 T F T 9 bのゲート電圧がキャパシタ9 cによって保持されるので、次のフレームのゲート信号が入力されるまで発光層3による発光が維持される。また、有機EL表示装置5 0 aは、後述する製造工程の工程検査において、額縁領域Fに設けられた第1検査部R aの第1検査半導体層1 2 cの電気抵抗、及び第2検査部R bの第2検査半導体層1 2 dの電気抵抗をそれぞれ測定することにより、各サブ画

素Pの第1TF T 9 a及び第2TF T 9 bの特性を管理するようになっている。

[0040] 次に、本実施形態の有機EL表示装置50aの製造方法について説明する。なお、本実施形態の有機EL表示装置50aの製造方法は、TF T層形成工程、有機EL素子層形成工程及び封止膜形成工程を備える。

[0041] <TF T層形成工程>

まず、例えば、ガラス基板上に非感光性のポリイミド樹脂（厚さ6 μ m程度）を塗布した後、その塗布膜に対して、プリベーク及びポストベークを行うことにより、樹脂基板層10を形成する。

[0042] 続いて、樹脂基板層10が形成された基板表面に、例えば、プラズマCVD（chemical vapor deposition）法により、酸化シリコン膜（厚さ500nm程度）及び窒化シリコン膜（厚さ100nm程度）を順に成膜することにより、ベースコート膜11を形成する。

[0043] その後、ベースコート膜11が形成された基板表面に、プラズマCVD法により、例えば、アモルファスシリコン膜（厚さ50nm程度）を成膜し、そのアモルファスシリコン膜をレーザーアニール等により結晶化してポリシリコン膜の半導体膜を形成した後に、その半導体膜をパターニングして、半導体層12a及び12b、第1検査半導体層12c、並びに第2検査半導体層12dを形成する（半導体層形成工程）。

[0044] さらに、半導体層12a等が形成された基板表面に、例えば、プラズマCVD法により、酸化シリコン膜等の無機絶縁膜（100nm程度）を成膜して、半導体層12a等を覆うようにゲート絶縁膜13を形成する（ゲート絶縁膜形成工程）。

[0045] 続いて、ゲート絶縁膜13が形成された基板表面に、例えば、スパッタリング法により、モリブデン膜（厚さ250nm程度）を成膜した後に、そのモリブデン膜をパターニングして、ゲート線14、ゲート電極14a及び14b等の第1配線層を形成する。

[0046] その後、ゲート電極14a及び14bをマスクとして、例えば、ホウ素等

の不純物イオンをドーピングすることにより、半導体層 1 2 a 及び 1 2 b の一部を導体化すると共に、第 1 検査半導体層 1 2 c 及び第 2 検査半導体層 1 2 d を導体化する（ドーピング工程）。

[0047] さらに、半導体層 1 2 a 等の少なくとも一部が導体化された基板表面に、例えば、プラズマ C V D 法により、窒化シリコン膜（厚さ 1 0 0 n m 程度）を成膜することにより、第 1 層間絶縁膜 1 5 を形成する（層間絶縁膜形成工程）。

[0048] そして、第 1 層間絶縁膜 1 5 が形成された基板を 4 0 0 ° C 程度で熱処理を行う（第 1 アニール工程）。

[0049] 続いて、熱処理を行った基板表面に、例えば、スパッタリング法により、モリブデン膜（厚さ 2 5 0 n m 程度）を成膜した後に、そのモリブデン膜をパターニングして、上部導電層 1 6 を形成する。

[0050] さらに、上部導電層 1 6 が形成された基板表面に、例えば、プラズマ C V D 法により、酸化シリコン膜（厚さ 3 0 0 n m 程度）及び窒化シリコン膜（厚さ 2 0 0 n m 程度）を順に成膜することにより、第 2 層間絶縁膜 1 7 を形成する。

[0051] その後、ゲート絶縁膜 1 3、第 1 層間絶縁膜 1 5 及び第 2 層間絶縁膜 1 7 をパターニングすることにより、コンタクトホール C h、C i、C j、C k、C v、C w、C x 及び C y 等、並びに開口部 M を形成する（積層膜パターニング工程）。

[0052] そして、上記コンタクトホール及び開口部 M が形成された基板を 4 0 0 ° C 程度で熱処理を行う（第 2 アニール工程）。なお、第 2 アニール工程で行う熱処理の温度を第 1 アニール工程で行う熱処理の温度よりも低くしてもよい。

[0053] その後、熱処理を行った基板表面に、例えば、スパッタリング法により、チタン膜（厚さ 5 0 n m 程度）、アルミニウム膜（厚さ 6 0 0 n m 程度）及びチタン膜（厚さ 5 0 n m 程度）を順に成膜した後に、それらの金属積層膜をパターニングして、ソース電極 1 8 a 及び 1 8 c、ドレイン電極 1 8 b 及

び18d、ソース線18f、電源線18g、第1検査第1端子18h、第1検査第2端子18i、第1検査第3端子18j、第1検査第4端子18k、第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x、第2検査第4端子18yの第3配線層を形成する。これにより、第1TF T9a、第2TF T9b、第1検査部Ra及び第2検査部Rbが形成され、本工程以降に適宜、第1検査部Raの第1検査第1端子18h、第1検査第2端子18i、第1検査第3端子18j及び第1検査第4端子18k、並びに第2検査部Rbの第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x及び第2検査第4端子18yに、例えば、電気抵抗測定装置のプロブピンを接触させて、第1検査部Raの第1検査半導体層12c、及び第2検査部Rbの第2検査半導体層12dの電気抵抗をそれぞれ測定し、それらの電気抵抗の差を検出することにより、第1TF T9a及び第2TF T9bの特性を管理することができる。なお、本実施形態の（実施例の）製造方法によれば、第1検査部Raの第1検査半導体層12cの電気抵抗値と第2検査部Rbの第2検査半導体層12dの電気抵抗値との差を検出することができるものの、後述する比較例の製造方法では、第1検査部（Ra）の第1検査半導体層（12c）の電気抵抗値と第2検査部（Rb）の第2検査半導体層（12d）の電気抵抗値との差を検出することができない。

[0054] 最後に、上記第3配線層が形成された基板表面に、例えば、スピンコート法やスリットコート法により、感光性のポリイミド樹脂（厚さ2.5 μ m程度）を塗布した後に、その塗布膜に対して、プリベーク、露光、現像及びポストベークを行うことにより、平坦化膜19を形成する。

[0055] 以上のようにして、TF T層20を形成することができる。ここで、ゲート絶縁膜形成工程、層間絶縁膜形成工程、第1アニール工程、積層膜パターンニング工程及び第2アニール工程を順に行う実施例において、TF T層20に形成された第1TF T9a及び第2TF T9bの電流－電圧特性の波形は、図10に示すように、その傾きが緩やかになり、S値が相対的に大きい波

形となる。これに対して、ゲート絶縁膜形成工程、第1アニール工程、層間絶縁膜形成工程、第2アニール工程及び積層膜パターニング工程を順に行う比較例において、第1TF T (9a) 及び第2TF T (9b) の電流－電圧特性の波形は、図11に示すように、その傾きが急になり、S値が相対的に小さい波形となる。

[0056] <有機EL素子層形成工程>

上記TF T層形成工程で形成されたTF T層20の平坦化膜19上に、周知の方法を用いて、第1電極21、エッジカバー22、有機EL層23（正孔注入層1、正孔輸送層2、発光層3、電子輸送層4、電子注入層5）及び第2電極24を形成することにより、有機EL素子25を形成して、有機EL素子層30を形成する。

[0057] <封止膜形成工程>

上記有機EL素子層形成工程で形成された有機EL素子層30上に、各有機EL素子25を覆うように、マスクを用いて、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等の無機絶縁膜をプラズマCVD法により成膜して、第1無機封止膜31を形成する。

[0058] 続いて、第1無機封止膜31上に、例えば、インクジェット法により、アクリル樹脂等の有機樹脂材料を成膜して、有機封止膜32を形成する。

[0059] その後、有機封止膜32を覆うように、マスクを用いて、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等の無機絶縁膜をプラズマCVD法により成膜して、第2無機封止膜33を形成することにより、封止膜35を形成する。

[0060] 最後に、封止膜35が形成された基板表面に保護シート（不図示）を貼付した後に、樹脂基板層10のガラス基板側からレーザー光を照射することにより、樹脂基板層10の下面からガラス基板を剥離させ、さらに、ガラス基板を剥離させた樹脂基板層10の下面に保護シート（不図示）を貼付する。

[0061] 以上のようにして、本実施形態の有機EL表示装置50aを製造することができる。

[0062] 以上説明したように、本実施形態の有機EL表示装置50a及びその製造方法によれば、額縁領域Fに設けられた検査部Rが互いに隣り合うように設けられた第1検査部Ra及び第2検査部Rbを備えている。ここで、第1検査部Raでは、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜から発生する水素Hが第1検査半導体層12cのSi膜中に侵入し、Si膜中に存在するダングリングボンドが水素置換され、Si膜中の欠陥が減少するので、第1検査半導体層12cの電気抵抗が相対的に低くなる。また、第2検査部Rbでは、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜に、第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x及び第2検査第4端子18yの少なくとも1つの間で上方に開口した開口部Mが設けられている。そのため、第2検査部Rbでは、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜から発生する水素Hが開口部Mから排出されるため、第2検査半導体層12dのSi膜中に存在するダングリングボンドが水素置換され難く、Si膜中の欠陥の減少が抑制されるので、第2検査半導体層12dの電気抵抗が相対的に高くなる。これにより、第1検査部Raの第1検査半導体層12cの電気抵抗と第2検査部Rbの第2検査半導体層12dの電気抵抗との差が確実に検出することができるので、各サブ画素Pの第1TF T9aの半導体層12a及び第2TF T9bの半導体層12bのSi膜における水素脱離が認識され、TF T層20の第1TF T9a及び第2TF T9bの特性を工程検査で確実に管理することができる。さらに、第1検査部Raの第1検査半導体層12cの電気抵抗と第2検査部Rbの第2検査半導体層12dの電気抵抗との差を検出することにより、第1有機EL表示装置50aを製造する際に実施された製造工程、すなわち、ゲート絶縁膜形成工程、層間絶縁膜形成工程、第1アニール工程、積層膜パターニング工程及び第2アニール工程が順に行う製造プロセスを推測することができる。

[0063] また、本実施形態の有機EL表示装置50a及びその製造方法によれば、第2検査部Rbにおいて、ゲート絶縁膜13、第1層間絶縁膜15及び第2

層間絶縁膜 17 の積層膜に、第 2 検査第 1 端子 18 v、第 2 検査第 2 端子 18 w、第 2 検査第 3 端子 18 x 及び第 2 検査第 4 端子 18 y の各間の領域全体にゲート絶縁膜 13、第 1 層間絶縁膜 15 及び第 2 層間絶縁膜 17 の積層膜を貫通するように開口部 M が設けられている、そのため、ゲート絶縁膜 13、第 1 層間絶縁膜 15 及び第 2 層間絶縁膜 17 の積層膜から発生する水素 H が開口部 M からよりいっそう排出されるため、第 2 検査半導体層 12 d の Si 膜中に存在するダングリングボンドがよりいっそう水素置換され難く、Si 膜中の欠陥の減少が抑制されるので、第 2 検査半導体層 12 d の電気抵抗がよりいっそう相対的に高くなる。これにより、第 1 検査部 R a の第 1 検査半導体層 12 c の電気抵抗と第 2 検査部 R b の第 2 検査半導体層 12 d の電気抵抗との差をより確実に検出することができる。

[0064] また、本実施形態の有機 EL 表示装置 50 a 及びその製造方法によれば、TFT 層形成工程において、ゲート絶縁膜形成工程、層間絶縁膜形成工程、第 1 アニール工程、積層膜パターニング工程及び第 2 アニール工程を順に行うので、第 1 アニール工程において、半導体層 12 a 及び 12 b の Si 膜中のドーピング工程で発生した欠陥修復を行うことができると共に、その Si 膜中に存在するダングリングボンドへの水素置換を行うことができる。そして、第 2 アニール工程において、半導体層 12 a 及び 12 b の Si 膜中の水素脱離を行うことができる。ここで、第 2 アニール工程での水素脱離は、基板面内で均等に行われるので、S 値のばらつきを小さくすることができる。

[0065] また、本実施形態の有機 EL 表示装置 50 a 及びその製造方法によれば、第 2 アニール工程で行う熱処理の温度を第 1 アニール工程で行う熱処理の温度よりも低くすれば、S 値の過大を抑制することができる。

[0066] 《第 2 の実施形態》

図 12 は、本発明に係る表示装置及びその製造方法の第 2 の実施形態を示している。ここで、図 12 は、本実施形態の有機 EL 表示装置 50 b の概略構成を示す平面図である。なお、以下の各実施形態において、図 1 ～図 11 と同じ部分については同じ符号を付して、その詳細な説明を省略する。

- [0067] 上記第1の実施形態では、額縁領域Fにおける表示領域Dの角部に対応する部分に検査部Rが設けられた有機EL表示装置50aを例示したが、本実施形態では、額縁領域Fの周辺回路Eの近傍に検査部Rが設けられた有機EL表示装置50bを例示する。
- [0068] 有機EL表示装置50bは、上記第1の実施形態の有機EL表示装置50aと同様に、表示領域Dと、表示領域Dの周囲に設けられた額縁領域Fとを備えている。
- [0069] 表示領域Dは、図2に示すように、角部が円弧状の略矩形状に設けられている。
- [0070] 額縁領域Fには、ゲートドライバ（ゲート駆動回路）やエミッションドライバ等の周辺回路Eがモノリシックに設けられている。ここで、周辺回路Eは、例えば、角部が円弧状の略矩形状に形成された表示領域Dの周囲の対向する2辺に沿って設けられ、それらの2辺の端部の円弧状の部分において、図12に示すように、円弧状の部分に沿って、平面視で階段状に屈曲するように設けられている。そして、第1検査部Ra及び第2検査部Rbを備えた検査部Rは、図12に示すように、周辺回路Eの屈曲した部分の外側の谷部に設けられている。
- [0071] 有機EL表示装置50bは、上記第1の実施形態の有機EL表示装置50aと同様に、表示領域Dにおいて、樹脂基板層10と、樹脂基板層10上に設けられたTFT層20と、TFT層20上に設けられた有機EL素子層30と、有機EL素子層30上に設けられた封止膜35とを備えている。
- [0072] 上述した有機EL表示装置50bは、上記第1の実施形態の有機EL表示装置50aと同様に、可撓性を有し、各サブ画素Pにおいて、第1TFT9a及び第2TFT9bを介して有機EL層23の発光層3を適宜発光させることにより、画像表示を行うように構成されている。また、有機EL表示装置50bは、上記第1の実施形態の有機EL表示装置50aと同様に、額縁領域Fに設けられた第1検査部Raの第1検査半導体層12cの電気抵抗、及び第2検査部Rbの第2検査半導体層12dの電気抵抗をそれぞれ測定す

ることにより、各サブ画素Pの第1 TFT 9a及び第2 TFT 9bの特性を管理するようになっている。

[0073] 本実施形態の有機EL表示装置50bは、上記第1の実施形態の有機EL表示装置50aの製造方法において、検査部Rを形成する位置を変更することにより、製造することができる。

[0074] 以上説明したように、本実施形態の有機EL表示装置50b及びその製造方法によれば、額縁領域Fに設けられた検査部Rが互いに隣り合うように設けられた第1検査部Ra及び第2検査部Rbを備えている。ここで、第1検査部Raでは、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜から発生する水素Hが第1検査半導体層12cのSi膜中に侵入し、Si膜中に存在するダングリングボンドが水素置換され、Si膜中の欠陥が減少するので、第1検査半導体層12cの電気抵抗が相対的に低くなる。また、第2検査部Rbでは、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜に、第2検査第1端子18v、第2検査第2端子18w、第2検査第3端子18x及び第2検査第4端子18yの少なくとも1つの間で上方に開口した開口部Mが設けられている。そのため、第2検査部Rbでは、ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜17の積層膜から発生する水素Hが開口部Mから排出されるため、第2検査半導体層12dのSi膜中に存在するダングリングボンドが水素置換され難く、Si膜中の欠陥の減少が抑制されるので、第2検査半導体層12dの電気抵抗が相対的に高くなる。これにより、第1検査部Raの第1検査半導体層12cの電気抵抗と第2検査部Rbの第2検査半導体層12dの電気抵抗との差は、確実に検出することができるので、各サブ画素Pの第1 TFT 9aの半導体層12a及び第2 TFT 9bの半導体層12bのSi膜における水素脱離が認識され、TFT層20の第1 TFT 9a及び第2 TFT 9bの特性を工程検査で確実に管理することができる。さらに、第1検査部Raの第1検査半導体層12cの電気抵抗と第2検査部Rbの第2検査半導体層12dの電気抵抗との差を検出することにより、第1有機EL表示装置50

bを製造する際に実施された製造工程、すなわち、ゲート絶縁膜形成工程、層間絶縁膜形成工程、第1アニール工程、積層膜パターンニング工程及び第2アニール工程が順に行う製造プロセスを推測することができる。

[0075] また、本実施形態の有機EL表示装置50b及びその製造方法によれば、額縁領域FでTF Tが形成された周辺回路Eの近傍に検査部Rが設けられているので、検査部Rの周りの配線パターンの粗密具合が各サブ画素Pの配線パターンの粗密具合と近くなり、TF T層20の第1TF T 9a及び第2TF T 9bの特性を工程検査でよりいっそう確実に管理することができる。

[0076] 《その他の実施形態》

上記各実施形態では、正孔注入層、正孔輸送層、発光層、電子輸送層及び電子注入層の5層積層構造の有機EL層を例示したが、有機EL層は、例えば、正孔注入層兼正孔輸送層、発光層、及び電子輸送層兼電子注入層の3層積層構造であってもよい。

[0077] また、上記各実施形態では、第1電極を陽極とし、第2電極を陰極とした有機EL表示装置を例示したが、本発明は、有機EL層の積層構造を反転させ、第1電極を陰極とし、第2電極を陽極とした有機EL表示装置にも適用することができる。

[0078] また、上記各実施形態では、第1電極に接続されたTF Tの電極をドレイン電極とした有機EL表示装置を例示したが、本発明は、第1電極に接続されたTF Tの電極をソース電極と呼ぶ有機EL表示装置にも適用することができる。

[0079] また、上記各実施形態では、表示装置として有機EL表示装置を例に挙げて説明したが、本発明は、電流によって駆動される複数の発光素子を備えた表示装置に適用することができ、例えば、量子ドット含有層を用いた発光素子であるQLED (Quantum-dot light emitting diode) を備えた表示装置に適用することができる。

産業上の利用可能性

[0080] 以上説明したように、本発明は、フレキシブルな表示装置について有用で

ある。

符号の説明

[0081]	C h, C i, C j, C k, C v, C w, C x, C y	コンタクトホール
D	表示領域	
E	周辺回路	
F	額縁領域	
M	開口部	
P	サブ画素	
R	検査部	
R a	第 1 検査部	
R b	第 2 検査部	
9 a	第 1 T F T (第 1 薄膜トランジスタ)	
9 b	第 2 T F T (第 1 薄膜トランジスタ)	
1 0	樹脂基板層 (ベース基板)	
1 2 a, 1 2 b	半導体層	
1 2 c	第 1 検査半導体層	
1 2 d	第 2 検査半導体層	
1 3	ゲート絶縁膜	
1 4	ゲート線 (第 1 配線層)	
1 4 a, 1 4 b	ゲート電極 (第 1 配線層)	
1 4 c	下部導電層 (第 1 配線層)	
1 5	第 1 層間絶縁膜	
1 7	第 2 層間絶縁膜	
1 8 a, 1 8 c	ソース電極 (第 2 配線層)	
1 8 b, 1 8 d	ドレイン電極 (第 2 配線層)	
1 8 f	ソース線 (第 2 配線層)	
1 8 g	電源線 (第 2 配線層)	
1 8 h	第 1 検査第 1 端子	

- 1 8 i 第 1 検査第 2 端子
- 1 8 j 第 1 検査第 3 端子
- 1 8 k 第 1 検査第 4 端子
- 1 8 v 第 2 検査第 1 端子
- 1 8 w 第 2 検査第 2 端子
- 1 8 x 第 2 検査第 3 端子
- 1 8 y 第 2 検査第 4 端子
- 2 0 T F T 層（薄膜トランジスタ層）
- 2 5 有機 E L 素子（有機エレクトロルミネッセンス素子、発光素子）
- 3 0 有機 E L 素子層（発光素子層）
- 5 0 a , 5 0 b 有機 E L 表示装置

請求の範囲

[請求項1]

ベース基板と、

上記ベース基板上に設けられ、半導体層、ゲート絶縁膜、第1配線層、層間絶縁膜及び第2配線層が順に積層された薄膜トランジスタ層と、

上記薄膜トランジスタ層上に設けられ、表示領域を構成する複数のサブ画素に対応して複数の発光素子が配列された発光素子層とを備え、

上記表示領域の周囲には、額縁領域が設けられ、

上記額縁領域には、検査部が設けられた表示装置であって、

上記検査部は、互いに隣り合うように設けられた第1検査部及び第2検査部を備え、

上記第1検査部は、上記半導体層と同一材料により同一層に形成された第1検査半導体層と、該第1検査半導体層を覆うように設けられた上記ゲート絶縁膜及び上記層間絶縁膜と、該層間絶縁膜上に設けられ、上記ゲート絶縁膜及び上記層間絶縁膜の積層膜に形成された各コンタクトホールを介して上記第1検査半導体層に電氣的に接続された第1検査第1端子、第1検査第2端子、第1検査第3端子及び第1検査第4端子とを備え、

上記第2検査部は、上記半導体層と同一材料により同一層に形成された第2検査半導体層と、該第2検査半導体層を覆うように設けられた上記ゲート絶縁膜及び上記層間絶縁膜と、該層間絶縁膜上に設けられ、上記ゲート絶縁膜及び上記層間絶縁膜の積層膜に形成された各コンタクトホールを介して上記第2検査半導体層に電氣的に接続された第2検査第1端子、第2検査第2端子、第2検査第3端子及び第2検査第4端子とを備え、

上記第2検査部における上記ゲート絶縁膜及び上記層間絶縁膜の積層膜には、上記第2検査第1端子、上記第2検査第2端子、上記第2

検査第3端子及び上記第2検査第4端子の少なくとも1つの間で上方に開口した開口部が設けられていることを特徴とする表示装置。

[請求項2] 請求項1に記載された表示装置において、

上記開口部は、上記第2検査部における上記ゲート絶縁膜及び上記層間絶縁膜の積層膜を貫通するように設けられていることを特徴とする表示装置。

[請求項3] 請求項1又は2に記載された表示装置において、

上記開口部は、上記第2検査第1端子、上記第2検査第2端子、上記第2検査第3端子及び上記第2検査第4端子の各間の領域全体に設けられていることを特徴とする表示装置。

[請求項4] 請求項1～3の何れか1つに記載された表示装置において、

上記第1検査半導体層及び上記第2検査半導体層は、平面視で4方向に分岐するようにそれぞれ形成され、

上記第1検査第1端子、上記第1検査第2端子、上記第1検査第3端子及び上記第1検査第4端子は、上記第1検査半導体層の分岐した先に電氣的にそれぞれ接続され、

上記第2検査第1端子、上記第2検査第2端子、上記第2検査第3端子及び上記第2検査第4端子は、上記第2検査半導体層の分岐した先に電氣的にそれぞれ接続されていることを特徴とする表示装置。

[請求項5] 請求項1～4の何れか1つに記載された表示装置において、

上記薄膜トランジスタ層に設けられた薄膜トランジスタは、p型の薄膜トランジスタであることを特徴とする表示装置。

[請求項6] 請求項1～5の何れか1つに記載された表示装置において、

上記検査部は、上記額縁領域に複数設けられていることを特徴とする表示装置。

[請求項7] 請求項6に記載された表示装置において、

上記表示領域は、矩形状に設けられ、

上記検査部は、上記額縁領域における上記表示領域の4つの角部に

対応する部分にそれぞれ設けられていることを特徴とする表示装置。

- [請求項8] 請求項1～5の何れか1つに記載された表示装置において、
 上記表示領域は、角部が円弧状の略矩状に設けられ、
 上記額縁領域には、上記表示領域の周囲に沿って周辺回路が設けられ、
 上記周辺回路は、上記表示領域の周囲の円弧状の部分において、該円弧状の部分に沿って平面視で階段状に屈曲するように設けられ、
 上記検査部は、上記周辺回路の屈曲した部分の外側の谷部に設けられていることを特徴とする表示装置。

- [請求項9] 請求項8に記載された表示装置において、
 上記周辺回路は、ゲート駆動回路であることを特徴とする表示装置。

- [請求項10] 請求項1～9の何れか1つに記載された表示装置において、
 上記各発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする表示装置。

- [請求項11] 請求項1～10の何れか1つに記載された表示装置を製造する方法であって、

 上記半導体層を形成する際に上記第1検査半導体層及び上記第2検査半導体層を形成する半導体層形成工程と、

 上記半導体層形成工程で形成された上記半導体層、上記第1検査半導体層及び上記第2検査半導体層を覆うように上記ゲート絶縁膜を形成するゲート絶縁膜形成工程と、

 上記ゲート絶縁膜形成工程で形成された上記ゲート絶縁膜上に層間絶縁膜を形成する層間絶縁膜形成工程と、

 上記層間絶縁膜形成工程の後に熱処理を行う第1アニール工程と、

 上記第1アニール工程の後に、上記ゲート絶縁膜及び上記層間絶縁膜の積層膜をパターニングして、上記コンタクトホール及び上記開口部を形成する積層膜パターニング工程と、

上記積層膜パターニング工程の後に熱処理を行う第２アニール工程とを備えることを特徴とする表示装置の製造方法。

[請求項12]

請求項１１に記載された表示装置の製造方法において、

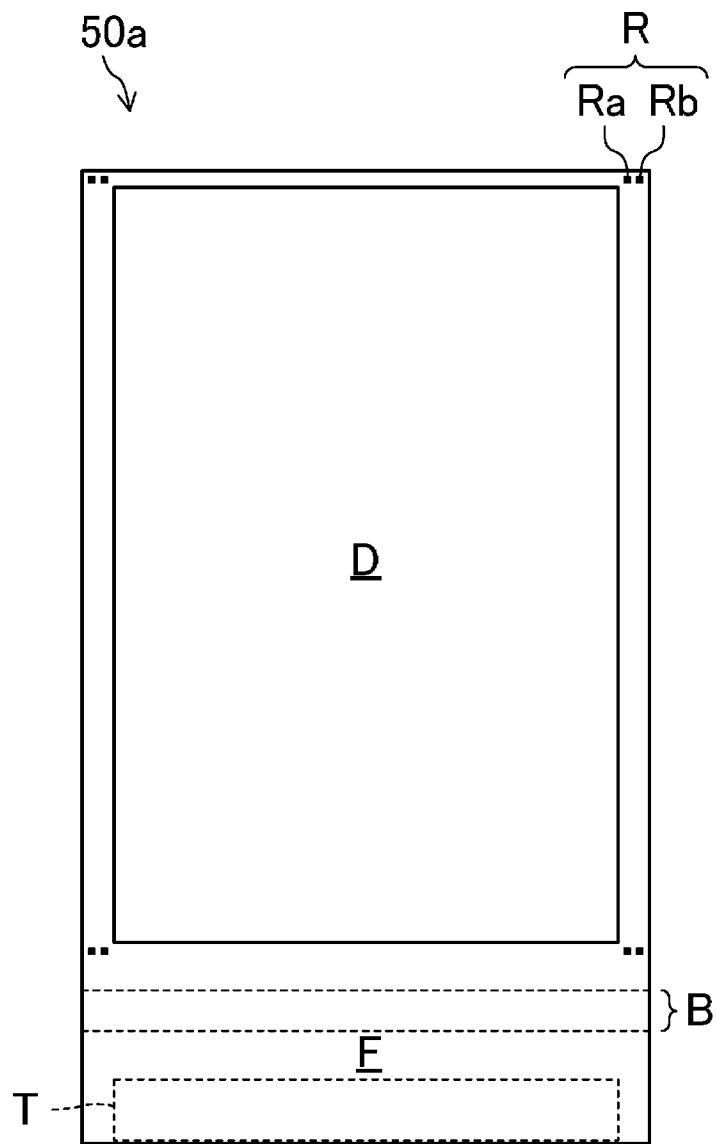
上記ゲート絶縁膜形成工程及び上記層間絶縁膜形成工程の間に上記ゲート絶縁膜を介して上記半導体層、上記第１検査半導体層及び上記第２検査半導体層に不純物をドーピングするドーピング工程を備えることを特徴とする表示装置の製造方法。

[請求項13]

請求項１１又は１２に記載された表示装置の製造方法において、

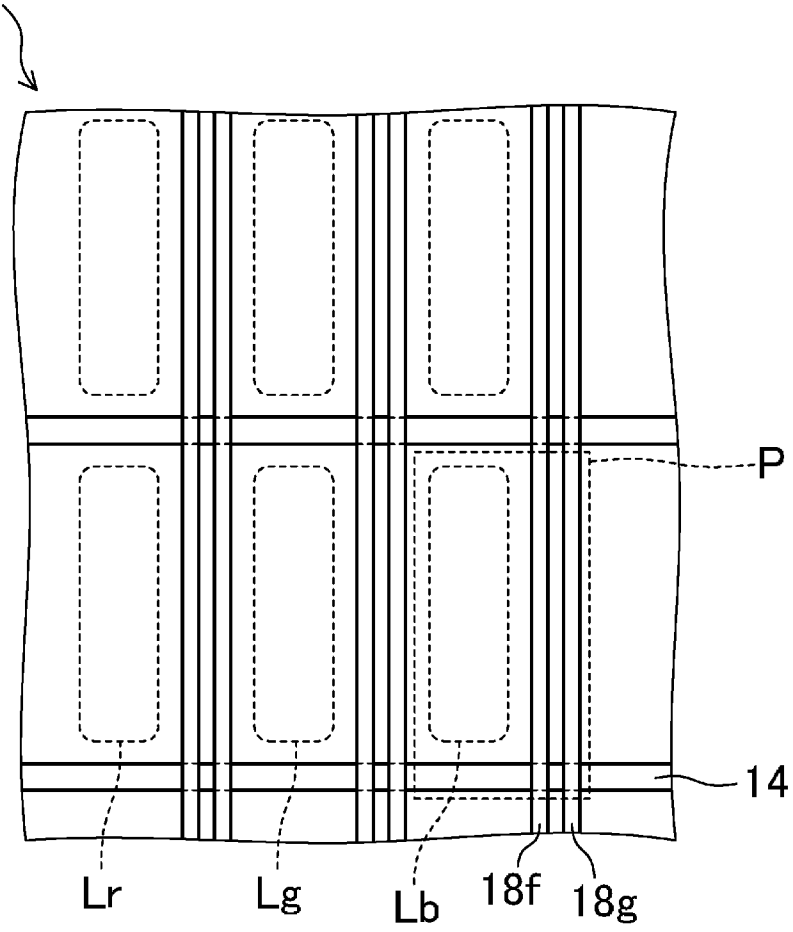
上記第２アニール工程で行う熱処理の温度を上記第１アニール工程で行う熱処理の温度よりも低くすることを特徴とする表示装置の製造方法。

[図1]

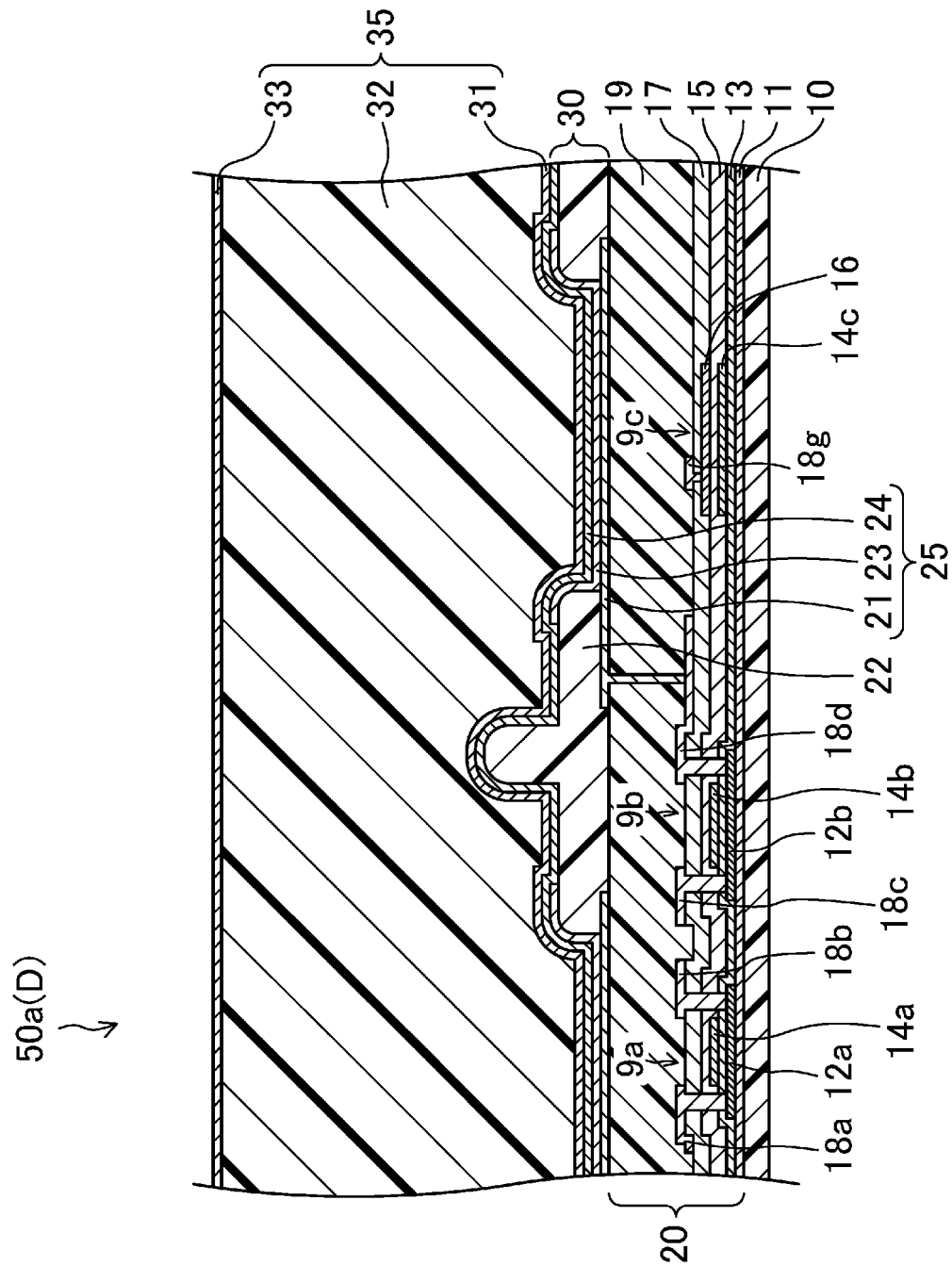


[図2]

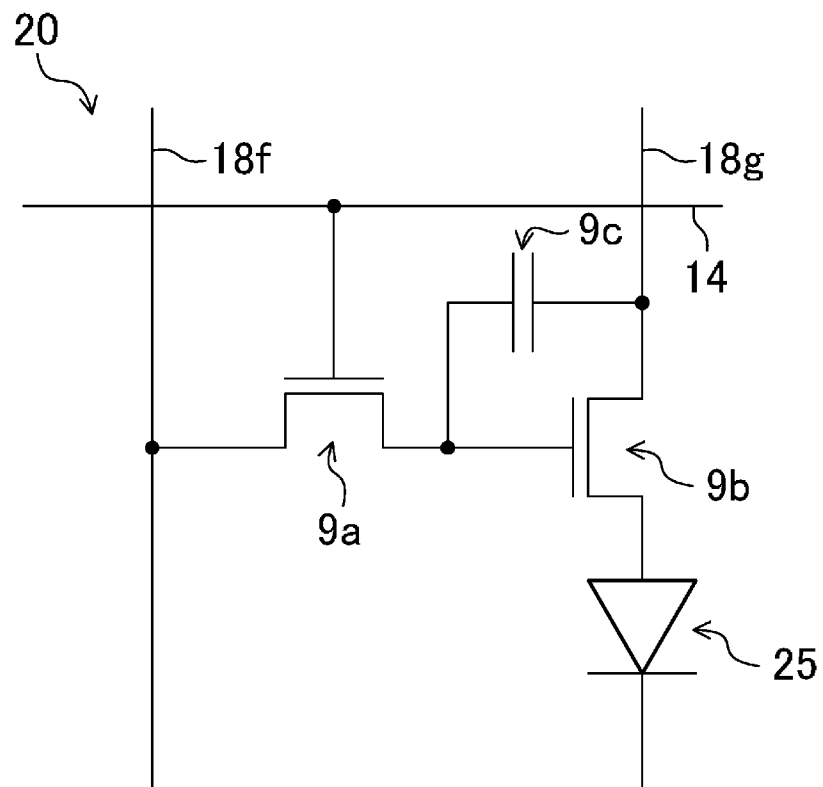
50a(D)



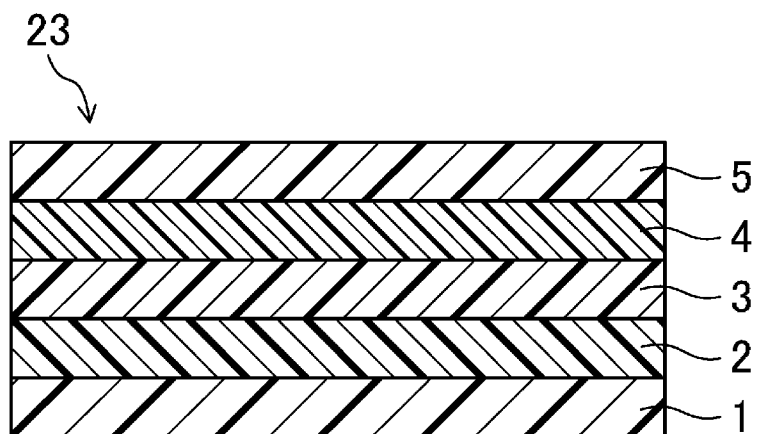
[図3]



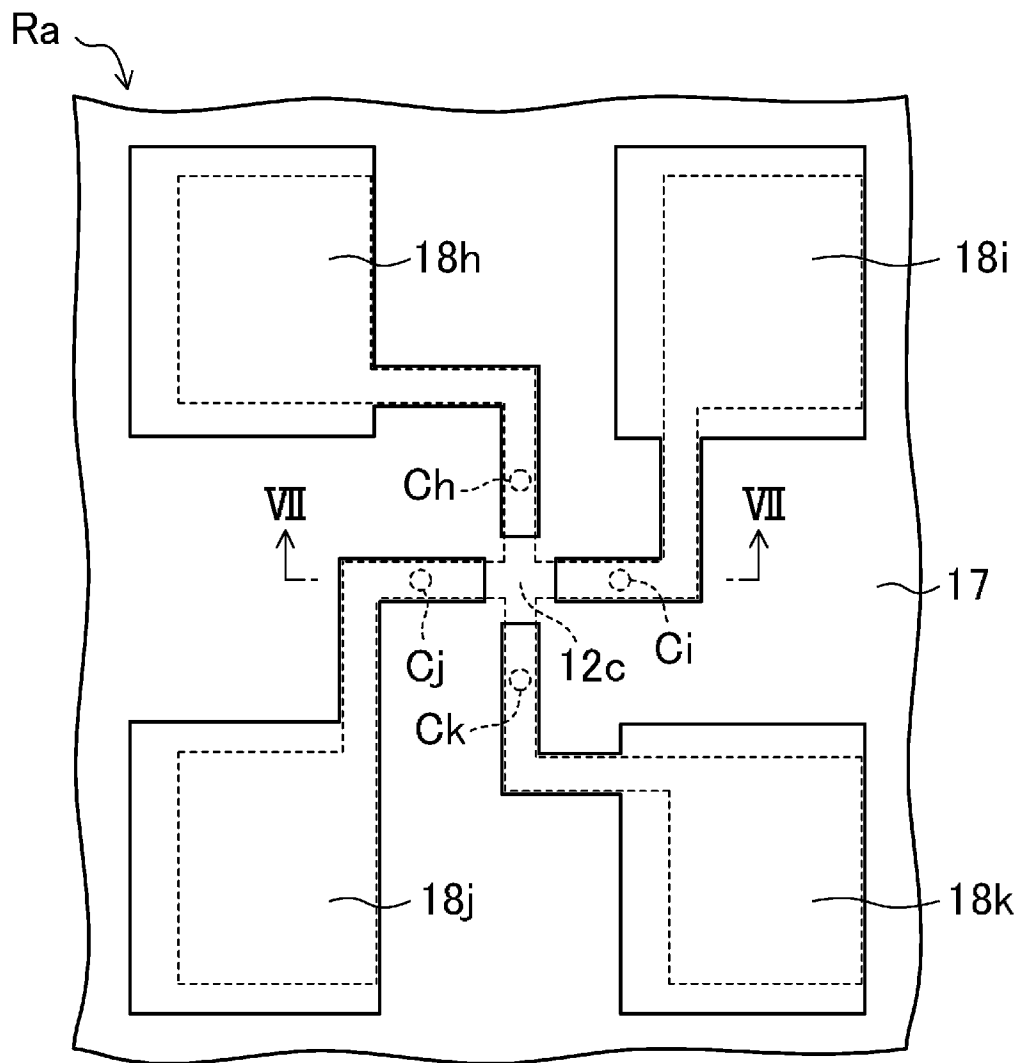
[図4]



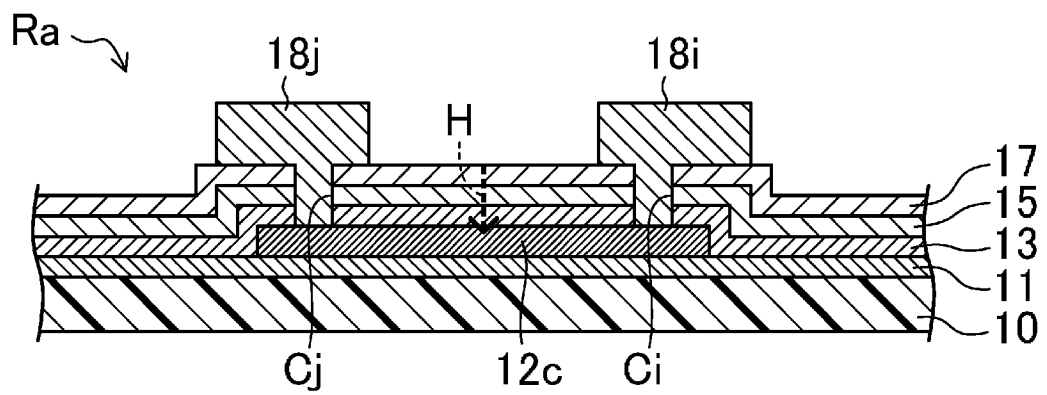
[図5]



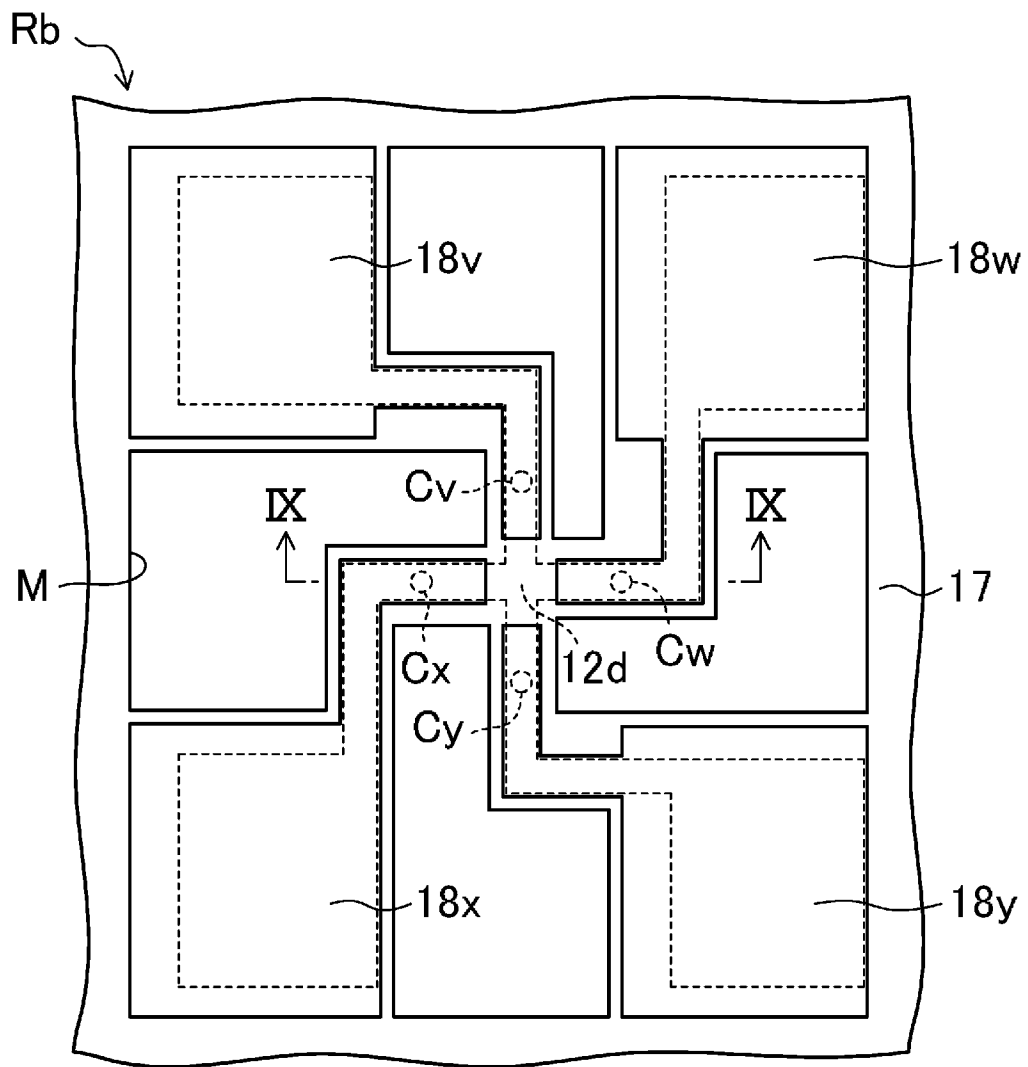
[図6]



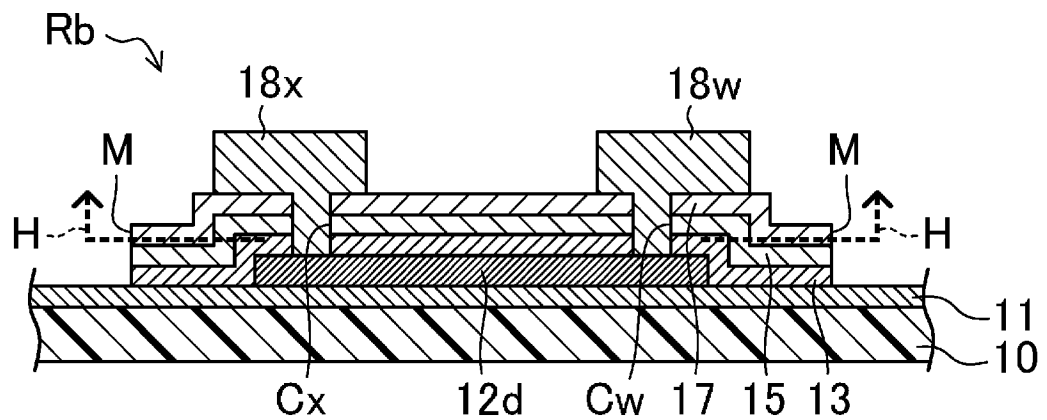
[図7]



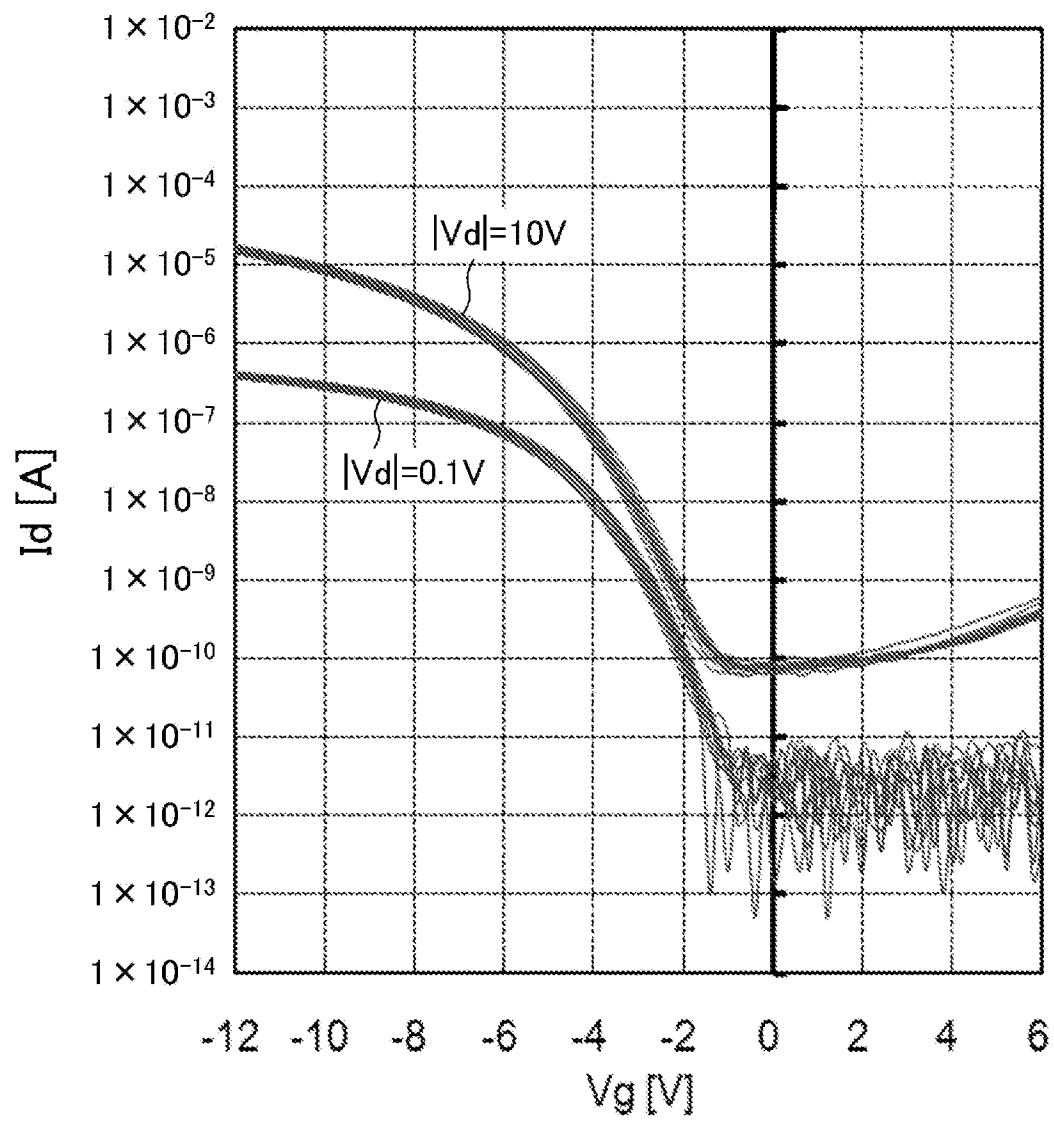
[図8]



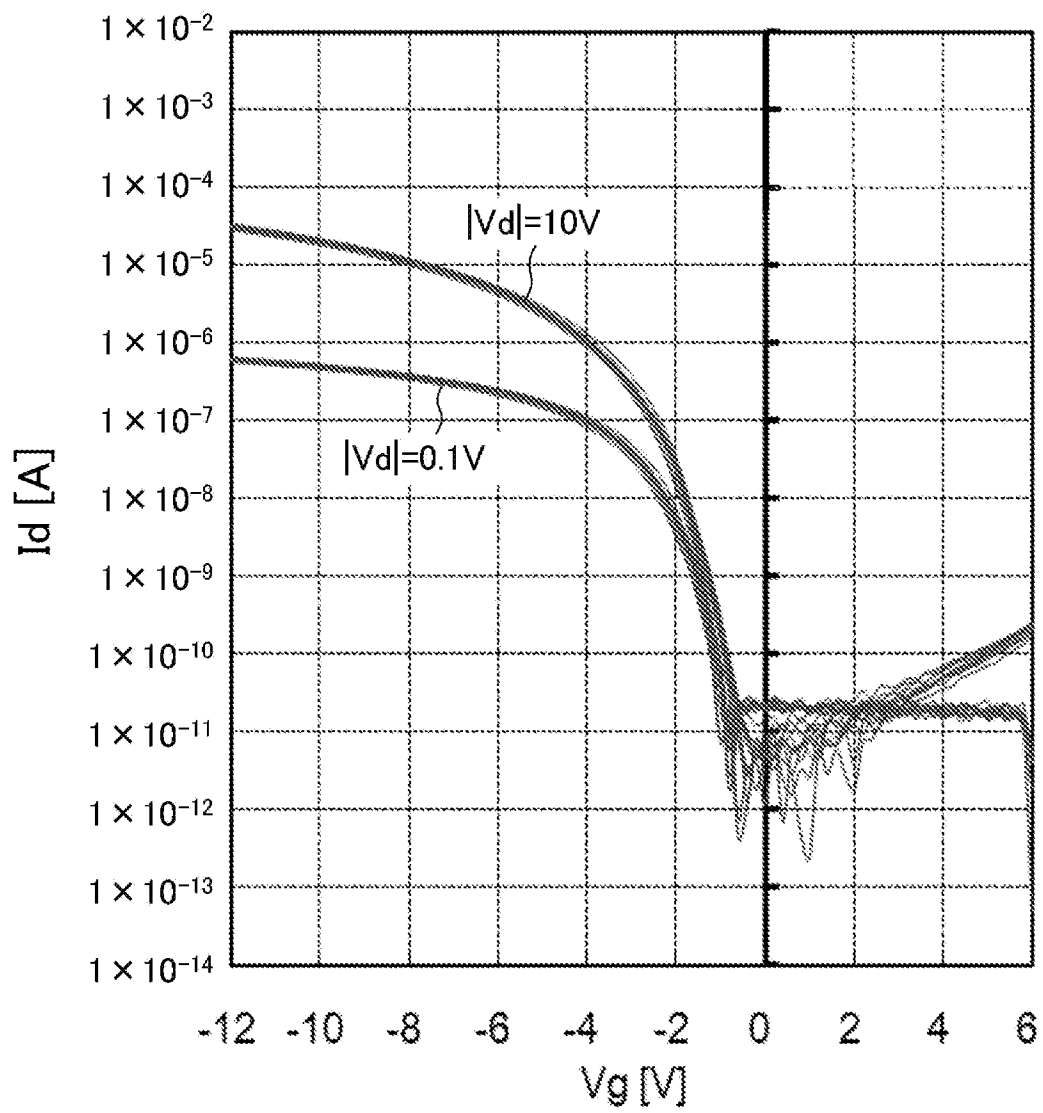
[図9]



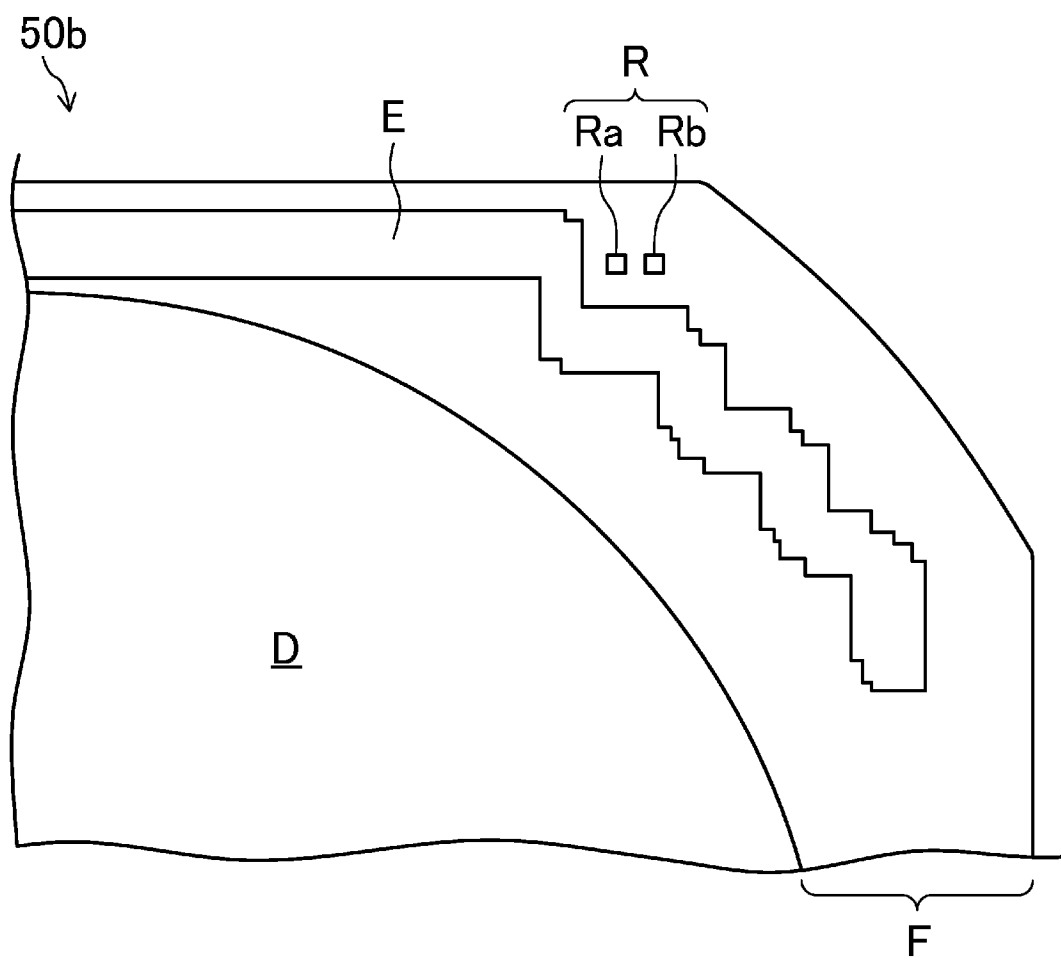
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/012669

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786(2006.01)i; G09F 9/30(2006.01)i; H01L 21/336(2006.01)i; H05B 33/02(2006.01)i

FI: H01L29/78 624; G09F9/30 338; G09F9/30 365; H05B33/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/786; G09F9/30; H01L21/336; H05B33/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2020-194758 A (KOBELTD) 03 December 2020 (2020-12-03)	1-13
A	JP 2019-135694 A (KOBELTD) 15 August 2019 (2019-08-15)	1-13
A	JP 2015-73094 A (SEMICONDUCTOR ENERGY LAB) 16 April 2015 (2015-04-16)	1-13
A	JP 2015-212420 A (KOBELTD) 26 November 2015 (2015-11-26)	1-13
A	WO 2012/118039 A1 (KOBELTD) 07 September 2012 (2012-09-07)	1-13

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search
16 June 2021 (16.06.2021)

Date of mailing of the international search report
29 June 2021 (29.06.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/012669

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2020-194758 A	03 Dec. 2020	CN 112018260 A KR 10-2020-0138020 A TW 202043496 A	
JP 2019-135694 A	15 Aug. 2019	CN 110120459 A KR 10-2019-0095133 A TW 201935730 A	
JP 2015-73094 A	16 Apr. 2015	(Family: none)	
JP 2015-212420 A	26 Nov. 2015	(Family: none)	
WO 2012/118039 A1	07 Sep. 2012	US 2014/0086791 A1 CN 103403214 A KR 10-2013-0121959 A TW 201303051 A JP 2012-180540 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/786(2006.01)i; G09F 9/30(2006.01)i; H01L 21/336(2006.01)i; H05B 33/02(2006.01)i FI: H01L29/78 624; G09F9/30 338; G09F9/30 365; H05B33/02														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H01L29/786; G09F9/30; H01L21/336; H05B33/02														
最小限資料以外の資料で調査を行った分野に含まれるもの														
<table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2021年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2021年	日本国実用新案登録公報	1996-2021年	日本国登録実用新案公報	1994-2021年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2021年													
日本国実用新案登録公報	1996-2021年													
日本国登録実用新案公報	1994-2021年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 2020-194758 A（株式会社神戸製鋼所）03.12.2020（2020-12-03）	1-13												
A	JP 2019-135694 A（株式会社神戸製鋼所）15.08.2019（2019-08-15）	1-13												
A	JP 2015-73094 A（株式会社半導体エネルギー研究所）16.04.2015（2015-04-16）	1-13												
A	JP 2015-212420 A（株式会社神戸製鋼所）26.11.2015（2015-11-26）	1-13												
A	WO 2012/118039 A1（株式会社神戸製鋼所）07.09.2012（2012-09-07）	1-13												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 16.06.2021	国際調査報告の発送日 29.06.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 岩本 勉 5F 9355 電話番号 03-3581-1101 内線 3516													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/012669

引用文献			公表日	パテントファミリー文献			公表日
JP	2020-194758	A	03.12.2020	CN	112018260	A	
				KR	10-2020-0138020	A	
				TW	202043496	A	
JP	2019-135694	A	15.08.2019	CN	110120459	A	
				KR	10-2019-0095133	A	
				TW	201935730	A	
JP	2015-73094	A	16.04.2015	(ファミリーなし)			
JP	2015-212420	A	26.11.2015	(ファミリーなし)			
WO	2012/118039	A1	07.09.2012	US	2014/0086791	A1	
				CN	103403214	A	
				KR	10-2013-0121959	A	
				TW	201303051	A	
				JP	2012-180540	A	